

YILDIZ TEKNİK ÜNİVERSİTESİ & FEN BİLİMLERİ ENSTİTÜSÜ

Coft v-23 Modem

Figen Yurttan

Yüksek Lisans Tezi

2
18

ELK.
55.00072

YILDIZ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

CCITT V.23 MODEM

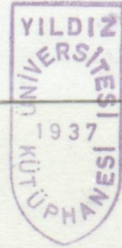
YÜKSEK LİSANS TEZİ
MÜH. FİGEN YURTTAN

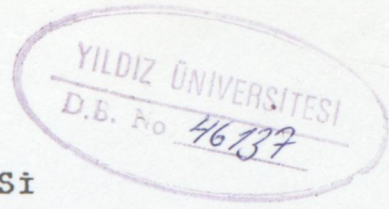
İSTANBUL 1991

YILDIZ TEKNİK ÜNİVERSİTESİ
KÜTÜPHANE DOKÜMANTASYON
DAİRE BAŞKANLIĞI

Kot	R 152 148
Alındığı Yer	FEN BİL. ENS.
Tarih	24.04.1992
Fatura	- - - - -
Fiyatı	55.000. TL.
Ayniyat No	1/2
Kayıt No	48359
UDC	621.3 378.242
Ek	

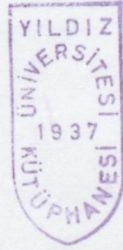
+





YILDIZ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

Bu tezin konusu olan çalışma, donanım ve yazılım olmak üzere Adam Elektronik Limited Şirketinin mali desteği ve laboratuvar imkanları ile gerçekleştirilmiş olup, her hakkı Adam Elektronik Limited Şirketine aittir. Çalışma, bu şirketin izni olmadan başka bir yerde kopya edilerek ticari bir amaçla kullanılamaz.



ADAM ELEKTRONİK
Limited Şirketi
Çekmeköy Mah. Akpınar Cd. No:1
Üsküdar - İSTANBUL

YÜKSEK LİSANS TEZİ
MÜH. FİGEN YURTTAN

Bu tezin konusu olan çalışma, donanım ve yazılım olmak üzere Adam Elektronik Limited Şirketinin mali desteği ve Labaratuar imkanları ile gerçekleştirilmiş olup, her hakkı Adam Elektronik Limited Şirketine aittir. Çalışma, bu şirketin izni olmadan tamamen veya kısmen kopya edilerek ticari bir amaçla kullanılamaz.

ADAM ELEKTRONİK
Limited Şirketi
Çakmak Mah. Nispeti Cd. No.1
Ümraniye - ÜSKÜDAR

ÖZET

Bilgisayar kullanımının artmasına bağlı olarak bilgisayarların birbirleriyle haberleşme ihtiyacı ortaya çıkmakta, bu ihtiyaç cevap olarak da haberleşme endüstrisi hızla büyüyüp, gelişmektedir.

Bana bu tezi vererek beni yönlendiren ve çalışmalarımda benden yardımlarını esirgemeyen tez yöneticim Sayın Doç.Dr. Filiz GÜNEŞ'e, her türlü yardım ve araştırma imkanını sağlayan Sayın Doç.Dr. Macit GÜNEŞ'e, teknik imkanlar sağlayan Adam Elektronik Şirketine, programlama aşamasında bana destek veren Y.Müh. Ümit KALKAN'a, yardımlarından dolayı Y.Müh. Rıza ÇETİN'e ve çalışmam esnasında benden desteklerini esirgemeyen tüm arkadaş ve hocalarıma teşekkür ederim.

ÖZET

Bilgisayar kullanımının artmasına bağlı olarak bilgisayarların birbirleriyle haberleşme ihtiyacı ortaya çıkmakta, bu ihtiyaca cevap olarak da haberleşme endüstrisi hızla büyüyüp, gelişmektedir.

Dünyada ve Türkiye'de en yaygın olarak kullanılan iletişim ortamı PSTN dediğimiz anahtarlamalı telefon şebekeleridir. Telefon şebekelerini veri iletişimi için kullanmak ise, dünyanın birçok yeriyle veri alışverişi yapılmasını sağlar. Verilerin telefon hatlarından iletilebilmeleri de modemlerle mümkün olmaktadır. Bu nedenle, modemler veri haberleşmesinde önemli bir yer tutmaktadır.

Bu projede, CCITT V.23 standardında çalışan yazılım kontrollü modem devresi tasarlanmıştır. İlk olarak, kutu tipi modem üzerinde çalışılmış, daha sonra ise IBM PC-XT, AT ve uyumlularıyla kullanılmak üzere program kontrollü kart tipi modem gerçekleştirilmiştir. Kartın bilgisayarın güç kaynağını ve mikroişlemcisini kullanması nedeniyle maliyet düşmüş, donanım ve yazılımın yükü hafiflemiştir.

İlk bölümde, veri haberleşmesine temel olan kavramlar, ikinci bölümde, modemler hakkında genel bilgiler verilmiştir. Üçüncü bölümde ise, yapılan çalışmalar hakkında bilgiler, gerçekleştirilen devrelerin şemaları ve yazılımın kaynak listesi verilmiştir. Son olarak da yapılan çalışmalar değerlendirilerek, elde edilen sonuçlar açıklanmıştır.

SUMMARY

Communication between computers is widely needed due to raise in computer use and as a result of this, communication industry is in a rapid growth.

The most popular communication media in the world and Turkey is PSTN which stands for Public Switching Telephone Network. Using telephone networks for data communication makes it possible to receive and send data worldwide. Transferring data through telephone lines are possible via modems. For this reason, modems hold an important place in data communication.

In this project, a software controlled modem circuit running in CCITT V.23 standard was designed. First it has been worked on a stand alone model, then a programme controlled card type modem for use with IBM PC-XT, AT and compatibles has been developed. As the card uses the power supply and microprocessor of the computer, cost has decreased, software and hardware needs are reduced.

In the first chapter, basic concepts in data communication are given. In the second chapter, a general information about modems can be found. In the third chapter, information on application studies, layouts of designed circuits and a source list of software are given. As a conclusion, the study is evaluated and results are noted.

2.3 MODULASYON TEKNİKLERİ	56
2.3.1 FSK (Frekans Kaynaklı Anahtarlanma - Frequency Shift Keying)	Sayfa No
ÖZET	59

BÖLÜM 1: VERİ HABERLEŞMESİ HAKKINDA

GENEL BİLGİLER	61
2.3.2 PSK (Faz Kaynaklı Anahtarlanma - Phase Shift Keying)	59
1.1 VERİ HABERLEŞMESİNE GİRİŞ	1
1.2 VERİ HABERLEŞMESİ TANIMI	2
1.3 STANDARTLAR	3
1.4 HABERLEŞME ŞEKİLLERİ	9
1.4.1 SERİ VERİ AKTARIMI	9
1.4.2 PARALEL VERİ AKTARIMI	11
1.5 ASENKRON SENKRON HABERLEŞME	13
1.5.1 ASENKRON HABERLEŞME	13
1.5.2 SENKRON HABERLEŞME	16
1.6 EIA RS-232-C STANDARDI	18
1.7 ASCII STANDARDI	25
1.8 TELEFON HATLARI	31

BÖLÜM 2: MODEM

2.1 GİRİŞ	35
2.2 MODEM TEKNOLOJİSİ	36
2.3 MODEM TİPLERİ	39
2.4 MODEM ÖZELLİKLERİ	48

2.5 MODÜLASYON TEKNİKLERİ	56
2.5.1 FSK (Frekans Kaymalı Anahtarlama - Frequency Shift Keying)	58
2.5.2 PSK (Faz Kaymalı Anahtarlama - Phase Shift Keying)	59
2.5.3 AM (Genlik Modülasyonu - Amplitude Modulation)	61
2.6 MODEM FONKSİYONEL ÖZELLİKLERİ	63
2.6.1 ÇAĞRI BAŞLATILMASI	63
2.6.2 ÇAĞRIYA CEVAP VERMEK	63
2.6.3 EL SIKIŞMA	64

BÖLÜM 3: CCITT V.23 MODEM UYGULAMALARI

3.1 CCITT V.23 STANDARDI	65
3.2 BİLGİ BANKASI KAVRAMI VE MİNİTEL	69
3.3 MODEM ÇALIŞMALARI	70
3.3.1 STAND ALONE MODEM	70
3.3.1.1 DEVRE ŞEMASI	70
3.3.1.2 DEVRENİN AÇIKLAMASI	75
3.3.1.3 HİBRİD DEVRELERİ	77
3.3.2 PROGRAM KONTROLLÜ MODEM	80
3.3.2.1 DEVRE ŞEMASI	80
3.3.2.2 DEVRENİN AÇIKLAMASI	88
3.3.2.3 YAZILIMIN AÇIKLAMASI	96
3.3.2.4 YAZILIMIN KAYNAK LİSTESİ	97
SONUC	131

EK-1 (MINITEL DOKUMANI)	132
EK-2 (TUMDEVRE BİLGİLERİ)	156
KAYNAKLAR	219
ÖZGEÇMİŞ	220

1.1 VERİ HABERLEŞMESİNE GİRİŞ

Geçmişten günümüze doğru veri haberleşmesinin gelişmesine baktığımızda, ilk telgraf sistemlerinin kurulmasıyla, veri haberleşmesinin başlamış olduğunu görürüz. Ancak, gerçek anlamda veri haberleşmesi 1940'lı yıllarda, askeri amaçlarla, o zamanki bilgisayarlara, telemetri için kullanıldı. Radar bilgileri birtakim kodlarla ikili şekillere çevrilerek telgraf hatları aracılığıyla veri iletimi yapıldı. 1954 yılında telefon hatları kullanılarak alıcı-verici cihazı delikli kartlar üzerindeki bilgileri doğrudan doğruya bilgisayara aktardı. Daha sonraları, yazılsız veya kodlanmış bilgiyi telefon hatları aracılığıyla olan, teledaktile cihazları ortaya çıktı. Günümüzde, terminaller diyebileceğimiz teledaktiller, modemler aracılığıyla telefon hatlarına aygunlaştırıldı. 1950'li yılların sonunda askeri amaçlarla özel veri şebekeleri kurulmaya başlandı. 1960'lı yıllarda bilgisayar ve terminallerin artmasıyla veri şebekeleri daha karmaşık boyutlara ulaşmaya başladı. Bu nedenle, haberleşmeye, esneklik ve hız kazandıran FEP(Front End Processor-On-Up Islemci)'ler kullanılmaya başlandı. 1980'li yılların sonlarına doğru bilgisayarlar arası veri haberleşmesi arttı. Bu haberleşme ya özel kiralanmış

hatlar, ya da halka açık telefon şebekesi(PSTN) üzerinden yapılabirdi.

BÖLÜM 1: VERİ HABERLEŞMESİ HAKKINDA GENEL BİLGİLER

Bilgisayar sistemlerine bağlandı. Terminaller de, bağlı

1.1 VERİ HABERLEŞMESİNE GİRİŞ

Geçmişten günümüze doğru veri haberleşmesinin gelişmesine bakacak olursak, ilk telgraf sistemlerinin kurulmasıyla, veri haberleşmesinin başlamış olduğunu görürüz. Ancak, gerçek anlamda, veri haberleşmesi 1940'lı yıllarda, askeri amaçlarla, o zamanki bilgisayarlarla, telemetri için kullanıldı. Radar bilgileri birtakım kodlarla ikili şekillere çevrilerek telgraf hatları aracılığıyla veri iletimi yapıldı. 1954 yılında telefon hatları kullanılarak alıcı-verici cihazı delikli kartlar üzerindeki bilgileri doğrudan doğruya bilgisayara aktardı. Daha sonraları, yazılmış veya kodlanmış bilgiyi telefon hatları aracılığıyla alan, teledaktilo cihazları ortaya çıktı. Günümüzde, terminaller diyebileceğimiz teledaktilolar, modemler aracılığıyla telefon hatlarına uygunlaştırıldı. 1950'li yılların sonunda askeri amaçlarla özel veri şebekeleri kurulmaya başlandı. 1960'lı yıllarda bilgisayar ve terminallerin artmasıyla veri şebekeleri daha karmaşık boyutlara ulaşmaya başladı. Bu nedenle, haberleşmeye esneklik ve hız kazandıran FEP(Front End Processor-Ön-Uç işlemci)'ler kullanılmaya başlandı. 1960'lı yılların sonlarına doğru bilgisayarlar arası veri haberleşmesi arttı. Bu haberleşme ya özel kiralanmış

hatlar, ya da halka açık telefon şebekesi(PSTN) üzerinden yapılıyordu.

1970'li yıllarda küçük bilgisayar sistemleri, büyük bilgisayar sistemlerine bağlandı. Terminaller de, bağlı oldukları küçük bilgisayar sistemleri aracılığıyla daha büyük sistemlere bağlandılar. Böylece, gerekli bilgi küçük sistemlerde bulunamadığı takdirde, daha büyük sistemlere ulaşılarak sağlanmış oldu. Böylece, ulusal ve uluslararası veri şebekeleri ortaya çıktı. Avrupa'da EARN, Amerika'da ARPANET, bunlara örnek olarak verilebilir. Gelecekte, tüm haberleşme ile ilgili ihtiyaçlar tümleştirilmiş olacaktır. Bu amaçla yapılan ISDN (Integrated Services Digital Network-Tümleşik hizmetler sayısal şebekesi) çalışmaları, hızla sürdürülmektedir.

1.2 VERİ HABERLEŞMESİ TANIMI

Haberleşmenin amacı, herhangi bir yapıdaki bilginin, kaynak dediğimiz bir noktadan, hedef dediğimiz başka bir noktaya aktarılmasını sağlamaktır.

Dünyadaki tüm olaylar hakkında bilgi edinebilmek, gelişen haberleşme teknikleri sayesinde artık kolay bir hale gelmiştir. Bu nedenle, telefon, radyo, televizyon gibi haberleşme araçları günlük hayatımızın vazgeçilmez birer parçası olmuşlardır. Bu arada, bilgisayar teknolojisinin de gelişmesine bağlı olarak, bilgisayar kullanımı artmış, bu da bilgisayar sistemlerinin oluşturulmasına neden olmuştur. Bilgisayarların, geniş kullanım alanları bulmasıyla da,

birbirleriyle haberleşme ihtiyacı ortaya çıkmıştır. Bu noktadan hareketle, yalnız yerel değil, dünyada da veri iletişimini sağlamak üzere veri haberleşme ağları kurularak kullanılmaya başlanmış ve ileride de çok daha yaygın olarak kullanılmaya devam edilecektir.

Haberleşmenin mümkün olabilmesi için bir bilgi kaynağı, bilginin iletileceği bir ortam ve bu bilgiyi algılayan bir alıcı mevcut olmalıdır.

Veri haberleşme sisteminde temel elemanlar, bilgisayarlar, terminaller, fax cihazları, teleksler, yazıcılar,...vs. Bunlar, RS kaynak ve RS alıcıyı oluşturmaktadır.

Veri haberleşme sisteminde, iletim ortamı olarak genellikle kablolar kullanılmakla beraber, uydu aracılığıyla yapılan haberleşmede de uzay, haberleşme ortamı olarak kullanılmaktadır.

1.3 STANDARTLAR

Bilgisayarların veri haberleşmesinde kullanılmasıyla, tüm dünyada ortak kullanılacak birtakım protokollere ihtiyaç duyulmuş ve bu amaçla da, bazı standartlar geliştirilmiştir. Aşağıda, yaygın olarak kullanılmakta olan bazı standartlardan ve bu standartları oluşturan kuruluşlardan bahsedilecektir.

CCITT nin yaygın olarak kullanılan standartları, V.28(RS-232-C ile uyumlu), V.10(EIA RS-423-A ile uyumlu), V.11(EIA RS-422-A ile uyumlu) ve X.21(EIA RS-449 ile uyumlu) standartlarıdır.

uyumlu).

ISO ve ANSI: ISO'nun (International Standards organization- Uluslararası Standardlar Kuruluşu) Amerika'daki temsilcisi ANSI (American National Standards Institute- Amerikan Ulusal Standardlar Kuruluşu)'dir.

ISO, iki alt komiteye ayrılarak veri haberleşme alanında standartlar geliştirmek üzere, çalışmalar yapmaktadır. İlk alt komite, ISO/TC97/SC6, veri haberleşme standartlarıyla ilgilenirken, ikinci alt komite, ISO/TC97/SC16, heterojen sistemler arasındaki bağlantı için bir model (açık sistemler bağlaşımı, OSI) geliştirmişlerdir. Bilgisayar ağları ile çok önem kazanan bu model aşağıda anlatılmıştır.

2. VERİ KATMANI

Geliştirilen bu model, 7 katmandan oluşmaktadır.

1. Fiziksel katman (physical layer)
2. Veri bağlantı katmanı (data link layer)
3. Ağ katmanı (network layer)
4. Taşıma katmanı (transport layer)
5. Oturum katmanı (session layer)
6. Sunuş katmanı (presentation layer)
7. Uygulama katmanı (application layer)

1. FİZİKSEL KATMAN

Fiziksel katman, veri iletişim protokolünün temelini oluşturur. Bu düzeyde DTE ve DCE arasındaki veri akış yönünü belirleyecek şekilde fiziksel bağlantı sağlanır.

OSI modelini incelediğimizde fiziksel katmanın mekanik, elektriksel, fonksiyonel ve yordamsal olarak dört özelliği olduğu görülür.

Fiziksel katman, veri aktarımının full-duplex, half-duplex, seri, paralel olmasına göre gerekli bağlantı şekillerini ortaya koyar.

Son zamanlarda arabirimler çok sayıda fonksiyonun aynı devre üzerinde gerçekleşmesini sağlayan çok düzeyli bir biçimde geliştirilmeye başlandı. Sayısal arabirimler, bu prensibe göre hazırlanmışlardır. CCITT'nin önerdiği X.21 buna örnek olarak gösterilebilir.

En çok kullanılan fiziksel katman standartlarına EIA RS-232-C ve CCITT X.21'i sayabiliriz.

2. VERİ KATMANI

Veri katmanı, haberleşmenin doğru yapıp yapılmadığını kontrol eder. Veri iletişimi sırasında oluşabilecek hataları bulur ve alıcı ile göndericinin hızlarının farklı olması halinde zaman ayarlaması yapar.

Veri katmanı protokolü hazırlanırken iki temel yaklaşım göz önünde bulundurulur. Bunlar, karakter yönelimli veya bit yönelimli olmasıdır.

Karakter yönelimli veri bağlantı protokolüne örnek olarak veri ve kontrol karakterlerinin oluşturulmasında kullanılan BISYNC veya BSC verilebilir. Bit yönelimli veri bağlantı protokolünün en yaygın örneklerinden biri de X.25'dir.

3. AĞ KATMANI

Noktadan noktaya bağı ağılarda yönlendirmeyi sağlar ve verinin, alıcıya hangi yolla gideceğine karar verir.

Yönlendirme algoritmalarından bazıları:

- Sabit yönlendirme (fixed routing)
- izole edilmiş yönlendirme (isolated routing)
- Dağılmış yönlendirme (distributed routing)
- Merkezileştirilmiş yönlendirme (centralized routing)

Sabit yönlendirmede düğüm noktalarındaki yönlendirme kablolarında her varış noktasına en kısa yoldan gitmek için izlenecek tek bir bağlantı vardır. Bu nedenle, sabit yönlendirme şartlara uyum gösteremez. Buna karşılık diğer üç algoritma şartlara uyum gösterebilir. Yani, bu algoritmalar düğüm noktası veya bağlantı eklemesi, çıkarılması gibi durumlara veya sistemin yoğunluk yüküne göre yönlendirme kablolarında değişiklik yapabilirler. Dağılmış yönlendirme algoritmasında her düğüm noktası belli aralıklarla kendi yönlendirme bilgilerini, diğer düğüm noktalarıyla değiştirir. izole edilmiş yönlendirmede ise, her düğüm noktası kendinde bulunan yönlendirme bilgilerine dayanarak paketlerin gönderileceği yolu belirler. Merkezileştirilmiş yönlendirmede ise, her düğüm noktası belli aralıklarla kendi yönlendirme bilgilerini, yönlendirmeyi kontrol eden merkeze iletir. Merkez izlenecek uygun yolları belirler ve bunu bütün düğüm noktalarına iletir.

4. TAŞIMA KATMANI

Bilgisayarlar arası iletişim güvenliğini sağlar. Bir bağlantı üzerinden mesaj geldiğinde, alıcı, veriyi gönderdiği tarafa veriyi aldığını belirten bir mesaj yollar. Böylelikle, gönderilen veriler alınmadan başka verilerin gönderilmesi engellenmiş olur.

5. OTURUM KATMANI

Taşıma katmanı kullanılarak, süreçler arası bağlantı kurar, yönetir ve gerektiğinde süreçleri ortadan kaldırır.

6. SUNUŞ KATMANI

Oturum katmanına göndermeden önce veriler üzerinde şifreleme ve metni sıkıştırma gibi değişiklikler yapar.

7. UYGULAMA KATMANI

Uygulama katmanının içeriği kullanıcıdan kullanıcıya göre değişir.

ISO standartları, CCITT ve EIA standartlarıyla uyumludur. Örneğin, ISO 2110, EIA RS-232-C ile ve RS-366-A ile, ISO 4902'de EIA-RS-449 ile uyumludur.

Yedi bit karakter kodlaması olan, ASCII (American Code for Information Interchange-Bilgi alışverişi için Amerikan Standard kodu) standardı ANSI kuruluşu tarafından oluşturulmuştur.

1.4 HABERLEŞME ŞEKİLLERİ

Bir karakteri oluşturan bitlerin hepsi aynı anda vericiden alıcıya gönderiliyorsa buna paralel , veri, bit bit aktarılıyorsa buna da seri veri aktarımı, denir.

1.4.1 SERİ VERİ AKTARIMI

Genellikle, bilgisayar mimarisinde, uzak birimlere ya da Merkezi işlem birimi ve hafıza dışındaki birimlere ulaşabilmek için kullanılır.

Seri haberleşme de veri yolu tekdir. Bunun dışında, topraklama ve kontrol için hatlar vardır. Birkaç tane seri haberleşme fiziksel seviye standardı vardır. Bunlar, TTL seviyesi, 20 miliamper akım çevrimi ve EIA-RS-232-C standardıdır. (Bunlardan EIA-RS-232-C standartı, ileride geniş bir şekilde anlatılacaktır.)

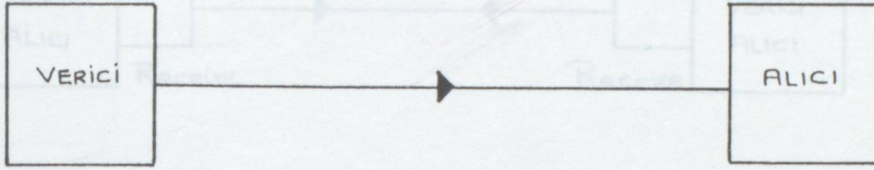
Yukarıda bahsedilen ilk iki seviye yerel birimler arasındaki seri veri haberleşmesinde kullanılırken, RS-232-C halka açık anahtarlama telefon şebekeleri kullanılarak gerçekleştirilen seri veri aktarımında kullanılmaktadır.

Seri haberleşmede, haberleşmenin ihtiyacına göre ya iki telli, ya da dört telli bir sistem mevcuttur. Aşağıda bu sistemler anlatılacaktır.



TEK YÖNLÜ HABERLEŞME(SIMPLEX)

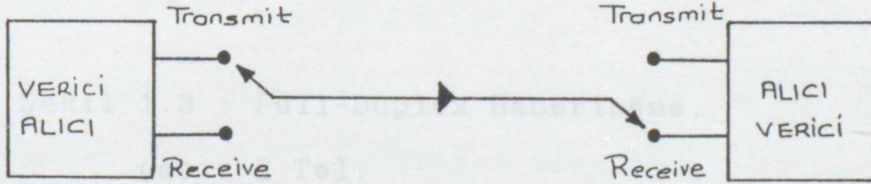
Bu tip bir haberleşmede, veri tek bir yönde iletilir.



Şekil 1.1 : Tek Yönlü Haberleşme.

HALF(YARI) DUPLEX HABERLEŞME

Half duplex haberleşmede yine veri akışı tek yönde olurken alıcı ve verici sabit olmayıp, kontrol işaretlerine bağlı olarak konum değişikliği olabilmektedir.



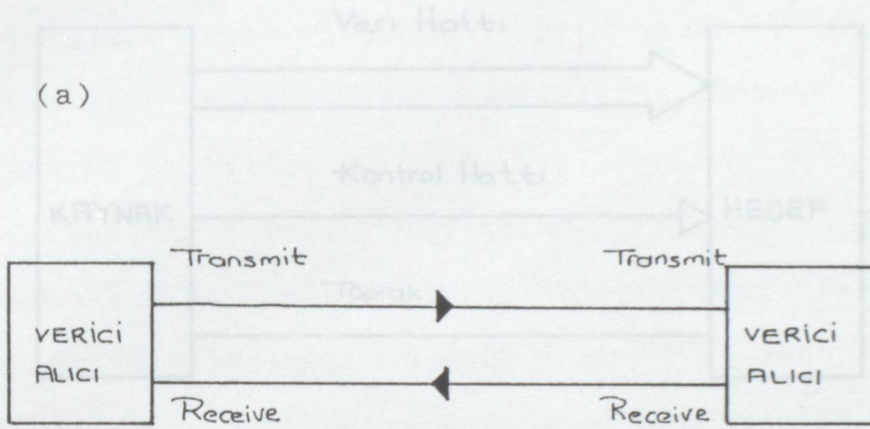
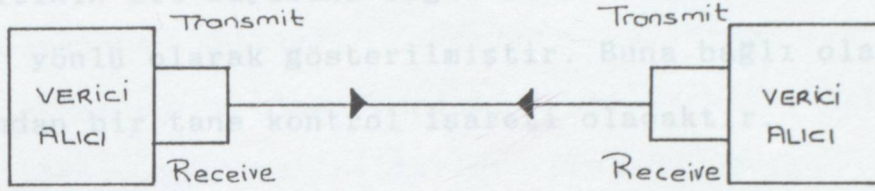
Şekil 1.2 : 2 Tel Half-Duplex Haberleşme.

FULL(TAM) DUPLEX HABERLEŞME

Bu tip bir haberleşme, iki veya dört telli hatlar üzerinden gerçekleştirilebilir. Full-duplex haberleşmede, her iki yönde de aynı anda veri alışverişi

yapılabilmektedir.

Burada, kaynak CPU, hedefte çevre birimi olarak seçilirse veri hatları mikroislemcinin veri taşıtının bit sayısına bağlı olacaktır. Şekilde veri akışı tek yönlü olarak gösterilmiştir. Buna bağlı olarak da en azından veri taşıtını kontrol eden bir hat olmalıdır.



(b) Şekil 1.4 : Tek Yönlü Paralel Veri Aktarımı.

Şekil 1.3 : Full-Duplex Haberleşme.

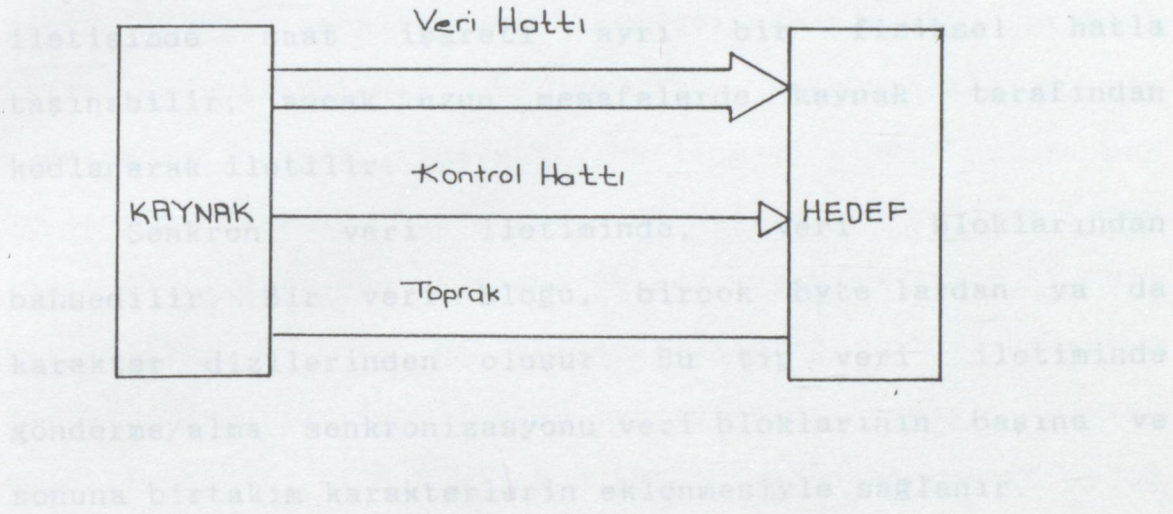
(a) : 2 Tel.

(b) : 4 Tel.

1.4.2 PARALEL VERİ AKTARIMI

Bilgisayar sistemlerinde Merkezi işlem birimi ile çevre birimleri arasındaki haberleşme genellikle, paralel olarak yapılmaktadır. Bunun için veri taşıtı kullanılır. Bu veri taşıtına ek olarak en azından veriyi kontrol eden bir hat ve toprak işareti olmalıdır. Şekil 1.4'de paralel veri

aktarımı gösterilmiştir. Burada, kaynak CPU, hedefte çevre birimi olarak seçilirse veri hatları mikroişlemcinin veri taşıtının bit sayısına bağlı olacaktır. Şekilde veri akışı tek yönlü olarak gösterilmiştir. Buna bağlı olarak da en azından bir tane kontrol işareti olacaktır.



Şekil 1.4 : Tek Yönlü Paralel Veri Aktarımı.

Paralel haberleşmede, her bir bitin aynı anda gönderilmesi, alıcı ve verici arasında her bir bit için birer haberleşme kanalı olmasını gerektirirken, seri haberleşmede, her bir bit, tek bir kanaldan iletilmektedir.

Paralel veri aktarımı kullanılarak gerçekleştirilen haberleşme daha hızlıdır, ancak birimler arasındaki uzaklık arttıkça maliyet de yükseleceğinden fazla hız gerekmeyen yerlerde, seri veri aktarımı tercih edilir. Seri veri aktarımı genellikle asenkron bir şekilde gerçekleştirilir.

1.5 ASENKRON SENKRON HABERLEŞME

Asenkron seri haberleşmede, veriler karakterler halinde iletilirler. Karakterlerin başında ve sonunda çerçeveleme bitleri denilen başlatma ve durdurma (start/stop) bitleri vardır. Başlatma biti, veri bloğunun varlığını alıcıya bildirir. Senkron veri iletiminde, veriyle birlikte bir de saat işareti üretilir. Yerel iletişimde saat işareti ayrı bir fiziksel hatla taşınabilir, ancak uzun mesafelerde kaynak tarafından kodlanarak iletilir.

Senkron veri iletiminde, veri bloklarından bahsedilir. Bir veri bloğu, birçok byte'lardan ya da karakter dizilerinden oluşur. Bu tip veri iletiminde gönderme/alma senkronizasyonu veri bloklarının başına ve sonuna birtakım karakterlerin eklenmesiyle sağlanır.

1.5.1 ASENKRON HABERLEŞME

Asenkron veri paketi, başlatma, durdurma bitleri, veri bitleri ve parite bitlerinden oluşmaktadır. Aşağıda bu bitler açıklanacaktır.

Hat üzerinden herhangi bir verinin gönderilmediği durumlarda hat lojik 1 düzeyinde tutulur. Gönderici bir karakter göndermek isterse, hatta bir bit lojik 0(başlatma biti) gönderir. Böylece, alıcı kanalın aktif olduğunu sezer. Başlatma bitinin hatta kısa bir süre kalması ve hattaki gürültü, alıcı tarafta ilk bitin yanlış sezilmesine yol açabilir. Bunu önlemek için genellikle,

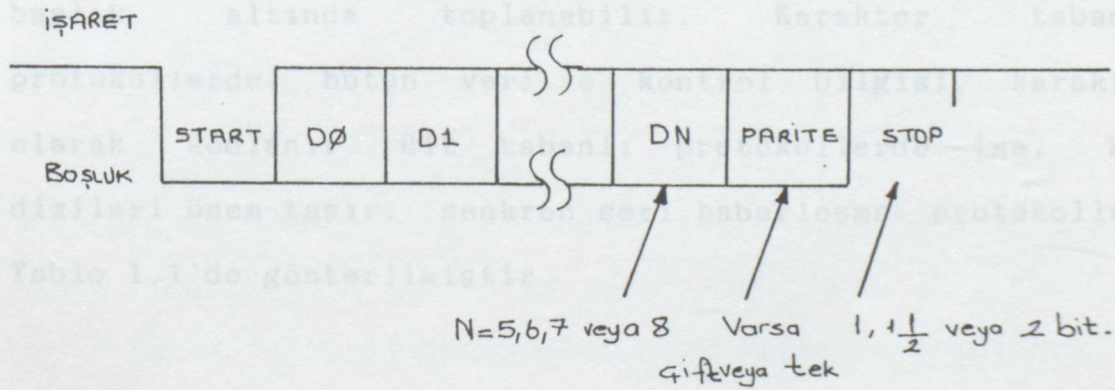
alıcı taraf birçok defa hattı örnekleyen bir sistem kullanır. Hat 2, 4, 16 ya da daha çok sayıda örneklenebilir.

Başlatma bitinden sonra gelen veri bitleri 5, 6, 7 veya 8 tane olabilir. Ancak genellikle, 7 veya 8 veri biti kullanılır. 5_bit_Baudot kodu, 1875'lerde ortaya çıkmış bir koddur. Bu kod, 5 bitlik veriye karşılık 32 karakter temsil eder. Ancak, karakterlerin kaydırılmasıyla 60 karakter temsil edebilmektedir. Bu kodlama, teleyazıcıların ilk uygulamalarında kullanılmaya başlanmış olup, artık pek kullanılmamaktadır. Günümüzde, çok kullanılan kodlama türü ise, ASCII'dir. Bu kodlama da her karakter için 7 bit kullanılır. 7 veri bitine karşılık 128 olası karakter sayısı mevcuttur (ASCII kodu ileride daha detaylı olarak anlatılacaktır). IBM_8_bit kod EBCDIC(extended binary coded decimal interchange code)'de oldukça yaygın olarak kullanılmaktadır.

Verinin gürültülü ortamlarda iletiliyor olması nedeniyle, alıcı tarafta veriyi hatalı alma olasılığı yüksektir. Bu nedenle, çeşitli hata kontrol yöntemleri ortaya konulmuştur. Bunlardan biri de, parite kontrolüdür. Veri bitlerinin ardından istenirse basit bir şekilde hata kontrolü imkanı sağlayacak olan parite biti eklenir. Parite, veri bitlerinin 1 olanlarının toplamını belirtir. Tek ve çift parite bitlerinden bahsedilir. Tek ise, benzerlik biti 0, çift ise 1 olur. Tek paritede, karakterdeki lojik 1 seviyesindeki bitlerin sayısı,

benzerlik biti de dahil olmak üzere tekdir. Çift paritede ise bu sayı çift olur. Gönderici tarafta, parite bitinin karakter dizisine eklenmesi, alıcı tarafta ise, bu parite bitinin sezilip kontrol edilerek bir karara varılması, hem donanım, hem de yazılım kontrolü altında yapılır. Bu işlemler için asenkron seri ara birimler vardır. Örnek olarak, SIO(seri giriş/çıkış birimi) ve UART(asenkrone veri alma/gönderme birimi)'ı sayabiliriz.

Veri bitleri ve parite biti iletildikten sonra 1, 1.5 ya da 2 tane durdurma bitleri alıcı tarafa gönderilir. Durdurma bitleri, lojik 1 seviyesindedirler. Her bir başlatma ve durdurma bitleri ile yeniden eşzamanlama sağlanır. Bu yüzden en az bir durdurma biti karakter dizisine eklenmelidir. Asenkron veri paketi Şekil 1.5'te gösterilmiştir.



Şekil 1.5 : Asenkron Veri Paketi.

1.5.2 SENKRON HABERLEŞME

Senkron haberleşme, özellikle hız gerektiren, büyük ve karmaşık sistemlerde tercih edilir. Asenkron haberleşmeye göre hata tesbiti, adresleme, kontrol gibi birtakım üstünlükler gösterir. Senkron haberleşme iki tane eşzamanlama tekniği içerir. Eşzamanlama saati alıcıya gelen örnekleme zamanını gösterir. Bu tekniklerden ilkinde, veri iletimi sırasında vericiden alıcıya doğru fiziksel bir hattan da eşzamanlama saati gönderilir. Bu tekniği yerel haberleşmede kullanmak uygundur, fakat telefon şebekeleri kullanılarak yapılan uzak noktalara veri aktarımında, pratik bir çözüm değildir. Diğer metodda, saat sinyali, veri sinyaline kodlanarak gerçekleştirir ki, bu metodu kullanan cihaza senkron modem, denir.

Senkron haberleşme protokolleri, karakter tabanlı protokoller ve bit tabanlı protokoller olmak üzere, iki ana başlık altında toplanabilir. Karakter tabanlı protokollerde, bütün veri ve kontrol bilgisi, karakter olarak kodlanır. Bit tabanlı protokollerde ise, bit dizileri önem taşır. senkron seri haberleşme protokolleri Tablo 1.1'de gösterilmiştir.

Tablo 1.1 : Asenkron Seri Haberleşme Protokolleri.

Senkron haberleşmeye örnek olarak Tablo 1.1'de HDLC (High Level Data Link Control) protokolü verilmektedir. Bu protokol, veri iletiminde, verinin birtakım üstünlükler gösterir. Bu tekniklerden ilkinde, veri iletimi sırasında vericiden alıcıya doğru fiziksel bir hattan da eşzamanlama saati gönderilir. Bu tekniği yerel haberleşmede kullanmak uygundur, fakat telefon şebekeleri kullanılarak yapılan uzak noktalara veri aktarımında, pratik bir çözüm değildir. Diğer metodda, saat sinyali, veri sinyaline kodlanarak gerçekleştirir ki, bu metodu kullanan cihaza senkron modem, denir.

PROTOKOL İSMİ	KURULUŞUN İSMİ
BISYNC (Binary synchronous communication)	IBM
SDLC (Synchronous data-link control)	IBM
HDLC (High level data link control)	ISO
ADCCP (Advanced digital communications control protocol)	ANSI
X.25 (Recommendation from the X.25 committee)	CCITT
DDCMP (Digital data communications message protocol)	DEC
UDLC (Univac data link control)	UNIVAC
BDLC (Burroughs data link control)	BURROUGHS

Tablo 1.1 : Asenkron Seri Haberleşme Protokolleri.

Senkron haberleşmeye örnek olarak Şekil 1.6'da SDLC çerçeve yapısı verilmiştir. Bu çerçeveden de anlaşılacağı gibi veriden önce birtakım adres ve kontrol bilgileri daha sonra da değişken uzunluklu veri iletilmektedir. Verinin

ardından da hata kontrolü için hata tesbit dizisi gönderilir ve sonlandırma bayrağıyla da çerçevenin sonu gösterilir. Asenkron bilgi paketiyle karşılaştırıldığında daha karmaşık yapıya sahip olduğu görülür.

BAŞI

SONU

BAŞLATMA BAYRAĞI	ADRES 8 bit	KONTROL 8 bit	VERİ DEĞİŞKEN UZUNLUKLU	CRC 1 8 bit	CRC 2 8 bit	SONLAN- DIRMA BAYRAĞI
---------------------	----------------	------------------	-------------------------------	----------------	----------------	-----------------------------

Şekil 1.6 : SDLC Çerçeve Yapısı.

1.6 EIA RS-232-C STANDARTI

İkili şekildeki verinin, TTL(Transistör-transistör-lojik) mantığında lojik 0 seviyesi +5 volta, lojik 1 seviyesi de 0 volta, karşılık gelir. TTL mantığını kullanan tümdevreler, düşük güç harcayıp, yüksek hızda çalışabildiklerinden, bilgisayar sistemlerinde özellikle iç haberleşmede tercih edilirler. Daha uzak mesafeli, örneğin aynı binada bulunan iki bilgisayar arasındaki haberleşmede TTL seviyelerinin direkt olarak kullanılması sorunlar yaratmaktadır. Öncelikle, TTL değişimleri gürültülü ortamlar yaratırlar. Ayrıca, TTL seviyeleri, gürültülü ortamlardan etkilenererek, lojik seviyelerin değişmesine, dolayısıyla hatalı veri alışverişine neden olabilirler.

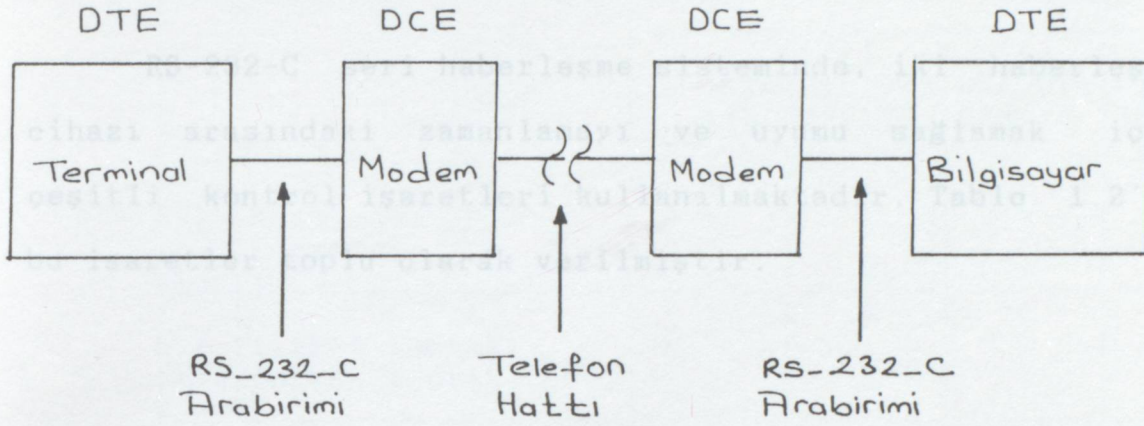
Amerika'da, gerçek anlamda ilk olarak Bell Telefon Sistemleri İşletme Şirketi'nde, sayısal cihazları telefon şebekelerine uygunlaştıran cihaz çalışmaları yapılmıştır. Bu cihaz, yani Bell modemleri, endüstride bir standart haline gelmiştir. Daha sonraları, bilgisayar sanayisinde çalışanlarca bu modeme uygun bilgisayarlar, terminaller geliştirilmeye başlanmıştır. Böylece doğan modem ara birimi ihtiyacına karşılık, RS-232-C standardı geliştirilmiştir. 1969 yılında, EIA Şirketi tarafından ortaya çıkarılıp, geliştirilen RS-232_C standardı bugün de tüm bilgisayarlar tarafından kullanılmaktadır.

RS-232-C kısaca, veri terminal cihazı(DTE) ve veri haberleşme cihazı(DCE) arasındaki elektriksel bağlantıyı sağlayan bir standarttır.

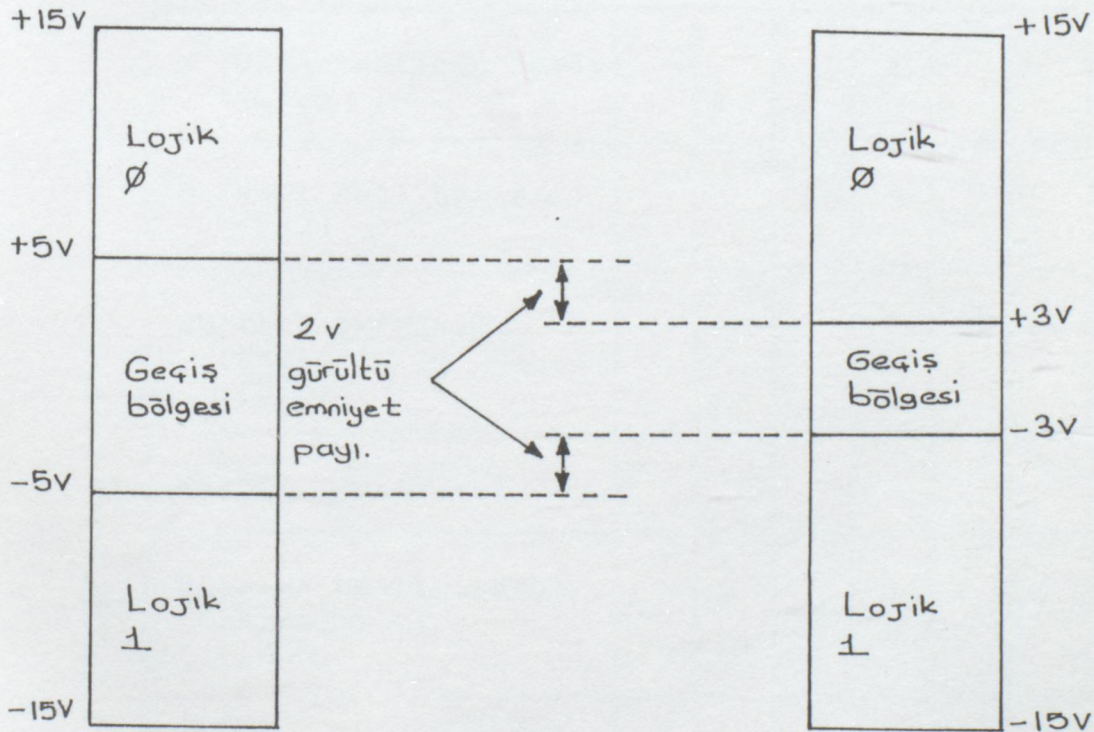
Burada DTE'ler, verinin alındığı ya da gönderildiği uç noktadaki cihazlardır. DTE'lere örnek olarak yazıcılar ve terminaller gösterilebilir. DCE'ler ise, veri haberleşmesini kontrol edip, gerçekleştiren cihazlardır. Modemler, veri haberleşme cihazlarıdır.

Bu standart kullanılarak yapılan seri haberleşme hızı maksimum 19.2 bps'dir.

Şekil 1.8'de bu standarta ait elektriksel özellikler verilmiştir.



Şekil 1.7 : EIA RS-232-C Standardı Kullanılarak Gerçekleştirilen Veri Haberleşmesinin Blok Şeması.



Şekil 1.8 : EIA RS-232-C Gerilim Seviyeleri.

RS-232-C seri haberleşme sisteminde, iki haberleşme cihazı arasındaki zamanlamayı ve uyumu sağlamak için çeşitli kontrol işaretleri kullanılmaktadır. Tablo 1.2'de bu işaretler toplu olarak verilmiştir.

BUR	ACIKLANA	TPR	VERİ	KONTROL	ZAMANLANA
7	İşaret toprağı (ortak toprak) (SG)	x			
2	Gönderilen veri (TXD)		x		
3	Alınan veri (RXD)	x			
4	Gönderme istağı (RTS)			x	
5	Gönderme için hazır (CTS)			x	
6	Veri seti hazır (DSR)			x	
20	Veri terminali hazır (DTR)			x	
22	Zil göstergesi			x	
8	Alma hattı işaret algılayıcı (DCD)			x	
21	İşaret kalite algılayıcı			x	

Tablo 1.2 a

BUN	AÇIKLAMA	TPR	VERİ KONTROL ZAMANLAMA					
			DTE YE	DTE DEN	DTE YE	DTE DEN	DTE YE	DTE DEN
1	Koruyucu toprak	x						
7	İşaret toprağı (ortak toprak) (SG)	x						
2	Gönderilen veri (TXD)			x				
3	Alınan veri (RXD)		x					
4	Gönderme isteğı (RTS)					x		
5	Gönderme için hazır (CTS)				x			
6	Veri seti hazır (DSR)				x			
20	Veri terminali hazır (DTR)					x		
22	Zil göstergesi				x			
8	Alma hattı işaret algılayıcı (DCD)				x			
21	İşaret kalite algılayıcı				x			

Tablo 1.2 a :

BUN	AÇIKLAMA	TPR	VERİ KONTROL ZAMANLAMA					
			DTE YE	DTE DEN	DTE YE	DTE DEN	DTE YE	DTE DEN
23	Veri işareti oran seçici (DTE)					x		
23	Veri işareti oran seçici (DCE)				x			
24	Gönderici işaret zamanlama (DTE)							x
15	Gönderici işaret zamanlama (DCE)						x	
17	Alıcı işaret zamanlama (DCE)						x	
14	ikincil gönderilen veri							
16	ikincil alınan veri							
19	ikincil gönderme isteği				x			
13	ikincil gönderme için hazır			x				
12	ikincil alma hattı işaret algılayıcı (DCD)			x				

Tablo 1.2 b :

Kısaltmalar:

BUN:Bağlantı uç noktası. TPR:Toprak.

Alınan veri(Received data):

Bu işaret, DCE'den DTE'ye doğrudur. Veri alınmadığında ya da veri alınırken geçiş anlarında, bu çıkış lojik 1 (marking), seviyesinde tutulur.

Gönderme isteği(Request to send):

DTE'den DCE'ye doğru olan bu işaret, verinin gönderilmek istendiği belirtilir. Bu isteğe karşılık, DCE'den verinin alınmaya hazır olduğuna dair bir cevap, CTS(Clear to send:Gönderme için hazır), DTE'ye gönderilir.

Veri terminalı hazır(Data terminal ready):

Bu kontrol işaretinin de yönü DTE'den DCE'ye doğrudur. DTE veri haberleşmesine hazır olduğunu bildirir. Buna cevap olarak da DCE, DTE'ye Veri seti hazır(Data set ready) işaretini gönderir. Bu da, DCE'nin haberleşme kanalına bağlı olduğunu gösterir. Otomatik çağrı durumunda, DCE'nin numaraları gönderdiğini, çağrının tamamlandığını ve veri alışverişi konumuna geçtiğini belirtir.

Zil göstergesi(Ring indicator):

Bu işaretin yönü, DCE'den DTE'ye doğrudur. Bu kontrol işaretiyle DCE, zil işareti aldığını DTE'ye bildirir.

Alma hattı işaret algılayıcı(Received line signal detector):

Bu kontrol işaretinin bir diğer adı da veri

taşıyıcısının sezilmesi(Data carrier detect)'dir. Yönü, DCE'den DTE'ye doğrudur. DCE, hatta uygun bir taşıyıcı varsa bunu DTE'ye bildirir.

1.7 ASCII STANDARDI

Asenkron seri haberleşme anlatılırken de görüldüğü gibi, veriler iletilmeden önce kodlanırlar. Bu kısımda, çok yaygın olarak kullanılan ASCII karakter seti anlatılacaktır.

ASCII karakter seti, her biri 7 bit olan toplam 128 karakterden oluşmaktadır. Bu karakter setinin 26'sı büyük harf, 26'sı küçük harf, 10'u sayı ve geri kalanı da özel karakterlerden oluşmaktadır.

ASCII karakter seti Tablo 1.3'de verilmiştir.

Tablo 1.3 a : ASCII Karakter Seti.

Düşük anlamlı bitler (3,2,1,0)	Yüksek anlamlı bitler (6,5,4)							
	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	`	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	'	7	G	W	g	w

Tablo 1.3 a : ASCII Karakter Seti.

ANSI, ASCII karakter setini oluştururken kodları iki temel sınıfa ayırdı: Grafik karakterleri ve kontrol karakterleri. Tablo 1.3'de ilk iki kolon ve DEL karakteri grafik karakterleri, diğerleri de kontrol karakterleridir.

ANSI, kontrol karakterlerini de kendi aralarında üç sınıfa ayırmıştır. Bunlar, Haberleşme kontrol karakterleri, Formül belirleme karakterleri ve Cihaz kontrol karakterleridir.

Haberleşme kontrol karakterleri, mesajın şeklini

Düşük anlamlı bitler (3,2,1,0)	Yüksek anlamlı bitler (6,5,4)							
	000	001	010	011	100	101	110	111
1000	BS	CAN	(	8	H	X	h	x
1001	HT	EM	)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[	k	{
1100	FF	FS	,	<	L	\	l	
1101	CR	GS	-	=	M	]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	_	o	DEL

Tablo 1.3 b : ASCII Karakter Seti.

ANSI, ASCII karakter setini oluştururken kodları iki temel sınıfa ayırdı: Grafik karakterleri ve kontrol karakterleri. Tablo 1.3'de ilk iki kolon ve DEL karakteri grafik karakterleri, diğerleri de kontrol karakterleridir.

ANSI, kontrol karakterlerini de kendi aralarında üç sınıfa ayırmıştır. Bunlar, Haberleşme kontrol karakterleri, Format belirleme karakterleri ve Cihaz kontrol karakterleridir.

Haberleşme kontrol karakterleri, mesajın şeklini

belirlemek ve bir haberleşme şebekesinde veri akışını kontrol etmek amacıyla taşırlar. Aşağıda bu kontrol karakterleri hakkında açıklamalar yapılmıştır.

SOH(Start of header-Başlatıcı başlangıcı): Adından anlaşılacağı gibi, bilgi paketinin başını gösteren ilk karakterdir.

STX(Start of text-Metin başlangıcı): Bilginin başladığını gösteren bir kontrol karakteridir.

ETX(End of text-Metin sonu): Bilgi paketinin bittiğini gösterir.

EOT(End of transmission-Veri alışverişinin sonu): Bir ya da birden fazla bilgi paketinin iletilip, veri alışverişinin bittiğini gösterir.

ETB(End of transmission block-Gönderilen bloğun bitimi): Her bir veri paketi iletildikten sonra kullanılan bir kontrol karakteridir.

ENQ(Enquiry-Sorma): Karşı istasyondan cevap isteği olarak kullanılan bir karakterdir.

ACK(Acknowledge-Bilgilendirme): Alıcıdan vericiye gönderilen bir onaylama karakteridir.

DC1, DC2, DC3, DC4 ise cihaz kontrol karakterleri olup, çok kullanılan bu karakterlerden de kısaca bahsedelim.

Haberleşme sırasında cihazları kontrol eden karakterlerdir. DC1 ve DC3 karakterlerinin çok sık rastlanan bir uygulaması, seri yazıcının sınırlı kapasitedeki tampon sahasının(buffer) kontrol edilmesidir. Tampon saha gelen veri ile dolduğunda, yazıcı DC3(XOFF) karakteri yollayacak, yani veri gönderilmesinin durdurulmasını isteyecektir. Veri gönderen sistem, verileri, yazıcının tampon sahasındaki bilgiler değerlendirilip, kağıda basıldıktan sonra, DC1(XON) karakteri yollayarak tekrar veri almaya hazır olduğunu bildirene kadar göndermeyecektir.

ASCII kontrol karakterlerine karşılık gelen kontrol tuşları vardır. Bunlar, Tablo 1.4'de toplu olarak verilmiştir. Tablodaki üçüncü sütunda ise, bu kontrol karakterlerine karşılık gelebilecek alternatif tuşlar verilmiştir.

VT	CTL K	ESC	CTL C	Escape
FF	CTL L	FS	CTL /	
CR	CTL M	Return, CR	CTL J	
SO	CTL N	BS	CTL >	
SI	CTL O	US	CTL =	

Tablo 1.4 - ASCII Kontrol Karakterlerine Karşı Düşen Kontrol Tuşları

KONTROL KAR.	KONTROL TUSU	ALTERNATE TUSU	KONTROL KAR.	KONTROL TUSU	ALTERNATE TUSU
NUL	CTL @		DLE	CTL P	
SOH	CTL A		DC1	CTL Q	
STX	CTL B		DC2	CTL R	
ETX	CTL C		DC3	CTL S	
EOT	CTL D		DC4	CTL T	
ENQ	CTL E		NAK	CTL U	
ACK	CTL F		SYN	CTL V	
BEL	CTL G		ETB	CTL W	
BS	CTL H	Backspace	CAN	CTL X	
HT	CTL I	Tab	EM	CTL Y	
LF	CTL J	LF	SUB	CTL Z	
VT	CTL K		ESC	CTL [	Escape
FF	CTL L		FS	CTL /	
CR	CTL M	Return, CR	GS	CTL]	
SO	CTL N		RS	CTL >	
SI	CTL O		US	CTL -	

Tablo 1.4 : ASCII Kontrol Karakterlerine Karşı Düşen Kontrol Tuşları.

1.8 TELEFON HATLARI

- a) Anahtarlamaalı telefon şebekeleri.
 - b) Kiralanmış hatlar (leased line)
 - c) Özel şebekeler
 - d) TELEX/TWX şebekeleri
 - e) Değer katkılanmış şebekeler (Value added networks-VAN)
 - f) Paket ve mesaj anahtarlamaalı şebekeler
- gibi birtakım haberleşme şebekeleri değişik istekler üzerine ortaya çıkmıştır.

Telefon şebekelerinin yaygın kullanımından, band genişliği sınırlamasından daha önce bahsedilmişti. Bu kısımda telefon hatlarının özelliklerine değineceğiz.

Telefon ağı, ses iletişimi için olmasına rağmen özellikle yüksek hızlarda modemler için veri iletişimde problemler yaratmaktadır. Hattın performansını etkileyen birçok faktör vardır. Bunlardan biri hattın uygun olmayan elektriksel karışmalara veya rastgele gürültü kaynaklarına neden olmasıdır. Gürültüden bağımsız olarak, genlik distorsiyonu (bozulma) olarak adlandırılan işaretin gücündeki değişim, işaretin çok uzak noktalara şeklinin bozularak gönderilmesine neden olur. Bozulmalar, hızlar arttıkça artar. Diğer bir sorun, analog işaretin yüksek frekanslardaki yayılma özellikleri ile ilgilidir. Faz jitteri olarak adlandırılan bu durum, PSK tekniği kullanan yüksek hızlı modemlerde modülasyonu etkiler. Bu gibi sorunlar telefon hatları kullanılarak gerçekleştirilen veri

haberleşmesinde verimin , düşmesine neden olur. Telefon hatları üzerinde sağlıklı veri iletişimi için devre standartları geliştirilmiştir.

Genlik Bozulması:

Verinin iletildiği ortamda ses frekanslarının zayıflamasına çok sık rastlanmaktadır. Genellikle, 300-3400 Hz bandının sınırlarında genlik fazla zayıflar ve band içindeki genlik dalgalanır. Multiplex sistemlerde filtreler, transformatörler ve diğer frekansla ilgili cihazlar band kenarında işaretlerin fazla zayıflamasına neden olur. Empedans uygunsuzlukları ve kötü ayarlanmış eşitleyeciler band içinde genlik dalgalanmasına neden olurlar.

Genlik dalgalanması telefon konuşmalarını fazla etkilemez. Ancak, veri iletiminde düz frekans genlik özelliği istenir. Bu yüzden, veri haberleşmelerinde 4dB'den az genlik dalgalanması önerilir.

CCITT M'113'de eşitleme yapılma yolları ve telefon band sınırları içinde iletişimi engellemeyecek genlik bozulma sınırları verilmiştir.

Yankı:

Ses yankılarına çok benzer şekilde, devre üzerinde empedans uyumsuzluğu olunca yankı olur. İki telli devrelerde yankı her zaman vardır ve uzak mesafelerde kendini gösterir. Veri haberleşmesinde iki işaretin arasındaki faz ilişkisine göre yankı gerçek işarete katılır

veya onu giderir. Ana işaret ile yankı işareti arasında faz farkı olur ve alıcıda ikisi birbirine yakın genlikte görülürse faz titremesine neden olur. Yankı işareti, ana işaretten 12 dB düşük olunca bu sakıncalar ortadan kalkar. Yankı işaretinin etkisini azaltmak için empedans uygunluğunun sağlanmasından başka, işaret düzeyi düşürülür. Yankı, empedans uygunsuzluğundan meydana geldiğinden, bu veri cihazı bağlantısı, uzak mesafelerde herhangi bir kablo veya yükselteç bağlantısı veya hibrid bağlantısından kaynaklanabilir.

Harmonik ve doğrusal olmayan bozulmalar:

Doğrusal olmayan karakteristiklere sahip, yükselteç ve diğer elektronik cihazlardan dolayı, giriş işaretine başka işaretlerin de katıldığı görülür. Bu işaretler, telefon band sınırı içinde istenmeyen ikinci veya üçüncü harmoniklerdir.

Diyafoni (crosstalk):

Bir iletim devresinde bulunan işaretlerin başka devre işaretlerini etkilemesi olayıdır. Bunlar, müzik, konuşma veya veri işaretleri olabilir. Diyafoni, birbirine yakın bulunan kanallar ve devreler arasındaki endükleme akımlarından ileri gelir. Kullanılan frekans kaynağının gücü ve diğer devreye paralel giden uzunluk arttıkça diyafoni etkisi artar.

Devre zayıflaması:

Bir veri devresi işletmeye açılmadan önce iki uç arasındaki zayıflama hesap edilir ve öbek çizimi üzerinde düşey değerler gösterilir. Bir kullanıcının iki ofisi arasındaki zayıflama dört telli full duplex çalışma için 16 dB'yi aşmamalıdır.

Yakın bir zamana kadar bilgisayarlar ve terminaller evlerde kullanılmıyacak kadar pahalıydı. Ancak şimdi, sanayiden evlere kadar giren bilgisayarlar, kendilerine çok geniş bir kullanım alanı bulmaktadırlar.

Amerika'da, evlerde bilgisayar kullanımı için uygun birkaç tane sebke vardır. Bu tip şebekelere, videotex veya viewdata şebekeleri denmektedir. Bunların önemli özellikleri, ucuz olmaları ve iki yönlü haberleşmeye açık olmalarıdır. İngiltere'de geliştirilmiş olan Prestel, bu şebekelerin ilk örneklerindendir. Amerika'da ise, Telenet, Tymnet ve Micronet'i bu tip şebekelere örnek olarak gösterebiliriz.

Bugün çok yaygın olan bilgisayar ağıları, veri paylaşımı, kontrol gibi çok amaçlı olarak bilgisayarların birbirleriyle haberleşmelerini sağlamaktadır. Bankalar, müşteri hizmetlerini merkezi bir bilgisayar sistemine bu ağlarla bağlanarak yaparken, evlerde alışveriş, eğitim gibi birçok konular yine bilgisayarların birleşmesiyle çok kolay bir şekilde halledilebilmektedir.

Yukarıda bahsedilen bilgisayar ağlarının kullanımına ait örneklerin sayısı çoğaltılabilir. Temel amaç, veri

BÖLÜM 2: MODEM

2.1 Giriş

Bu bölümde, modemler hakkında geniş bir açıklama yapılacaktır. Ancak, bu açıklamalara geçmeden önce, dünyadaki modem kullanımına biraz değinelim.

Yakın bir zamana kadar bilgisayarlar ve terminaller evlerde kullanılamayacak kadar pahalıydı. Ancak şimdi, sanayiden evlere kadar giren bilgisayarlar, kendilerine çok geniş bir kullanım alanı bulmaktadırlar.

Amerika'da, evlerde bilgisayar kullanımı için uygun birkaç tane şebeke vardır. Bu tip şebekelere, videotex veya viewdata şebekeleri denmektedir. Bunların önemli özellikleri, ucuz olmaları ve iki yönlü haberleşmeye açık olmalarıdır. İngiltere'de geliştirilmiş olan Prestel, bu şebekelerin ilk örneklerindendir. Amerika'da ise, Telenet, Tymnet ve Micronet'i bu tip şebekelere örnek olarak gösterebiliriz.

Bugün çok yaygın olan bilgisayar ağları, veri paylaşımı, kontrol gibi çok amaçlı olarak bilgisayarların birbirleriyle haberleşmelerini sağlamaktadır. Bankalar, müşteri hizmetlerini merkezi bir bilgisayar sistemine bu ağlarla bağlanarak yaparken, evlerde alışveriş, eğitim gibi birçok konular yine bilgisayarların birleşmesiyle çok kolay bir şekilde halledilebilmektedir.

Yukarıda bahsedilen bilgisayar ağlarının kullanımına ait örneklerin sayısı çoğaltılabilir. Tüm bunlar için,

haberleşme kanallarından başka ihtiyaç duyulan tek şey, modem cihazlarıdır.

Veri haberleşmesinin en önemli elemanı olan modemler, özel hatlar ve anahtarlamalı şebekelerde kullanılabilmektedirler. Bir kural olmamakla beraber genellikle, düşük hızlı modemler anahtarlamalı telefon şebekelerinde kullanılırken, yüksek hızlı modemler ise özel hatlarda kullanılmaktadır.

Son zamanlarda ise, fiber optik ve radyo frekanslı modemlerdeki gelişmeler, dikkat çekmektedir. 1986 yılında ve 1987 yılının başlarında, yerel alan iletişim ağı üzerinde (LAN) çalışanlar fiber optik kablo kullanarak daha hızlı iletişim ağları yapmışlardır. Şimdi, birçok büyük kuruluş, haberleşme şebekelerini fiber optik kablolar kullanarak düzenlemenin yollarını aramaktadır. Bütün bu gelişmeler, fiber optik modemlerin gelişmesine önderlik edecektir. Radyo frekanslı modemlerin kullanımlarındaki artışı ise, bu cihazları kullanan geniş bantlı yerel alan iletişim ağlarının yaygınlaşması belirleyecektir.

2.2 MODEM TEKNOLOJİSİ

Modemler, halka açık telefon şebekelerini ya da özel hatları kullanarak, sayısal cihazlar arasında haberleşmeyi sağlar. Aşağıda bu kavram, daha ayrıntılı bir şekilde açıklanacaktır.

Telefon şebekelerinin en yaygın haberleşme şebekesi olduğu bir gerçektir. Bundan dolayı, bu şebeke telefon

konuşmaları dışında başka haberleşme türleri için de kullanılmaktadır. Bu haberleşme türlerinden en önemlisi hiç şüphesiz sayısal haberleşmedir. Ancak, telefon şebekesi sayısal araç ve gerecin doğrudan doğruya bağlanabileceği bir şebeke değildir. Bunun nedeni, bu şebekenin yalnızca 300-3400 Hz arasındaki frekans spektrumunu iletmeye uygun olması, doğru akım iletmemesi ve grup gecikme özelliklerinden dolayı da darbe şekillerini bozmasıdır.

Sayısal haberleşme için söz konusu işaret şekilleri tek veya çift yönlü dikdörtgen darbelerdir.

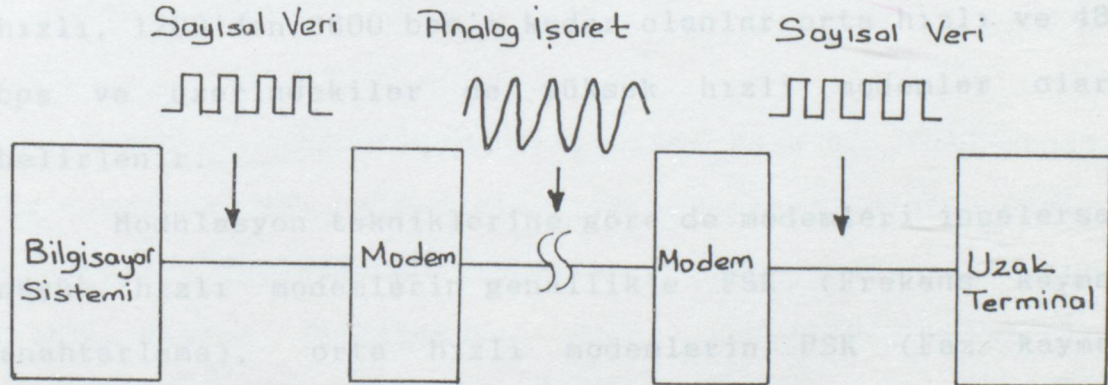
Tek yönlü darbelerin ortalama değerleri sıfırdan farklı olduğu için bu bileşen telefon şebekesinden geçemez. Frekans bandının üstten sınırlanması da darbelerin kenarlarının yuvarlatılmasına ve hatta, işaret frekansı band dışında kalıyorsa, işaretin hiç iletilmemesine yol açar.

Bunun için de , sayısal işaretin, modülasyon ve demodülasyon işlemleri ile, telefon şebekesinden iletilebilecek özelliklere sahip bir taşıyıcı işaretin üzerine bindirilmesi gerekir. Bu cihazın adı da modülasyon ve demodülasyonun kısaltılmışı olan, MODEM'dir.

Modemlerin birçok çeşitleri varsa da, bütün hepsinde ortak olan bazı noktalar vardır. Bunlar, güç kaynağı, hat arabirimi, seri iletişim ara birimi, alıcı ve vericidir. Güç kaynağı, 120 veya 220 VAC'yi DC gerilime çevirerek, modem kullanabileceği bir gerilim seviyesine getirir. Hat arabirimi, hat ile empedans uygunluğunu ve hat ile devrenin

izolasyonunu sağlar. Seri iletişim arabirimi, alıcı, verici arasındaki iletişimi sağlar. Verici, sayısal veriyi analog işarete çevirir, alıcı ise analog işareti tersine bir işlemle sayısal işarete dönüştürür.

Modemler, senkron veya asenkron bir yapıda olabilirler. Senkron modem, asenkron modemden farklı olarak bir saat ve faz devreleri içerir. Asenkron modem saat gerektirmez. Çünkü, veri düzensiz aralıklarla gönderilmektedir.



Şekil 2.1 : Veri Haberleşmesi Blok Diyagramı.

2.3 MODEM TIPLERİ

Modemler, birçok açıdan sınıflandırılabilir. Örneğin, kullandıkları haberleşme ortamına göre, halka açık anahtarlamalı telefon şebekelerini kullanan aktarmalı (dial-up) modemler ve özel hatları kullanan kiralık-hat (leased-line) modemleri olmak üzere ikiye ayrılabilir. Modemleri bundan başka, çalışma hızlarına, görünümüne (noktadan noktaya:point-to-point, çoklu nokta:multipoint), senkronizasyona (asenkron veya senkron), çalışma şekline (yarı veya tam duplex) göre de sınıflandırmamız mümkündür. Ayrıca modemler, genellikle BELL (Amerika) veya CCITT (Avrupa) standartlarına uygunluklarına göre de sınıflandırılabilir.

Modem gönderme alma hızları, bps (saniyedeki bit sayısı) ile belirlenir. 600 bps'e kadar olanlar düşük hızlı, 1200'den 3600 bps'e kadar olanlar orta hızlı ve 4800 bps ve üzerindeki de yüksek hızlı modemler olarak belirlenir.

Modülasyon tekniklerine göre de modemleri incelersek, düşük hızlı modemlerin genellikle FSK (Frekans kaymalı anahtarlama), orta hızlı modemlerin PSK (Faz kaymalı anahtarlama) ve yüksek hızlı modemlerin QAM (Dikey genlik modülasyonu) metodlarını kullandıklarını görürüz.

Tablo 2.1'de çok kullanılan BELL ve CCITT standartları ile kullandıkları modülasyon teknikleri verilmiştir.

STANDARD	HIZ(BPS)	HAB.ŞEKLİ	MODÜLASYON TEKNİĞİ
(BELL)			
103	0-300	Full-duplex	FSK
201	1200	Half-duplex	PSK
202	1200	Half-duplex	FSK
212A	0-300	Full-duplex	FSK
	1200		PSK
(CCITT)			
V.21	0-300	Full-duplex	FSK
V.22	1200	Full-duplex	PSK
V.23	1200/75	Half-duplex	FSK
V.26	2400	Half-duplex	PSK

Tablo 2.1 :

Modemler, haberleşme tiplerine göre de full-duplex (tam duplex) ve half-duplex (yarı duplex) olarak ikiye ayrılabilir. Yukarıda full-duplex ve half-duplex haberleşme tipleri kısaca açıklanmıştı. Şimdi modemlerin tiplerini belirlemede oldukça önemli olan bu özellikler modemler açısından tekrar ele alınacaktır.

4-Tel Full duplex Haberleşme: Bu metod, veri gönderme ve almaya aynı anda olanak tanır, fakat bununla beraber iki telefon hattına gereksinim duyulur. Bu haberleşme tipi, iki

adet tek yönlü (Simplex) hattın oluşur. Burada birinci hat gönderme, ikinci hat ise alma işlemleri için kullanılır.

2-Tel Half duplex Haberleşme: Bu metod, bir telefon hattı kullanılarak haberleşmeye imkan tanıdığından bir terminal veri gönderiyorsa, uzak uçtaki terminalde alıcı konumda olmalıdır.

2-Tel Full duplex Haberleşme: Full duplex haberleşmede, veri aynı anda gönderilip, alınabilir. Frekans Bölmeli Çoğullama (FDM), saniyede 2400 bit hızına kadar ulaşabilen veri haberleşmesinde kullanılır. FDM'de ses kanalı, yüksek ve düşük band olmak üzere ikiye ayrılır. Bunlardan biri veri göndermek, diğeri de almak için kullanılmaktadır. Arayan (originating) terminal düşük bandda bilgi gönderirken, alma işlemini de yüksek bandda gerçekleştirir. Buna karşılık, cevaplayan (answering) terminal, yüksek bandda veri iletirken, düşük bandda da veriyi alır. 4-Tel Full duplex modemler, telefon kanalları üzerinde kullanım yönünden hız ve kolaylık sağlamalarına rağmen maliyetleri yüksektir. Bu nedenle, 2-telli full-duplex modemler daha yaygın olarak kullanılmaktadır.

Yukarıda, modemlerin birçok açıdan sınıflandırılabileceğinden ve bunların neler olabileceğinden bahsedildi. Bundan sonra modemler hızlarına göre sınıflandırılıp anlatılacaktır.

DÜŞÜK HIZLI MODEMLER(600 BPS'E KADAR):

Bu tip modemler, aktarmalı veya özel hatlar aracılığıyla uzun mesafelerdeki veri haberleşmeleri için kullanılabilir. Düşük hız genellikle, Telex ve TWX şebekelerinde tercih edilir.

ORTA HIZLI MODEMLER(1200-3600 BPS ARASI):

Bu tip modemler, düşük hızlı modemlerde olduğu gibi, aktarmalı veya özel kiralanmış hatlarda kullanılarak, uzak sistemlere erişilip veri haberleşmesi yapılmasına imkan verir. Bu kategorideki modemler, modem piyasasında oldukça yaygın olarak kullanılmaktadır.

YÜKSEK HIZLI MODEMLER(4800 BPS'İN ÜSTÜ):

Aktarmalı veya özel kiralanmış hatlarda ya da geniş bandlı düzenlerde kullanılırlar. Bu tip modemler, CCITT V.27, V.29, V.32 veya V.33 standartlarına sahip olabilirler. Birçok yüksek hızlı modemlerde seçime bağlı olarak, 2400, 4800 ve 9600 bps 'lik hızlar kullanılabilir. Bazı özel modemlerde, 14.4 kbps'den 19.2 kbps'e kadar olan hızlara erişebilmektedir.

Yüksek hızlı modemler sınıfına geniş bandlı modemler de eklenebilir. Geniş bandlı modemler, ses çoğullamalı hatlar üzerinde 19.2 kbps'in üzerindeki hızlarda çalışabilir.

SABİT UZAKLIKTA ÇALIŞABİLEN MODEMLER(LDM):

Bu tip modemlerin kapsamına, Short Haul modemler ve kısa mesafelerde yüksek hızlarda çalışabilen (2 Mbps'e kadar) hat sürücüleri (line drivers) girmektedir. Bunlar, genel olarak, aynı yerdeki bir bilgisayar ve terminaller arasında kullanılır.

LDM'ler, genellikle short haul modemler olarak da adlandırılır. Short haul modemler, halka açık telefon şebekesinden(PSTN) değil, özel çekilmiş dengeli kablolar üzerinden haberleşir. Ancak bu, modemler arasındaki mesafe 10 km' den daha az ise olumlu sonuç verir.

Hat sürücüleri Null modem veya yerel dağıtım üniteleri olarak da adlandırılır. Bunlar, temelband haberleşme tekniğini kullanır. Genellikle, kodlamalı ya da kodlamasız olarak DC-faz-kaymalı modülasyon türünü kullanırlar. Hat sürücülerinin, DC sürekliliğe ihtiyaçları vardır. Hat sürücülerine, katı bir bakış açısıyla, bunların modem olmadıkları söylenebilir. Çünkü, hat sürücüleri, analog çıkışlar üretmez. Genel olarak aynı oda içindeki, ana bilgisayara bağlı terminallerle kullanılırlar. Hat sürücülerinin standart telefon hatlarında kullanılması çoğunlukla tercih edilmez.

KİŞİSEL BİLGİSAYAR MODEMLERİ:

Bu tip modemler, kişisel bilgisayarın içindeki ana kart üzerindeki seri port için ayrılmış yere yerleştirilen kart tipi modemler veya bilgisayarın dışındaki seri port

çıkışına takılabilen kutu tipi modemlerdir. Genellikle, bu tip modemler, düşük ve orta hızlıdırlar. 1200 bps ve 2400 bps hızları tercih edilirken elbette ki daha yüksek hızlar da dosya transferini çabuk gerçekleştireceğinden uygun olacaktır. Ancak, hızdan dolayı bit oranındaki artış ve özel haberleşme tekniklerinin kullanılması, kaçınılmaz olarak gürültü ve distorsiyona bağlı hata olasılığını arttırır.

Bilgisayar dünyasında veri haberleşmesi artık çok önemli bir yer tutmaktadır. Elektronik posta servisleri, evden bankayla ilgili işlerin halledilmesi, alışveriş gibi istekler ortaya çıktığından bu gibi isteklere cevap vermek için de CompuServe, Dow Jones, Fransa'da Minitel servisi, Türkiye'de de PTT veri bankası ve borsadaki anlık değişimleri ileten Veritel gibi birtakım hizmet servisleri ortaya çıkmıştır.

Videotex'ten sonra, Avrupa'lılar bu tip servis pazarını ellerinde tutmaktadır. Birçok Avrupalı üretici viewdata veya videotex sistemleri için modemler üretmektedir.

Kişisel bilgisayarlar için üretilen akıllı modemlerin çoğu Hayes'in komut setini kullanırlar. Türkiye'de Adam Elektronik Şirketi tarafından Adamodem olarak üretilen, Hayes komut setini kullanan akıllı modemler üzerinde yapılan incelemeler ve bu modemlerin komutları kullanım şekli aşağıda açıklanacaktır.

Komutlar, bir terminalin tuş takımından

girilebileceği gibi, herhangi bir programlama dilinde yazılmış bir programdan da çıkış yapılabilir. Belirli komutlarla, numara çevirme hızı, çevir sesi için bekleme süresi ve modemin kaç çağrı zili sonunda cevap vereceği gibi çeşitli parametrelerin seçilmesine ve değiştirilmesine izin verir.

Komut satırları, AT (dikkat kodu) ile başlamalıdır. AT, karakterden önce girilmelidir. Modem, iletişim hızını A ile, kelime uzunluğu ve pariteyi de T ile belirler. Komutlar, AT ile başlar. Her bir komut, yeni bir AT girilene kadar komut deposunda kalır.

A komutu, modemi cevap moduna getirir. Zil çağrısını beklemeksizin modemin cevap vermesi sağlanır. Ses iletişiminin veri iletişimine geçmek için kullanılabilir.

A/ komutu, bir önceki komutu tekrarlar.

Bn komutu çalışma standardını belirler.

!, Flash yaptırır. Hattın kısa bir süre için bırakılıp alınmasını sağlar.

/, 1/8 saniye bekletir. Arka arkaya gelen komutların arasında modemin bir süre beklemesi istendiğinde kullanılabilir.

@, sessizlik algılanmasını sağlar.

Ds, arayıcı moda sokup numara çevirtir. s telefon numarasının sayılarını temsil eder, diğer ek komutlarla (T,P,R,;, ,!/,W) birleştirilebilir.

En, eko kontrol. Modem, kendisine gelen karakterlere eko yapıp yapmamasını kontrol eder. (n parametredir)

Fn, Full veya half duplex'i belirler.

Hn, hattı alıp, bırakma komutu.

Ln, hoparlör ses şiddetini ayarlar.

Mn, hoparlör sesini açıp, kapatır.

O, hat bağlantısına geri dönülür. Uzak modemle bağlanmış durumda iken bilgisayardan escape kodu gelirse, komut konumuna döner. Komut durumundan hat bağlantısına dönmek için o komutu kullanılır.

P, D komutu ile darbeli numara gönderir.

Qn, sonuç kodlarını gönderir veya göndermez.

R, numara yolladıktan sonra cevap modunu başlatır.

S, S belediğini okur. 17 adet S belleklerinden herhangi birinin önceden belirlenmiş değerini okur.

T, DTMF arama moduna geçirir.

Vn, sonuç kodlarını kelime veya sayılarla yollar.

W, çevir sesi için aramayı bekletir.

Xn, algılama seviyesini belirler. isteğe bağlı olarak çevir sesi veya meşgul tanıma.

Yn, Uzak modem bağlantıyı çözdürür.

Z, başlangıç değerlerine döndürür.

&Cn, DCD seçeneği.

&C, uzak modemden taşıyıcı gelmese bile gelmiş gibi davranıp CD'nin sürekli aktif olmasını sağlar.

&Gn, koruma tonu.

&Ln, kiralık hat seçeneği.

&F, fabrika çıkış seçeneklerine şartlandırma.

&Pn, darbe boşluk oranı.

&Tn, test seçenekleri.

&W, kullanıcı seçeneklerini kalıcı bellekte tutar.

&Z, telefon numarasını depolar.

FİBER OPTİK MODEMLER:

Fiber optik haberleşme düzenleri kullanılarak çok yüksek iletim hızlarına ulaşabilen Short haul cihazlarıdır. iletim hızları, 56 Kbps'ten 4 Mbps'e kadar olan bu ürünlerin terminal arabirimleri, RS-232-C ve CCITT V.35'dir. Bu cihazlar, 2 km'lik uzaklıklarda sağlıklı sonuçlar verirler, daha uzun mesafeler için ise, daha düşük hızlar kullanılmalıdır.

Fiber optik teknolojisini kullanan modemleri, fabrika gibi gürültülü ortamlardaki yerel veri haberleşmesinde veya veri iletiminin gizliliğinin önemli olduğu yerlerde kullanmak çok uygundur.

RADYO FREKANSLI(RF) MODEMLER:

Bu tip modemler, veriyi radyo frekanslarında ve sınırlı mesafeler için, genellikle geniş bantlı CATV kablosu üzerinden çok yüksek hızlarda iletebilmek amacıyla kullanılmaktadır. RF modemler bir çift olarak kullanılır. Bunlardan biri, uzak (istasyon) modem, diğeri de kaynak modemdir. RF modemler, çalışma frekansı 6Mhz olan CATV kanalının bir alt kanalını kullanarak sabit frekanslarda çalışan cihazlardır. Noktadan noktaya ya da çok noktalı yapılarda kullanılabilirler.

RF modemler, yerel iletişim ağları (LAN) endüstrisindeki büyümeyle yakından ilgilidir. Birçok LAN, iletişim ortamı olarak geniş bantlı koaksiyel kablolu sistemleri tercih eder.

MODEM YOK EDİCİLER:

Bunlar, iki modem yerine geçebilen cihazlardır. Bu cihazlar, genellikle iki veri terminal cihazı (DTE)'nin orta noktasına konurlar. Verinin ve kontrol işaretlerinin genliklerini yükseltirler ve RS-232-C arabirimi kullanan DTE'ler için birtakım işlevleri (örneğin, XMT/REC veri; XMT/REC senkron saat; RTS/CTS el sıkışması gibi) yerine getirirler.

Uzaklık genellikle, 2 km'nin altında olup, daha uzun mesafelerde düşük kapasiteli kablo kullanılmalıdır.

2.4 MODEM ÖZELLİKLERİ

Modemler, bazı temel özellikleri paylaşmasına rağmen, farklı tipteki haberleşme ağlarına göre, farklı farklı imal edilmişlerdir. Bu yüzden, farklı karakteristikleri vardır. Aşağıda bu karakteristikler anlatılacaktır.

Öncelikle, modemin nerede ve hangi amaçla kullanılacağı önemlidir. Bu noktadan hareketle, seçilecek modem tipinin hızı, standardı öncelikle belirlenmesi gerektiği gibi bağlı olacağı sistemle fiziksel uyumluluğu gözönüne alınarak, kutu tipi mi, rack-mount mu (modem kartları için birçok gözden oluşan bir yapı), kart tipi

mi, portatif modem mi olacağı düşünölmelidir.

Genellikle, kişisel bilgisayarlar için IBM PC/AT/XT veya uyumlularıyla, Apple bilgisayarları temel alınarak modemler üretilmektedir.

MODEMLERİN STANDARTLARA UYGUNLUKLARI

Bir bilgisayar haberleşme ağında sağlıklı veri iletişimi için, modemlerin birbirleriyle uyumlu olmaları gereklidir. Bir ağda, birçok modem tipini destekleyecek birimlerin olması bir çözümdür, ancak, bu çok pahalı ve karmaşık bir yoldur.

Bu amaçla, modemlerde standartlara uygunluk aranan bir niteliktir. Tüm dünyada, veri haberleşmesinde CCITT standartları (V serileri) yaygın olarak kullanılmaktadır. CCITT V.XX modem özellikleri, son çıkanlar ilk çıkanları destekleyecek şekilde geliştirilerek ortaya çıkarılmıştır. Örneğin, bir 2400 bps V.22 bis modem bir önceki şekli olan 1200 bps V.22'yi kapsayarak, 1200 bps'lik hızda da çalışmasına olanak tanır.

Amerika'da, AT&T (BELL) kendi modemlerinde kullanılmak üzere standartlar geliştirmiştir ki bu standartlar da bugün dünya çapında kabul edilir. AT&T düşük hızlı, full-duplex haberleşme de 103 standardını getirmiştir. Avrupa'da BELL 103'e karşılık aynı hızda (300 bps'e kadar) tavsiye olunan standart, CCITT V.21'dir. CCITT V.21 ve BELL 103 Standartları tam uyumlu değildir. Bazı Avrupa ölkelerinde BELL standardını kullanan modemler

tercih edilmemektedir. Bunun nedeni, bu tip modemlerin tonlarının telefon ücretlendirme sistemlerini bozmalarıdır. Standart 1200 bps modem için CCITT, V.22'yi tavsiye eder. BELL 212A ve V.22 modemleri ancak çağrıyı ilk başlatan 212A olması durumunda beraber kullanılabilir. Bu bilgiler, kullanan 2400 bps modemler için ise uygunluk sorunu, Amerikan ve Avrupalı üreticilerce, CCITT'nin V.22 bis standardının benimsenmesiyle çözüme kavuşmuştur. Bu standart, AT&T tarafından da benimsenmiş ve 2224 tipteki modemlerinde kullanmıştır. Yukarıda da bahsedildiği gibi, V.22 bis standardı, V.22'yi de kapsayacak şekilde geliştirilmiştir. Ancak bu arada, V.22 bis modemi olanlar, Hayes komut setine sahip 212A modemle iletişim kuramamaktaydı. Hayes bu soruna çözüm olarak, 1200 bps 212A standardındaki modemlerin 212A ve V.22 standartlarının her ikisini seçime bağlı olarak tercihini önerdi.

Bazı hızlı modemler, CCITT V.32 standardında, senkron, Full-duplex, 9600 bps hızındadır. Ancak çok sık olarak rastlanan bir sorun, hatların iyi olmamasından, 9600 bps'lik modem, onun bir alt hızı olan 4800 bps'de kullanılıyor olmasıdır.

Özel hatlarda ve yüksek hızlarda, noktadan noktaya haberleşme için V.32'ye çok benzeyen V.33 standardı kullanılmaktadır. V.33 standardında, haberleşme senkron, iki tel üzerinden half-duplex, 4 tel üzerinden full-duplexdir. Hız, 12Kbps'i de kapsayarak 14.4Kbps'dir.

Çok kullanılmakta olan, BELL ve CCITT standartları

hakkında küçük bir tablo verilmişti. Şimdi yukarıda anlatılan bilgilerin ışığı altında BELL ve CCITT standartlarına ait iki tablo verilecektir.

Tablo 2.2, BELL standartlarına, Tablo 2.3 ise, CCITT standartlarına ait bilgileri içermektedir. Bu bilgiler, kullandıkları haberleşme tipleri (full-duplex/half-duplex), asenkron veya senkron tipinde olduklarının bilgisi ve hatta bağlantı şekilleridir.

300	113		x				x		p
1200 (4)(5)	202 s.t	x		x			x	x	p
1200 (6)(7)	212 212a		x				x	x	p
2400 (8)	201b			x			x		p
2400 (6)	201c	x						x	p
4800	208a			x	x		x		p,n
4800	208b	x						x	p
9600	209			x			x		p,n

Tablo 2.2

Kısaltmalar:

VERİ HIZI	İSMİ	PSTN		ÖZEL 2 TEL		ÖZEL 4 TEL		SENK		HATTIN DURUMU
		HDX	FDX	HDX	FDX	HDX	FDX	ASNK	SNK	
300 (1)	103		x					x		p
300 (2)(3)	108			x	x	x	x	x		p
300	113		x					x		p
1200 (4)(5)	202 s.t	x		x			x	x	x	p
1200 (6)(7)	212 212a		x					x	x	p
2400 (8)	201b			x			x		x	p
2400 (8)	201c	x							x	p
4800	208a			x	x		x		x	p, m
4800	208b	x							x	p
9600	209			x			x		x	p, m

Tablo 2.2 :

Kısaltmalar:

Hdx=half-duplex Fdx=Full-duplex

Async=Asenkron Sync=Senkron

P=Noktadan noktaya M=Çoklu nokta

D1=Hat durumuna bağlı

(1) 103J otomatik cevaplama olmayan arama/cevaplama

(2) 108F,G RS-232-C arabirimi ve 2 veya 4-tel hat bağlantısı

(3) 108H,J 20ma akım çevirim arabirimini kullanılır.

(4) 202S özel hatlarda 1800 bps hızını destekler.

Otomatik cevaplama ve senkron standart kullanabilir.

Arka kanal seçimi vardır.

(5) 202T elle cevaplama yapılması dışında, 202S ile aynı özelliklere sahiptir.

(6) 212A 103J ile uyumlu olup, 1200/300 bps hızındadır.

(7) CCITT V.24 ile uyumlu olan EIA arabirimini ifade eder.

(8) PSK modülasyonu.

VERİ HIZI	İSMİ	PSTN	ÖZEL 2 TEL		ÖZEL 4 TEL		SENK		HATTIN DURUMU
		HDX	FDX	HDX	FDX	HDX	FDX	ASNK	SNK
200 (1)	v.21		x		x		x	x	p
1200 (2)(3)	v.22		x		x			x	x
2400 (4)	v.22 bis		x		x		x	x	x
1600 (5)	v.23	x		x				x	x
2400 (6)(7)	v.26			x			x		x
2400 (9)	v.26 bis	x		x					x
2400 (10)	v.26 ter		x		x				x
4800 (11)	v.27			x			x		x
4800 (12)	v.27 bis			x		x	x		x
4800	v.27 ter	x		x					x

Tablo 2.3 a : 75 baudlık arka kural seçenekleri

Asenkron çalışmaları için iç (internal) saat vardır.

VERİ HIZI	İSMİ	PSTN	ÖZEL 2 TEL		ÖZEL 4 TEL		SENK		HATTIN DURUMU
		HDX	FDX	HDX	FDX	HDX	FDX	ASNK	SNK
9600 (13)	v.29			x			x		x
9600 (15)	v.32		x		x				x
14,400 (16)	v.33			x			x		x

Tablo 2.3 b : luk arka kanal vardır.

Kısaltmalar:

(1) HDX modem olarak çalışabilir.

(2) 0-300 ve 600 bps hızları dışında BELL 212A ile uyumludur.

(3) Üç seçenek vardır.

Birinci seçenek: 680 bps senkron 1200 bps senkron çalışma.

ikinci seçenek: 600 bps senkron/asenkron seçenekli

1200 bps asenkron/senkron çalışma.

Üçüncü seçenek: 0-300 bps senkron veya asenkron çalışmaya imkan tanınması dışında ikinci seçenekle aynıdır.

(4) 2400 bps QAM, 1200 bps DPSK, V.22 ve 212A uyumludur.

(5) FSK modülasyon. 75 baud'luk arka kanal seçenekli.

Asenkron çalışmalar için iç(internal) saat vardır.

- (6) Faz kaymalı modülasyon tekniğini kullanır. 75 baud'luk bir arka kanal içerir. BELL 208A'ya benzer.
- (7) Birinci seçenek: 0-90-180-270 derece faz açıları. İkinci seçenek: 45-135-225-315 derece faz açıları.
- (8) M 1020 durumu tavsiye edilir. (BELL C1'e karşılık gelir).
- (9) 1200 bps hız seçeneği. 75 baud arka kanal vardır. BELL 208A'ya benzer.
- (10) Eko iptal tekniğini kullanır.
- (11) Bütün V.27 tipleri için 2400 bps hız seçeneği vardır. 75 baud'lu arka kanal seçeneği vardır.
- (12) 75 baud'luk arka kanal vardır.
- (13) 4-kanal çoklayıcı seçeneği vardır. 4800 bps ve 2400 bps kanalları seçenekleri vardır.
- (14) M 1020 veya M 1025 hat donanımı tavsiye edilir.
- (15) 9600 bps hızında, kodlanmış QAM veya Trellis kodlanmış QAM tekniklerini kullanılır. 4800 bps ve 2400 bps'lik hız seçeneği.
- (16) 12 kbps hız seçeneği. Trellis kodlanmış 6-kanal çoklayıcı seçeneği uygundur.

2.5 MODÜLASYON TEKNİKLERİ

Modemler, benzer şekilde çalışıyor görünmelerine rağmen, sadece hızda değil haberleşme için kullanılan modülasyon tekniklerinde ve frekanslarında da önemli ölçüde farklılıklar gösterir. Aşağıda bu modülasyon tekniklerinden bahsedilecektir.

Bilindiği gibi, bir sayısal işaretin iki farklı durumu vardır. 1 ve 0 ile gösterilen bu durumlar analog olarak iki farklı akım veya gerilim seviyesine karşılık düşer. Bu seviyelerin, zaman içindeki en kısa tekrarlanma aralığının tersi o işaretin bit hızıdır.

Araya modülasyon işlemleri girdiği için, hat üzerindeki iletişim hızı bit hızından farklı (düşük) olabilir. Hat üzerindeki iletişim hızı paketlenmiş bilgi hızıdır ve birimi Baud'dur. Hat üzerindeki hızın düşük tutulmasıyla, normal şartlarda telefon kanalından iletilemeyecek işaret hızlarına ulaşmak mümkün olmaktadır.

Modemler, sayısal verileri, genlik ve zaman parametreleriyle ifade edilen sürekli bir sinüs işareti olarak iletirler. Sinüs işaretinin frekans, faz ve genlik özellikleri kullanılarak modülasyon teknikleri geliştirilmiştir. Modülasyon tekniklerinin üç genel şekli, genlik, frekans ve faz modülasyonlarıdır.

Modülasyon tekniklerine ek olarak, iki önemli faktör vardır. Bunlardan biri, genellikle 2, 4 veya 8 olarak seçilen kodlanan seviyelerin sayısıdır. Seviyelerin sayısı, ikiden fazla ise her seviyeye, en az ikili bit dizisi karşılık gelir. Örneğin, BELL 201 modem 4-seviyeli faz kodlaması kullanır, her seviye dbit denilen bit çiftiyle ifade edilir. Seviyenin dört olması, bit çiftinin dört olasılığını ifade eder(00,01,10,11). İkinci faktör, seviye değişiminin sezilmesi ve ölçülmesi için alınacak referansdır. İkinci metodun teknik deyimi, farksal

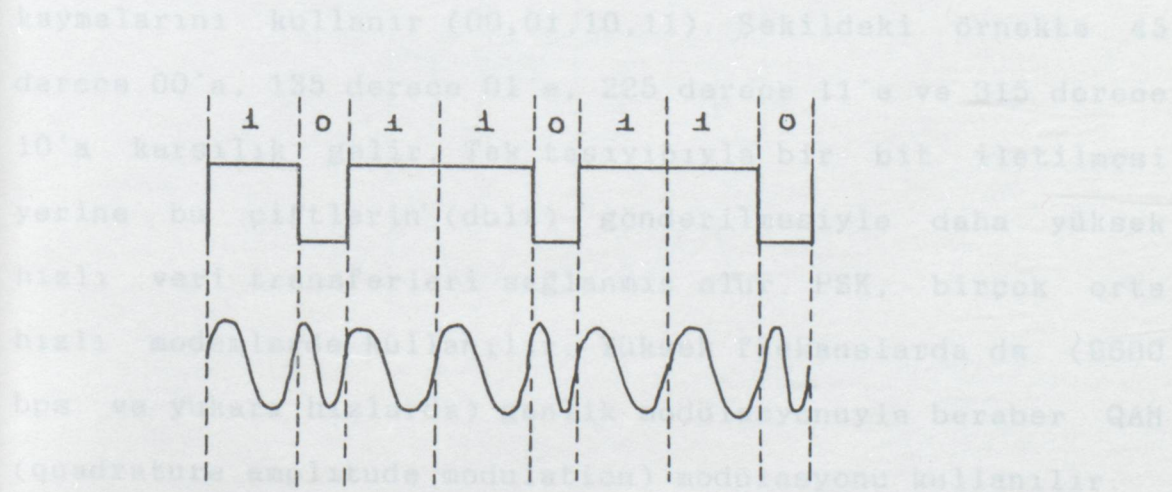
benzeşim'dir (differantial coherent). Özet olarak, bir modülasyon tekniğini ifade eden üç faktör, modülasyon metodu, kodlama seviyelerinin sayısı ve referans kaynağıdır.

Çok kullanılan modülasyon teknikleri, FSK, PSK, AM ve QAM'dir.

2.5.1 FSK (FREKANS KAYMALI ANAHTARLAMA-FREQUENCY SHIFT KEYING)

Bu metod, basitliği ve gürültüye bağışıklığı nedeniyle ikili haberleşmede sık olarak kullanılır. Bu teknikle, sayısal 1 ve 0 değerlerine farklı iki frekans karşı düşer. Bu frekansların tayini, bilgi aktarım hızına ve haberleşmenin özelliğine göre yapılır. Çeşitli hızlarda ve haberleşmenin özelliğine göre bu frekanslar uluslararası standartlar çerçevesinde belirlenmiştir.

Şekil 2.2'de, FSK işaretin zaman düzlemindeki yapısı gösterilmiştir.



Şekil 2.2 : FSK işaretinin Zaman Düzlemindeki Yapısı.

2.5.2 PSK (FAZ KAYMALI ANAHTARLAMA-PHASE SHIFT KEYING)

Faz, frekans ve genlik modülasyonları eşit şartlar altında karşılaştırılırsa, işaret/gürültü oranı açısından en elverişli olanı faz modülasyonudur. Bundan dolayı, yüksek hızlı modemlerde faz modülasyonu, gereken yerlerde de faz ve genlik modülasyonu birlikte kullanılır.

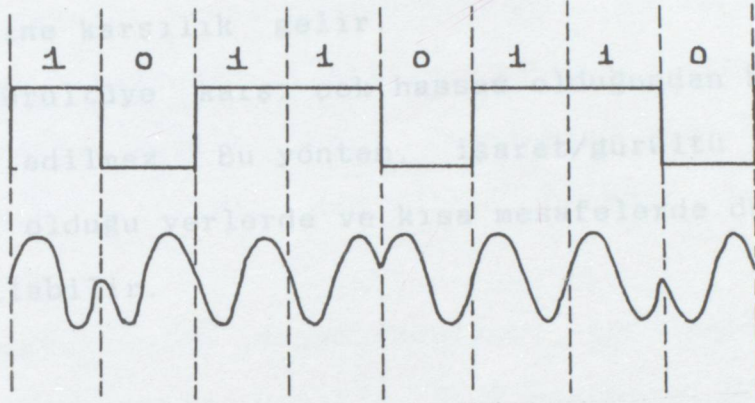
Pratikte kullanılan faz modülasyonu, taşıyıcı fazının bir başlangıç anından itibaren ölçülmesine gerek bırakmamak için kullanılan diferansiyel faz modülasyonudur. Burada, bir önceki faz adımı referans olarak alınır. Bu şekilde fazın takibi kolaylaşır.

PSK'nın bir çeşidi olan DPSK (Differential phase shift keying-Farksal faz kaymalı anahtarlama), dbit'ler halinde gelen işaretin faz açısını karşılaştırır. 0 ve 1 olan veri bitlerinin 4 olası bileşimiyle ifade edilen faz kaymalarını kullanır (00,01,10,11). Şekildeki örnekte 45 derece 00'a, 135 derece 01'e, 225 derece 11'e ve 315 derece 10'a karşılık gelir. Tek taşıyıcıyla bir bit iletilmesi yerine bu çiftlerin (dbit) gönderilmesiyle daha yüksek hızlı veri transferleri sağlanmış olur. PSK, birçok orta hızlı modemlerde kullanılır. Yüksek frekanslarda da (9600 bps ve yukarı hızlarda) genlik modülasyonu ile beraber QAM (quadrature amplitude modulation) modülasyonu kullanılır.

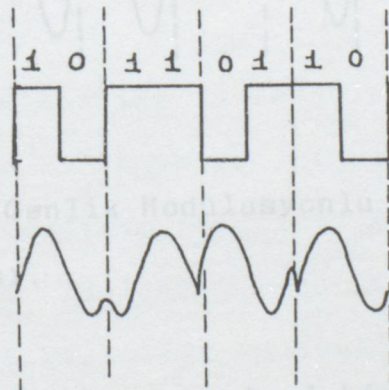
Şekil 2.3'de ikili verinin 1'den 0'a geçişlerinde taşıyıcının fazı 180 derece kaydırılmaktadır.

2.5.3 AM (GENLİK MODULASYONU-AMPLITUDE MODULATION)

Genlik modülasyonu, en basit modülasyon tekniğidir. AM, bir tek frekans işaretini üretir. Sonuç dalga şekli, yüksek genlikli ise binary 1, düşük genlikli ise binary 0



Şekil 2.3 : PSK Modülasyonlu işaretin Zaman Düzlemindeki Yapısı.

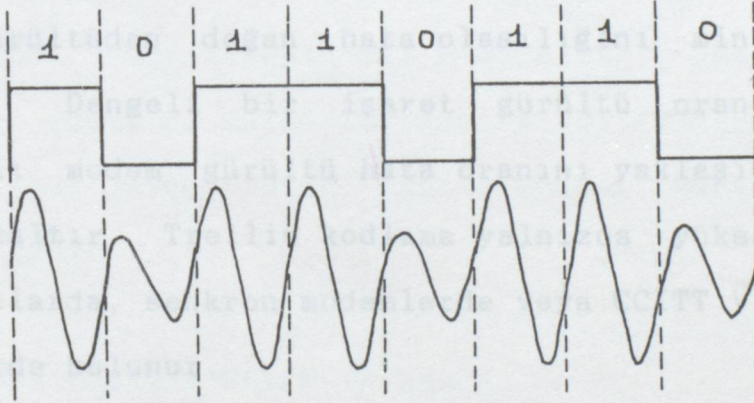


Şekil 2.4 : DPSK Modülasyonlu işaretin Zaman Düzlemindeki Yapısı.

2.5.3 AM (GENLİK MODULASYONU-AMPLITUDE MODULATION)

Genlik modülasyonu, en basit modülasyon tekniğidir. AM, bir tek ferkans işareti üretir. Sonuç dalga şekli, yüksek genlikli ise binary 1, düşük genlikli ise binary 0 seviyesine karşılık gelir.

Gürültüye karşı çok hassas olduğundan bu teknik pek tercih edilmez. Bu yöntem, işaret/gürültü oranının çok yüksek olduğu yerlerde ve kısa mesafelerde düşük hızlarda kullanılabilir.



Şekil 2.5 : Genlik Modülasyonlu işaretin Zaman Düzlemindeki Yapısı.

Genlik modülasyonunun özel bir şekli olan QAM, 4 fazlı genlik modülasyonudur. Bu teknik, aynı frekansta her biri birbirinden 90 derece farklı olan iki işaret kullanılır. Her işaretin, olası 4 genlik değeri vardır. Fazın dışında, aralarında 90 derece fark olan iki işaretin

2.6 MODEM FONKSİYONEL ÖZELLİKLERİ

birleşmesiyle, her biri verinin 4 bitini temsil eden 16 farklı durum ortaya çıkar.

LDM'ler ve hat sürücülerinde kullanılan diğer bir kodlama tekniği temel band kodlamadır. Hatlarda veri, darbe katarları halinde iletilir. Darbe katarının sıfır geçişlerinde veri tanınır. Temel band gerçek anlamda bir modülasyon tekniği değildir. Çünkü, veri hala DC şekildedir.

Bugün modem dünyasında yeni modülasyon teknikleri geliştirilmektedir. Örneğin, V.32 standardı Trellis kodlama tekniğini öngörmektedir. Bu teknik QAM'in bir uzantısı olup gürültüden doğan hata olasılığını minimum kılmayı amaçlar. Dengeli bir işaret gürültü oranında Trellis kodlamalı modem gürültü hata oranını yaklaşık üç desibel daha azaltır. Trellis kodlama yalnızca yüksek hızlarda, özel hatlarda, senkron modemlerde veya CCITT V.32 aktarmalı modemlerde bulunur.

1985 yılında Amerika'da Telebit şirketi full-duplex, aktarmalı hatlarda 17 Kbps'ye çıkan Trailblazer isimli cihazında spread-spectrum (dağılmış spektrum) denilen bir modülasyon tekniği kullandı. Bu teknik ile aktarmalı hatlardaki tüm bant genişliği kullanılır.

2.6 MODEM FONKSİYONEL ÖZELLİKLERİ

2.6.1 ÇAĞRI BAŞLATILMASI

İki modem haberleşmeye başlamadan önce, aralarında elektriksel bir bağlantı olmalıdır. Çağrı otomatik veya elle (manuel) başlatılabilir. Yine aynı şekilde cevaplamada elle veya otomatik olabilir.

MANUEL(ELLE) ARAMA

Kişi telefonla numaraları çevirir ve bir cevap için bekler, cevap aldıktan sonra modemi veri haberleşme konumuna getirir.

OTOMATİK ARAMA

Modem tümdevresindeki otomatik çağrı birimi tarafından yapılır. Bu birim, numaraları gönderir, çağrılan modemden bir cevap bekler, sonra modemi veri haberleşme konumuna getirir.

2.6.2 ÇAĞRIYA CEVAP VERMEK

MANUEL CEVAPLAMA

Telefon sesi duyulduğunda kişi, alıcıyı kaldırır. Böylece, çağıran modeme bir cevap gönderilmiş olur. Sonra da modem veri haberleşme konumuna getirilir.

OTOMATİK CEVAPLAMA

Otomatik cevaplama, bir veri erişim düzenlemesi (DAA-Direct access arrangement) tarafından modemin uyarılması, yani DAA zil işaretini sezip modeme bildirmesiyle başlar. Aranan modem hattı alır. Sonra arayan modem bir

sessizlikten sonra, cevap tonu gönderir. Bu ton çağrılan modem tarafından sezildiğinde veri iletişimi başlar.

2.6.3 EL SIKIŞMA (HANDSHAKING)

Modemlerin haberleşme kanalını kullanıp, bu kanal üzerinden veri iletebilmeleri için bağlı oldukları bilgisayar ile RS-232 üzerinden birbirlerine belli bir düzende, bir dizi işaret gönderirler. Bilgi alışverişini denetleyen bu protokol ve işaretleşmelere el sıkışma, denir.

DTR-DSR EL SIKIŞMASI: Terminal veri iletişimine hazır olduğunu modeme DTR işaretiyle bildirir. Bu bilgiyi alan modem ise terminale hazır olduğunu terminale DSR işaretiyle bildirir. Böylece, haberleşmenin ilk adımı atılmış olur.

RTS-CTS EL SIKIŞMASI: Terminal, modeme karşı tarafa veri göndermek istediğini, RTS işaretiyle bildirir. Modem ise, RS-232 üzerinden veri almaya hazır olduğunu CTS işaretiyle terminale belirtir. Bu arada modem karşı taraftaki modemi veri gönderilmeye dair uyarmak için taşıyıcı işareti gönderir. Karşı tarafta da DTR-DSR el sıkışmasından sonra veri göndermeyecekse, veri haberleşmesi olacağını sezerek kendisi de taşıyıcı gönderir ve böylece, iki taraf arasında veri alışverişi yapılabilir.

BÖLÜM 3: CCITT V.23 MODEM UYGULAMALARI

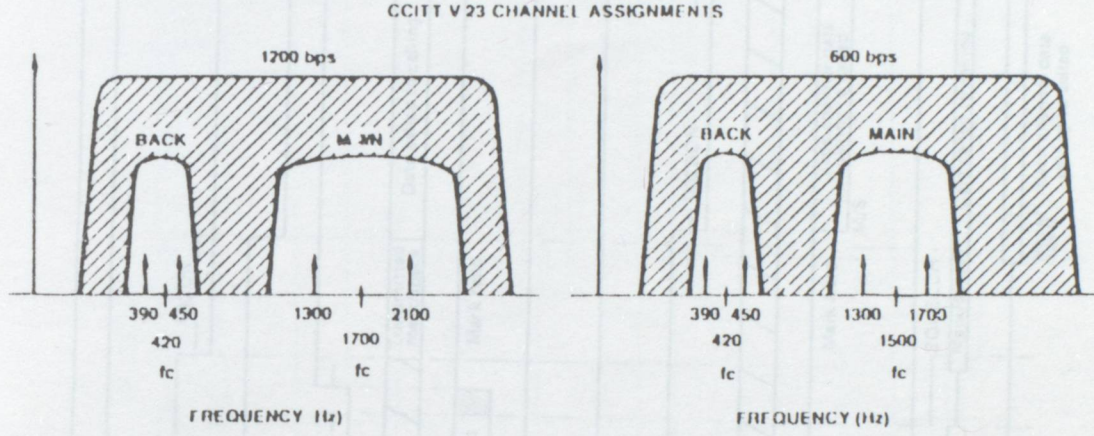
3.1 CCITT V.23 STANDARDI

Bu standart, FSK modülasyon tekniğini kullanır. Modülasyon oranları, 1200/75 bps'dir. Haberleşme 1200 bps half-duplex olarak gerçekleştirilirken hata kontrolü ve düşük hızda veri iletimi için 75 bps'lik bir arka kanal mevcuttur. Tablo 3.1'de CCITT V.23 standardının iki farklı biçimine ait modülasyon oranları ve alıcı verici frekansları verilmiştir.

MODE	HIZ (bps)	DUPLEX	İLETİM FR (hz)		ALMA FR (hz)		CEVAP TONU (hz)
			Space tonu	Mark tonu	Space tonu	Mark tonu	
1	600	Half	1700	1300	1700	1300	2100
2	12	Half	2100	1300	2100	1300	2100
Arka Knl	75		450	390	450	390	

Tablo 3.1 :

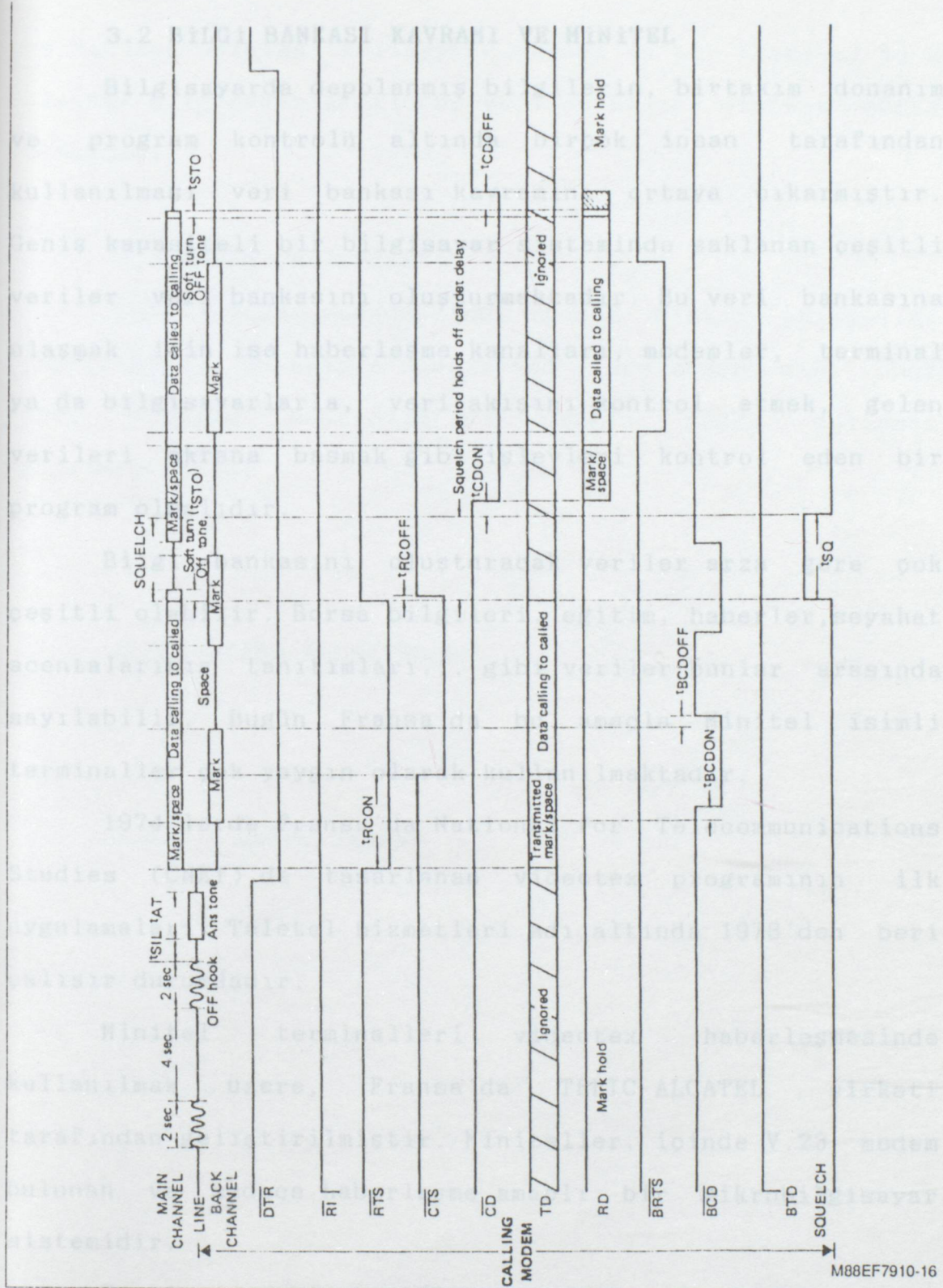
Şekil 3.1'de CCITT V.23 standardına ait kanal dağılımı gösterilmiştir.



Şekil 3.1 : CCITT V.23 Standartına ait Kanal Dağılımı

Yukarıdakilere ek olarak, CCITT V.23 el sıkışma zaman diyagramları şekil 3.2'de verilmiştir.

Şekil 3.2 : CCITT V.23 El Sıkışma Zaman Diyagramları.



M88EF7910-16

Şekil 3.2 b : CCITT V.23 El Sıkışma Zaman
Diyagramları.

3.2 BİLGİ BANKASI KAVRAMI VE MİNİTEL

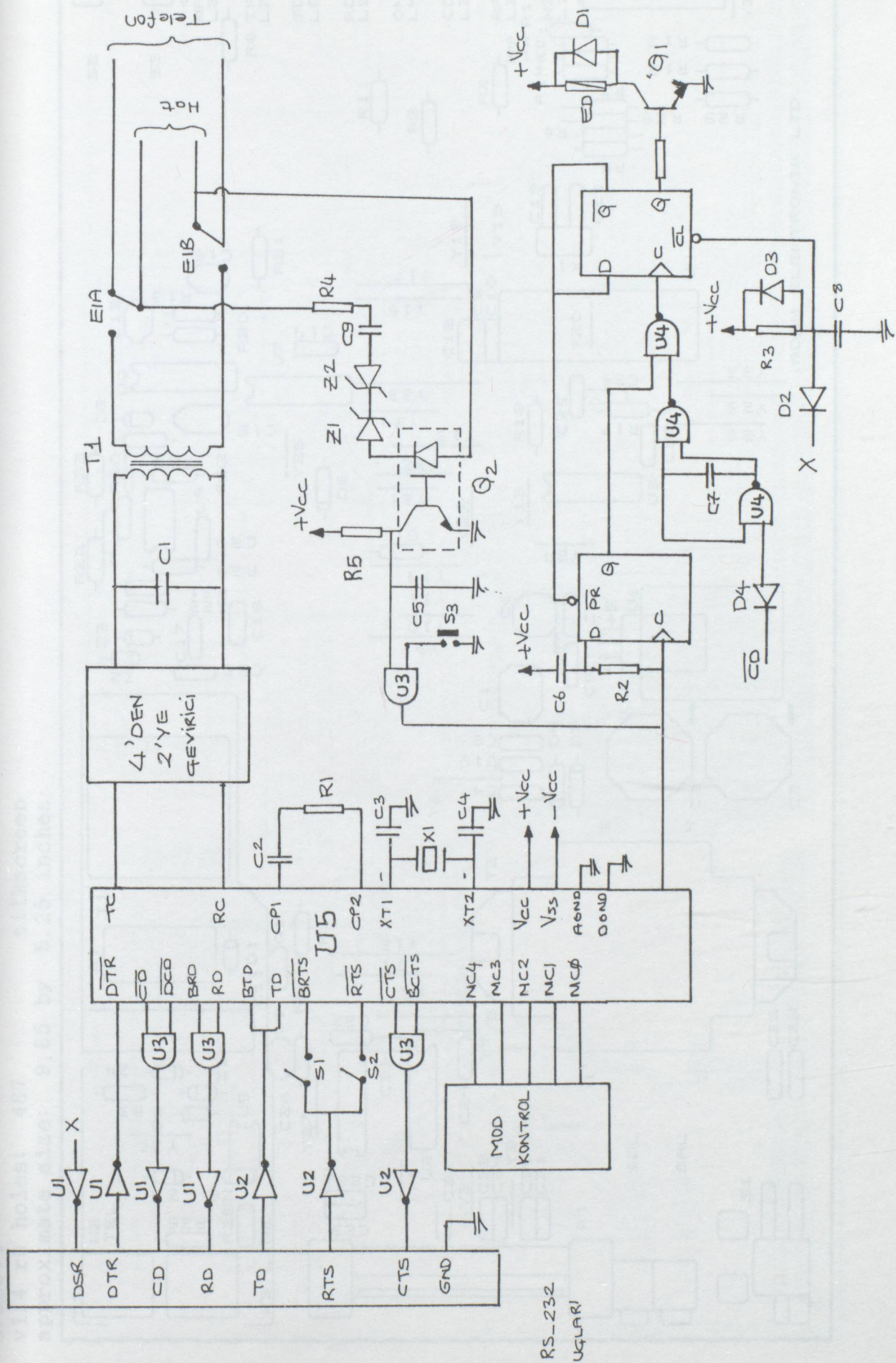
Bilgisayarda depolanmış bilgilerin, birtakım donanım ve program kontrolü altında birçok insan tarafından kullanılması veri bankası kavramını ortaya çıkarmıştır. Geniş kapasiteli bir bilgisayar sisteminde saklanan çeşitli veriler veri bankasını oluşturmaktadır. Bu veri bankasına ulaşmak için ise haberleşme kanalları, modemler, terminal ya da bilgisayarlarla, veri akışını kontrol etmek, gelen verileri ekrana basmak gibi işlevleri kontrol eden bir program olmalıdır.

Bilgi bankasını oluşturacak veriler arza göre çok çeşitli olabilir. Borsa bilgileri, eğitim, haberler, seyahat acentalarının tanıtımları... gibi veriler bunlar arasında sayılabilir. Bugün Fransa'da bu amaçla Minitel isimli terminaller çok yaygın olarak kullanılmaktadır.

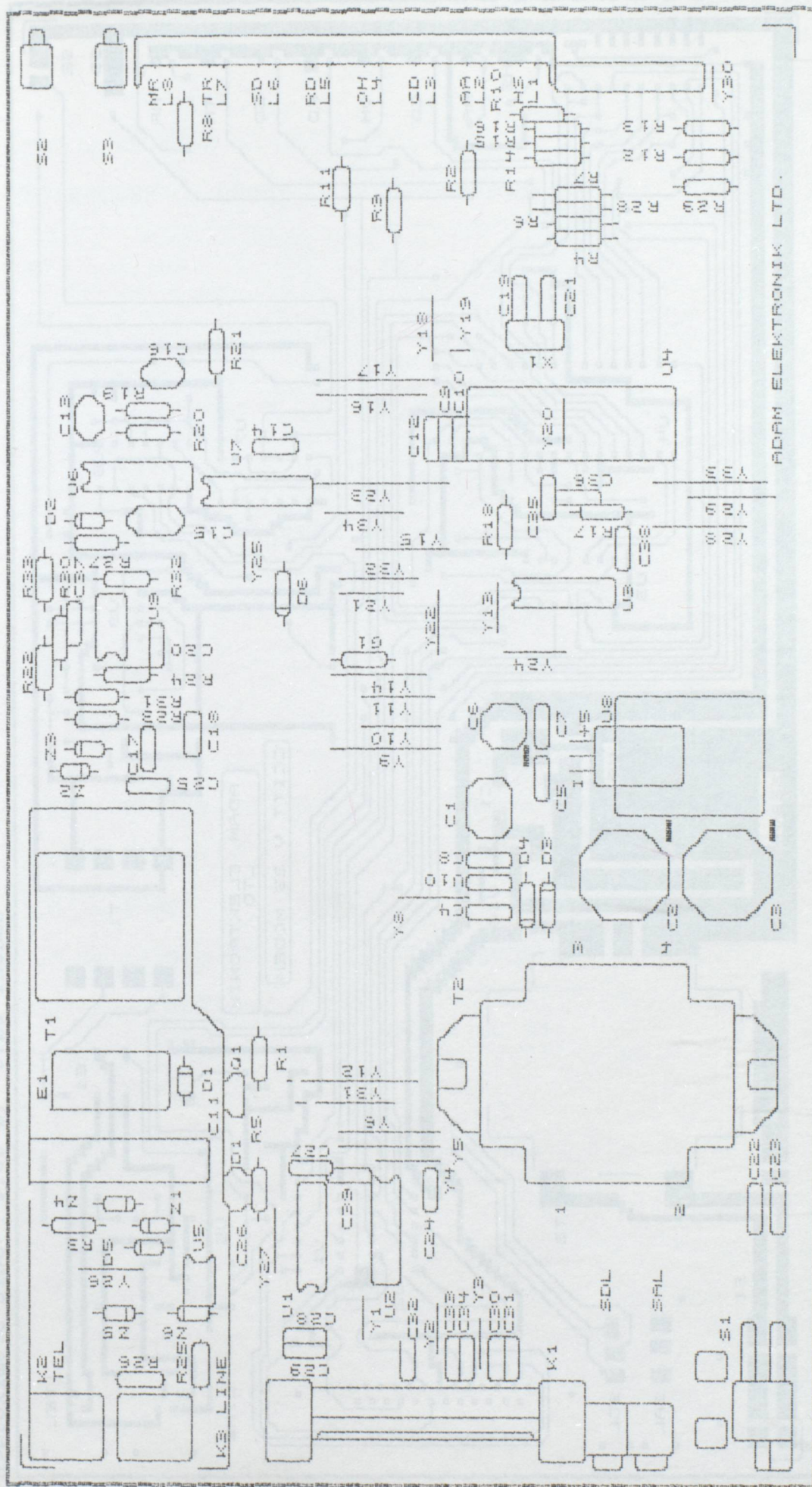
1974'lerde Fransa'da National for Telecommunications Studies (CNET)'de tasarlanan videotex programının ilk uygulamaları Teletel hizmetleri adı altında 1978'den beri çalışır durumdadır.

Minitel terminalleri videotex haberleşmesinde kullanılmak üzere, Fransa'da TELIC-ALCATEL şirketi tarafından geliştirilmiştir. Miniteller, içinde V.23 modem bulunan ve sadece haberleşme amaçlı bir mikrobilgisayar sistemidir.

Türkiye'de ise, PTT'nin kurduğu şimdilik geniş kapsamlı olmayan bilgi bankasına erişim yine Minitel terminalleriyle mümkün olmaktadır. Bundan başka, V.23 modem

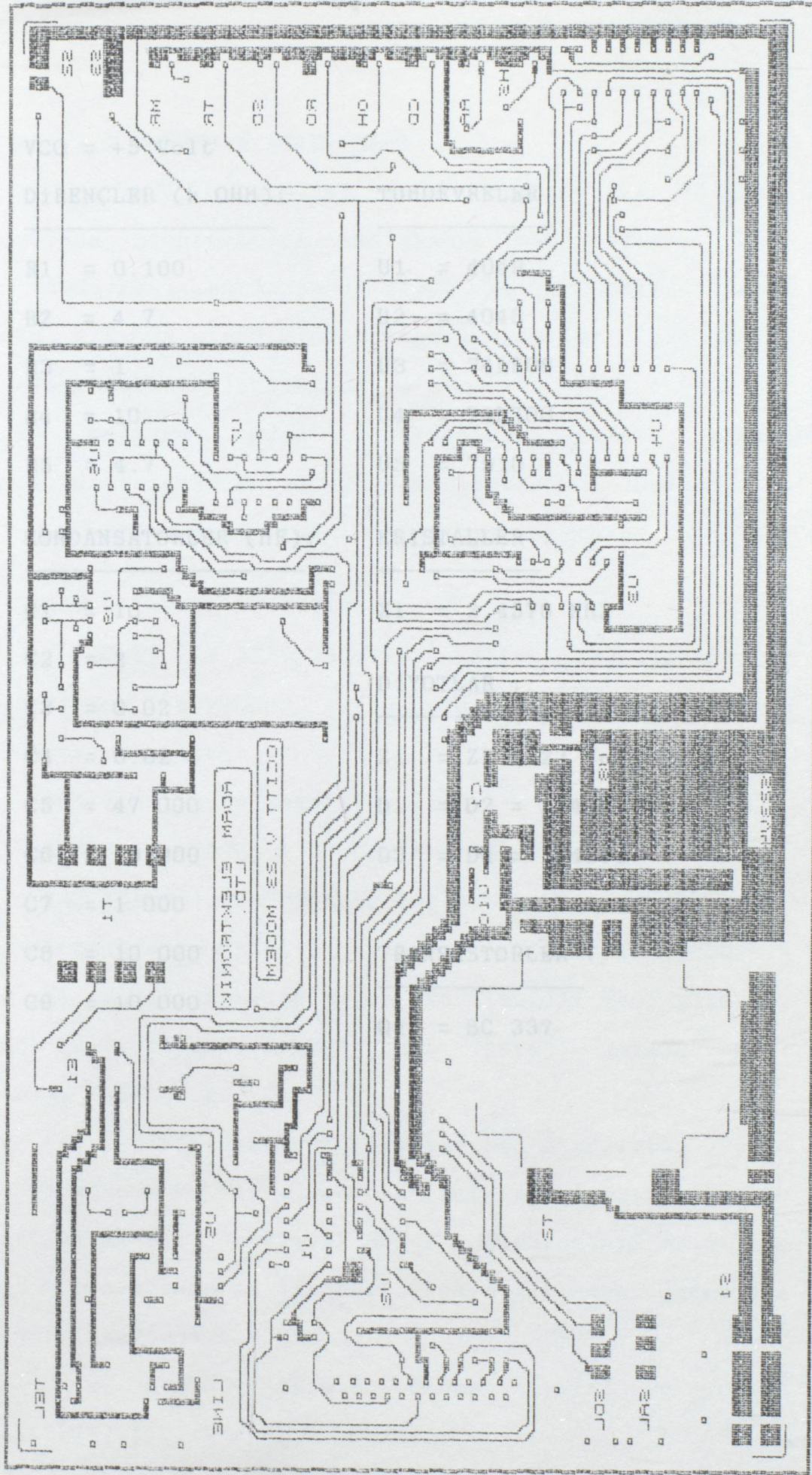


1A CHECKPOINT 20 AUG 81 06:00:00
 a:s23v4
 v1.4 r0 holes: 487 silkscreen
 approximate size: 9.85 by 5.25 inches



ADAM ELEKTRONIK LTD.

1X checkplot 28 AUG 91 02:10:44
a:s23v4
v1.4 r0 holes: 487 solder side
approximate size: 9.85 by 5.25 inches



VCC = +5 Volt

DİRENÇLER (k OHM):

TÜMDEVRELER :

R1 = 0.100

U1 = 4049

R2 = 4.7

U2 = 4048

R3 = 1

U3 = 74LS08

R4 = 10

U4 = 74LS00

R5 = 4.7

U5 = 7910

KONDANSATÖRLER (nF):

KRİSTALLER :

C1 = 10

X1 = 2.4576 MHZ

C2 = 2

DİYOTLAR :

C3 = 0.02

Z1 = Z2 = 27 Volt Zener

C5 = 47 000

D1 = D2 = 1N4001

C6 = 10 000

D3 = D4 = 1N4001

C7 = 1 000

C8 = 10 000

TRANSİSTÖRLER :

C9 = 10 000

Q1 = BC 337

3.3.1.2 DEVRENİN AÇIKLAMASI

Bu cihazda, terminal veya bilgisayarla RS-232-C standardında haberleşmeyi sağlayacak bağlantılar, DAA, modem tümdevresi ve lojik devreler vardır. Mikroişlemci kontrolü altında olmadığından bazı kontroller için lojik devre elemanları kullanılmıştır.

Bu çalışma, modem tümdevresinin yalnız başına yardımcı devrelerle çalışıp modem cihazından istenen tüm işlevlerin yerine getirilmesi prensibine dayanır.

Cihazın teknik özellikleri:

- CCITT V.21/V.23 ve BELL 103/113/108/202 standartlarına uygundur ve bu standartlarca belirlenen hızlarda çalışabilir.

- FSK modülasyon tekniği kullanılır.

- 4 Tel üzerinden 1200 bps Full-duplex çalışabilir.

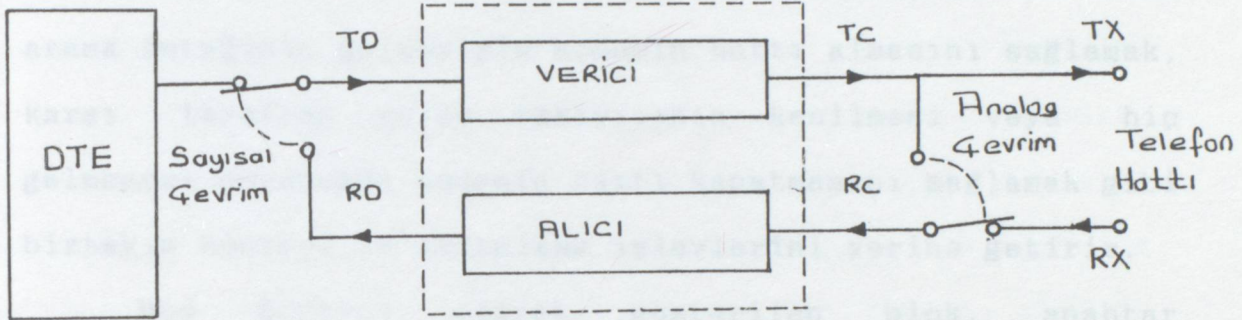
- DAA ile telefon hattına bağlantısı yapılmıştır.

- Otomatik ya da elle cevaplama mümkündür. Otomatik olarak zil işareti sezilip modem uyarılabilir veya elle bir anahtar kullanılarak modemin zil işareti gelmiş gibi uyarılması sağlanır.

- Mod seçimi vardır. Yukarıdaki beş standartla uyumlu olduğu söylenen bu cihaz, mod kontrol anahtarlarıyla, bu standartlardan biri seçilerek modem tümdevresinin alıcı ve verici fitrelerinin bu standartlarca belirlenen değerlere ayarlanması sağlanmış olur.

- Test modları vardır. Bunlar, sayısal ve analog çevrimdir(digital, analog loopback).

Şekil 3.5'de sayısal, analog çevrim gösterilmiştir.



Şekil 3.5 : Sayısal Ve Analog Çevrim.

Şekilden de anlaşılacağı gibi, sayısal çevrim, modem tümdevresindeki analog işaret alıcı ve verici (Transmit, receive carrier) uçlarının birbirine bağlanmasıyla sağlanır. Terminal ikili veriyi modem tümdevresine iletir. Modem tümdevresi bu veriyi modüle edip işareti hatta çıkartmadan yine kendi üzerinden geri alır ve demodüle ederek tekrar ikili veriye çevirip terminale gönderir. Böylece, modemin modülasyon ve demodülasyon işlevlerinin test edilmesi sağlanır.

Analog çevrimde ise, veri hattın karşı taraftaki modeme gönderilir. Karşı modemde terminalle modem arasındaki sayısal veri alışverişini sağlayan uçların (Receive Data-Transmit Data) devredeki diğer bağlantılarından ayrılarak birbirlerine bağlanmış olması

gerekir. Böylece, veri, karşı modemden terminale ulaşmadan geri döner. Bu çevrimle de, karşı taraftaki modemin test edilmesi sağlanır.

Devrede kullanılan lojik birimler, karşı taraftan arama isteğinin gelmesiyle modemin hattı almasını sağlamak, karşı taraftan gelen taşıyıcının kesilmesi veya hiç gelmemesi durumunda modemin hattı kapatmasını sağlamak gibi birtakım kontrol ve zamanlama işlevlerini yerine getirir.

Mod kontrol olarak gösterilen blok, anahtar takımından oluşmuştur. Bu anahtarlar sayesinde, beş standarttan birini veya analog-sayısal çevrimi seçmek mümkündür.

3.3.1.3 HİBRİD DEVRELERİ

Bu kısımda, Stand alone modem devre şemasında, 2 telden 4 tele çevirici olarak gösterilen blok açıklanacaktır. Bu blok Hibrid devresi olarak da adlandırılır.

Hattaki işaret, iletilen ve alınan işaretlerin toplamıdır. Hibrid devreleri temel olarak, alınan ve gönderilen işaretlerin birbirine karışmasını önleyen çıkarıcı görevini üstlenir. Hatta gönderilen taşıyıcı işaretle, hattan alınan işaretlerin farkını alır. Böylece, modem tümdevresindeki analog taşıyıcıyı alan uçta, iletilen işaretin etkisi en aza indirgenmiş olur. Hattaki analog taşıyıcının alınması için hibrid devresinin empedansının hat empedansına uygunlaştırılması çok önemlidir.

Kısaca, Hibrid devresiyle oluşturulan filtre sayesinde, iletilen işaretlerle alınan işaretlerin seçimi yapılarak birbirine karışması önlenir.

DAA devresindeki transformatörün kaybı 2 dB ile 4 dB arasında olabilir. Daha yüksek kayıplı transformatörler kullanılan hibrid devrelerinde düşük işaret seviyelerindeki performansda düşme olur. Bit hata oranı, alınan işaretin çalışma seviyeleri, gürültünün olduğu -38 dBm'in altındaki seviyelerde ise daha yüksek olur. Hatta ölçülen enerjilerin Var/Yok (ON/OFF) seviyeleri, modem tümdevrelerinin tipine bağlı olarak farklılıklar gösterecektir. 3 dB'lik kaybı olan bir transformatör örneğinde, hatta ölçülen enerji seviyeleri tümdevre için tanımlı olan -43/-48 dB yerine -40/-45 dB arasında olacaktır. Hibrid devresi, bu kayıpları ortadan kaldırarak maksimum performans sağlar.

Hibrid devresi temel olarak, iki işlemsel kuvvetlendiriciden oluşmaktadır. Bu kuvvetlendiricilerden biri, verinin iletildiği, diğeri de alındığı yol üzerindedir. Pratikte, empedans uyumsuzluğu ve kuplaj transformatöründe kayıp vardır. Bu kaybın önemini azaltmak için iletilen ve alınan yollarda bir kazanç sağlanmalıdır. Alınan veri yolundaki kazanç GR ve iletim yolundaki kazanç GT ise, Şekilde gösterilen R2, R1 ve R6, R5 dirençlerinin oranlarıyla ifade edilebilirler.

Devreyi analiz edersek;

$$VR = -R_2/R_1(VTR) + (1 + R_2/R_1)(R_4/(R_3 + R_4))VY$$

$$VY = -(R_6/R_5)VX$$

R_6/R_5 'i transformatör kaybına eşit seçersek, VY , VTX 'in iki katı olur. (VTX , hattaki toplam işaretin iletilen kısmı)

$$VTR = VTX + VRX$$

$$VY = 2VTX$$

$$VR = -R_2/R_1\{(VTX + VRX) + (1 + (R_2/R_1))(R_4/(R_3 + R_4))2VTX$$

$$= -R_2/R_1VRX + \{(1 + (R_2/R_1))(2R_4/(R_3 + R_4)) - R_2/R_1\}VTX$$

Modemin analog işareti alan ucunda görülen iletilen işaretin etkisini yoketmek için ikinci terim 0'a eşitlenmelidir.

Böylece,

$$(1 + (R_2/R_1))(2R_4/(R_3 + R_4)) = R_2/R_1$$

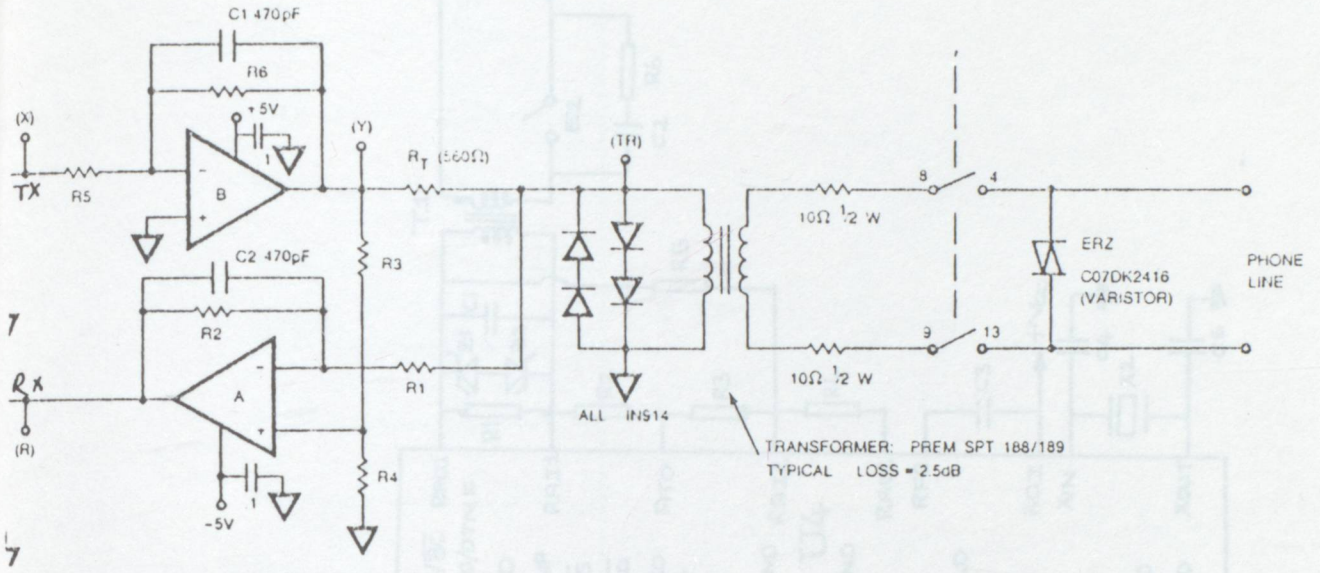
R_3/R_4 'e göre çözersek;

$$R_3/R_4 = 1 + 2R_1/R_2$$

$GR = R_2/R_1$ ve $GT = R_6/R_5$ 'dir.

Bu eşitlikler, seçilen değerler ve istenilen elemanlara göre çözülerek, hibrid devresi belirlenmiş olur.

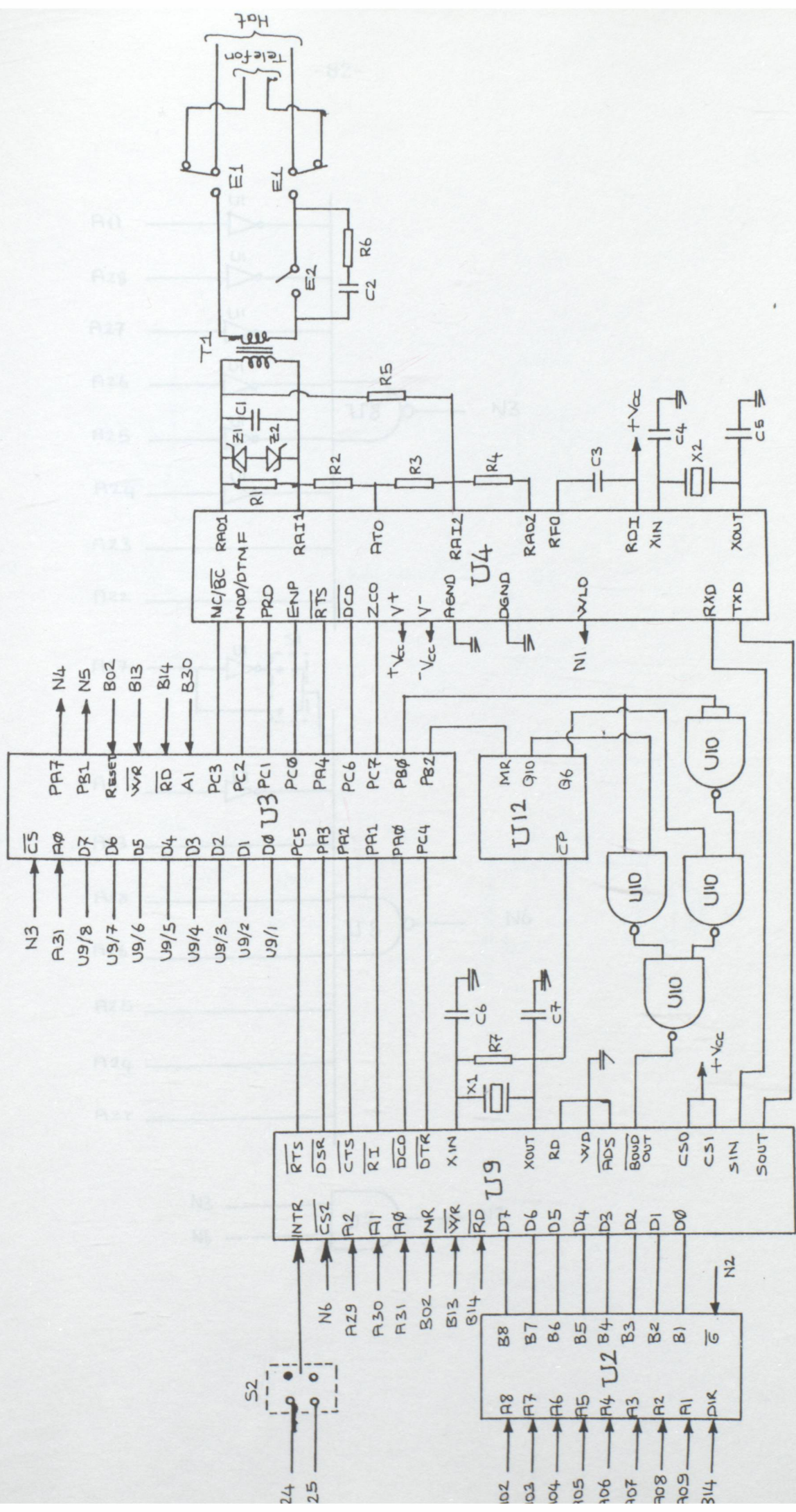
3.3.2.1 DEVRE ŞEMASI

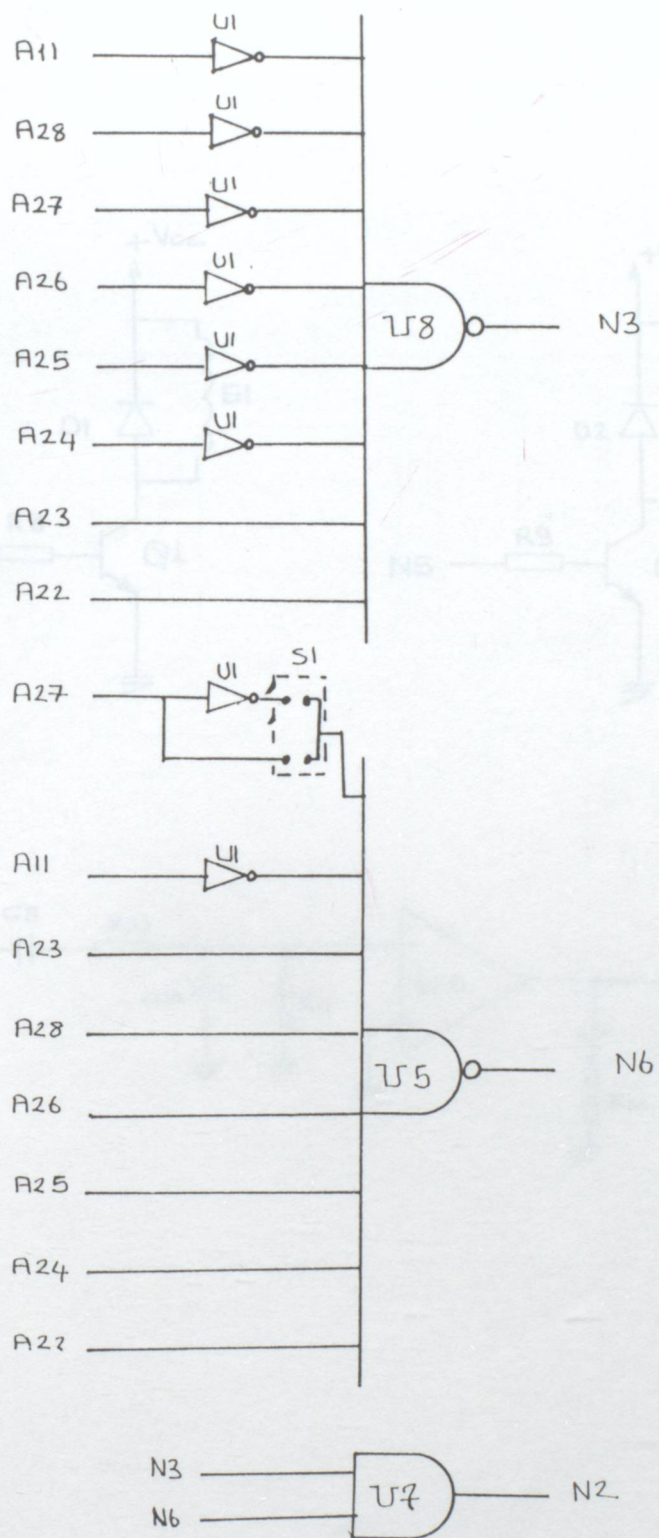


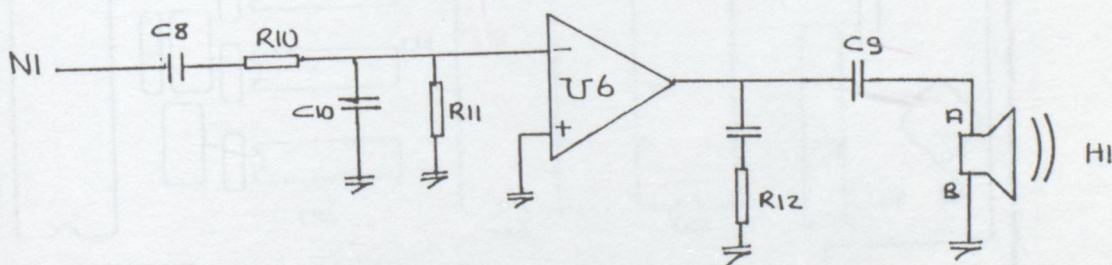
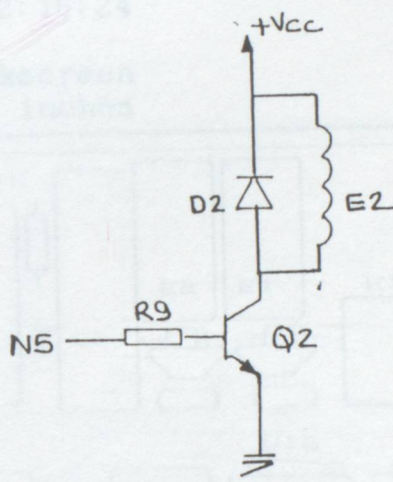
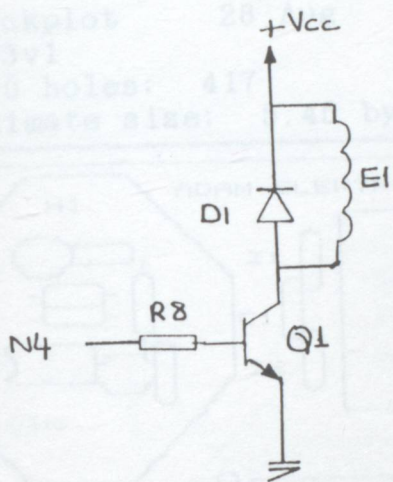
Şekil 3.5 : Hibrid devresi.

3.3.2 PROGRAM KONTROLLU MODEM

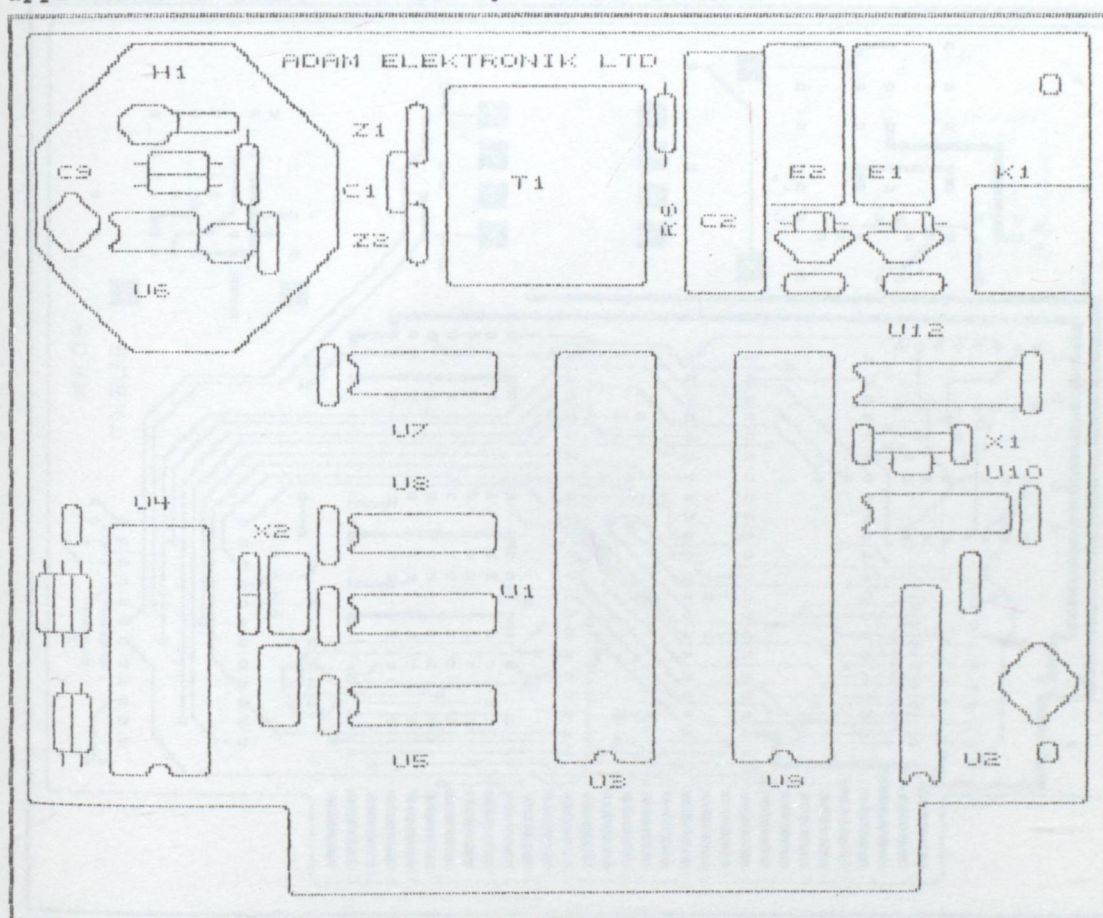
3.3.2.1 DEVRE ŞEMASI



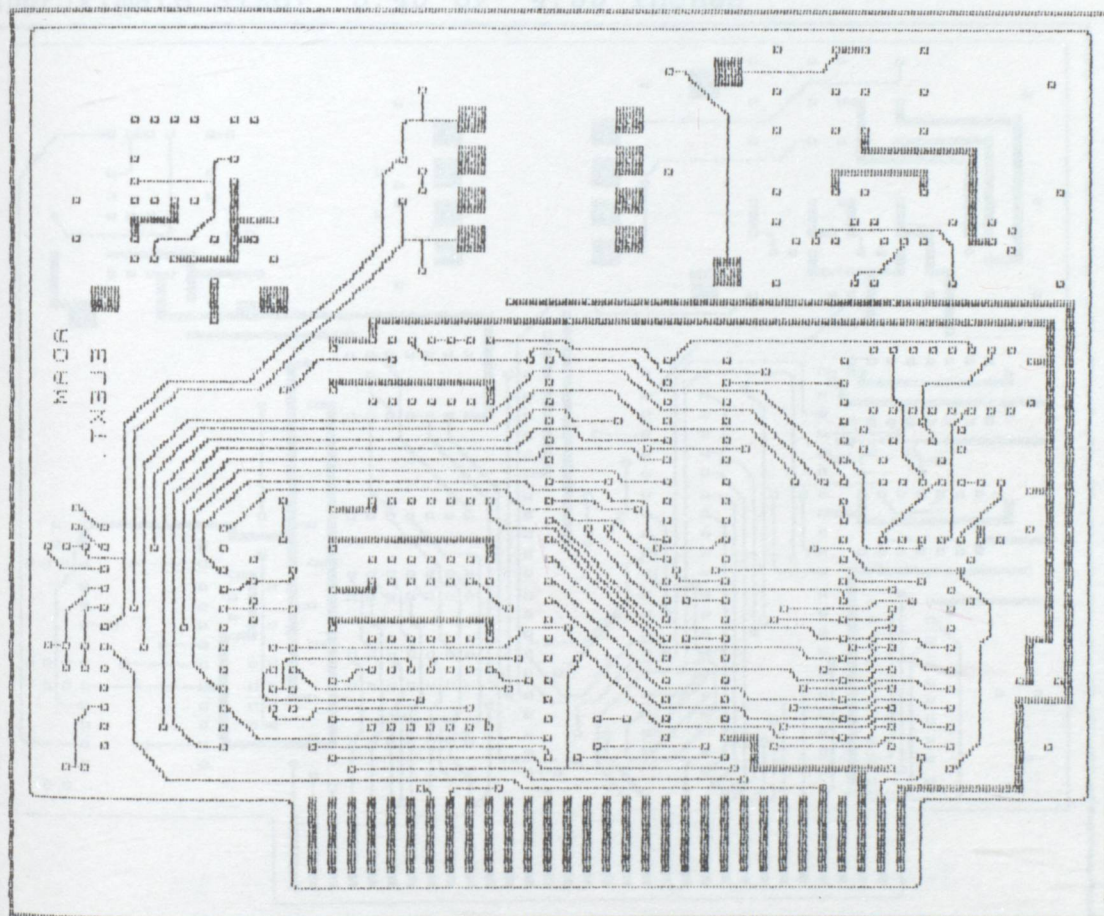




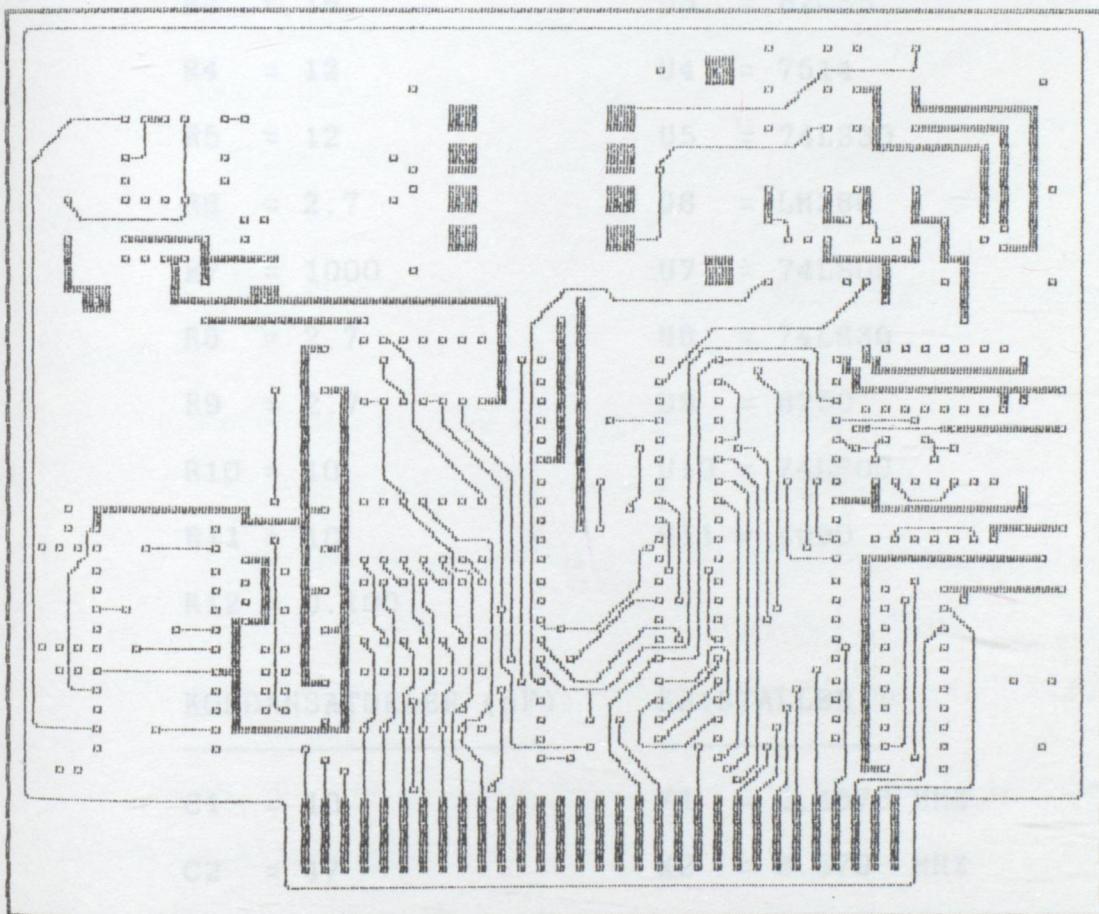
1X checkplot 28 Aug 91 02:16:24
a:pcv23v1
v1.4 r0 holes: 417 silkscreen
approximate size: 5.45 by 4.35 inches



1X checkplot 28 Aug 91 02:13:42
a:pcv23v1
v1.4 r0 holes: 417 solder side
approximate size: 5.45 by 4.35 inches



1X checkplot 28 Aug 91 02:15:36
a:pcv23v1
v1.4 r0 holes: 417 component side
approximate size: 5.45 by 4.35 inches



VCC = +5 VOLT.

DİRENÇLER (k OHM):

R1 = 0.560
R2 = 0.560
R3 = 18
R4 = 12
R5 = 12
R6 = 2.7
R7 = 1000
R8 = 2.7
R9 = 2.7
R10 = 10
R11 = 10
R12 = 0.100

TÜMDEVRELER :

U1 = 74LS05
U2 = 74LS245
U3 = 82C55
U4 = 7514
U5 = 74LS30
U6 = LM386
U7 = 74LS08
U8 = 74LS30
U9 = 8250
U10 = 74LS00
U11 = 4020

KONDANSATÖRLER (nF):

C1 = 10
C2 = 47
C3 = 2200
C4 = 0.01
C5 = 0.01
C6 = 33
C7 = 33
C8 = 10 000
C9 = 100
C10 = 2.2

KRİSTALLER :

X1 = 2.4576 MHZ
X2 = 3.579 MHZ

DİYOTLAR :

Z1 = Z2 = 2 Volt Zener
D1 = D2 = 1N4001

TRANSİSTÖRLER :

Q1 = Q2 = BC 337

3.3.2.2 DEVRENİN AÇIKLAMASI

Gerçekleştirilen modem cihazının teknik özellikleri:

- Yol uyumludur. IBM PC-XT/AT ve uyumluları ile kullanılmak üzere düzenlenmiştir.
- Modülasyon tekniği FSK'dır.
- Haberleşme tekniği seri, asenkron ve full-duplex'dir.
- Terminal arabirimi EIA RS-232-C standardına uygundur.
- Telefon hattını dinlemek mümkündür.
- Program kontrolü altında çalışmaktadır.
- Otomatik arama ve otomatik cevaplama yapılabilir.
- CCITT V.23 standardında olup, 1200/75 bps ve 75/1200 bps hızlarında Full-duplex olarak çalışabilir.

Yukarıda anlatılan genel özellikler aşağıda detaylı olarak açıklanacaktır.

Bu çalışma, modemin yol uyumlu olması esasına göre yapılmıştır. IBM PC-XT,AT veya bunlara uyumlu bilgisayarların iç paralel bus konnektörüne yerleştirilerek bu bilgisayarların, telefon hattı üzerinden diğer bilgisayar ve zaman paylaşmalı sistemler ile haberleşmesini sağlar. Kartın bilgisayar içerisine yerleştirilmesinin birtakım avantajları vardır. Bunlardan biri, kart üzerinde ayrıca bir güç kaynağına ihtiyaç olmamasıdır. Bilgisayarın mevcut güç kaynağı kullanılmaktadır. Ayrıca, bilgisayara

ait mikroişlemci ya da mikrodenetleyicinin kullanılmasıyla kart üzerinde ayrı bir mikroişlemcinin bulunmasına gerek yoktur. Tüm bunlardan da anlaşılacağı gibi, cihazın yol uyumlu olmasıyla hem maliyet düşmüş, hem de donanım ve yazılımın yükü hafiflemiştir.

CCITT V.23 standardını kullanan bu cihaz, dolayısıyla bu standardın önerdiği hızlarda çalışmaktadır. Ancak, daha önce V.23'ün birkaç modu olduğundan bahsedilmişti. Bu cihazda seçime bağlı olarak, 1200 bps'de gönderme, 75 bps'de alma ya da 75 bps'de gönderme, 1200 bps'de alma hızları mevcuttur. Böylece, arka kanalın veri iletişimi için kullanılmasıyla Full_duplex bir haberleşme sağlanmış olur.

Otomatik arama ve aranma ise program kontrolü altında modem tümdevresinin ilgili uçlarının durum değişimlerinin izlenmesiyle yapılır.

Hattaki tüm işaretlerin modem tümdevresine ait ses çıkışından alınıp, kuvvetlendirilerek hoparlöre verilmesiyle hattaki olayları izlemek mümkün olmaktadır.

Bu kartta kullanılan temel tümdevreler 74LS245, 8250, 82C55 ve 7514'dür.

74LS245, 8 bitlik paralel giriş ve 8 bitlik paralel çıkış ve iki tane kontrol ucuna sahip bir tümdevredir. Bu tümdevre, kontrol uçlarının tayin ettiği yöne bağlı olarak girişindeki veriyi çıkışına veya çıkışındaki veriyi girişine aktarır. Devrede, 74LS245, 8250 tümdevresinin veri yollarına bağlı olup, bu tümdevre ile mikroişlemci arasında

sayısal işarete çevirir. Modem tümdevresi üzerinden karşı veri alışverişini sağlar. Bu iletişimin yönü, mikroişlemci tarafından gelen interrupt(kesme)'ların cinsine bağlı olarak, okuma ya da yazma şeklinde tayin edilir.

8250, asenkron alıcı verici tümdevresidir (universal asynchronous receiver/transmitter-UART). 74LS245 aracılığıyla aldığı paralel veriyi, asenkron veri paketi olarak seri hale getirir. El sıkışma olayları için RS-232 standardına uygun işaretleri kullanır. Bunlar, DTR, DSR, RTS, CTS, RI ve DCD'dir. Kullanılan modem tümdevresi, bu işaretlere karşılık vermediğinden, işaretlerin kontrolü yazılım altında paralel giriş çıkış birimi tarafından yapılmaktadır. UART'ın alıcı, verici saatlerinin ayrı ayrı ayarlanabilmesi ise, verinin farklı hızlarda alınıp, verilmesine olanak tanır.

82C55, Cmos teknolojisiyle üretilmiş bir paralel giriş çıkış birimidir (PIA). PIA'nın 3 portu vardır. Bu portlar, mod seçimine bağlı olarak, temel giriş-çıkış işlevleri için ya da birtakım el sıkışma olaylarını gerçekleştirebilmek amacıyla seçilebilirler. Yapılan çalışmada, portlar, temel giriş-çıkış işlevlerini yerine getirecek şekilde kullanılmışlardır. isimleri A, B ve C olan bu portlardan, A , B ve C portunun az ağırlıklı 4 biti çıkış, C portunun en ağırlıklı 4 biti giriş olarak kullanılmıştır.

7514, modem tümdevresi olup, temelde sayısal veriyi telefon hattından iletebilecek analog işarete ve yine telefon hattından aldığı analog işareti tersi bir işlemle

sayısal işarete çevirir. Modem tümdevresi üzerinden karşı modeme çağrı yapılabilir veya karşı modemden gelen çağrıya yanıt verilebilir. Yine, modem kartı üzerinde bulunan bir ses monitörü yolu ile, çağrının gelişmesi izlenebilir, yanlış numaraya ve meşgul işarete karşı dikkatli olunabilir. Analog veri alışverişi telefon hattından modem üzerinden, sayısal veri iletişimi de UART üzerinden olmaktadır.

7514'ün 8 tane saklayıcısı vardır. Bu saklayıcılara 8 bitlik bir kaydırmalı (shift) saklayıcı vasıtasıyla ulaşılmaktadır. Kaydırmalı saklayıcıya yüklenen 8 bit'lik verinin ilk 4 biti diğer saklayıcılara ait adres bilgisini içerirken, diğer 4 biti de bu saklayıcıları şartlayan verileri içerir. Bu saklayıcılarla modeme ait birtakım parametrelerin değiştirilmesi sağlanır.

Şekil 3.6.a 'da bu temel tümdevrelerin birbirleriyle bağlantı şekilleri gösterilmiştir.

Devrede UART ve PIA'ya I/O(Input-Output: Giriş-Çıkış) haritasında adresler verilmiştir. UART, COM (Communication-Haberleşme) portunu kullandığından, bu porta sahip adresleri kullanmaktadır. PIA'ya ise her PC'de çalışabilmesi için genel bir adres verilmesine özen gösterilmiştir. Bu nedenle, prototype card'ın adresi verilmiştir.

UART ve PIA'ya adres çözümleyiciler aracılığıyla ulaşılabilmektedir. Bu adres çözümleme işleri ise, iki tane 8 girişli NAND kapıları kullanılarak basit bir şekilde

gerçeklenmiştir. UART, COM1 veya COM2 portlarına ait adresleri kart üzerindeki anahtarların seçimi ile kullanabilir. Şekil 3.6.b 'de adres çözümleyici devreleri verilmiştir.

Şekil 3.6.c 'de gösterilen ses devresi ve hoparlörü sayesinde bir çağrının gelişmesi izlenebilir. herhangi bir çağrı yapılırken önce çevir sesi, arkadan numaraların gidişi, karşı tarafın zilinin çalışması, meşgul veya cevap verirse taşıyıcı sesleri bu hoparlör üzerinden önceden ayarlanmış bir seviyede işitilir.

PIA tarafından kontrol edilen E1 ve E2 rölelerinden E1 rölesi, modemin hattı almasını sağlayan transfer rölesidir. E2 rölesi ise, darbeli arama (dial-pulse:dp) için kullanılır. Bu rölenin kontaklarını açıp kapaması hattaki enerji seviyesinin değişimine neden olur.

Bu modemin hızı seçime bağlı olarak, 1200bps iletim (transmit), 75 bps alım(receive) ya da 75 bps de iletim, 1200 bps'de alım şeklinde olabilir. Bu amaçla, 8250'nin verici saati, yazılım kontrolü altında ayarlanabilirken, alıcı saat de ek bir devre yardımıyla kontrol edilir. Bunu sağlamak için, 4020 sayıcı tümdevresiyle gerekli olan bölme oranları elde edilir ve port kontrollü olarak alıcı saat farklı değerlere ayarlanabilir.

8250 Uart tümdevresinin 8 saklayıcısı (register), 8255 P1a'nın ise 4 saklayıcısı vardır.

I/O ADRES	A2 A1 A0	DLAB	SAKLAYICILAR
**8	0 0 0	0	Receive buffer, Transmit holding reg
**9	0 0 1	0	Interrupt Enable
**A	0 1 0	x	Interrupt ID. reg
**B	0 1 1	x	Line Control reg
**C	1 0 0	x	Modem Control reg
**D	1 0 1	x	Line Status
**E	1 1 0	x	Modem Status
**8	0 0 0	1	Divisor Latch (LSB)
**9	0 0 1	1	Divisor Latch (MSB)

**, 2E veya 3F'tir.

Tablo 3.2 :

8255, Pia'ya ait adres haritası ise Tablo 3.3'de verilmiştir.

I/O ADRES	A1 A0	işLEV
300	0 0	PORT A
301	0 1	PORT B
302	1 0	PORT C
303	1 1	Control Reg.

Tablo 3.3 :

Sonuç olarak, bu kart bilgisayar içinde boş bir slota takılır ve bilgisayarda gerekli yazılım çalıştırılarak diğer bilgisayarları ve zaman paylaşmalı sistemleri otomatik aramak ve onlarla haberleşmek için veya uzaktaki sistemlerden gelen çağrılara otomatik olarak cevap vermek için kullanılır. Bu olayları arama, aranma ve bağlantının kurulması veri haberleşmesinin yapılması şekline üç temel gruba ayırabiliriz. Aramada, uzak modem DP veya DTMF (Dual-Tone-Multi-Frequency) olarak aranır. Karşı modem, zil sesini algılayıp hattı telefondan ayırdığında, kısa bir süre sessizlikten sonra, uzak modeme cevap tonu, ardından da Mark ya da Space tonu gönderilir. Bağlantı kurulan diğer modemden de ona benzer bir ton geri dönecektir. Böylece, modemler veri alışverişine başlayacaktır.

Aranmada ise, bu işlem otomatik olarak yapılacaksa, yine yazılım kontrolünde aramanın tersi bir

işlemlerle, karşı taraftan Zil (Ring) beklenir. Zil geldiğinde ise, modem hattı alır ve yine her iki tarafın hatta ton çıkarmasıyla bağlantı kurulur ve veri alışverişine başlanır.

Telefon santralinin sağladığı tonlardan dikkate alınanları Tablo 3.4'de verilmiştir.

TONLAR	FREKANS (HZ)	TON SEVİYESİ (Dbm)	SÜRE (s)
Çevir Tonu (Dial Tone)	450 ± 25	-10	Sürekli
İkinci Çevir Tonu	$350+450 \pm 25$	-10	Sürekli
Geri Zil Tonu (Ringback)	450 ± 25	-10	2.0 var, 4.0 yok.
Meşgul Tonu (Busy)	450 ± 25	-10	0.5 var, 0.5 yok.
Zil işareti (Ring)	25		2.0 var, 4.0 yok.

Tablo 3.4 :

3.3.2.3 YAZILIMIN AÇIKLAMASI

Bu çalışmada, programın önemi büyüktür. Sağladığı kolaylıklar ve üstünlükler nedeniyle, programlama dili olarak C seçilmiştir.

Bu programda ekrana çıkan menüler yardımıyla parametreler seçilmektedir. Bunlar, port seçimi, veri haberleşme hızları, dp ya da dtmf arama, hoparlör seviye ayarı, meşgul tanınıp, tanınmaması şeklindeki parametrelerdir. Bu parametreler, diskette saklanıp tekrar makine açılıp kapandıktan sonra da kullanılabileceği gibi parametre seçilmediğinde de, default (önceden tanımlanmış) değerler kullanılacaktır. Bunlardan sonra, arama ve aranma seçeneği vardır ki, her iki durum içinde program çalışmalıdır. Arama da, isteğe göre dp, dtmf arama yapılır. Karşı taraf da açıldığında veri haberleşmesine geçilir. Aranma da ise, program devamlı hatta belirli seviyede değişim olup olmadığına dair modem kontrol işaretlerini izler. Zil geldiğinde, modem kontrol işaretlerini aktif yapar. Zile karşılık veren modem, veri iletişim konumuna getirilir.


```
/******:******/
/*
/* PROGRAMIN ADI : V.23 MODEM
/*
/* PROGRAMI YAZAN : FİGEN YURTTAN
/*
3.3.2.4 YAZILIMIN KAYNAK LİSTESİ
/* TARİH : 11/08/1991
/*
/*******/
```

```
/*******/
/*
/* INCLUDE
/*
/*******/
```

```
#include <stdio.h>
```

```
#include <dos.h>
```

```
#include <io.h>
```

```
#include <bios.h>
```

```
#include <conio.h>
```

```
#define INT_CTRLR 0x020
```

```
/*******/
/*
/* GLOBAL DEĞİSKENLER
/*
/*******/
```

```
void interrupt (*intvec0org) ();
```

```
void interrupt (*intvec2org) ();
```

```
int s,anmara_sayisi;
```

```
char telefon_no[20];
```

```
int a;
```

```
int n[18]={0x17,0x10,0x14,0x16,0x11,0x15,0x19,0x12,0x18,
0x1A,0x1C,0x1D,0x1E,0x1F,0x13,0x1B};
```

```
int mesgul;
```

```
int secim;
```

```
char cr,kr;
```



```
int got_scre_chs;
/*****
/*
/* PROGRAMIN ADI      : V.23 MODEM
/*
/* PROGRAMI  YAZAN  : FIGEN YURTTAN
/*
/* TARİH          : 11/08/1991
/*
*****/

/*****
/*
/*
/* INCLUDE
/*
*****/

#include <stdio.h>

#include <dos.h>

#include <io.h>

#include <bios.h>

#include <conio.h>

#define INT_CTRLR  0X020

/*****
/*
/* GLOBAL DEGİSKENLER
/*
*****/

void interrupt (*intvec1org) ();

void interrupt (*intvec2org) ();

int s,numara_sayisi;

char telefon_no[20];

int a;

int m[16]={0X17,0X10,0X14,0X18,0X11,0X15,0X19,0X12,0X16,
0X1A,0X1C,0X1D,0X1E,0X1F,0X13,0X1B};

int mesgul;

int secim;

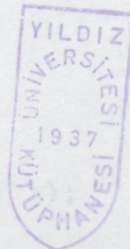
char cr,kcr;
```



```
int got_some_chars=0;
int port_no[2]          ={0,1};
int port_adres[2]        ={0X3F8,0X2F8};
int vektor_tipi[2]       ={0X0C,0X0B};
int irq_sayisi[2]        ={4,3};
int port_data;
int port_secenek='1';
int veri_hizlari_secenek='2';
int arama_tipi_secenek='1';
int hoparlör_seviyesi_secenek='1';
int hiz_secenek;
int parite_secenek;
int veri_bitleri_secenek;
int stop_bitleri_secenek;
int mesgul_taninmasi_secenek='2';
int veri_hizlari_secim[2]={1200,75};
int ana_sec;

/*****
/*
/*          ANA_MENU
/*
/*
*****/

ana_menu()
{
    int i;
    int s;
    while (1)
    {
        clrscr();
        printf(" %c",ana_sec);sleep(1);
```




```
gotoxy(30,8);
printf("SECENEKLER\n");
gotoxy(30,9);
for(i=1;i<11;i++)
{
gotoxy(29+i,9);
printf("%c\n",0Xc4);
}
gotoxy(22,11);
printf("1-MODEM,HAT PARAMETRELERI\n");
gotoxy(22,13);
printf("2-ARAMA\n");
gotoxy(22,15);
printf("3-ARANMA\n");
gotoxy(22,17);
printf("4-PARAMETRELERIN SAKLANMASI\n");
gotoxy(22,19);
printf("5-PROGRAMDAN CIKIS\n");
gotoxy(22,23);
printf("SECENEK ");
do
{
gotoxy(31,23);
ana_sec=getch();
}
while((ana_sec<'1')||(ana_sec>'5'));
gotoxy(31,23);
printf("%c",ana_sec);sleep(1);
```



```
switch(ana_sec)
{
    case '1': modem_parametreleri();break;
    case '2': calisma_set_up();break;
    case '3': calisma_set_up();break;
    case '4': parametrelerin_saklanmasi();break;
    case '5': exit(1);break;/*programdan_cikis*/
}
}
}

/*****
/*
/*          MODEM_PARAMETRELERI
/*
/*
*****/

modem_parametreleri()
{
    int i;
    int modem_parametre_secenek;
    while(1)
    {
        clrscr();
        gotoxy(27,5);
        printf("MODEM PARAMETRELERI\n");
        gotoxy(27,6);
        for(i=1;i<20;i++)
        {
            gotoxy(26+i,6);
            printf("%c\n",0Xc4);
        }
    }
}
```



```
}  
gotoxy(23,8);  
printf("1-PORT SECIMI\n");  
gotoxy(23,10);  
printf("2-HAT KONTROL PARAMETRELERI\n");  
gotoxy(23,12);  
printf("3-VERI HABERLESME HIZLARI\n");  
gotoxy(23,14);  
printf("4-ARAMA TIPI");  
gotoxy(23,16);  
printf("5-HOPARLOR SEVIYESI\n");  
gotoxy(23,18);  
printf("6-MESGUL TANINMASI\n");  
gotoxy(23,20);  
printf("7-ANA MENU\n");  
gotoxy(23,22);  
printf("SECENEK ");  
do  
{  
gotoxy(31,22);  
modem_parametre_secenek=getch();  
}  
while((modem_parametre_secenek<'1')||  
(modem_parametre_secenek>'7'));  
gotoxy(31,22);  
printf("%c",modem_parametre_secenek);  
sleep(1);
```



```

/*****
/
DATA_OKU
/
switch(modem_parametre_secenek)
{
    case '1': port_secimi();break;
    case '2': hat_kontrol_parametreleri();break;
    case '3': veri_haberlesme_hizlari();break;
    case '4': arama_tipi();break;
    case '5': hoparlor_seviyesi();break;
    case '6': mesgul_taninmasi();break;
    case '7': return(0);
}
scanf("%c",&hoparlor_seviyesi_secenek);
scanf("%c",&mesgul_taninmasi_secenek);
}
fclose(dosya);

/*****
/*
/*          DATA_SAKLA          */
/*
/*
/*****

data_sakla()
{
FILE *dosya;
if((dosya=fopen("data.txt","w+t"))==NULL) exit(1);
fprintf(dosya,"%c\n",port_secenek);
fprintf(dosya,"%c\n",veri_hizlari_secenek);
fprintf(dosya,"%c\n",arama_tipi_secenek);
fprintf(dosya,"%c\n",hoparlor_seviyesi_secenek);
fprintf(dosya,"%c\n",mesgul_taninmasi_secenek);
fclose(dosya);
}

```



```

/*****
/*
/*          PORT_SECIMI
/*
/*
/*****
printf("Xc port_secenek);
port_secimi()
{
int i;
clrscr();
gotoxy(30,8);
printf("PORT SECIMI\n");
gotoxy(30,9);
for(i=1;i<11;i++)
{
gotoxy(29+i,9);
printf("%c\n",0Xc4);
}
gotoxy(30,11);
printf("1-COM1\n");
gotoxy(30,13);
printf("2-COM2\n");
gotoxy(30,20);
printf("SECENEK ");
gotoxy(38,20);
printf("%c",port_secenek);
do
{
gotoxy(38,20);
port_secenek=getch();

```



```
} gotoxy(35,12);

while((port_secenek<'1')||(port_secenek>'2'));

gotoxy(38,20);

printf("%c",port_secenek);

sleep(1);

}

/*****
/*
/* HAT_KONTROL_PARAMETRELERI
/*
/*
*****/

hat_kontrol_parametreleri()

{
    gotoxy(35,13);

    int i;

    clrscr();

    gotoxy(30,8);

    printf("HAT KONTROL PARAMETRELERI\n");

    gotoxy(30,9);

    for(i=1;i<26;i++)

    {

        gotoxy(29+i,9);

        printf("%c",0Xc4);

    }

    gotoxy(27,11);

    printf("HIZ(1200/75)\n");

    gotoxy(27,12);

    printf("SECENEK ");

    do

    {
```



```
gotoxy(35,12);
hiz_secenek=getch();
}
while((hiz_secenek<'1')||(hiz_secenek>'2'));
gotoxy(35,12);
printf("%c",hiz_secenek);
gotoxy(27,14);
printf("PARITY(EVEN,ODD,NONE)\n");
gotoxy(27,15);
printf("SECENEK ");
gotoxy(35,15);
parite_secenek=getch();
gotoxy(35,15);
printf("%c",parite_secenek);
gotoxy(27,17);
printf("VERI BITLERI(8,7)\n");
gotoxy(27,18);
printf("SECENEK ");
gotoxy(35,18);
veri_bitleri_secenek=getch();
gotoxy(35,18);
printf("%c",veri_bitleri_secenek);
gotoxy(27,20);
printf("STOP BITLERI(1/2)\n");
gotoxy(27,21);
printf("SECENEK ");
stop_bitleri_secenek=getch();
```



```

gotoxy(35,21);

printf("%c",stop_bitleri_secenek);

sleep(1);

}

/*****
/*
/* VERI_HABERLESME_HIZLARI
/*
/*
*****/

veri_haberlesme_hizlari(secenek);

{
sleep(1);

int i;

clrscr();

gotoxy(30,8);

printf("VERI HABERLESME HIZLARI\n");

gotoxy(30,9);

for(i=1;i<24;i++)

{

gotoxy(29+i,9);

printf("%c",0xc4);

}

gotoxy(27,11);

printf("1-1200 BPS' DE ILETIM, 75 BPS' DE ALMA MODU\n");

gotoxy(27,13);

printf("2-75 BPS' DE ILETIM, 1200 BPS' DE ALMA MODU\n");

gotoxy(27,16);

printf("SECENEK ");

gotoxy(35,16);

printf("%c",veri_hizlari_secenek);

```



```

do printf("2-DP ARAMA\n");
{
gotoxy(27,16);
gotoxy(35,16);
veri_hizlari_secenek=getch();
} printf("Xo", arama_tipi_secenek);
while((veri_hizlari_secenek<'1')||(veri_hizlari_secenek>'2'));
gotoxy(35,16);
printf("%c", veri_hizlari_secenek);
sleep(1);
}

/*****
/*
/*          ARAMA_TIPI
/*
/*
/*
*****/

arama_tipi()
{
int i;
clrscr();
gotoxy(30,8);
printf("ARAMA TIPI\n");
gotoxy(27,9);
for(i=1;i<11;i++)
{
gotoxy(26+i,9);
printf("%c",0xc4);
}
gotoxy(27,11);
printf("1-DP ARAMA\n");
gotoxy(27,13);

```



```
printf("2-DTME ARAMA\n");
gotoxy(27,16);
printf("SECENEK ");
gotoxy(35,16);
printf("%c",arama_tipi_secenek);
do
{
    gotoxy(35,16);
    arama_tipi_secenek=getch();
}
while((arama_tipi_secenek<'1')|(arama_tipi_secenek>'2'));
gotoxy(35,16);
printf("%c",arama_tipi_secenek);
sleep(1);
}

/*****
/*
/*          HOPARLOR_SEVIYESI
/*
/*
/*
*****/

hoparlор_seviyesi()
{
    int i;
    clrscr();
    gotoxy(30,8);
    printf("HOPARLOR SEVIYESI\n");
    gotoxy(30,9);
    for(i=1;i<18;i++)
    {
```



```
gotoxy(29+i,9);
printf("%c",0xc4);
}
gotoxy(24,11);
printf("1-YUKSEK\n");
gotoxy(24,13);
printf("2-ORTA\n");
gotoxy(24,15);
printf("3-DUSUK\n");
gotoxy(24,18);
printf("SECENEK ");
gotoxy(35,18);
printf("%c",hoparlor_seviyesi_secenek);
do
{
gotoxy(35,18);
hoparlor_seviyesi_secenek=getch();
}
while((hoparlor_seviyesi_secenek<'1')|
(hoparlor_seviyesi_secenek>'3'));
gotoxy(35,18);
printf("%c",hoparlor_seviyesi_secenek);
sleep(1);
}
```



```

/*****
/*
/*      MESGUL TANINMASI
/*
/*
*****/

mesgul_taninmasi()
{
    int i;

    clrscr();

    gotoxy(30,8);
    printf("MESGUL TANINMASI\n");
    gotoxy(30,9);
    for(i=1;i<18;i++)
    {
        gotoxy(29+i,9);
        printf("%c",0xc4);
    }

    gotoxy(27,11);
    printf("1-MESGULSE TEKRAR ARANSIN\n");
    gotoxy(27,13);
    printf("2-MESGULSE TEKRAR ARANMASIN\n");
    gotoxy(27,18);
    printf("SECENEK ");
    gotoxy(35,18);
    printf("%c",mesgul_taninmasi_secenek);
    do
    {
        gotoxy(35,18);
        mesgul_taninmasi_secenek=getch();
    }
}
```



```
} setportb(0X30; sayici_set_up);

while((mesgul_taninmasi_secenek<'1')| 49]+3,0X80);
(mesgul_taninmasi_secenek>'2')); -49],bolme_orani2);
gotoxy(35,18); adres[port_secenek-49]+1,bolme_orani2);
printf("%c",mesgul_taninmasi_secenek); 0X1A);
sleep(1);
}

/*****
/*
/*          GONDERME_ALMA_KANAL_SET_UP
/*
/*
/*
*****/

gonderme_alma_kanal_set_up()

{
    int bolme_orani1;
    int bolme_orani2;
    int sayici_set_up;
    if(veri_hizlari_secim[veri_hizlari_secenek-49]==1200)
    {
        bolme_orani1 =0X80;
        bolme_orani2 =0X00;
        sayici_set_up=0X01;
    }
    else
    {
        bolme_orani1 =0XFF;
        bolme_orani2 =0X07;
        sayici_set_up=0X00;
    }
}
```



```

outportb(0X301,sayici_set_up);

outportb(port_adres[(port_secenek-1)-48]+3,0X9A);

outportb(port_adres[port_secenek-49],bolme_orani1);

outportb(port_adres[port_secenek-49]+1,bolme_orani2);

outportb(port_adres[port_secenek-49]+3,0X1A);
}

/*****
/*
/*          BEKLE_33
/*
/*
/*
*****/

bekle_33()
{

int ba;

for(ba=1;ba<10000;ba++);

}

/*****
/*
/*          BEKLE_67
/*
/*
/*
*****/

bekle_67()
{

int bb;

for(bb=1;bb<20202;bb++);

}

/*****
/*
/*          BEKLE_100
/*
/*
/*
*****/

bekle_100()
{

```



```

int bb;
for(bb=1;bb<25202;bb++);
}
/*****
/*
/*      BEKLE_500
/*
/*
/*****

bekle_500(0X302,0XF1);

{
    else
        outportb(0X302,0XF3);
    long bc;
    for(bc=1;bc<34002;bc++);
    data_reg=data_reg>>0X01;
}

/*****
/*      RTS_SAAT
/*
/*
/*****

rts_saat(rts_data1,rts_data2)

int rts_data1;
int rts_data2;
{
    outportb(0X300,rts_data1);
    outportb(0X300,rts_data2);
}

/*****
/*      DATA_GONDER
/*
/*
/*****

data_gonder(data_reg,rd1,rd2)

int data_reg;
int rd1;
int rd2;

```



```

/*****
/*
/*          DP_NUMARA_GONDER          */
/*
/*
/*****

```

```
dp_numara_gonder()
```

```
{ outportb(0X301,0XFF);
```

```
int j;
```

```
outportb(0X300,0XFF);
```

```
outportb(0X301,0XFF);
```

```
sleep(2);
```

```
for(j=0;j<numara_sayisi;j++)
```

```
{
  if(telefon_no[j]=='')

```

```
    sleep(1);
```

```
else
```

```
{
```

```
  s=telefon_no[j]-48;
```

```
  dp_dijit_gonder();
```

```
}
```

```
}
```

```
}
```

```

/*****
/*
/*          DP_DIJIT_GONDER          */
/*
/*
/*****

```

```
dp_dijit_gonder()
```

```
{
```

```
int k;
```

```
if(s==0)
```

```
  s=10;
```



```
for(k=1;k<=s;k++)
{
    outportb(0X302,0XF1);
    outportb(0X301,0XFD);
    bekle_67();
    outportb(0X301,0XFF);
    bekle_33();
}
    outportb(0X300,0XFF);
    bekle_500();
}

/*****
/*
/*          DTMF_DATA_GONDER          */
/*
/*          */
*****/

dtmf_data_gonder()
{
    int i,b,c;
    outportb(0X302,0XF3);
    for(i=0;i<7;i++)
    {
        b=a&1;
        if(b==0)
            outportb(0X302,0XF1);
        else
            outportb(0X302,0XF3);
        rts_saat();
        a=a>>0X01;
    }
    b=a&1;
```



```

/*****
if(b==0)
    DTMF_DIJIT_GONDER
    outportb(0X302,0XF1);

    dtmf_dijit_gonder()
    else

    outportb(0X300,0XEF);
    outportb(0X302,0XFB);bekle_100();
    outportb(0X300,0XFF);
    outportb(0X302,0XFF);bekle_100();
}

/*****
/*
/*          DTMF_NUMARA_GONDER
/*
/*
/*****

dtmf_numara_gonder()
{
int j;
for(j=0;j<numara_sayisi;j++)
{
    if(telefon_no[j]==' ','')
    {
        sleep(2);
    }
    else
    {
        s=telefon_no[j]-48;dtmf_dijit_gonder();
    }
}
}

```



```

/*****
/*
/*          DTMF_DIJIT_GONDER
/*
/*
*****/

dtmf_dijit_gonder()
{
    int k;
    for(k=0;k<10;k++) {
        if(s==k)
        {
            a=m[k];
            dtmf_data_gonder();
        }
    }
}

/*****
/*
/*          ARAMA
/*
/*
*****/

arama()
{
    int i;
    int cb;
    int sayac;
    char c;
    int window_sayac;
    int bir_sayac;
    int sifir_sayac;
    int kararsiz_konum_sayaci;

```



```
int ctrl;  
int aa,xx;  
int k,d;  
i=0;  
outportb(0X300,0XFF);  
outportb(0X301,0XFF);  
outportb(0X302,0XFF);  
outportb(port_adres[port_secenek-49]+4,0X00);  
outportb(0X302,0XF3);  
clrscr();  
printf("\n Lutfen  aranacak telefon no.yu giriniz ");  
scanf("%s",telefon_no);  
do  
{  
i=i+1;  
}  
while(telefon_no[i]!=0X00);  
numara_sayisi=i;  
l2:  
if(secim==1)  
{  
dp_numara_gonder();  
}  
else  
{  
dtmf_numara_gonder();  
}
```



```
window_sayac=0;
bir_sayac=0;
sifir_sayac=0;
kararsiz_konum_sayaci=0;
do
{
    kararsiz_konum_sayaci++;bekle_100();
    cb=inportb(0X302);
    ctrl=cb&(0X40);
}
while((ctrl!=0)&(kararsiz_konum_sayaci<150));
if (kararsiz_konum_sayaci>140)
{
    window_sayac++;
    outportb(0X300,0X7F);
    outportb(0X301,0X01);
    sleep(2);
    outportb(0X300,0XFF);
    outportb(0X301,0X03);
    outportb(0X302,0XFF);
    outportb(port_adres[port_secenek-49]+4,0X00);
    outportb(0X302,0XF3);
    sleep(2);
    goto 12;
}
11:
if(ctrl==0)
{
    outportb(0X300,0XFF);
```



```
bekle_500();
sifir_sayac++;
cb=inportb(0X302);
ctrl=cb&(0X40);
}
if(ctrl!=0)
{
    bekle_500();
    bir_sayac++;
    cb=inportb(0X302);
    ctrl=cb&(0X40);
}
window_sayac++;
if (window_sayac!=8)
{
    goto l1;
}
if((bir_sayac>2)&(sifir_sayac>5))
{
    clrscr();
    gotoxy(70,1);printf("Mesgul");
    printf("MESGUL\n");
    if(mesgul==1)
    {
        /* mesgulse tekrar aranacak */
        outportb(0X300,0X7F);outportb(0X301,0X01);
        bekle_500();bekle_500();bekle_500();
        outportb(0X300,0XFF);
    }
}
```



```
    outportb(0X301,0X03);
    outportb(0X302,0XFF);
    outportb(port_adres[port_secenek]+4,0X00);
    outportb(0X302,0XF3);
    sleep(2);
    goto 12;
}
}
else
{
    outportb(INT_CTRLR+1,((inportb(INT_CTRLR+1))&~(1<<(irqnum))));
    clrscr();
    printf("ARIYOR.....\n");
    outportb(0X300,0XD2);
    outportb(0X301,0X02);
    outportb(0X302,0XC0);
    do{
        aa=inportb(0X302);
        xx=aa&(0X40);
    }
    while(xx!=0);
    data_gonder(0X59,0XEF,0XFF);
    sleep(2);
    outportb(0X302,0Xc6);
    outportb(0X300,0X82);
    outportb(0X301,0X02);
    gotoxy(70,1);
    printf("Baglandi");
}
```



```

}
int aa,bb;
}
aa=(port_address-1)-48);

/*****
/*
/*      UNMASK_IRQ
/*
/*
/*****/

unmask_irq(irqnum)
    char irqnum;
    {
        disable();
        outportb(INT_CTRLR+1,((inportb(INT_CTRLR+1))&~(1<<irqnum)));
        enable();
    }

/*****
/*
/*      MASK_IRQ
/*
/*
/*****/

mask_irq(irqnum)
    char irqnum;
    {
        disable();
        outportb(INT_CTRLR+1,((inportb(INT_CTRLR+1))|(1<<irqnum)));
        enable();
    }

/*****
/*
/*      PROG_SET
/*
/*
/*****/

prog_set(void interrupt (*faddr)(),int inum)
    {

```



```
int aa,bb;
aa=((port_secenek-1)-48);
bb=irq_sayisi[aa];
mask_irq(bb);
setvect(inum,faddr);
outportb((port_adres[aa]+1),0X01);
outportb((port_adres[aa]+4),0X03);
unmask_irq(bb); inportb(port_adres[aa]);
}

/*****
/*
/*          COMIRQ
/*
/*
*****/

void interrupt COMIRQ()
{
    int b,a;
    a=(port_secenek-1)-48;
    outportb(port_adres[a]+1,0X00);
    b=inportb(port_adres[a]+5);
    if((b&0X01)!=0)
    {
        cr=inportb(port_adres[a]);got_some_chars=1;
    }
    outportb(port_adres[a]+1,0X01);
    outportb(port_adres[a]+4,0X03);
    outportb(0X020,0X020);
}

data_gonder(0X25,0X0F,0X1F);
```



```

/*****
/*
/*      IRQ_VE_HABERLESME
/*
/*
*****/

irq_ve_haberlesme(irqs)
int irq;
{
    prog_set(COMIRQ,irqs);
    while (1)
    {
        if (got_some_chars)
        {
            got_some_chars=0;
            printf("%c",cr);
        }
        if (kbhit())
        {
            kcr=bioscom(1,getch(),0);
            if (kcr==0x1B) return(0);
        }
    }
}

/*****
/*
/*      PARAMETRE_SET_UP
/*
/*
*****/

parametre_set_up()
{
    data_gonder(0X25,0X0F,0X1F);

```



```
data_gonder(0X67,0X0F,0X1F);
```

```

/*****
/*
/*          CALISMA_SET_UP
/*
/*
/*****

```

{

```
switch(ana_sec)
```

```
default : break;
```

```
clrscr();
```



```
outportb(0X300,0X1F);
outportb(0X301,0X00);
}

/*****
/*                                     */
/*                                     */
/*                                     */
/*                                     */
/*****/

aranma()
{
    int i=0;
    int a,b,c;
    int sayac;
l1:
    clrscr();
    sayac=1;
    a=inportb(0X302);
    b=a&(0X80);
    while((b!=0X80)&(sayac<4)) {bekle_100();
        a=inportb(0X302);
        b=a&(0X80);sayac=sayac+1;printf("%d\n",sayac);
    }
    if(sayac<4)
        goto l1;
    while(b!=0)
    {
        a=inportb(0X302);
        b=a&(0X80);
    }
}
```


SONUÇ

Yapılan çalışmaları, kutu ve kart tipi modem olarak ikiye ayırabiliriz. Kutu tipi modem çalışmasında, modem tümdevreleri hakkında genel bilgi edinilmiş, veri haberleşmesi ve modemler aracılığıyla haberleşmenin kurulması öğrenilerek, ikinci yapılan akıllı modem çalışmasına temel oluşturulmuştur.

Akıllı modem kartı, yazılım tarafından kontrol edilmektedir. Yazılım C programlama dili kullanılarak gerçekleştirilmiştir. Böylece, makine diline gereksinim duyulmamıştır. Kart, V.23 standardında arka kanalı da kullanarak çalıştığından, terminal emilasyonu da yapıldığı takdirde, Minitel terminalleri gibi kullanmak mümkün olacaktır.

Kart, Minitel'le direkt bağlantı yapıldığında full-duplex olarak veri alışverişi yapmaktadır. Minitel'le bağlantı sırasında kartın veri iletim hızı 1200 bps iken, veri alım hızı 75 bps'e ayarlanmıştır. PTT'nin veri bankasına bağlanıldığında ise, kartın Minitel terminal emilasyonu olmadığından, yazı karakterleri dışındaki karakterlerin anlaşılır olmadığı gözlenmiştir.

Kart, yazılım kontrollü olduğundan geliştirmeye açıktır.

2 DESCRIPTION

2.1 GENERAL DESCRIPTION

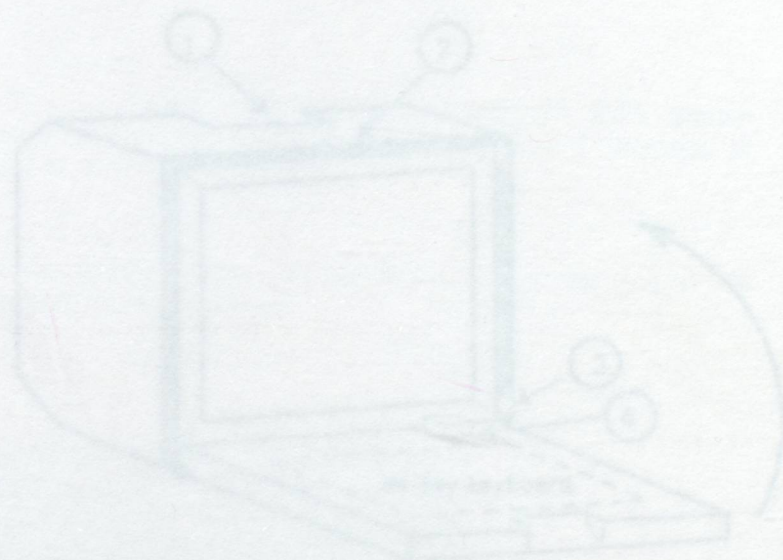
The casing is made of auto-extinguishable plastic, in which there are grids, providing the permanent ventilation of the internal circuits. A built-in handle enables the terminal to be carried.

The view data terminal consists of a :

- cathodic screen tube
- VIDEO-POWER SUPPLY card
- MODEM-PROCESSING UNIT card
- fold-down keyboard

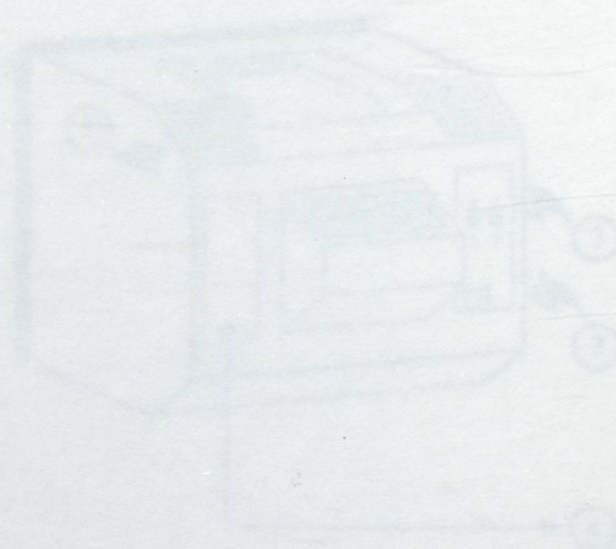
FRONT VIEW OF THE TERMINAL :

- ① - built-in carrying handle
- ② - latch
- ③ - "power" on* indicator
- ④ - ON/OFF switch



BACK VIEW OF THE TERMINAL

- ① - knob to adjust brightness
- ② - peripheral connector
- ③ - two RJ 11 modular jacks :
L = connection to C.T. line
T = connection to telephone net
- ④ - mains connector
(to grounded-standard electrical network)



2. DESCRIPTION

2.1. GENERAL DESCRIPTION

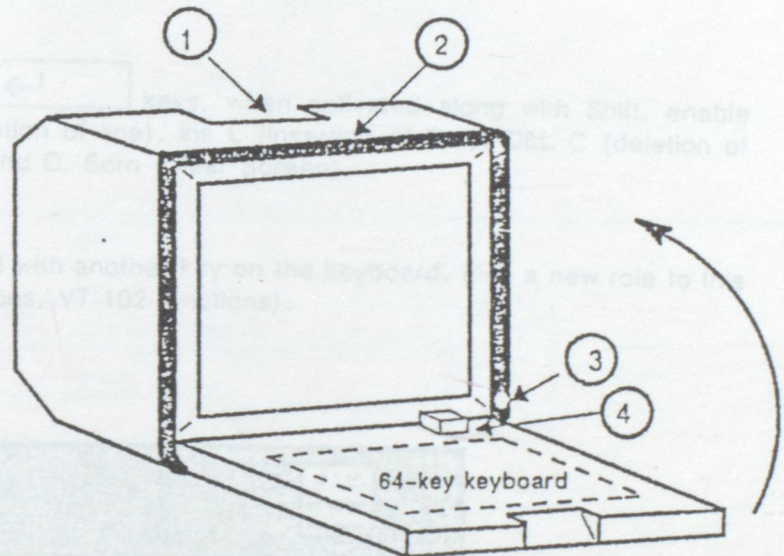
The casing is made of auto-extinguishable plastics, on which there are grids, providing the permanent ventilation of the internal circuits. A built-in handle enables the terminal to be carried.

The view data terminal consists of a :

- cathodic screen tube
- VIDEO-POWER SUPPLY card
- MODEM-PROCESSING UNIT card
- fold-down keyboard

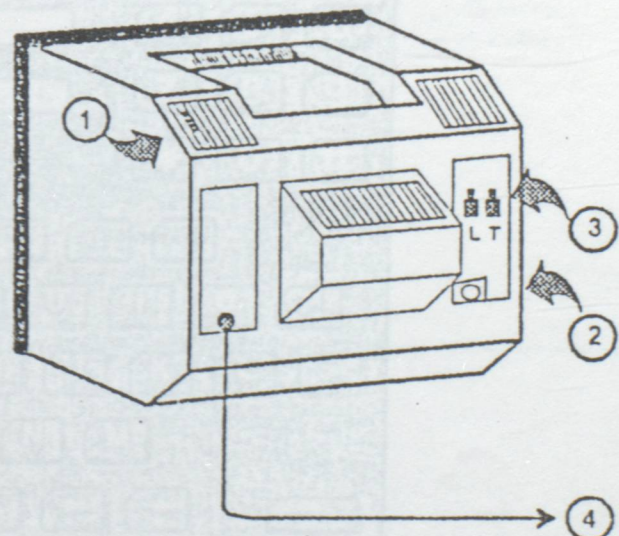
• FRONT VIEW OF THE TERMINAL :

- ① - built-in carrying handle
- ② - latch
- ③ - "power on" indicator
- ④ - ON/OFF switch



• BACK VIEW OF THE TERMINAL

- ① - knob to adjust brightness
- ② - peripheral connector
- ③ - two RJ 11 modular jacks ;
L = connection to C/O line
T = connection to telephone set
- ④ - mains connector
(to grounded standard electrical outlet)



2.2. DESCRIPTION OF THE KEYBOARD

On the keyboard can be found 64 keys, which may be put into the following categories :

ALPHANUMERICAL KEYS ;

the alphabetical characters are in QWERTY order

TELETEL FUNCTION KEYS ;

the Local/line, Index, Cancel, Prev., Rep., Guide, Correction, Next and Send function keys enable the user to consult the services provided by VIDEOTEX TELETEL

CURSOR CONTROL KEYS ;

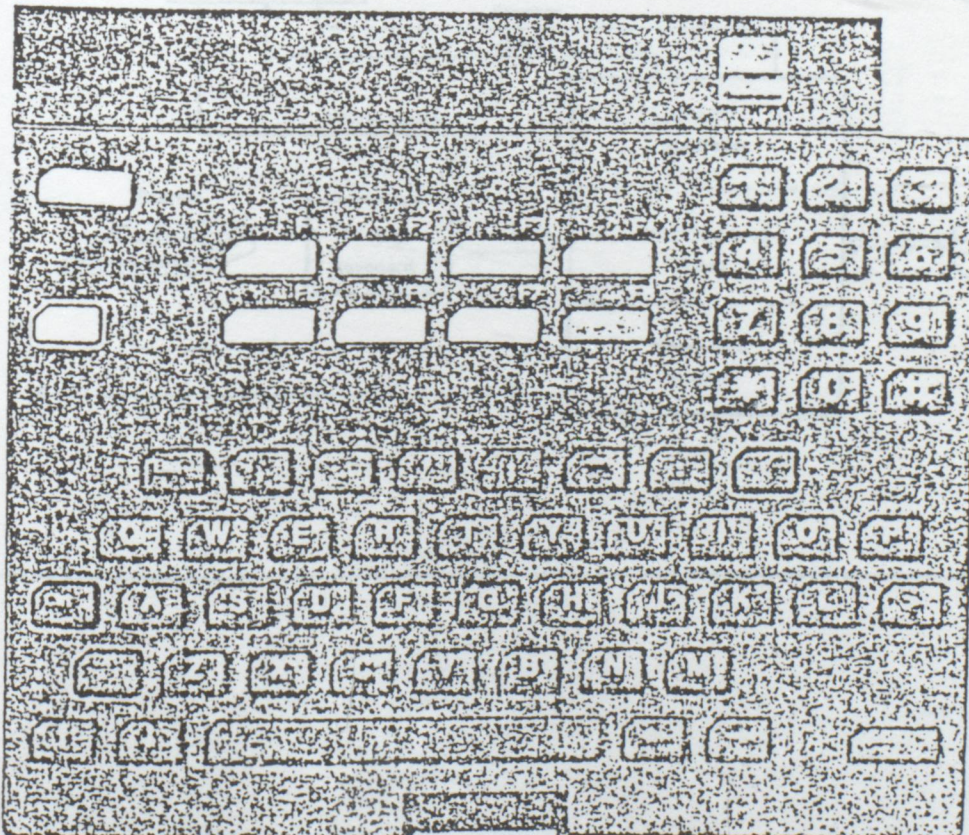
the  ,  ,  and  keys enable the user to move the cursor in DATA PROCESSING, MIXED and VIDEOTEX mode

EDITING KEYS ;

the  ,  ,  ,  and  keys, when activated along with Shift, enable EDITING manoeuvres, such as Del L (deletion of line), Ins L (insertion of line), DEL C (deletion of character), Ins C (insertion of character) and C. Scrn (Clear Screen).

THE SHIFT, CTRL AND FNCT KEYS ;

these keys, when simultaneously depressed with another key on the keyboard, give a new role to this key (control character, configuration functions, VT 102 functions).



2.3. ARCHITECTURE

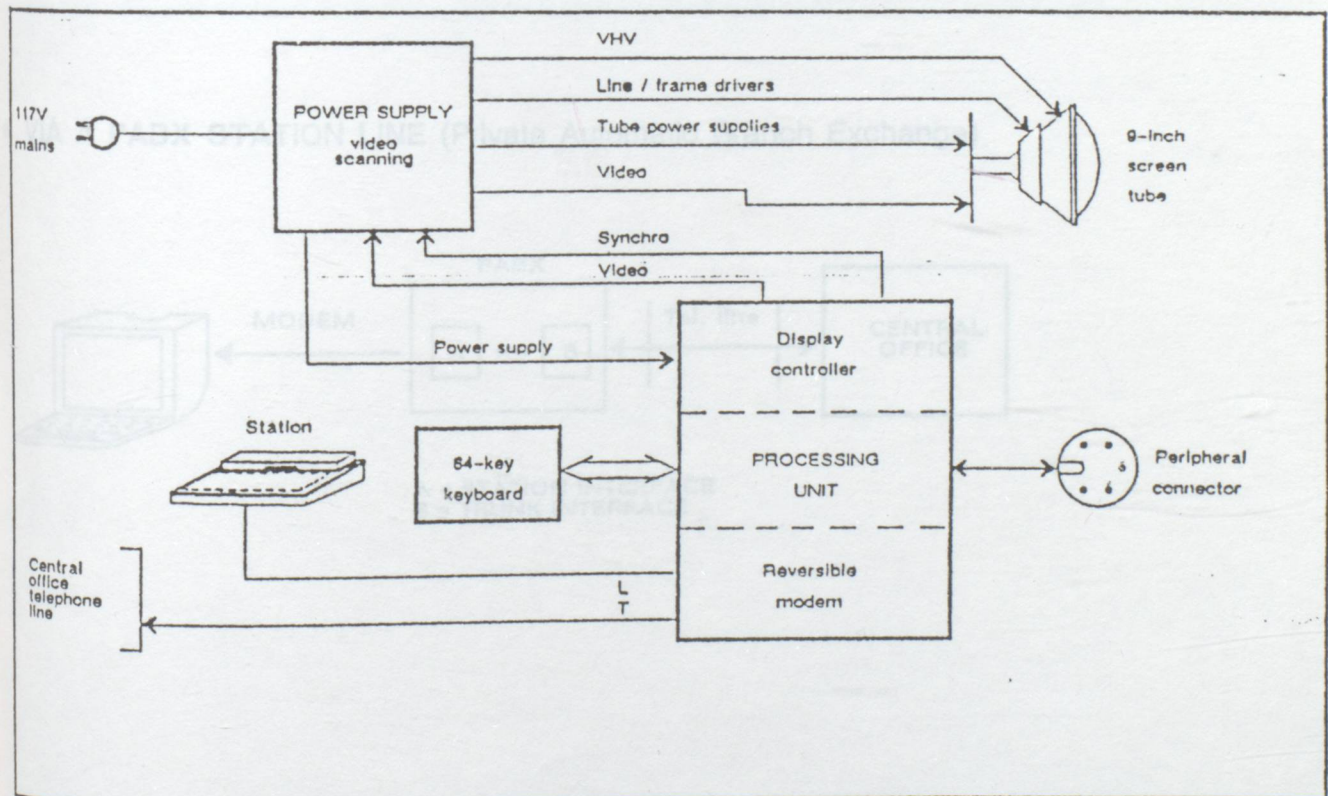
The MINITEL 1B US is, generally speaking, built around 2 electronic sub-assemblies : the PROCESSING UNIT / MODEM card and the POWER SUPPLY / VIDEO card :

- THE LINE INTERFACE AND THE MODEM, ensures modulation and demodulation of line signals
- THE PROCESSING UNIT, the intelligent part of the terminal, manages and decodes data signals from the modem and peripheral connector, and scrutinizes the keyboard
- THE DISPLAY CONTROLLER generates the signals required for display (video and synchro)
- THE POWER SUPPLY AND SCANNING CIRCUITS generate those signals and voltages required by the cathodic tube

In addition to these 2 electronic sub-assemblies, can be found :

- the cathodic tube and the yolks
- the 64-key keyboard
- the power cord
- the peripheral connector
- the modular jacks

• BLOCK DIAGRAM OF THE MINITEL 1B



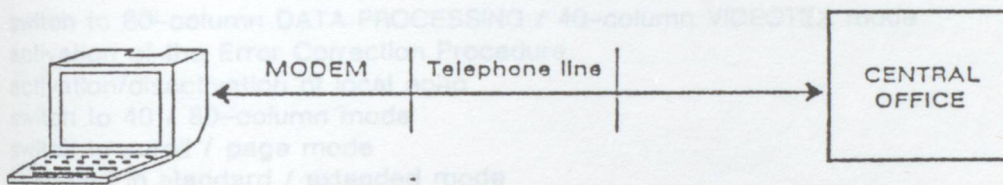
3.3. NETWORK INTERFACING

Since the MINITEL communicates directly over the Telecommunication network, a built-in analog modem provides the necessary data transmission support.

The modem enables the terminal to connect either directly to the central office telephone line or via a PABX station line. In both cases the line interfaces must meet the FCC part 68 telephony regulations.

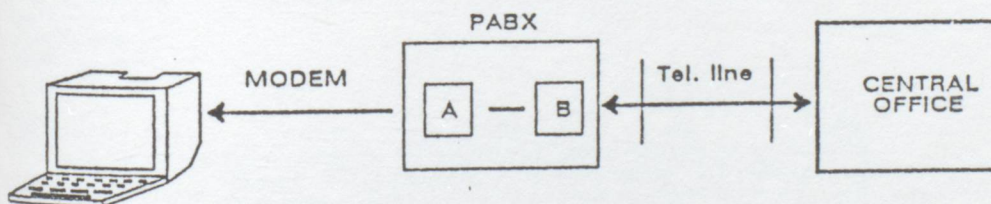
Dialing the Information services requires an associated telephone set from which the number can be dialed (DTMF or Decadic telephones).

• DIRECTLY TO THE CENTRAL OFFICE TELEPHONE LINE (subscribers line)



Majority of Home user connections (consumer market)

• VIA A PABX STATION LINE (Private Automatic Branch Exchange)



A = STATION INTERFACE
B = TRUNK INTERFACE

3.4.3. USER CONFIGURATIONS

At "power on", MINITEL 1B US has the configuration of a TELETEN VIDEOTEX display terminal.

Configurations made by the user enable the terminal to switch to a different operating mode, called MIXED and DATA PROCESSING, and to activate and deactivate a certain number of operations.

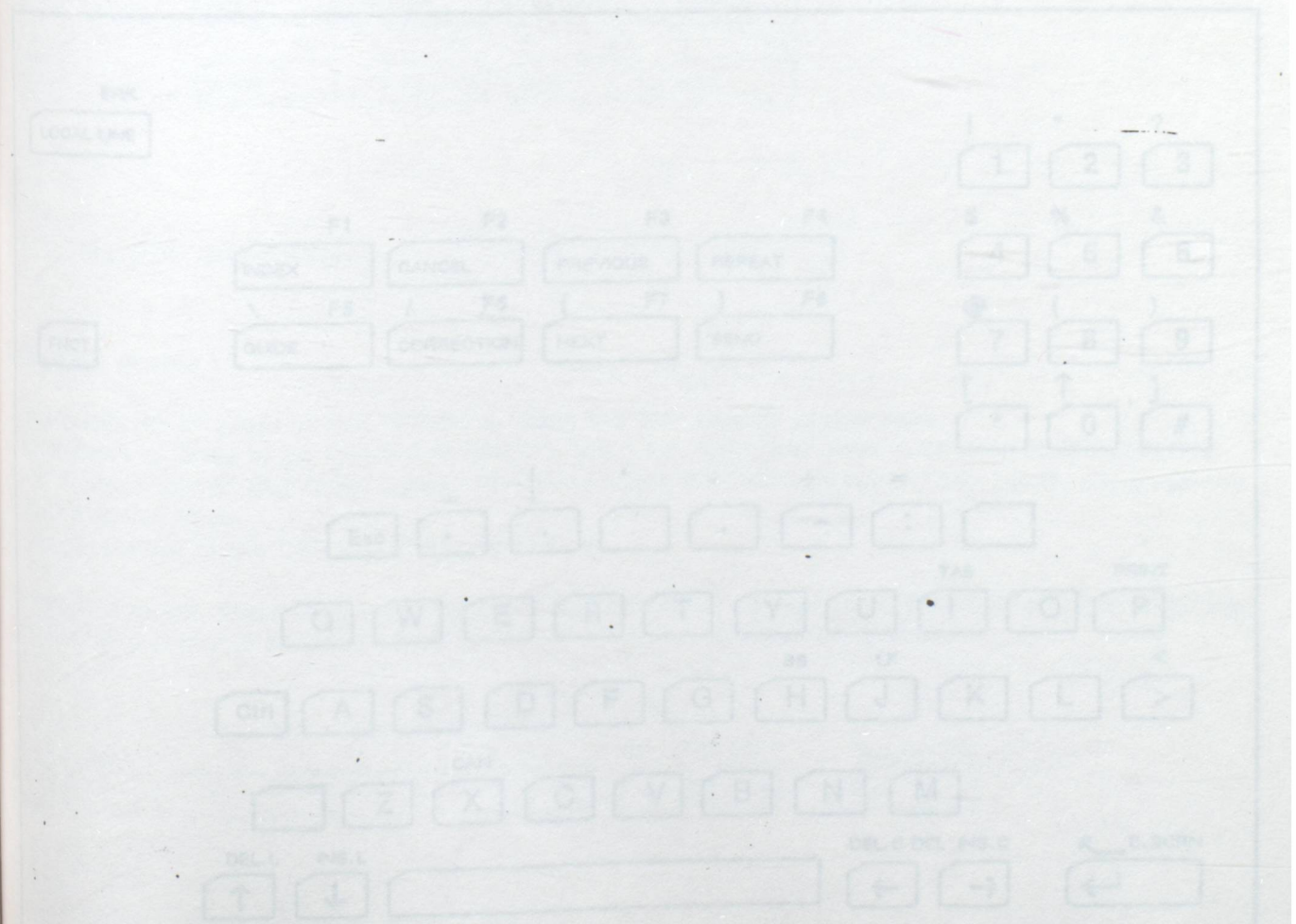
With its new configuration possibilities, the MINITEL 1B US can be regarded as a multi-mode terminal, providing connection to the majority of existing data bases.

• OPERATIONS WHICH CAN BE PROGRAMMED BY THE USER

These configurations, entered on the keyboard by the user, are not backed-up, but remain active until the terminal is next switched off.

- switch to 80-column DATA PROCESSING / 40-column VIDEOTEX mode
- activation of the Error Correction Procedure
- activation/disactivation of local echo
- switch to 40 / 80-column mode
- switch to scroll / page mode
- keyboard in standard / extended mode
- choice of Upper/Lower case mode for the alphabetical keys
- screen recopy to the peripheral connector
- standby mode of the peripheral connector
- choice of transmission speed for the peripheral connector (300 / 1200 / 4800 bauds)

See also ref. 4.5. for details of the codes transmitted by the keyboard, following the activation of the various keys.



4.2 THE TELETETEL FUNCTION KEYS

INTEOTEX and MIXED operating modes, these keys enable commands to be sent to a TELETETEL data processing centre :

4. THE KEYBOARD

4.1. GENERAL CHARACTERISTICS

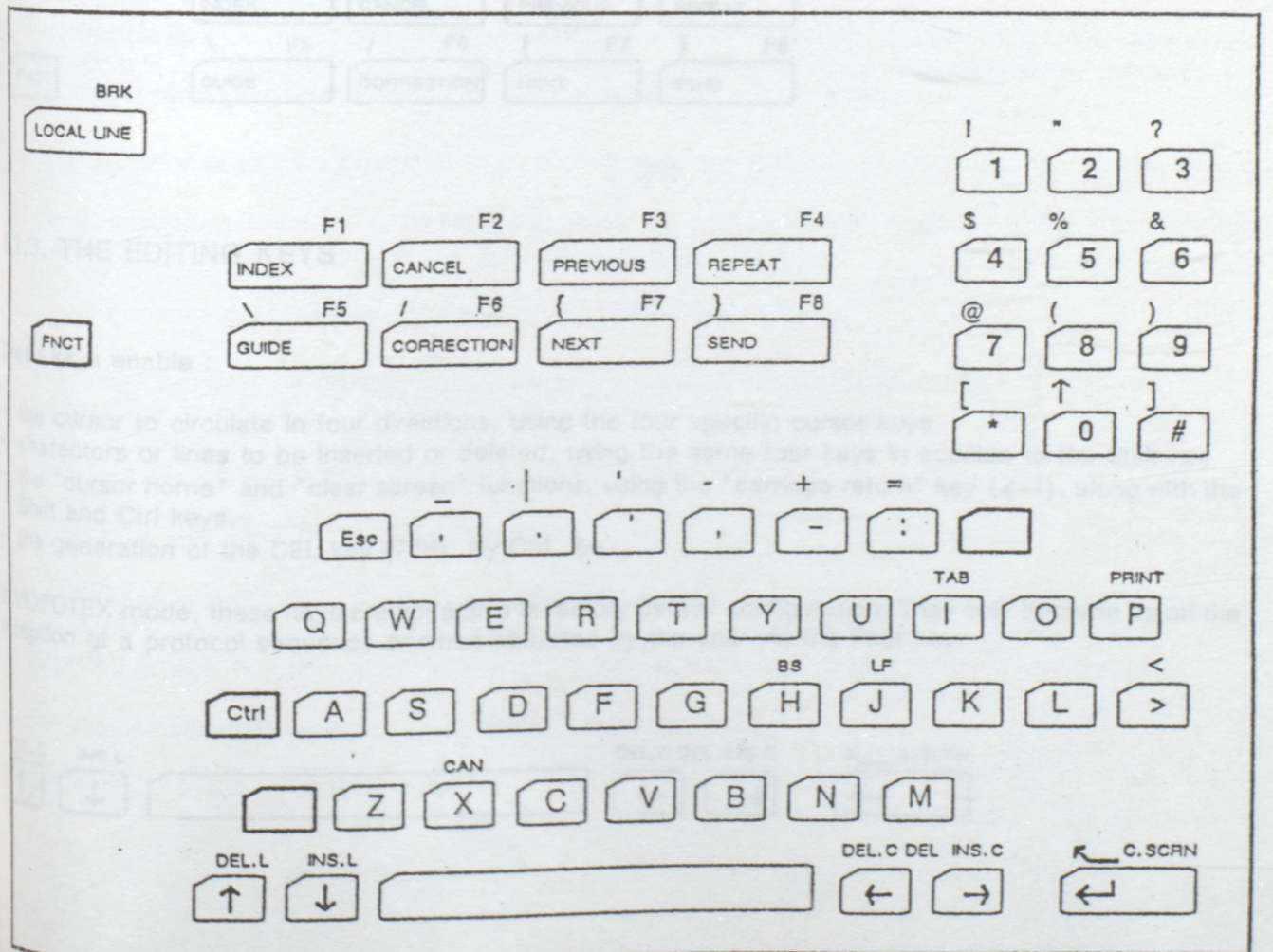
The keyboard is a matrix made up of 8 x 8 positions, authorizing a maximum of 64 keys.

Functionwise, the keyboard can be divided into several sets of keys, each with its own colour and location :

- the alphanumerical keys
- the TELETETEL function keys
- the editing keys
- the control keys
- the Fnct (function) command keys
- the VT 102 function keys

The following paragraphs deal with the characters or functions activated by the different keys on the keyboard, which may be activated alone or with the Shift key and/or the Ctrl key.

* also refer to 4.5. for details of the codes transmitted by the keyboard, following the activation of the various keys.

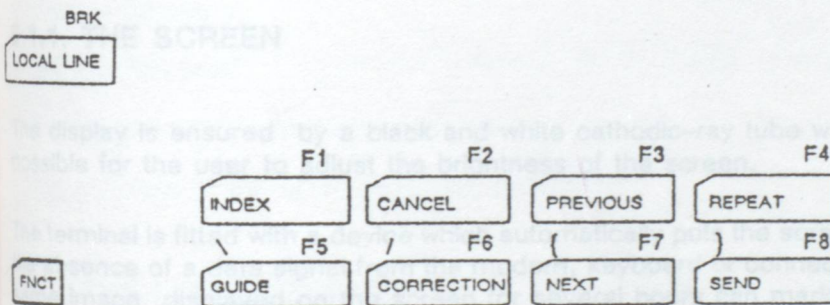


4.1.2. THE TELETEL FUNCTION KEYS

In VIDEOTEX and MIXED operating modes, these keys enable commands to be sent to a TELETEL data processing centre :

- SEND : enables a task to be sent to the system
- PREV. : enables the user to return to the previous line, message or page
- REP. : enables the repetition of a part of or the whole screen following incorrect transmission
- GUIDE : allows access to the pages containing further information
- CANCEL : enables the user to erase a varying number of characters depending on the situation
- INDEX : enables the user to return to the index
- CORRECTION : enables the user to erase the last character
- NEXT : enables the user to move onto the next line, message or page
- LOCAL/LINE : connects the modem to or disconnects the modem from the LINE line

Each key can be used alone or with the Shift or Ctrl key. Each key has a different meaning, depending on the operating mode of the terminal. See table in paragraph 4.5.2.

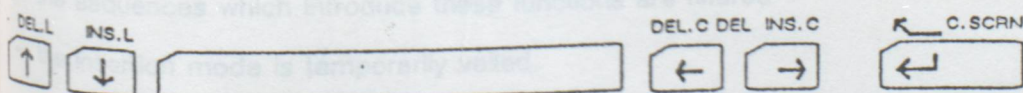


4.1.3. THE EDITING KEYS

These keys enable :

- the cursor to circulate in four directions, using the four specific cursor keys
- characters or lines to be inserted or deleted, using the same four keys in addition to the Shift key
- the "cursor home" and "clear screen" functions, using the "carriage return" key ($\leftarrow$), along with the Shift and Ctrl keys.
- the generation of the DEL key (7FH) by Ctrl $\leftarrow$.

In VIDEOTEX mode, these keys are not active in factory default configuration. They only become so on the reception of a protocol sequence or when activated by the user via the Fnct key.



5. SCREEN

5.1. GENERAL CHARACTERISTICS

The screen module serves to display data. It is made up of both physical and logical elements, including the screen (and its associated electronic system), the display controller and the decoding software.

5.1.1. THE SCREEN

The display is ensured by a black and white cathodic-ray tube with a diagonal of 23cm (9 inches). It is possible for the user to adjust the brightness of the screen.

The terminal is fitted with a device which automatically puts the screen into screen saver (cut-off) mode in the absence of a data signal from the modem, keyboard or connector – a valuable feature, seeing as the same image displayed on the screen for several hours can mark the tube.

The screen is made up of 25 rows of 40 or 80 columns, the following of which may be distinguished :

- row 0, containing either 40 or 80 columns, where the active decoding is always of the TELETEL type, whatever the operating mode of the terminal. This row is used by :
 - the remote/local host computer or the VIDEOTEX access point
 - the terminal itself, in order to display indicators S (peripheral standby), P (copy in progress), L or C (modem) or the "CALL WAITING" message.
- rows 1 to 24, in which case the decoding used is as follows :
 - TELETEL decoding in VIDEOTEX mode with 40 columns
 - ISO 6429 in DATA PROCESSING mode with 40/80 columns and MIXED mode with 80 columns.

Editing and erasing functions exist, whatever the type of decoding, except in row 0, where :

- the sequences which introduce these functions are filtered
- the insertion mode is temporarily veiled.

6.1.2. THE MODEM

The modem carries out all modulation and demodulation functions, that is the conversion of binary digital signals (used by the terminal's processor) into modulated analogical signals (transmitted onto the telephone line) and vice-versa. The modem works just as well on a telephone connection as it does on a direct modem-modem connection (it can function without "line current").

Modulation is by frequency shift keying and meets the standards laid down by the CCITT V23 recommendation. The modulation rate is 1200 bauds from the application to the terminal and 75 bauds in the opposite direction. These rates may be reversed by carrying out a modem turnaround.

6. MODEM

Modulation is by frequency shift keying on bit by bit serial reception of data transmitted by the microcomputer (via the coupler). In standard mode, the frequency shift corresponds to an excursion of 1200 bauds from the application to the terminal and 75 bauds in the opposite direction. These rates may be reversed by carrying out a modem turnaround.

6.1. GENERAL CHARACTERISTICS

The MODEM module regroups all the physical and logical elements, ensuring, via a telecommunication authority telephone line, the connection of the terminal to a data base.

- the line interface
- the modem itself
- the coupler and appropriate software
- the software of the error correction procedure

6.1.1. THE LINE INTERFACE

The line interface helps adapt the terminal to the telephone line by carrying out the following functions :

- SWITCHING THE TELEPHONE LINE ; a relay switches the telephone line onto the station linked to the terminal when the number of the concentrator or data base is being entered or when a connection onto the terminal modem is taking place. During disconnection, the relay puts the station, now reavailable, back in circuit.
- PROTECTION AGAINST SURGEVOLTAGES
- REGULATION OF THE LINE CURRENT ; a device is capable of automatically adjusting the line current to between 20 mA and 60 mA
- IMPEDANCE MATCHING ; the nominal impedance is 600 Ohms in the telephone frequency bandwidth.

6.1.2. THE MODEM

6.1.3. THE COUPLER

The modem carries out all modulation and demodulation functions, that is the conversion of binary numerical signals (used by the terminal's processor) into modulated analogical signals (transmitted onto the telephone line) and vice-versa. The modem works just as well on a telephone connection as it does on a direct modem-modem connection (it can function without "line current").

The transmission (transmit and receive) of data onto the telephone line takes place in asynchronous

Modulation is by frequency shift keying and meets the standards laid down by the CCITT V23 Recommendation. The modulation rate is 1200 bauds from the application to the terminal and 75 bauds in the opposite direction. These rates may be reversed by carrying out a modem turnaround.

START bit (0) indicating the beginning of the data signal

• MODULATION

STOP bit (1) indicating the end

Modulation is by frequency shift keying on bit by bit serial reception of data transmitted by the microprocessor (via the coupler). In standard mode, the frequency shift corresponds to an excursion of ± 30 Hz, modulating a carrier at 420 Hz. Modulation rates and frequencies particular to the transmission path are summarized in the table below :

MODEM STATE	SPEED	BIT at 0	BIT at 1	CARRIER	EXCURSION
standard	75 bauds	450 Hz	390 Hz	420 Hz	30 Hz
turned around	1200 bauds	2100 Hz	1300 Hz	1700 Hz	400 Hz

In default, the line transmission level is fixed within the range of -6 dBm to -18 dBm. -10 dBm ± 2 dB is the value presently adopted.

6.1.4. THE ERROR CORRECTION PROCEDURE

• DEMODULATION

Flowchart for the error correction procedure is placed in the modem module. Its purpose is to correct

Demodulation is by frequency shift keying on reception of 10-bit characters transmitted by the telephone line. In standard mode, the frequency shift keying corresponds to an excursion of ± 400 Hz, modulating a carrier at 1700 Hz.

The error correction procedure is described in chapter 11.11.

Modulation rates and frequencies particular to the reception path are summarized in the table below :

MODEM STATE	SPEED	BIT at 0	BIT at 1	CARRIER	EXCURSION
standard	1200 bauds	2100 Hz	1300 Hz	1700 Hz	400 Hz
turned around	75 bauds	450 Hz	390 Hz	420 Hz	30 Hz

The demodulator includes a carrier detection system (CD) indicating, depending on the level of the signal received, either the presence of the carrier if the line reception level is greater than -43 dBm, or its absence if the level is less than -48 dBm. The maximum level accepted on line is -6 dBm.

Flowchart mode and triggers its display on the screen.

This procedure enables the user

to get used to the keyboard

to test the proper functioning of a maximum of physical and software elements

6.1.3. THE COUPLER

A software asynchronous serial coupler, ensuring serialization and deserialization, using the selected rhythms and formats, as well as the detection of parity errors is included in the modem.

In fact the transmission (transmit and receive) of data onto the telephone line takes place in asynchronous serial mode.

Each character includes :

- a START bit (0) indicating the beginning of the data signal
- a STOP bit (1) indicating the end
- 7 data bits (the first bit received is the least significant bit)
- an EVEN PARITY bit

This corresponds to a reception rate of 120 characters per second at 1200 bauds and a transmission rate of 7.5 characters per second at 75 bauds. These rates are reversed when the modem is turned around.

When a parity error is detected by the coupler, the SUB code (1AH) is sent by the protocol to the data base and changes the faulty character into a SUB character which is then transmitted according to the switching and displayed on the screen by a filled character location.

6.1.4. THE ERROR CORRECTION PROCEDURE

Software for the error correction procedure is placed in the modem module. Its purpose is to correct errors for the 1200 baud reception path, caused by the telephone network, and to provide a proper display of the VIDEOTEX pages.

The error correction procedure is described in chapter 11.11.

6.2. MODEM TEST

The modem module is always physically available. In local mode, the microprocessor commands the modulator to loop onto the demodulator (type 3 loopback).

In these conditions, the modem module retransmits everything it receives. Moreover, in local mode, the activation of a key on the keyboard (other than a function key), acknowledges the corresponding symbol in "echo" mode and triggers its display on the screen.

This procedure enables the user :

- to get used to the keyboard
- to test the proper functioning of a maximum of physical and software elements

6.3. CONNECTION - DISCONNECTION

6.3.1. CONNECTION

The modem module (and therefore the terminal) is connected to a data processing system either :

- manually, by the user, or by automatic connection ; on the station, the number of the service should be entered and, on the reception of a 2100 Hz or 1300 Hz frequency, the LOCAL/LINE key should be depressed
- by a command from the data processing peripheral connector ; acknowledgement of the ESC 39H 68H sequence by the protocol.

Note :

The ESC 39H 68H protocol connection sequence can also be sent in local mode from the keyboard to the modem (if the keyboard-modem switching is positioned).

• PRESENTATION OF THE AUTOMATIC CONNECTION

Automatic connection is the terminal's standard connection procedure (as opposed to connection in opposite mode).

The terminal can be connected to equipment which meets the standards of the the CCITT V23 recommendation, respecting the connection procedure described in the CCITT V25 recommendation, or not.

The user may connect the terminal manually by depressing the LOCAL/LINE key, this being possible at any moment , in particular before the appearance of the 1200 baud carrier or during any phase of the connection in V25 procedure.

The terminal attempts to carry out two connection procedures :

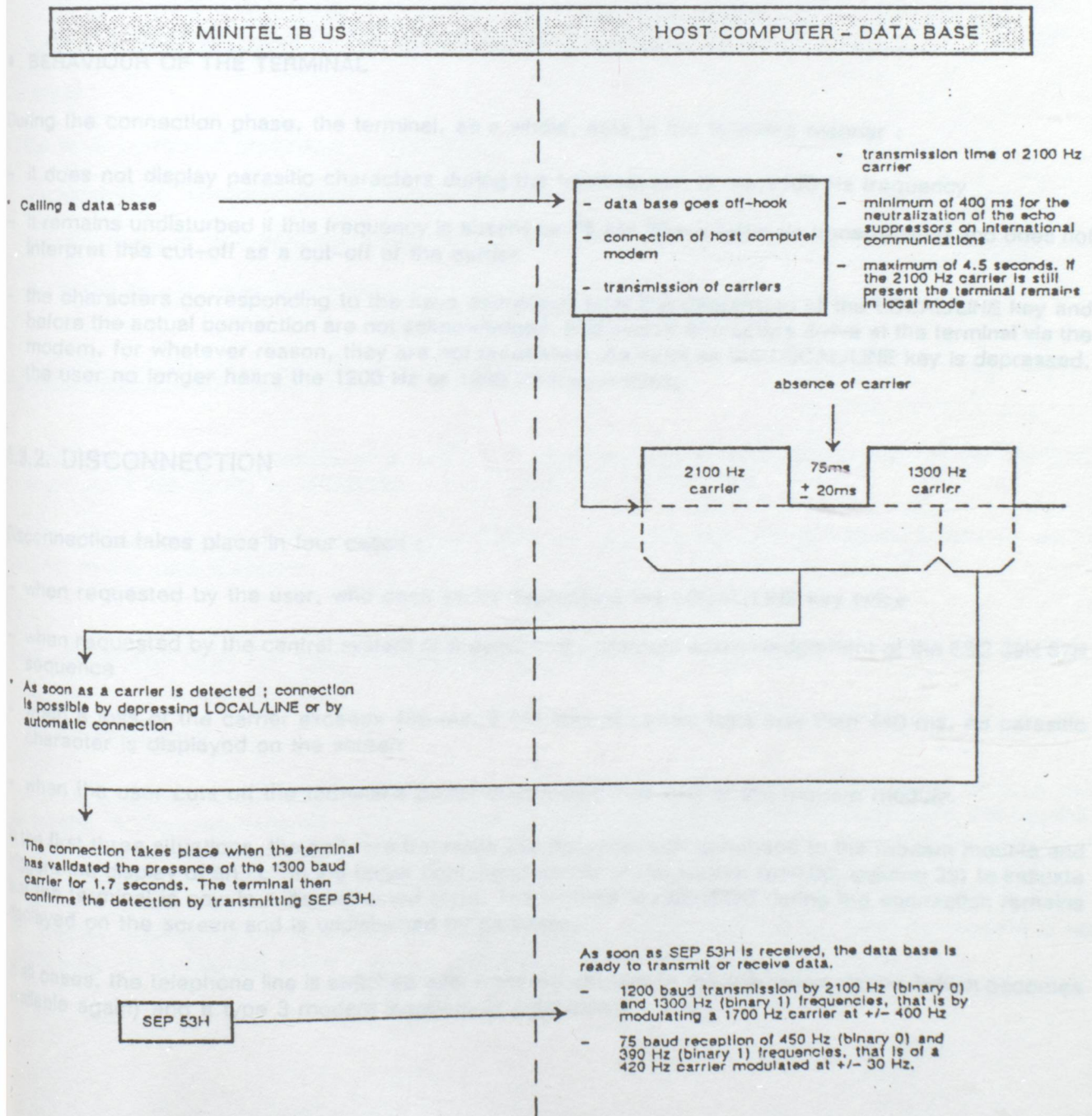
- for the equipment respecting the V25 recommendation, the terminal tries to validate the 2100 Hz carrier for the 300 ms, then the 1300 Hz carrier for 60 ms
- in default, the terminal is connected as soon as the 1300 Hz is detected for 1.7 seconds.

• CONNECTION PROCEDURE

When a connection request originates from a user or a connector module, the terminal software carries out the following :

- switches the telephone line over to the modem
- displays a flashing C in the upper right-hand corner of the screen (row 00, column 39) and transmits the SEP 59H sequence to the connector
- detects a 1300 Hz frequency, sent by the central system, for a continuous period of a minimum of 1.7 seconds

- transmits a permanent 390 Hz frequency as soon as there is confirmation of the reception frequency (1300 Hz). This carrier transmission command only takes place if the software has detected the permanent 1300 Hz carrier sent by the central system, in order to avoid accidental connections on parasite frequencies ; if this occurs, the software disconnects the modem after a timeout.
- transits from the carrier detection (CD) state to the active 1 state, stops the flashing of the letter "C" and carries out the standard switching of the connected mode
- transmits, using the protocol, the SEP 53H change of state sequence to the modem and the connector, this taking place 80 ms after the transmission of the 390 Hz frequency from the terminal modem



6.3. PROCESSING FOLLOWING A CHANGE OF STATE OF THE CD SIGNAL

• NOTE :

In the case of data bases respecting the V25 procedure, the terminal software detects a 2100 Hz frequency before the 1300 Hz frequency. Two situations may arise :

- if the terminal software has detected 2100 Hz for at least 300 ms, the connected state will come about when 1300 Hz has been detected for 60 ms, after the silence period (break in the carrier can last 75 ms +/- 20 ms)
- if 2100 Hz cannot be found, the terminal awaits a detection of the 1300 Hz frequency lasting 1.7 sec before advancing to the connected state.

• BEHAVIOUR OF THE TERMINAL

During the connection phase, the terminal, as a whole, acts in the following manner :

- it does not display parasitic characters during the transmission of the 2100 Hz frequency
- it remains undisturbed if this frequency is absent for 75 +/- 20 ms (after its transmission) and does not interpret this cut-off as a cut-off of the carrier
- the characters corresponding to the keys depressed after the depression of the LOCAL/LINE key and before the actual connection are not acknowledged, and even if characters arrive at the terminal via the modem, for whatever reason, they are not processed. As soon as the LOCAL/LINE key is depressed, the user no longer hears the 1200 Hz or 1300 Hz frequencies.

6.3.2. DISCONNECTION

Disconnection takes place in four cases :

- when requested by the user, who does so by depressing the LOCAL/LINE key twice
- when requested by the central system or a peripheral ; protocol acknowledgement of the ESC 39H 67H sequence
- when a loss of the carrier exceeds 440 ms. If the loss of carrier lasts less than 440 ms, no parasitic character is displayed on the screen
- when the user cuts off the terminal's power supply and thus that of the modem module.

In the first three situations, the software transmits the disconnection command to the modem module and triggers the display of an "L" in the upper right-hand corner of the screen (row 00, column 39) to indicate that the terminal is now in a disconnected state. The information obtained during the connection remains displayed on the screen and is undisturbed by parasites.

In all cases, the telephone line is switched over from the modem to the telephone station (which becomes available again) and a type 3 modem loopback is established.

6.3.3. PROCESSING FOLLOWING A CHANGE OF STATE OF THE CD SIGNAL

Connection and disconnection procedures trigger a change of state in the carrier detector. When the CD changes state, the terminal :

- returns to its standard switching
- returns to standard operating mode
- readopts standard videotex attributes
- retains the connector speed
- is not in transparent mode for the modem and the connector.

Moreover :

- the error correction procedure is deactivated
- the local echo, programmed by the user, is deleted
- the diffusion and no acknowledgement return states for the connector and the modem are reinitialized
- the entire screen mask is validated when CD moves to 1 (connected mode).

6.4. MODEM TURNAROUND

The modem turnaround consists of inverting the transmission and reception speeds of the modem. Inversion from 75b/1200b to 1200b/75b or from 1200b/75b to 75b/1200b.

The turnaround possibility is useful when a peripheral connected to the terminal has many data signals to transmit to the central system.

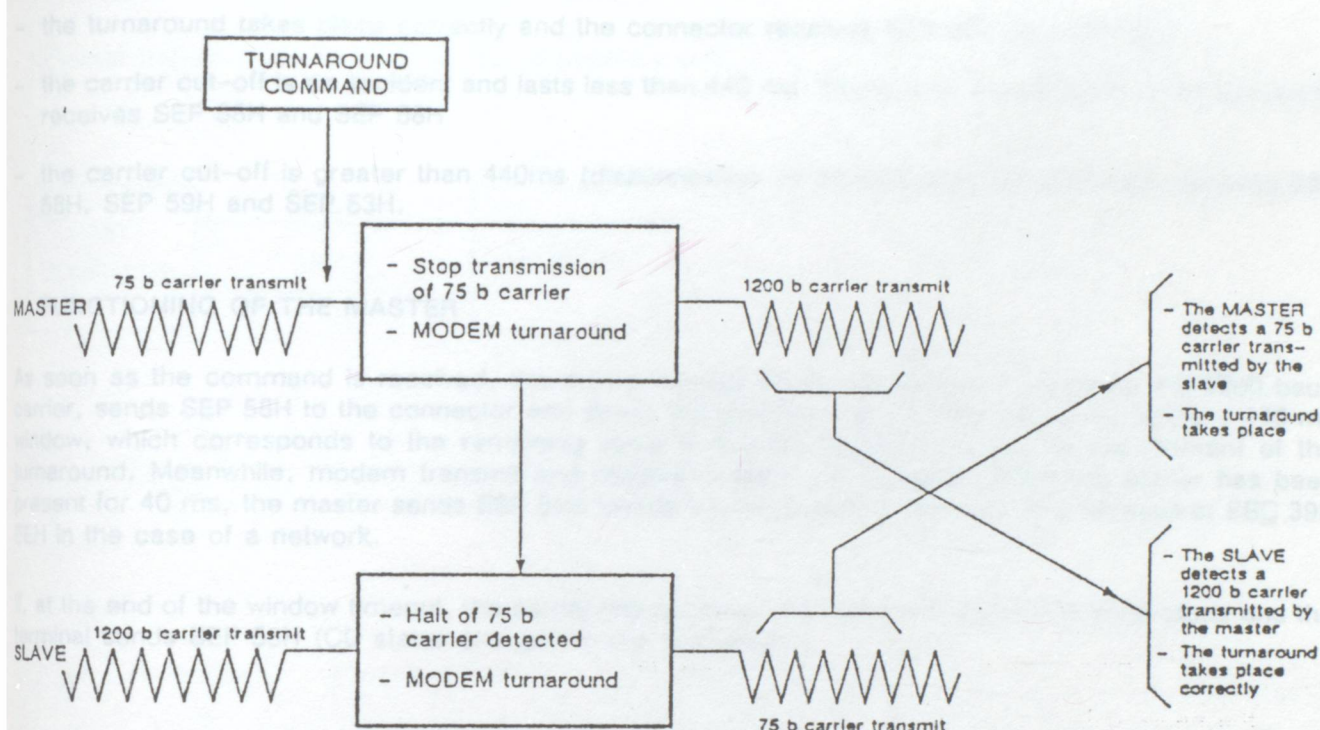
6.4.1. DESCRIPTION OF THE TURNAROUND

• BASIC PRINCIPLE

The turnaround mechanism begins with a cut-off of the 75 baud carrier ; this is executed by what we call the master. It therefore transmits at 75 bauds and receives at 1200 bauds. On the other hand, the terminal that transmits at 1200 bauds and receives at 75 bauds is called the slave. Any cut-off of the 1200 baud carrier should be considered as accidental.

The master, having cut off its carrier and turned around, cannot carry out the opposite. If there is no confirmation of its request within a delay of 440 ms, it is disconnected.

• PRINCIPLE OF THE MODEM TURNAROUND PROCEDURE



• FUNCTIONING OF THE SLAVE

The slave increases a CC counter, having detected the loss of the 75b carrier. If the absence of the carrier lasts 20 ms, a turnaround is commanded. If it concerns a terminal, the latter sends SEP 58H (modem turnaround) to the connector and transmits the 75b carrier. The queues are not altered and if a connector module-screen module connection exists, it remains operational.

The slave, in a 220 ms window, seeks the presence of the opposite carrier, that is the 1200b carrier, for 40 ms. Modem transmit and receive are meanwhile blocked. At the end of the 40 ms timeout :

- the software positions the modem speed bit in the status
- modem transmit and receive are unblocked
- the CC counter is reinitialized
- the error correction procedure is stopped
- after a 90 ms timeout or the ESC 39H 6EH sequence (turnaround acknowledgement) it sends SEP 51H (modem turnaround) to the connector and the modem.

If, at the end of the 220 ms timeout, the opposite carrier has not been found, the slave :

- turns around again
- transmits its 1200b carrier
- transmits SEP 58H to the connector
- unblocks the modem transmit and receive and the exchanges restart normally.

In this case, the loss of the 75b carrier is accidental. If the software is incapable of finding a stable 75b carrier when CC = 440 ms, disconnection takes place and the terminal sends SEP 53H (CARRIER DETECTION status change) to the connector.

• IN SHORT ; there are 3 cases when the terminal is SLAVE :

- the turnaround takes place correctly and the connector receives SEP 58H then SEP 51H
- the carrier cut-off is an accident and lasts less than 440 ms. There is no turnaround and the connector receives SEP 58H and SEP 58H
- the carrier cut-off is greater than 440ms (disconnection of the link) and the connector receives SEP 58H, SEP 59H and SEP 53H.

• FUNCTIONING OF THE MASTER

As soon as the command is received, the master carries out a turnaround. It transmits the 1200 baud carrier, sends SEP 58H to the connector and seeks the presence of a carrier for 40 ms inside a 440 ms window, which corresponds to the remaining value in the CC (carrier counter) at the moment of the turnaround. Meanwhile, modem transmit and receive modem are blocked. When the carrier has been present for 40 ms, the master sends SEP 51H (modem turnaround) in the case of a terminal or ESC 39H 6EH in the case of a network.

If, at the end of the window timeout, the carrier has not been detected, disconnection takes place and the terminal sends SEP 53H (CD status change) to the connector.

• IN SHORT ; there are 2 cases when the terminal is MASTER :

- the turnaround takes place correctly and the connector receives SEP 58H followed by SEP 51H
- the turnaround does not take place (connection disconnected) and the connector receives SEP 58H then SEP 59H followed by SEP 53H.

6.4.2. EXECUTION OF A TURNAROUND

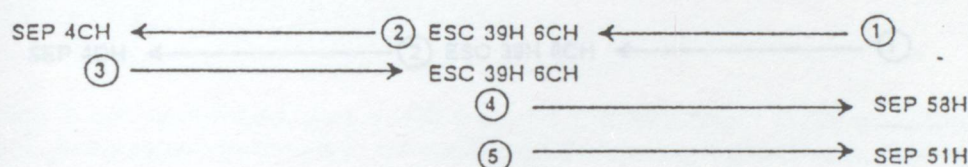
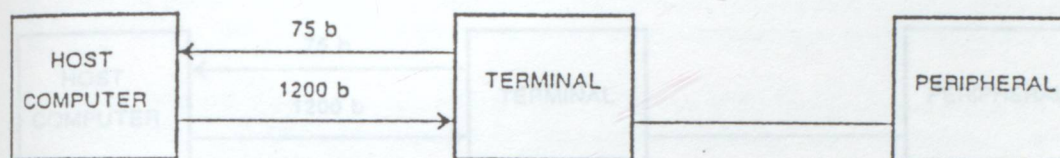
The turnaround may be commanded by a host computer (concentrator or data base) or by a peripheral, both of which transmit 2 protocol sequences :

- ESC 39H 6CH ;
command to turn around the modem so that it transmits at 1200 bauds and receives at 75 bauds
- ESC 39H 6DH ;
command to carry out opposite turnaround

The terminal filters ESC 39H 6CH when it transmits at 1200 bauds and ESC 39H 6DH when it transmits at 75 bauds.

TURNAROUND INITIALIZED BY A PERIPHERAL ;

- terminal transmission is at 75 bauds (standard state)



- ① The peripheral sends the ESC 39H 6CH sequence.
- ② On the other hand (the terminal has not yet been turned around), the SEP 4CH sequence is transmitted to the host computer, kindly requesting it to command the turnaround.
- ③ Once sure of the terminals' possibilities (identification), the application can send the ESC 39H 6CH sequence. If the application does not or cannot be turned around, it filters the SEP 4CH sequence.
- ④ The ESC 39H 6CH sequence is not acknowledged by the protocol. However as soon as the turnaround is started, the terminal sends SEP 58H to the connector module.
- ⑤ When the operation has been carried out successfully, the protocol sends SEP 51H to the modern and connector modules and, if the procedure has not worked properly, it sends SEP 59H followed by SEP 53H to signal the imminent disconnection.

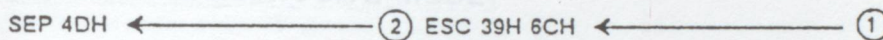
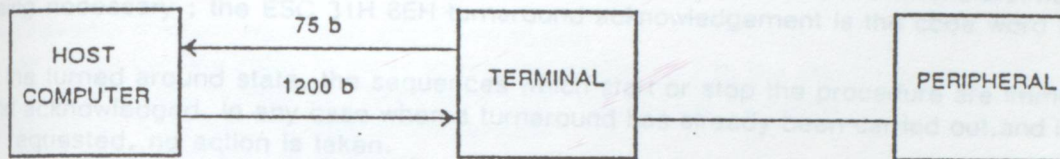
TURNAROUND INITIALIZED BY THE DATA BASE :

- terminal transmission is at 1200 bauds (turned around state)

Once sure that the terminal has a Videotex modem (identification), the videotex network puts on the 75 baud carrier and then looks for another one. This operation ends with the transmission of the sequence ESC 39H 6CH to the terminal.

• TURNAROUND INITIALIZED BY A PERIPHERAL ;

- terminal transmission is at 1200 bauds (turned around state)



- ① The peripheral sends the ESC 39H 6DH sequence.
- ② This sequence is transformed by the protocol which then sends SEP 4DH to the data base, requesting the initialization of the turnaround procedure.

As before, this sequence is not acknowledged and the peripheral has to wait for the SEP 58H and SEP 51H sequences, which indicate that the turnaround has been executed, or SEP 58H followed by SEP 59H and SEP 53H which indicate that the turnaround has not been carried out properly, and that the terminal has been disconnected.

• NOTE :

Switching permitting, the SEP 4CH and SEP 4DH sequences may be sent directly by a peripheral. The SEP 4DH sequence should always be filtered by the videotex network which receives it at 75 bauds.

• TURNAROUND INITIALIZED BY THE DATA BASE ;

- terminal transmission is at 75 bauds (standard state)

The application transmits a sequence of the type ESC 39H 6CH to the terminal. If the terminal can turn around, a cut-off of the 75 baud carrier will be detected by the videotex network, acknowledging the sequence and signalling the beginning of the turnaround operation. The videotex network receives the SEP 51H sequence at 1200 bauds from the terminal, marking the end of the operation.

• TURNAROUND INITIALIZED BY THE DATA BASE ;

- terminal transmission is at 1200 bauds (turned around state)

Once sure that the terminal has a reversible modem (Identification), the videotex network cuts off the 75 baud carrier and then looks for another one. This operation ends with the transmission of the sequence ESC 39H 6EH to the terminal.

• NOTE : DESCRIPTION OF A CONNECTION IN OPPOSITE MODE

When the terminal advances from the standard state to the turned around state, the error correction procedure is automatically stopped but the operating status bit does not change.

If the error correction procedure is active during the transition from the standard state to the turned around state, it will be automatically reinitialized when the terminal returns to the initial state, no start-up sequence being necessary ; the ESC 31H 6EH turnaround acknowledgement is the code word 00.

In the turned around state, the sequences which start or stop the procedure are immediately memorized and acknowledged. In any case when a turnaround has already been carried out, and is later commanded or requested, no action is taken.

6.5. CONNECTION IN OPPOSITE MODE

Connection in opposite mode, that is with a turned around modem (1200 baud transmission and 75 baud reception), enables two terminals to be connected directly via their modem. One of the terminals uses the automatic connection procedure and the other makes a connection in opposite mode.

To carry out a connection in opposite mode, the terminal concerned should firstly move into the opposite local state, link the modem up to the telephone line, send its 1200 baud carrier and seek the appearance of the 75 baud carrier from the other terminal.

6.5.1. CONNECTION COMMAND

As is the case in automatic connection, the connection itself is commanded by the ESC 39H 68H protocol sequence or the depression of the LOCAL/LINE key, when the terminal is in the local state,

In order to command a connection in opposite mode, the terminal must be placed in a state called "opposite local state", as opposed to normal local state, which when given the command, triggers an automatic connection.

6.5.2. TRANSITION TO OPPOSITE LOCAL STATE

To move from the normal local state to the opposite local state, one of the following should be activated :

- either the ESC 39H 6FH protocol sequence
- or the Fnct T command followed by R, this being entered on the keyboard by the user

When the terminal moves into the opposite local state, the EC bit of the status terminal is positioned at 1, which leads to a connection in opposite mode the next time a connection is requested.

• NOTE :

The opposite local mode can be distinguished from the normal local mode by the display of a small "l" rather than a capital "L" in row 00.

To return to the normal local state, the user should :

- either make a connection, even if it does not succeed
- or reinitialize the terminal in VIDEOTEX mode using the Fnct M command followed by V or the ESC 39H

6.5.3. DESCRIPTION OF A CONNECTION IN OPPOSITE MODE

• INITIALIZATION OF THE CONNECTION PHASE

A connection in opposite mode is commanded once the transition from normal local state to opposite local state has been made. As soon as the connection is commanded, the terminal :

- prevents modem reception and transmission
- switches the line relay in order to link the modem up to the telephone line
- initializes transmission at 1200 bauds and reception at 75 bauds
- activates a 40 second connection window
- sends SEP 59H to the connector
- transmits its 1200 baud carrier at 1300 Hz

• OBSERVATION OF THE 75 BAUD CARRIER

After the continuous 1300 Hz transmission, the terminal looks out for the appearance of the 75 baud carrier of the other terminal.

Opposite connection can only take place correctly if the continuous presence of the 75 baud carrier can be validated for 3 seconds.

As soon as the connection has been performed, the terminal :

- authorizes modem reception and transmission
- sends SEP 53H to the connector
- positions the terminal status CD bit at 1.

6.5.4. OPPOSITE CONNECTED STATE

Connection in opposite mode, when successful, puts the terminal into the opposite connected state which resembles the "slave modem" connected state (75 baud reception and 1200 baud transmission), except for the handling of the loss of the 75 baud carrier.

In the opposite connected state, the loss of a carrier is not considered as the beginning of a turnaround. If the loss lasts less than 440 ms, it is considered as an accident and if this loss exceeds the timeout, the terminal is disconnected.

The transition from the opposite connected state to the slave connected state is brought about by the ESC 3AH 6FH 31H sequence which is received by the modem or the connector. This command :

- forces the terminal status EC bit to 0
- moves the modem into the slave modem connected state
- sends the terminal status in acknowledgement to the caller

It is only effective if the terminal is in the opposite connected mode (In the terminal status EC = 1 and CD = 1). In the "slave modem" connected state, the terminal may turn around again.

6.6. CALL WAITING INDICATION

6.6.1. Display of call waiting message

When the terminal detects a call waiting signal, the user is informed of it by a message which appears in row 0, at the end of a 2-second timeout, activated at the signal's validation.

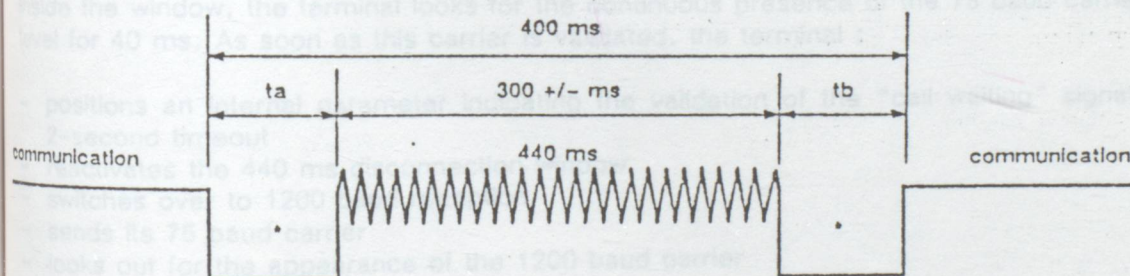
The message displayed in row 0, column 1, is "call waiting", in small, white letters on a black background, followed by a space. The display lasts 20 seconds. This period begins at the last validated "call waiting" signal + 2 seconds.

The user may now decide to disconnect the MINITEL from the service and take the call from his telephone, or continue with the consultation.

This facility is regarded as a "Custom Calling Feature", and is provided upon customer request from the Telco at an extra rental charge.

6.6.2. Characteristics of the "call waiting" signal

The "call waiting" signal contains a window of a maximum of 400 ms, containing a 400 Hz frequency signal in a zone of 300 ms $\pm$ 50 ms. This zone may be preceded or followed by a carrier loss inside the 400 ms window. This signal is sent twice within a 10 s $\pm$ 1 second interval.



* = carrier break

$t_a + t_b \leq 150$ ms ; $t_a + t_b = 0$ is also possible

DETECTION OF "CALL WAITING SIGNAL" BY TERMINAL

In order to detect the "call waiting signal", the terminal, using its modem, observes signals on the line, which are :

- the presence of the carrier
- the modem reception, which in fact, when the carrier is present, indicates if the frequency at the modem input corresponds to modulation of the carrier by 1 or 0.

The modem interprets the 440 Hz as the presence of the 75 baud carrier modulated by a 0.

When the direction of modem transmission is as follows : 75 baud transmission and 1200 baud reception, 440 Hz is interpreted as the absence of the 1200 baud carrier.

When the direction of modem transmission is as follows : 1200 baud transmission and 75 baud reception, the 440 Hz is interpreted as the presence of the 75 baud carrier and as a modem reception input with a logical level of 0.

- VALIDATION OF THE "CALL WAITING" SIGNAL IN MASTER MODE (1200 baud reception and 75 baud transmission, on the terminal side)

The "call waiting" signal provokes the loss of the 1200 baud carrier. Once this carrier loss has been validated, the modem turns around without sending its 75 baud carrier and attempts to validate the presence of the 75 baud carrier at the 0 logical level. The validation over, successful or not, the modem turns around into master mode and sends its carrier. If the 1200 baud carrier does not reappear, the terminal is disconnected.

- NOTE

The terminal processes the "call waiting" signal in master mode only (1200 baud reception and 75 baud transmission).

6.6.3. IMPLEMENTING DETECTION OF THE "CALL WAITING" SIGNAL IN MASTER MODE

- VALIDATION OF THE LOSS OF THE 1200 BAUD CARRIER

A loss of the 1200 baud carrier lasting less than 100 ms is ignored in order to minimize the terminals reactions to involuntary cut-offs. As soon as the carrier can no longer be found, reception is automatically blocked at the software coupler. Transmission is not assigned.

- VALIDATION OF THE "CALL WAITING" SIGNAL

Inside the window, the terminal looks for the continuous presence of the 75 baud carrier at the 0 logical level for 40 ms. As soon as this carrier is validated, the terminal :

- positions an internal parameter indicating the validation of the "call waiting" signal and activates a 2-second timeout
- reactivates the 440 ms disconnection window
- switches over to 1200 baud reception
- sends its 75 baud carrier
- looks out for the appearance of the 1200 baud carrier

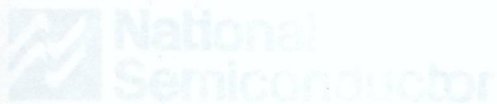
If the 75 baud carrier is still not validated at the end of the window, the terminal turns around, but does not rearm the disconnection window and does not position the parameter indicating the validation of the "call waiting" signal.

- REAPPEARANCE OF THE 1200 BAUD CARRIER

Once switched over to 1200 baud reception, the terminal seeks the reappearance of the 1200 baud carrier.

If this carrier is validated for 20 ms, the terminal reauthorizes modem transmission and reception. .

If the reappearance of the 1200 baud carrier is still not validated at the end of the disconnection window, the terminal is disconnected



INS8250 INS8250-B Universal Asynchronous Receiver/Transmitter

EK-2

General Description

Each of these parts function as a serial data input/output interface in a microcomputer system. The system software determines the functional configuration of the UART via a TRI-STATE® 8-bit bidirectional data bus.

The UART performs serial-to-parallel conversion on data characters received from a peripheral device or a MODEM, and parallel-to-serial conversion on data characters received from the CPU. The CPU can read the complete status of the UART. Status information reported includes the type and condition of the transfer operations being performed by the UART, as well as any error conditions (parity, overrun, framing, or break interrupt).

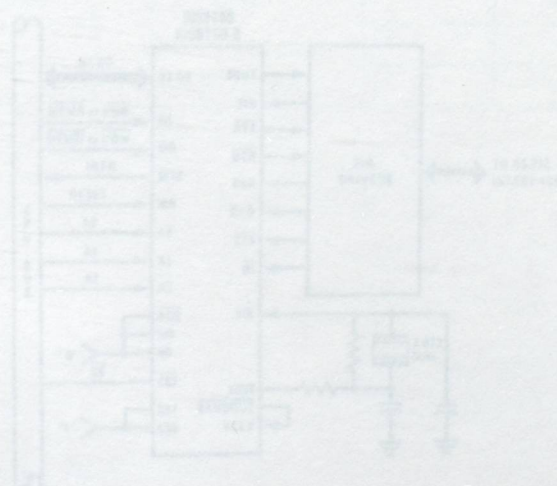
The UART includes a programmable baud rate generator that is capable of dividing the timing reference clock input by divisors of 1 to $(2^{16}-1)$, and producing a $16 \times$ clock for driving the internal transmitter logic. Provisions are also included to use this $16 \times$ clock to drive the receiver logic. The UART includes a complete MODEM control capability and a processor interrupt system. Interrupts can be programmed to the user's requirements minimizing the computing required to handle the communications link.

National's INS8250 universal asynchronous receiver/transmitter (UART) is the unanimous choice of almost every PC and add-on manufacturer in the world. The INS8250 is a programmable communications chip available in a standard 40-pin dual-in-line and a 44-pin PCC package. The chip is fabricated using N-channel silicon gate technology.

Features

- Easily interfaced to most popular microprocessors.
- Adds or deletes standard asynchronous communication bits (start, stop, and parity) to or from serial data at-warm.
- Holding and shift registers eliminate the need for precise synchronization between the CPU and the serial data.
- Independently controlled transmit, receive, line status, and data set interrupts.
- Programmable baud rate generator allows division of any input clock by 1 to $(2^{16}-1)$ and generates the internal $16 \times$ clock.
- Independent receiver clock input.
- MODEM control functions (RTS, RTS, DSR, DTR, RI, and CTS).
- Fully programmable serial interface characteristics:
 - 5-, 6-, 7-, or 8-bit characters
 - Even, odd, or no-parity bit generation and detection
 - 1-, 1½-, or 2-stop-bit generation
 - Speed selection (DC to 56k baud)
- False start bit detection.
- Complete status reporting capabilities.
- TRI-STATE TTL drive capabilities for bidirectional data bus and control bus.
- Line break generation and detection.
- Internal diagnostic capabilities:
 - Lookback controls for communications link fault isolation.
 - Break, parity, overrun, framing error simulation.
- Fully prioritized interrupt system controls.

Connection Diagram



D/C 1984-1



INS8250, INS8250-B Universal Asynchronous Receiver/Transmitter

General Description

Each of these parts function as a serial data input/output interface in a microcomputer system. The system software determines the functional configuration of the UART via a TRI-STATE® 8-bit bidirectional data bus.

The UART performs serial-to-parallel conversion on data characters received from a peripheral device or a MODEM, and parallel-to-serial conversion on data characters received from the CPU. The CPU can read the complete status of the UART. Status information reported includes the type and condition of the transfer operations being performed by the UART, as well as any error conditions (parity, overrun, framing, or break interrupt).

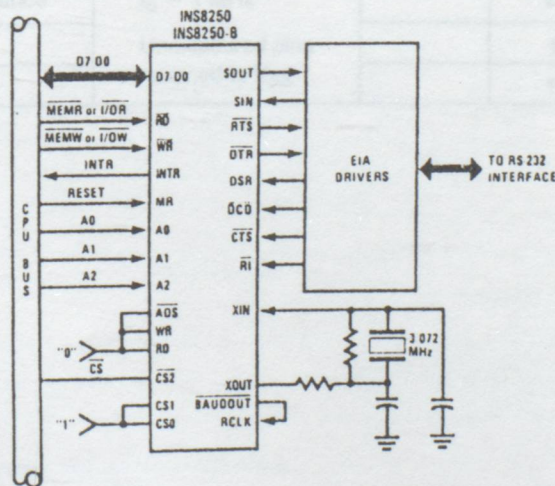
The UART includes a programmable baud rate generator that is capable of dividing the timing reference clock input by divisors of 1 to $(2^{16} - 1)$, and producing a $16 \times$ clock for driving the internal transmitter logic. Provisions are also included to use this $16 \times$ clock to drive the receiver logic. The UART includes a complete MODEM-control capability and a processor-interrupt system. Interrupts can be programmed to the user's requirements minimizing the computing required to handle the communications link.

National's INS8250 universal asynchronous receiver transmitter (UART) is the unanimous choice of almost every PC and add-on manufacturer in the world. The INS8250 is a programmable communications chip available in a standard 40-pin dual-in-line and a 44-pin PCC package. The chip is fabricated using N-channel silicon gate technology.

Features

- Easily interfaces to most popular microprocessors.
- Adds or deletes standard asynchronous communication bits (start, stop, and parity) to or from serial data stream.
- Holding and shift registers eliminate the need for precise synchronization between the CPU and the serial data.
- Independently controlled transmit, receive, line status, and data set interrupts.
- Programmable baud generator allows division of any input clock by 1 to $(2^{16} - 1)$ and generates the internal $16 \times$ clock.
- Independent receiver clock input.
- MODEM control functions (CTS, RTS, DSR, DTR, RI, and DCD).
- Fully programmable serial-interface characteristics:
 - 5-, 6-, 7-, or 8-bit characters
 - Even, odd, or no-parity bit generation and detection
 - 1-, 1½-, or 2-stop bit generation
 - Baud generation (DC to 56k baud).
- False start bit detection.
- Complete status reporting capabilities.
- TRI-STATE TTL drive capabilities for bidirectional data bus and control bus.
- Line break generation and detection.
- Internal diagnostic capabilities:
 - Loopback controls for communications link fault isolation
 - Break, parity, overrun, framing error simulation.
- Fully prioritized interrupt system controls.

Connection Diagram



1.0 Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Temperature Under Bias 0°C to +70°C
Storage Temperature -65°C to +150°C

All Input or Output Voltages
with Respect to V_{SS}

-0.5V to +7.0V

Power Dissipation

400 mW

Note: Maximum ratings indicate limits beyond which permanent damage may occur. Continuous operation at these limits is not intended and should be limited to those conditions specified under DC electrical characteristics.

2.0 DC Electrical Characteristics

$T_A = 0^\circ\text{C}$ to $+70^\circ\text{C}$, $V_{CC} = +5\text{V} \pm 5\%$, $V_{SS} = 0\text{V}$, unless otherwise specified.

Symbol	Parameter	Conditions	INS8250		INS8250-B		Units
			Min	Max	Min	Max	
V_{ILX}	Clock Input Low Voltage		-0.5	0.8	-0.5	0.8	V
V_{IHx}	Clock Input High Voltage		2.0	V_{CC}	2.0	V_{CC}	V
V_{IL}	Input Low Voltage		-0.5	0.8	-0.5	0.8	V
V_{IH}	Input High Voltage		2.0	V_{CC}	2.0	V_{CC}	V
V_{OL}	Output Low Voltage	$I_{OL} = 1.6\text{ mA}$ on all (Note 1)		0.4		0.4	V
V_{OH}	Output High Voltage	$I_{OH} = -1.0\text{ mA}$ (Note 1)	2.4		2.4		V
$I_{CC(AV)}$	Avg. Power Supply Current (V_{CC})	$V_{CC} = 5.25\text{V}$, $T_A = 25^\circ\text{C}$ No Loads on output SIN, DSR, DCD, CTS, RI = 2.4V All other inputs = 0.4V		80		80	mA
I_{IL}	Input Leakage	$V_{CC} = 5.25\text{V}$, $V_{SS} = 0\text{V}$ All other pins floating. $V_{IN} = 0\text{V}$, 5.25V		± 10		± 10	μA
I_{CL}	Clock Leakage			± 10		± 10	μA
I_{OZ}	TRI-STATE Leakage	$V_{CC} = 5.25\text{V}$, $V_{SS} = 0\text{V}$ $V_{OUT} = 0\text{V}$, 5.25V 1) Chip deselected 2) WRITE mode, chip selected		± 20		± 20	μA

Capacitance $T_A = 25^\circ\text{C}$, $V_{CC} = V_{SS} = 0\text{V}$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
C_{XIN}	Clock Input Capacitance	$f_c = 1\text{ MHz}$		15	20	pF
C_{XOUT}	Clock Output Capacitance			20	30	pF
C_{IN}	Input Capacitance	Unmeasured pins returned to V_{SS}		6	10	pF
C_{OUT}	Output Capacitance			10	20	pF

Note 1: Does not apply to XOUT.

3.0 AC Electrical Characteristics $T_A = 0^\circ\text{C to } +70^\circ\text{C}$, $V_{CC} = +5\text{V} \pm 5\%$

Symbol	Parameter	Conditions	INS8250		INS8250-B		Units
			Min	Max	Min	Max	
t_{ADS}	Address Strobe Width		90		120		ns
t_{AH}	Address Hold Time		0		60		ns
t_{AR}	$\overline{RD}/RD$ Delay from Address	(Note 1)	110		110		ns
t_{AS}	Address Setup Time		110		110		ns
t_{CH}	Chip Select Hold Time		0		60		ns
t_{CS}	Chip Select Setup Time		110		110		ns
t_{CSC}	Chip Select Output Delay from Select	@100 pF loading (Note 1)		200		200	ns
t_{CSR}	$\overline{RD}/RD$ Delay from Chip Select	(Note 1)	110		110		ns
t_{CSS}	Chip Select Output Delay from Strobe		0	150	0	150	ns
t_{CSW}	$\overline{WR}/WR$ Delay from Select	(Note 1)	160		160		ns
t_{DH}	Data Hold Time		60		100		ns
t_{DS}	Data Setup Time		175		350		ns
t_{HZ}	$\overline{RD}/RD$ to Floating Data Delay	@100 pF loading (Note 3)	0	150	0	150	ns
t_{MR}	Master Reset Pulse Width		10		10		μs
t_{RA}	Address Hold Time from $\overline{RD}/RD$	(Note 1)	50		50		ns
t_{RC}	Read Cycle Delay		1735		1735		ns
t_{RCS}	Chip Select Hold Time from $\overline{RD}/RD$	(Note 1)	50		50		ns
t_{RD}	$\overline{RD}/RD$ Strobe Width		175		350		ns
t_{RDA}	Read Strobe Delay		0		0		ns
t_{RDD}	$\overline{RD}/RD$ to Driver Disable Delay	@100 pF loading (Note 3)		150		250	ns
t_{RVD}	Delay from $\overline{RD}/RD$ to Data	@100 pF loading		250		300	ns
t_{WA}	Address Hold Time from $\overline{WR}/WR$	(Note 1)	50		50		ns
t_{WC}	Write Cycle Delay		1785		1785		ns
t_{WCS}	Chip Select Hold Time from $\overline{WR}/WR$	(Note 1)	50		50		ns
t_{WDA}	Write Strobe Delay		50		50		ns
t_{WR}	$\overline{WR}/WR$ Strobe Width		175		350		ns
t_{XH}	Duration of Clock High Pulse	External Clock (3.1 MHz Max.)	140		140		ns
t_{XL}	Duration of Clock Low Pulse	External Clock (3.1 MHz Max.)	140		140		ns
RC	Read Cycle = $t_{AR} + t_{DIW} + t_{RC}$		2000		2205		ns
WC	Write Cycle = $t_{DDA} + t_{DOW} + t_{WC}$		2100		2305		ns
Baud Generator							
N	Baud Divisor		1	$2^{16}-1$	1	$2^{16}-1$	
t_{BHD}	Baud Output Positive Edge Delay	100 pF Load		250		250	ns
t_{BLD}	Baud Output Negative Edge Delay	100 pF Load		250		250	ns
t_{HW}	Baud Output Up Time	$f_X = 3 \text{ MHz}, \div 3, 100 \text{ pF Load}$	330		330		ns
t_{LW}	Baud Output Down Time	$f_X = 2 \text{ MHz}, \div 2, 100 \text{ pF Load}$	425		425		ns
Receiver							
t_{RINT}	Delay from $\overline{RD}/RD$ (RD RBR or RD LSR) to Reset Interrupt	100 pF Load		1000		1000	ns
t_{SCD}	Delay from RCLK to Sample Time			2000		2000	ns
t_{SINT}	Delay from Stop to Set Interrupt			2000		2000	ns

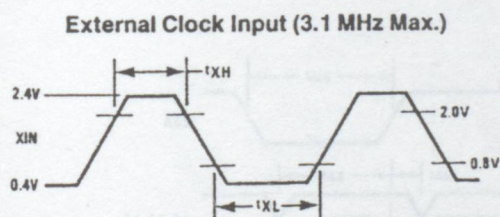
Note 1: Applicable only when $\overline{ADS}$ is tied low.

Note 2: Charge and discharge time is determined by V_{OL} , V_{OH} and the external loading.

3.0 AC Electrical Characteristics $T_A = 0^\circ\text{C to } +70^\circ\text{C}$, $V_{CC} = +5\text{V} \pm 5\%$ (Continued)

Symbol	Parameter	Conditions	INS8250		INS82C50-B		Units
			Min	Max	Min	Max	
Transmitter							
t _{HR}	Delay from $\overline{WR}/WR$ (WR THR) to Reset Interrupt	100 pF Load		1000		1000	ns
t _{IR}	Delay from $\overline{RD}/RD$ (RD IIR) to Reset Interrupt (THRE)	100 pF Load		1000		1000	ns
t _{IRS}	Delay from Initial INTR Reset to Transmit Start			16		16	BAUDOUT Cycles
t _{SI}	Delay from Initial Write to Interrupt			50		50	BAUDOUT Cycles
t _{SS}	Delay from Stop to Next Start			1000		1000	ns
t _{STI}	Delay from Stop to Interrupt (THRE)			8		8	BAUDOUT Cycles
Modem Control							
t _{MDO}	Delay from $\overline{WR}/WR$ (WR MCR) to Output	100 pF Load		1000		1000	ns
t _{RIM}	Delay to Reset Interrupt from $\overline{RD}/RD$ (RD MSR)	100 pF Load		1000		1000	ns
t _{SIM}	Delay to Set Interrupt from MODEM Input	100 pF Load		1000		1000	ns

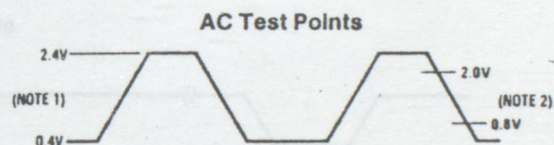
4.0 Timing Waveforms (All timings are referenced to valid 0 and valid 1)



TL/C/9329-2

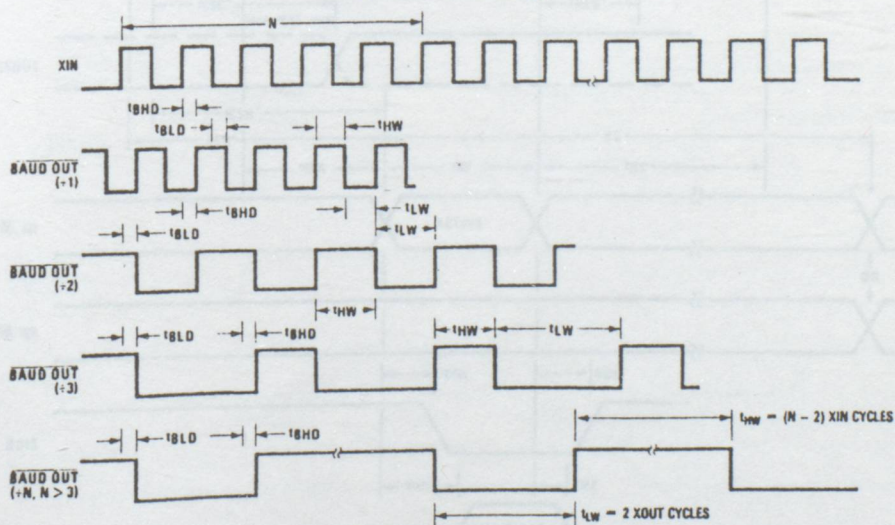
Note 1: The 2.4V and 0.4V levels are the voltages that the inputs are driven to during AC testing.

Note 2: The 2.0V and 0.8V levels are the voltages at which the timing tests are made.



TL/C/9329-3

BAUDOUT Timing



TL/C/9329-4

The timing diagram illustrates the relationship between the 68000 microprocessor and the 68000-000000 cache. The signals shown are:

- ADS**: Address Strobe, active low. Timing parameters: t_{ADS} (pulse width), t_{AS} (setup time before t_{AH}), t_{AH} (hold time after t_{AS}).
- A2, A1, A0**: Address lines. Timing parameters: t_{CS} (setup time before t_{CH}), t_{CH} (hold time after t_{CS}), t_{WA}^* (write access time).
- CS2, CS1, CS0**: Cache Select lines. Timing parameters: t_{CSC}^* (setup time before t_{CSS}), t_{CSS} (hold time after t_{CSC}^*), t_{WCS}^* (write cache select time).
- CSOUT**: Cache Status Output, active low. Timing parameters: t_{CSW}^* (setup time before t_{AW}^*), t_{AW}^* (write access time), t_{WDA} (write data access time), t_{WH} (write hold time), t_{WC} (write cache time), t_{WC} (write cache time).
- WR, WR**: Write Strobe, active low. Timing parameters: t_{OS} (output setup time), t_{OH} (output hold time), t_{DS} (data setup time).
- RD, RD**: Read Strobe, active low. Timing parameters: t_{OS} (output setup time), t_{OH} (output hold time), t_{DS} (data setup time).
- DATA D0-D7**: Data bus. Timing parameters: t_{OS} (output setup time), t_{OH} (output hold time), t_{DS} (data setup time).

The diagram shows the sequence of events for a write operation, including the setup and hold times for the address, cache select, and data signals, and the resulting active periods for the write strobe and data bus.

TL/C/9329-5

The timing diagram illustrates the relationship between various signals during a memory access cycle. The signals shown are:

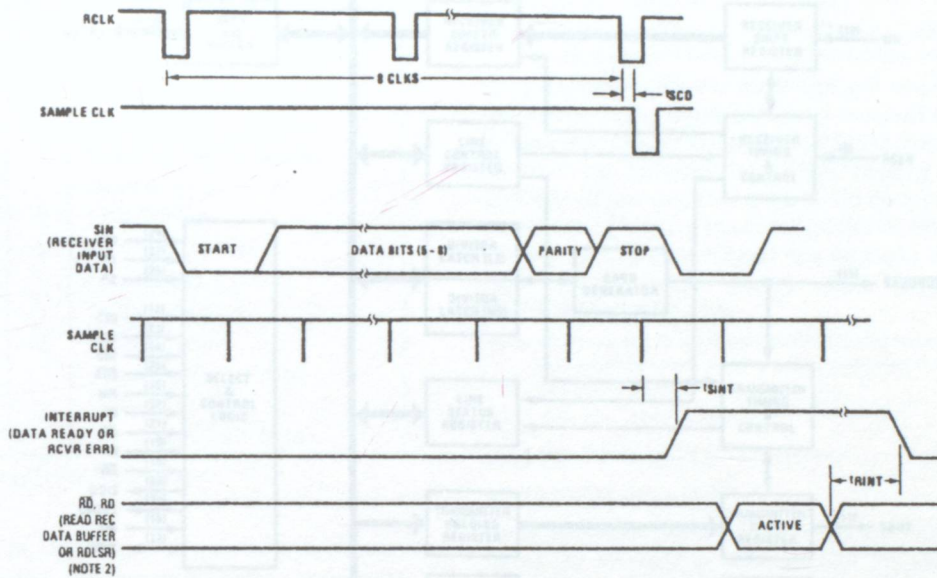
- ADS**: Address Strobe, active low. Timing parameters: t_{ADS} (pulse width), t_{AS} (setup before A_2, A_1, A_0), t_{AH} (hold after A_2, A_1, A_0).
- A₂, A₁, A₀**: Address lines. Valid during t_{AS} and t_{AH} .
- CS₂, CS₁, CS₀**: Chip Selects. Timing parameters: t_{CS} (setup before A_2, A_1, A_0), t_{CH} (hold after A_2, A_1, A_0), t_{CS}^* (setup before $CSOUT$), t_{CSS} (pulse width), t_{RCS}^* (hold after $CSOUT$).
- CSOUT**: Chip Select Output, active low. Timing parameters: t_{CSR}^* (setup before RD), t_{AR}^* (hold after RD).
- RD, RD**: Read Strobe, active low. Timing parameters: t_{RDA} (setup before RD), t_{RD} (pulse width), t_{RC} (hold after RD).
- WR, WR**: Write Strobe, active low. Timing parameters: t_{RDO} (setup before RD), t_{RD} (pulse width), t_{RDO} (hold after RD).
- DDIS**: Data Drive Enable, active low. Timing parameters: t_{RVD} (setup before RD), t_{HZ} (hold after RD).
- DATA D₀-D₇**: Data bus. Valid during t_{RVD} and t_{HZ} .

The diagram also shows the relationship between RD and WR signals, with an "OR" condition indicated for the active period.

TL/C/9329-6

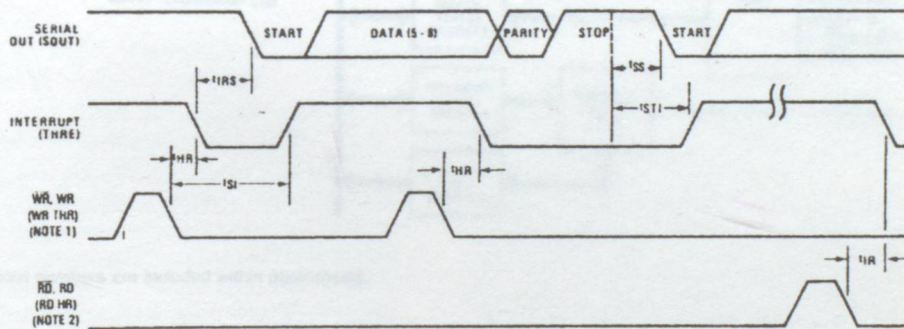
4.0 Timing Waveforms (Continued)

Receiver Timing



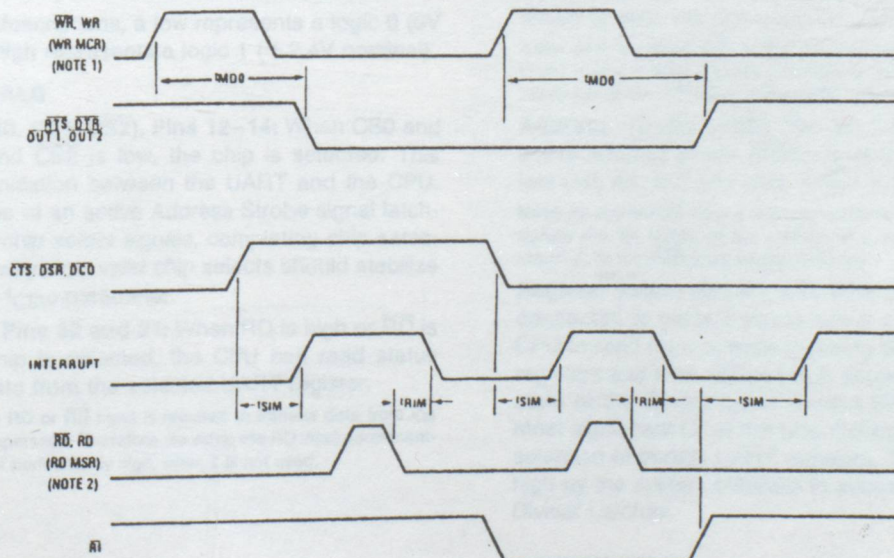
TL/C/9329-7

Transmitter Timing



TL/C/9329-8

MODEM Controls Timing

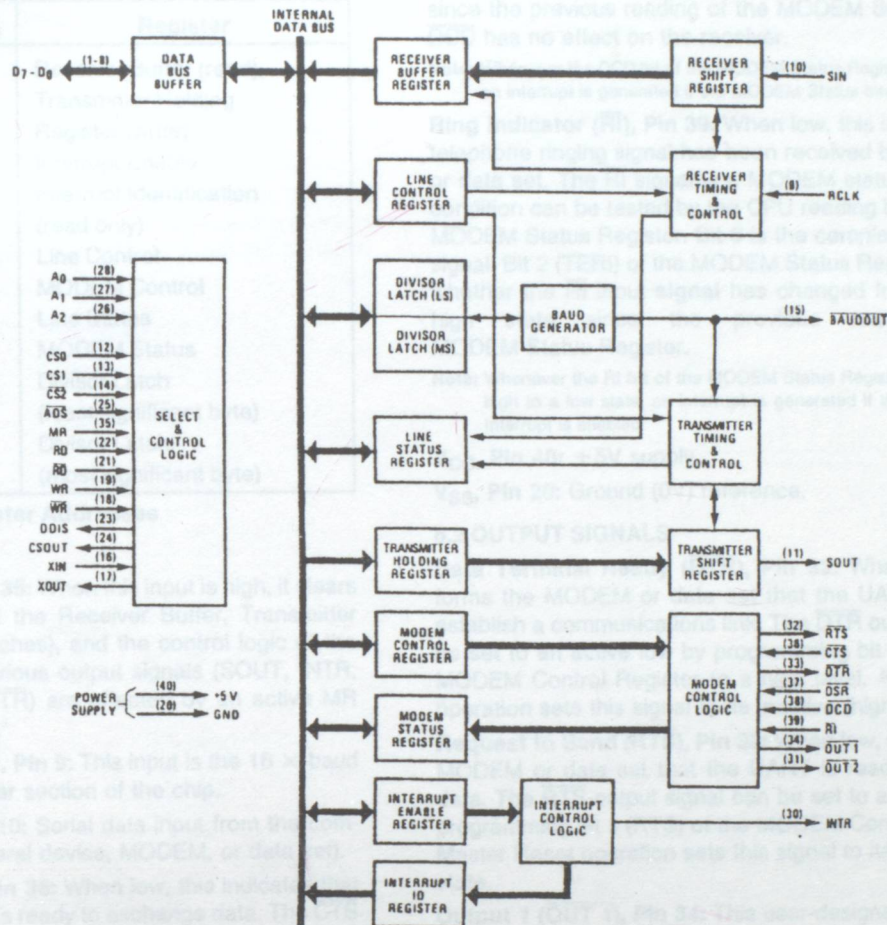


TL/C/9329-9

Note 1: See Write Cycle Timing

Note 2: See Read Cycle Timing

5.0 Block Diagram



TL/C/9329-10

Note: Applicable pinout numbers are included within parenthesis.

6.0 Pin Descriptions

The following describes the function of all UART pins. Some of these descriptions reference internal circuits.

In the following descriptions, a low represents a logic 0 (0V nominal) and a high represents a logic 1 (+2.4V nominal).

6.1 INPUT SIGNALS

Chip Select (CS0, CS1, $\overline{\text{CS2}}$), Pins 12–14: When CS0 and CS1 are high and $\overline{\text{CS2}}$ is low, the chip is selected. This enables communication between the UART and the CPU. The positive edge of an active Address Strobe signal latches the decoded chip select signals, completing chip selection. If $\overline{\text{ADS}}$ is always low valid chip selects should stabilize according to the t_{CSW} parameter.

Read (RD, $\overline{\text{RD}}$), Pins 22 and 21: When RD is high or $\overline{\text{RD}}$ is low while the chip is selected, the CPU can read status information or data from the selected UART register.

Note: Only an active RD or $\overline{\text{RD}}$ input is required to transfer data from the UART during a read operation. Therefore, tie either the RD input permanently low or the $\overline{\text{RD}}$ input permanently high, when it is not used.

Write (WR, $\overline{\text{WR}}$), Pins 19 and 18: When WR is high or $\overline{\text{WR}}$ is low while the chip is selected, the CPU can write control words or data into the selected UART register.

Note: Only an active WR or $\overline{\text{WR}}$ input is required to transfer data to the UART during a write operation. Therefore, tie either the WR input permanently low or the $\overline{\text{WR}}$ input permanently high, when it is not used.

Address Strobe ($\overline{\text{ADS}}$), Pin 25: The positive edge of an active Address Strobe ($\overline{\text{ADS}}$) signal latches the Register Select (A0, A1, A2) and Chip Select (CS0, CS1, CS2) signals.

Note: An active $\overline{\text{ADS}}$ input is required when the Register Select (A0, A1, A2) signals are not stable for the duration of a read or write operation. If not required, tie the $\overline{\text{ADS}}$ input permanently low.

Register Select (A0, A1, A2), Pins 26–28: Address signals connected to these 3 inputs select a UART register for the CPU to read from or write to during data transfer. A table of registers and their addresses is shown below. Note that the state of the Divisor Latch Access Bit (DLAB), which is the most significant bit of the Line Control Register, affects the selection of certain UART registers. The DLAB must be set high by the system software to access the Baud Generator Divisor Latches.

6.0 Pin Descriptions (Continued)

DLAB	A ₂	A ₁	A ₀	Register
0	0	0	0	Receiver Buffer (read), Transmitter Holding Register (write)
0	0	0	1	Interrupt Enable
X	0	1	0	Interrupt Identification (read only)
X	0	1	1	Line Control
X	1	0	0	MODEM Control
X	1	0	1	Line Status
X	1	1	0	MODEM Status
1	0	0	0	Divisor Latch (least significant byte)
1	0	0	1	Divisor Latch (most significant byte)

Register Addresses

Master Reset (MR), Pin 35: When this input is high, it clears all the registers (except the Receiver Buffer, Transmitter Holding, and Divisor Latches), and the control logic of the UART. The states of various output signals (SOUT, INTR, OUT 1, OUT 2, RTS, DTR) are affected by an active MR input. (Refer to Table I.).

Receiver Clock (RCLK), Pin 9: This input is the $16 \times$ baud rate clock for the receiver section of the chip.

Serial Input (SIN), Pin 10: Serial data input from the communications link (peripheral device, MODEM, or data set).

Clear to Send (CTS), Pin 36: When low, this indicates that the MODEM or data set is ready to exchange data. The CTS signal is a MODEM status input whose conditions can be tested by the CPU reading bit 4 (CTS) of the MODEM Status Register. Bit 4 is the complement of the CTS signal. Bit 0 (DCTS) of the MODEM Status Register indicates whether the CTS input has changed state since the previous reading of the MODEM Status Register. CTS has no effect on the Transmitter.

Note: Whenever the CTS bit of the MODEM Status Register changes state, an interrupt is generated if the MODEM Status Interrupt is enabled.

Data Set Ready (DSR), Pin 37: When low, this indicates that the MODEM or data set is ready to establish the communications link with the UART. The DSR signal is a MODEM status input whose condition can be tested by the CPU reading bit 5 (DSR) of the MODEM Status Register. Bit 5 is the complement of the DSR signal. Bit 1 (DDSR) of the MODEM Status Register indicates whether the DSR input has changed state since the previous reading of the MODEM Status Register.

Note: Whenever the DSR bit of the MODEM Status Register changes state, an interrupt is generated if the MODEM Status Interrupt is enabled.

Data Carrier Detect (DCD), Pin 38: When low, indicates that the data carrier has been detected by the MODEM or data set. The DCD signal is a MODEM status input whose condition can be tested by the CPU reading bit 7 (DCD) of the MODEM Status Register. Bit 7 is the complement of the DCD signal. Bit 3 (DDCD) of the MODEM Status Register indicates whether the DCD input has changed state

since the previous reading of the MODEM Status Register. DCD has no effect on the receiver.

Note: Whenever the DCD bit of the MODEM Status Register changes state, an interrupt is generated if the MODEM Status Interrupt is enabled.

Ring Indicator (RI), Pin 39: When low, this indicates that a telephone ringing signal has been received by the MODEM or data set. The RI signal is a MODEM status input whose condition can be tested by the CPU reading bit 6 (RI) of the MODEM Status Register. Bit 6 is the complement of the RI signal. Bit 2 (TERI) of the MODEM Status Register indicates whether the RI input signal has changed from a low to a high state since the previous reading of the MODEM Status Register.

Note: Whenever the RI bit of the MODEM Status Register changes from a high to a low state, an interrupt is generated if the MODEM Status Interrupt is enabled.

V_{CC}, Pin 40: +5V supply.

V_{SS}, Pin 20: Ground (0V) reference.

6.2 OUTPUT SIGNALS

Data Terminal Ready (DTR), Pin 33: When low, this informs the MODEM or data set that the UART is ready to establish a communications link. The DTR output signal can be set to an active low by programming bit 0 (DTR) of the MODEM Control Register to a high level. A Master Reset operation sets this signal to its inactive (high) state.

Request to Send (RTS), Pin 32: When low, this informs the MODEM or data set that the UART is ready to exchange data. The RTS output signal can be set to an active low by programming bit 1 (RTS) of the MODEM Control Register. A Master Reset operation sets this signal to its inactive (high) state.

Output 1 (OUT 1), Pin 34: This user-designated output can be set to an active low by programming bit 2 (OUT 1) of the MODEM Control Register to a high level. A Master Reset operation sets this signal to its inactive (high) state. In the X MOS parts this will achieve TTL levels.

Output 2 (OUT 2), Pin 31: This user-designated output can be set to an active low by programming bit 3 (OUT 2) of the MODEM Control Register to a high level. A Master Reset operation sets this signal to its inactive (high) state. In the X MOS parts this will achieve TTL levels.

Chip Select Out (CSOUT), Pin 24: When high, it indicates that the chip has been selected by active, CS0, CS1, and CS2 inputs. No data transfer can be initiated until the CSOUT signal is a logic 1. CSOUT goes low when the UART is deselected.

Driver Disable (DDIS), Pin 23: This goes low whenever the CPU is reading data from the UART. It can disable or control the direction of a data bus transceiver between the CPU and the UART (see Typical Interface for a High Capacity Data Bus).

Baud Out (BAUDOUT), Pin 15: This is the $16 \times$ clock signal from the transmitter section of the UART. The clock rate is equal to the main reference oscillator frequency divided by the specified divisor in the Baud Generator Divisor Latches. The BAUDOUT may also be used for the receiver section by tying this output to the RCLK input of the chip.

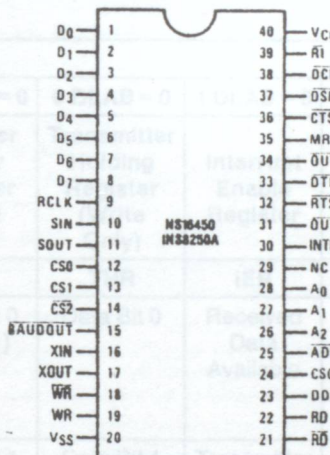
6.0 Pin Descriptions (Continued)

Interrupt (INTR), Pin 30: This goes high whenever any one of the following interrupt types has an active high condition and is enabled via the IER: Receiver Line Status; Received Data Available; Transmitter Holding Register Empty; and MODEM Status. The INTR signal is reset low upon the appropriate interrupt service or a Master Reset operation.

Serial Output (SOUT), Pin 11: This is the composite serial data output to the communications link (peripheral, MODEM or data set). The SOUT signal is set to the Marking (logic 1) state upon a Master Reset operation or when the transmitter is idle.

7.0 Connection Diagrams

Dual-In-Line Package



Top View

Order Number INS8250N, INS8250N-B or
INS8250N/A +
See NS Package Number N40A

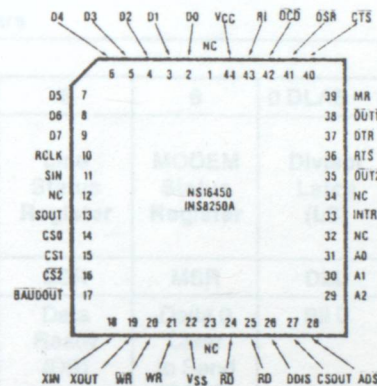
TL/C/9329-11

6.3 INPUT/OUTPUT SIGNALS

Data (D₇-D₀) Bus, Pins 1-8: This bus is comprised of eight TRI-STATE input/output lines. The bus provides bidirectional communications between the UART and the CPU. Data, control words, and status information are transferred via the D₇-D₀ Data Bus.

External Clock Input/Output (X_{IN}, X_{OUT}) Pins 16 and 17: These two pins connect the main timing reference (crystal or signal clock) to the UART. When a crystal oscillator or a clock signal is provided, it drives the UART via X_{IN} (see typical oscillator network illustration).

PCC Package



Top View

Order Number INS8250V-B
See NS Package Number V44A

TL/C/9329-18

TABLE I. UART Reset Functions

Register/Signal	Reset Control	Reset State
Interrupt Enable Register	Master Reset	0000 0000 (Note 1)
Interrupt Identification Register	Master Reset	00000 001
Line Control Register	Master Reset	0000 0000
MODEM Control Register	Master Reset	0000 0000
Line Status Register	Master Reset	0110 0000
MODEM Status Register	Master Reset	XXXX 0000 (Note 2)
SOUT	Master Reset	High
INTR (RCVR Errs)	Read LSR/MR	Low
INTR (RCVR Data Ready)	Read RBR/MR	Low
INTR (THRE)	Read IIR/Write THR/MR	Low
INTR (Modem Status Changes)	Read MSR/MR	Low
OUT 2	Master Reset	High
RTS	Master Reset	High
DTR	Master Reset	High
OUT 1	Master Reset	High

Note 1: Underlined bits are permanently low.

Note 2: Bits 7-4 are driven by the input signals.

8.0 Registers

The system programmer may access any of the UART registers summarized in Table II via the CPU. These registers control UART operations including transmission and reception of data. Each register bit in Table II has its name and reset state shown.

8.1 LINE CONTROL REGISTER

The system programmer specifies the format of the asynchronous data communications exchange and sets the Divisor Latch Access bit via the Line Control Register (LCR). The programmer can also read the contents of the Line Control Register. The read capability simplifies system programming and eliminates the need for separate storage in system memory of the line characteristics. Table II shows the contents of the LCR. Details on each bit follow:

Bits 0 and 1: These two bits specify the number of bits in each transmitted or received serial character. The encoding of bits 0 and 1 is as follows:

Bit 1	Bit 0	Character Length
0	0	5 Bits
0	1	6 Bits
1	0	7 Bits
1	1	8 Bits

Bit 2: This bit specifies the number of Stop bits transmitted and received in each serial character. If bit 2 is a logic 0, one Stop bit is generated or checked in the serial data. If bit 2 is a logic 1 when a 5-bit word length is selected via bits 0

TABLE II. Summary of Registers

Bit No.	Register Address									
	0 DLAB=0	0 DLAB=0	1 DLAB=0	2	3	4	5	6	0 DLAB=1	1 DLAB=1
	Receiver Buffer Register (Read Only)	Transmitter Holding Register (Write Only)	Interrupt Enable Register	Interrupt Ident. Register (Read Only)	Line Control Register	MODEM Control Register	Line Status Register	MODEM Status Register	Divisor Latch (LS)	Divisor Latch (MS)
	RBR	THR	IER	IIR	LCR	MCR	LSR	MSR	DLL	DLM
0	Data Bit 0 (Note 1)	Data Bit 0	Received Data Available	"0" if Interrupt Pending	Word Length Select Bit 0 (WLS0)	Data Terminal Ready (DTR)	Data Ready (DR)	Delta 0 Clear to Send (DCTS)	Bit 0	Bit 8
1	Data Bit 1	Data Bit 1	Transmitter Holding Register Empty	Interrupt ID Bit (0)	Word Length Select Bit 1 (WLS1)	Request to Send (RTS)	Overrun Error (OE)	Delta Data Set Ready (DDSR)	Bit 1	Bit 9
2	Data Bit 2	Data Bit 2	Receiver Line Status	Interrupt ID Bit (1)	Number of Stop Bits (STB)	Out 1	Parity Error (PE)	Trailing Edge Ring Indicator (TERI)	Bit 2	Bit 10
3	Data Bit 3	Data Bit 3	MODEM Status	0	Parity Enable (PEN)	Out 2	Framing Error (FE)	Delta Data Carrier Detect (DDCD)	Bit 3	Bit 11
4	Data Bit 4	Data Bit 4	0	0	Even Parity Select (EPS)	Loop	Break Interrupt (BI)	Clear to Send (CTS)	Bit 4	Bit 12
5	Data Bit 5	Data Bit 5	0	0	Stick Parity	0	Transmitter Holding Register (THRE)	Data Set Ready (DSR)	Bit 5	Bit 13
6	Data Bit 6	Data Bit 6	0	0	Set Break	0	Transmitter Shift Register Empty (TSRE)	Ring Indicator (RI)	Bit 6	Bit 14
7	Data Bit 7	Data Bit 7	0	0	Divisor Latch Access Bit (DLAB)	0	0	Data Carrier Detect (DCD)	Bit 7	Bit 15

Note 1: Bit 0 is the least significant bit. It is the first bit serially transmitted or received.

8.0 Registers (Continued)

and 1, one and a half Stop bits are generated. If bit 2 is a logic 1 when either a 6-, 7-, or 8-bit word length is selected, two Stop bits are generated. The Receiver checks the first Stop bit only, regardless of the number of Stop bits selected.

Bit 3: This bit is the Parity Enable bit. When bit 3 is a logic 1, a Parity bit is generated (transmit data) or checked (receive data) between the last data word bit and Stop bit of the serial data. (The Parity bit is used to produce an even or odd number of 1s when the data word bits and the Parity bit are summed.)

Bit 4: This bit is the Even Parity Select bit. When bit 3 is a logic 1 and bit 4 is a logic 0, an odd number of logic 1s is transmitted or checked in the data word bits and Parity bit. When bit 3 is a logic 1 and bit 4 is a logic 1, an even number of logic 1s is transmitted or checked.

Bit 5: This bit is the Stick Parity bit. When bits 3, 4 and 5 are logic 1 the Parity bit is transmitted and checked as a logic 0. If bits 3 and 5 are 1 and bit 4 is a logic 0 then the Parity bit is transmitted and checked as a logic 1. If bit 5 is a logic 0 Stick Parity is disabled.

Bit 6: This bit is the Break Control bit. It causes a break condition to be transmitted by the UART. When it is set to a logic 1, the serial output (SOUT) is forced to the Spacing (logic 0) state. The break is disabled by clearing bit 6 to a logic 0. The Break Control bit acts only on SOUT and has no effect on the transmitter logic.

Note: This feature enables the CPU to alert a terminal in a computer communications system. If the following sequence is used no erroneous or extraneous characters will be transmitted because of the break.

1. Load an all 0s, pad character, in response to THRE.
2. Set break after the next THRE.
3. Wait for the transmitter to be idle, (TSRE = 1), and clear break when normal transmission has to be restored.

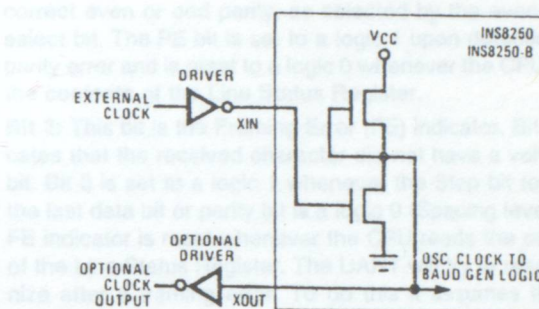
During the break, the Transmitter can be used as a character timer to accurately establish the break duration.

Bit 7: This bit is the Divisor Latch Access Bit (DLAB). It must be set high (logic 1) to access the Divisor Latches of the Baud Generator during a Read or Write operation. It must be set low (logic 0) to access the Receiver Buffer, the Transmitter Holding Register, or the Interrupt Enable Register.

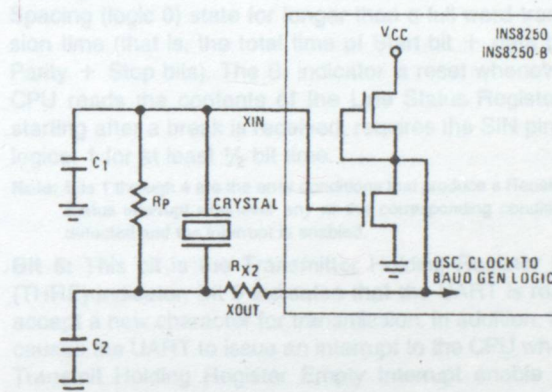
TABLE III. Baud Rates Using 1.8432 MHz Crystal

Desired Baud Rate	Decimal Divisor Used to Generate 16 x Clock	Percent Error Difference Between Desired and Actual
50	2304	—
75	1536	—
110	1047	0.026
134.5	857	0.058
150	768	—
300	384	—
600	192	—
1200	96	—
1800	64	—
2000	58	0.69
2400	48	—
3600	32	—
4800	24	—
7200	16	—
9600	12	—
19200	6	—
38400	3	—
56000	2	2.86

8.2 Typical Clock Circuits



TL/C/9329-12



TL/C/9329-13

Typical Oscillator Networks

Crystal	R _P	R _{X2}	C ₁	C ₂
1.8–3.1 MHz	1 MΩ	1.5k	10–30 pF	40–60 pF

TABLE IV. Baud Rates Using 3.072 MHz Crystal

Desired Baud Rate	Decimal Divisor Used to Generate 16 x Clock	Percent Error Difference Between Desired and Actual
50	3840	—
75	2560	—
110	1745	0.026
134.5	1428	0.034
150	1280	—
300	640	—
600	320	—
1200	160	—
1800	107	0.312
2000	96	—
2400	80	—
3600	53	0.628
4800	40	—
7200	27	1.23
9600	20	—
19200	10	—
38400	5	—

8.0 Registers (Continued)

8.3 PROGRAMMABLE BAUD GENERATOR

The UART contains a programmable Baud Generator that is capable of taking any clock input from DC to 3.1 MHz and dividing it by any divisor from 1 to $2^{16}-1$. The output frequency of the Baud Generator is $16 \times$ the Baud [divisor # = (frequency input) $\div$ (baud rate $\times$ 16)]. Two 8-bit latches store the divisor in a 16-bit binary format. These Divisor Latches must be loaded during initialization in order to ensure proper operation of the Baud Generator. Upon loading either of the Divisor Latches, a 16-bit Baud counter is immediately loaded.

Tables III and IV provide decimal divisors to use with crystal frequencies of 1.8432 MHz and 3.072 MHz, respectively, for common baud rates. For baud rates of 38400 and below, the error obtained is minimal. The accuracy of the desired baud rate is dependent on the crystal frequency chosen. Using a division of 0 is **not** recommended.

Note: The maximum operating frequency of the Baud Generator is 3.1 MHz. However, when using divisors of 3 and below, the maximum frequency is equal to the divisor in MHz. For example, if the divisor is 1, then the maximum frequency is 1 MHz. In no case should the data rate be greater than 56k Baud.

8.4 LINE STATUS REGISTER

This 8-bit register provides status information to the CPU concerning the data transfer. Table II shows the contents of the Line Status Register. Details on each bit follow:

Bit 0: This bit is the receiver Data Ready (DR) indicator. Bit 0 is set to a logic 1 whenever a complete incoming character has been received and transferred into the Receiver Buffer Register. Bit 0 is reset to a logic 0 by reading the data in the Receiver Buffer Register.

Bit 1: This bit is the Overrun Error (OE) indicator. Bit 1 indicates that data in the Receiver Buffer Register was not read by the CPU before the next character was transferred into the Receiver Buffer Register, thereby destroying the previous character. The OE indicator is set to a logic 1 upon detection of an overrun condition and reset whenever the CPU reads the contents of the Line Status Register.

Bit 2: This bit is the Parity Error (PE) indicator. Bit 2 indicates that the received data character does not have the

correct even or odd parity, as selected by the even-parity-select bit. The PE bit is set to a logic 1 upon detection of a parity error and is reset to a logic 0 whenever the CPU reads the contents of the Line Status Register.

Bit 3: This bit is the Framing Error (FE) indicator. Bit 3 indicates that the received character did not have a valid Stop bit. Bit 3 is set to a logic 1 whenever the Stop bit following the last data bit or parity bit is a logic 0 (Spacing level). The FE indicator is reset whenever the CPU reads the contents of the Line Status Register. The UART will try to resynchronize after a framing error. To do this it assumes that the framing error was due to the next start bit, so it samples this "start" bit twice and then takes in the "data".

Bit 4: This bit is the Break Interrupt (BI) indicator. Bit 4 is set to a logic 1 whenever the received data input is held in the Spacing (logic 0) state for longer than a full word transmission time (that is, the total time of Start bit + data bits + Parity + Stop bits). The BI indicator is reset whenever the CPU reads the contents of the Line Status Register. Restarting after a break is received, requires the SIN pin to be logical 1 for at least $\frac{1}{2}$ bit time.

Note: Bits 1 through 4 are the error conditions that produce a Receiver Line Status interrupt whenever any of the corresponding conditions are detected and the interrupt is enabled.

Bit 5: This bit is the Transmitter Holding Register Empty (THRE) indicator. Bit 5 indicates that the UART is ready to accept a new character for transmission. In addition, this bit causes the UART to issue an interrupt to the CPU when the Transmit Holding Register Empty Interrupt enable is set high. The THRE bit is set to a logic 1 when a character is transferred from the Transmitter Holding Register into the Transmitter Shift Register. The bit is reset to logic 0 whenever the CPU loads the Transmitter Holding Register.

Bit 6: This bit is the Transmitter Shift Register Empty (TSRE) indicator. Bit 6 is set to a logic 1 whenever the Transmitter Shift Register (TSR) is empty. It is reset to a logic 0 whenever a data character is transferred to the TSR.

Bit 7: This bit is permanently set to logic 0.

Note: The Line Status Register is intended for read operations only. Writing to this register is not recommended as this operation is only used for factory testing.

TABLE V. Interrupt Control Functions

Interrupt Identification Register			Interrupt Set and Reset Functions			
Bit 2	Bit 1	Bit 0	Priority Level	Interrupt Type	Interrupt Source	Interrupt Reset Control
0	0	1	—	None	None	—
1	1	0	Highest	Receiver Line Status	Overrun Error or Parity Error or Framing Error or Break Interrupt	Reading the Line Status Register
1	0	0	Second	Received Data Available	Receiver Data Available	Reading the Receiver Buffer Register
0	1	0	Third	Transmitter Holding Register Empty	Transmitter Holding Register Empty	Reading the IIR Register (if source of interrupt) or Writing into the Transmitter Holding Register
0	0	0	Fourth	MODEM Status	Clear to Send or Data Set Ready or Ring Indicator or Data Carrier Detect	Reading the MODEM Status Register

8.0 Registers (Continued)

8.5 INTERRUPT IDENTIFICATION REGISTER

In order to provide minimum software overhead during data character transfers, the UART prioritizes interrupts into four levels and records these in the Interrupt Identification Register. The four levels of interrupt conditions in order of priority are Receiver Line Status; Received Data Ready; Transmitter Holding Register Empty; and MODEM Status.

When the CPU accesses the IIR, the UART freezes all interrupts and indicates the highest priority pending interrupt to the CPU. While this CPU access is occurring, the UART records new interrupts, but does not change its current indication until the access is complete. Table II shows the contents of the IIR. Details on each bit follow:

Bit 0: This bit can be used in an interrupt environment to indicate whether an interrupt condition is pending. When bit 0 is a logic 0, an interrupt is pending and the IIR contents may be used as a pointer to the appropriate interrupt service routine. When bit 0 is a logic 1, no interrupt is pending.

Bits 1 and 2: These two bits of the IIR are used to identify the highest priority interrupt pending as indicated in Table V.

Bits 3 through 7: These five bits of the IIR are always logic 0.

8.6 INTERRUPT ENABLE REGISTER

This register enables the four types of UART interrupts. Each interrupt can individually activate the interrupt (INTR) output signal. It is possible to totally disable the interrupt system by resetting bits 0 through 3 of the Interrupt Enable Register (IER). Similarly, setting bits of this register to a logic 1, enables the selected interrupt(s). Disabling an interrupt prevents it from being indicated as active in the IIR and from activating the INTR output signal. All other system functions operate in their normal manner, including the setting of the Line Status and MODEM Status Registers. Table II shows the contents of the IER. Details on each bit follow.

Bit 0: This bit enables the Received Data Available Interrupt when set to logic 1.

Bit 1: This bit enables the Transmitter Holding Register Empty Interrupt when set to logic 1.

Bit 2: This bit enables the Receiver Line Status Interrupt when set to logic 1.

Bit 3: This bit enables the MODEM Status Interrupt when set to logic 1.

Bits 4 through 7: These four bits are always logic 0.

8.7 MODEM CONTROL REGISTER

This register controls the interface with the MODEM or data set (or a peripheral device emulating a MODEM). The contents of the MODEM Control Register (MCR) are indicated in Table II and are described below. Table II shows the contents of the MCR. Details on each bit follow.

Bit 0: This bit controls the Data Terminal Ready ($\overline{\text{DTR}}$) output. When bit 0 is set to a logic 1, the $\overline{\text{DTR}}$ output is forced to a logic 0. When bit 0 is reset to a logic 0, the $\overline{\text{DTR}}$ output is forced to a logic 1.

Note: The $\overline{\text{DTR}}$ output of the UART may be applied to an EIA inverting line driver (such as the DS1488) to obtain the proper polarity input at the succeeding MODEM or data set.

Bit 1: This bit controls the Request to Send ($\overline{\text{RTS}}$) output. Bit 1 affects the $\overline{\text{RTS}}$ output in a manner identical to that described above for bit 0.

Bit 2: This bit controls the Output 1 ($\overline{\text{OUT 1}}$) signal, which is an auxiliary user-designated output. Bit 2 affects the $\overline{\text{OUT 1}}$ output in a manner identical to that described above for bit 0.

Bit 3: This bit controls the Output 2 ($\overline{\text{OUT 2}}$) signal, which is an auxiliary user-designated output. Bit 3 affects the $\overline{\text{OUT 2}}$ output in a manner identical to that described above for bit 0.

Bit 4: This bit provides a local loopback feature for diagnostic testing of the UART. When bit 4 is set to logic 1, the following occur: the transmitter Serial Output (SOUT) is set to the Marking (logic 1) state; the receiver Serial Input (SIN) is disconnected; the output of the Transmitter Shift Register is "looped back" into the Receiver Shift Register input; the four MODEM Control inputs ($\overline{\text{CTS}}$, $\overline{\text{DSR}}$, $\overline{\text{RI}}$, and $\overline{\text{DCD}}$) are disconnected; and the four MODEM Control outputs ($\overline{\text{DTR}}$, $\overline{\text{RTS}}$, $\overline{\text{OUT 1}}$, and $\overline{\text{OUT 2}}$) are internally connected to the four MODEM Control inputs. In the diagnostic mode, data that is transmitted is immediately received. This feature allows the processor to verify the transmit-and-received-data paths of the UART.

In the diagnostic mode, the receiver and transmitter interrupts are fully operational. The MODEM Control Interrupts are also operational, but the interrupts' sources are now the lower four bits of the MODEM Control Register instead of the four MODEM Control inputs. The interrupts are still controlled by the Interrupt Enable Register.

Bits 5 through 7: These bits are permanently set to logic 0.

8.8 MODEM STATUS REGISTER

This register provides the current state of the control lines from the MODEM (or peripheral device) to the CPU. In addition to this current-state information, four bits of the MODEM Status Register provide change information. These bits are set to a logic 1 whenever a control input from the MODEM changes state. They are reset to logic 0 whenever the CPU reads the MODEM Status Register.

Table II shows the contents of the MSR. Details on each bit follow:

Bit 0: This bit is the Delta Clear to Send (DCTS) indicator. Bit 0 indicates that the $\overline{\text{CTS}}$ input to the chip has changed state since the last time it was read by the CPU.

Bit 1: This bit is the Delta Data Set Ready (DDSR) indicator. Bit 1 indicates that the $\overline{\text{DSR}}$ input to the chip has changed state since the last time it was read by the CPU.

Bit 2: This bit is the Trailing Edge of Ring Indicator (TERI) detector. Bit 2 indicates that the $\overline{\text{RI}}$ input to the chip has changed from a low to a high state.

Bit 3: This bit is the Delta Data Carrier Detect (DDCD) indicator. Bit 3 indicates that the $\overline{\text{DCD}}$ input to the chip has changed state.

Note: Whenever bit 0, 1, 2, or 3 is set to logic 1, a MODEM Status Interrupt is generated.

Bit 4: This bit is the complement of the Clear to Send ($\overline{\text{CTS}}$) input. If bit 4 (loop) of the MCR is set to a 1, this bit is equivalent to $\overline{\text{RTS}}$ in the MCR.

Bit 5: This bit is the complement of the Data Set Ready ($\overline{\text{DSR}}$) input. If bit 4 of the MCR is set to a 1, this bit is equivalent to $\overline{\text{DTR}}$ in the MCR.

Bit 6: This bit is the complement of the Ring Indicator ($\overline{\text{RI}}$) input. If bit 4 of the MCR is set to a 1, this bit is equivalent to $\overline{\text{OUT 1}}$ in the MCR.

Bit 7: This bit is the complement of the Data Carrier Detect ($\overline{\text{DCD}}$) input. If bit 4 of the MCR is set to a 1, this bit is equivalent to $\overline{\text{OUT 2}}$ in the MCR.

OKI semiconductor

MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS

CMOS PROGRAMMABLE PERIPHERAL INTERFACE

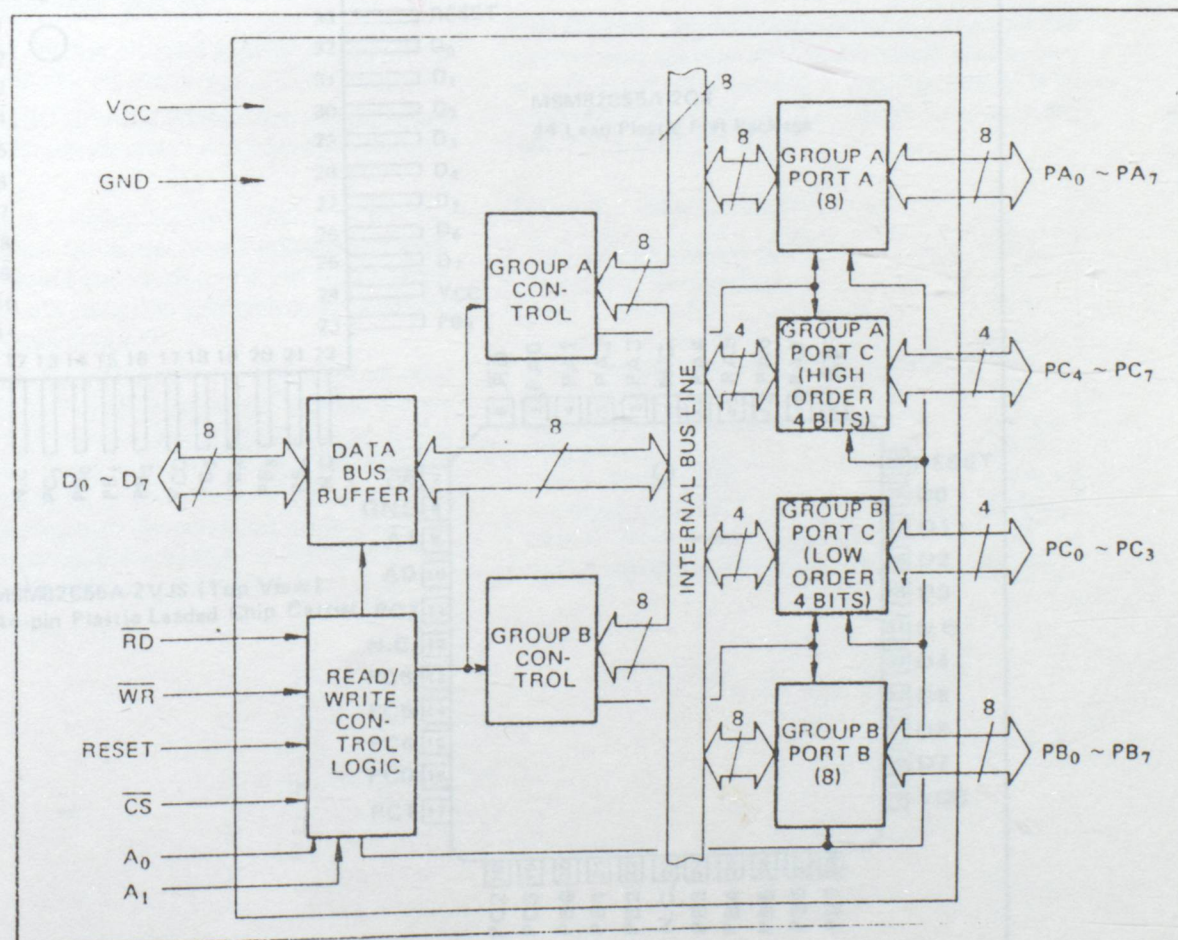
GENERAL DESCRIPTION

The MSM82C55A is a programmable universal I/O interface device which operates as high speed and on low power consumption due to 3 μ silicon gate CMOS technology. It is the best fit as an I/O port in a system which employs the 8 bit parallel processing MSM80C85A CPU. This device has 24 bit I/O pins equivalent to three 8 bit I/O ports and all inputs/outputs are TTL interface compatible.

FEATURES

- High speed and low power consumption due to 3 μ silicon gate CMOS technology
- 3 V to 6 V single power supply
- Full static operation
- Programmable 24-bit I/O ports
- Bidirectional bus operation (Port A)
- Bit set/reset function (Port C)
- TTL compatible
- 40 pin DIP (MSM82C55A-5RS/MSM82C55A-2RS)
- 44 pin flat package (MSM82C55A-5GS/MSM82C55A-2GS)
- 44 pin PLCC (MSM82C55A-2JS)
- Compatible with 8255A-5

CIRCUIT CONFIGURATION



I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS

PIN CONFIGURATION

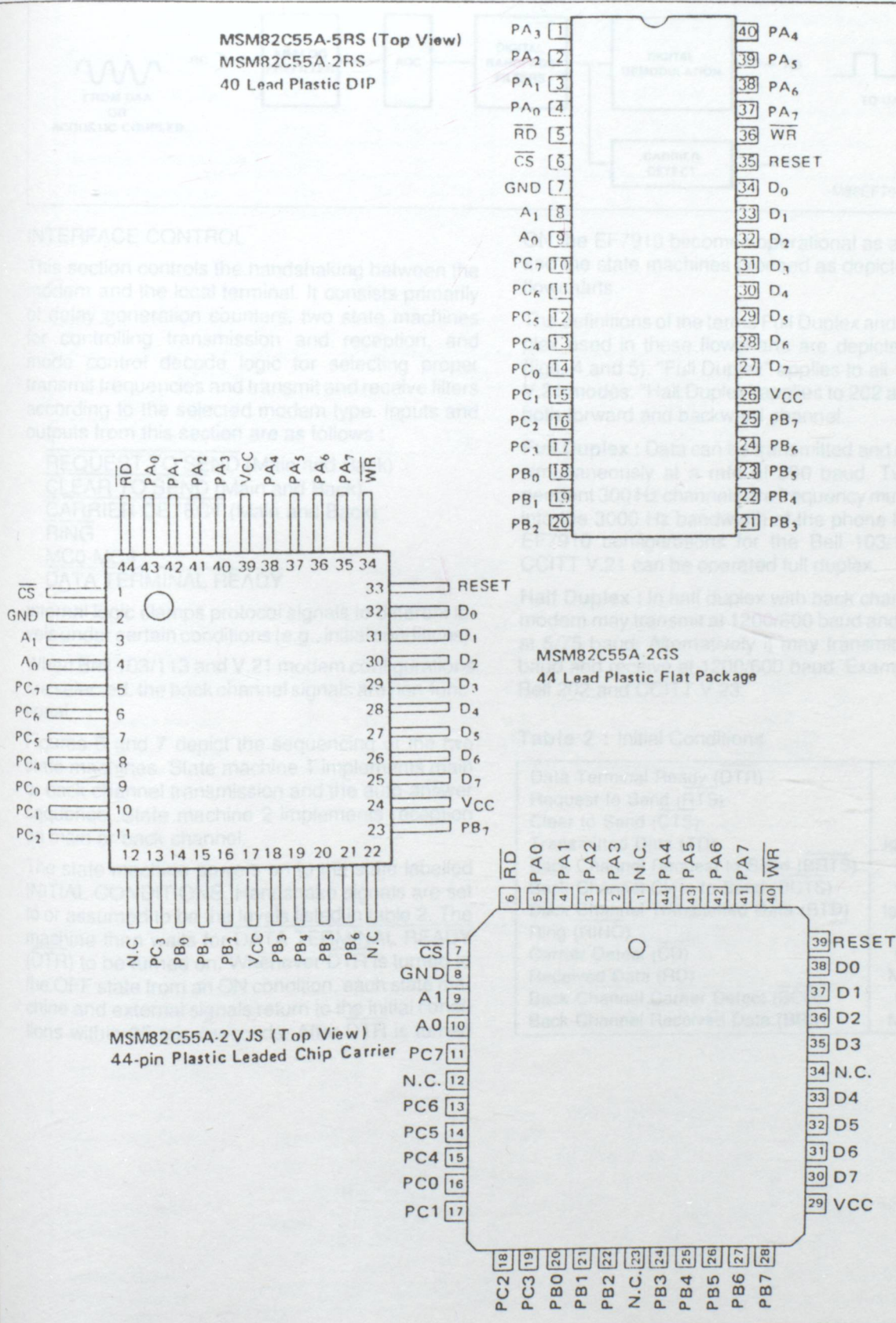
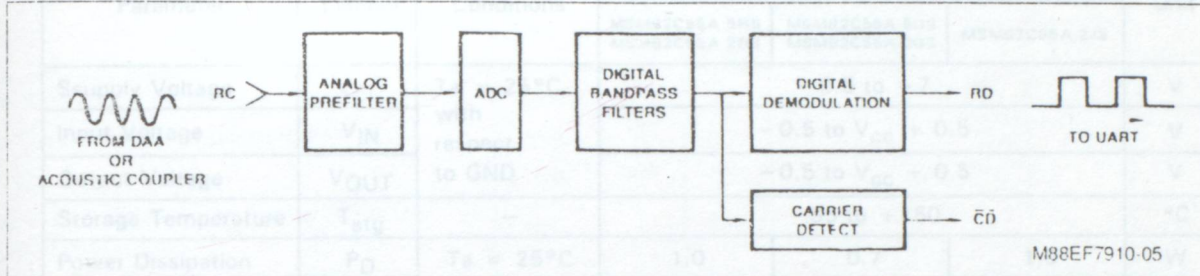


Figure 3 : Receiver Block Diagram.



INTERFACE CONTROL

This section controls the handshaking between the modem and the local terminal. It consists primarily of delay generation counters, two state machines for controlling transmission and reception, and mode control decode logic for selecting proper transmit frequencies and transmit and receive filters according to the selected modem type. Inputs and outputs from this section are as follows :

REQUEST TO SEND (Main and Back)
 CLEAR TO SEND (Main and Back)
 CARRIER DETECT (Main and Back)
 RING
 MC0-MC4
 DATA TERMINAL READY

Internal logic clamps protocol signals to different levels under certain conditions (e.g., initial conditions).

When Bell 103/113 and V.21 modem configurations are selected, the back channel signals are non-functional.

Figures 6 and 7 depict the sequencing of the two state machines. State machine 1 implements main or back channel transmission and the auto-answer sequence. State machine 2 implements reception on main or back channel.

The state machine powers on to the state labelled INITIAL CONDITIONS. Handshake signals are set to or assumed to be the levels listed in table 2. The machine then waits for DATA TERMINAL READY (DTR) to be turned on. Whenever DTR is turned to the OFF state from an ON condition, each state machine and external signals return to the initial conditions within 25 microseconds. After DTR is turned

ON the EF7910 becomes operational as a modem and the state machines proceed as depicted in the flowcharts.

The definitions of the terms Full Duplex and Half Duplex used in these flowcharts are depicted below (figs. 4 and 5). "Full Duplex" applies to all 103/113, V.21 modes. "Half Duplex" applies to 202 and V.23, both forward and backward channel.

Full Duplex : Data can be transmitted and received simultaneously at a rate of 300 baud. Two independent 300 Hz channels are frequency multiplexed into the 3000 Hz bandwidth of the phone line. The EF7910 configurations for the Bell 103/113 and CCITT V.21 can be operated full duplex.

Half Duplex : In half duplex with back channel, the modem may transmit at 1200/600 baud and receive at 5/75 baud. Alternatively it may transmit at 5/75 baud and receive at 1200/600 baud. Examples are Bell 202 and CCITT V.23.

Table 2 : Initial Conditions

Data Terminal Ready (DTR)	OFF
Request to Send (RTS)	OFF
Clear to Send (CTS)	OFF
Transmitted Data (TD)	Ignored
Back Channel Request to Send (BRTS)	OFF
Back Channel Clear to Send (BCTS)	OFF
Back Channel Transmitted Data (BTD)	Ignored
Ring (RING)	OFF
Carrier Detect (CD)	OFF
Received Data (RD)	MARK
Back Channel Carrier Detect (BCD)	OFF
Back Channel Received Data (BRD)	MARK

■ I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS ■

ABSOLUTE MAXIMUM RATINGS

Parameter	Symbol	Conditions	Limits			Unit
			MSM82C55A 5RS MSM82C55A 2RS	MSM82C55A 5GS MSM82C55A 2GS	MSM82C55A 2JS	
Supply Voltage	V_{CC}	$T_a = 25^\circ\text{C}$ with respect to GND	-0.5 to +7			V
Input Voltage	V_{IN}		-0.5 to $V_{CC} + 0.5$			V
Output Voltage	V_{OUT}		-0.5 to $V_{CC} + 0.5$			V
Storage Temperature	T_{stg}	—	-55 to +150			$^\circ\text{C}$
Power Dissipation	P_D	$T_a = 25^\circ\text{C}$	1.0	0.7	1.0	W

OPERATING RANGE

Parameter	Symbol	Limits	Unit
Supply Voltage	V_{CC}	3 to 6	V
Operating Temperature	T_{OP}	-40 to 85	$^\circ\text{C}$

RECOMMENDED OPERATING RANGE

Parameter	Symbol	Min.	Typ.	Max.	Unit
Supply Voltage	V_{CC}	4.5	5	5.5	V
Operating Temperature	T_{OP}	-40	+25	+85	$^\circ\text{C}$
"L" Input Voltage	V_{IL}	-0.3		+0.8	V
"H" Input Voltage	V_{IH}	2.2		$V_{CC} + 0.3$	V

DC CHARACTERISTICS

Parameter	Symbol	Conditions	MSM82C55A-5			MSM82C55A-2			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
"L" Output Voltage	V_{OL}	$I_{OL} = 2.5\text{ mA}$			0.45			0.4	V
"H" Output Voltage	V_{OH}	$I_{OH} = -400\text{ }\mu\text{A}$	2.4						V
		$I_{OH} = -40\text{ }\mu\text{A}$	4.2						V
		$I_{OH} = -2.5\text{ mA}$	—			3.7			V
Input Leak Current	I_{LI}	$0 \leq V_{IN} \leq V_{CC}$	-10		10	-1		1	μA
Output Leak Current	I_{LO}	$0 \leq V_{OUT} \leq V_{CC}$	-10		10	-10		10	μA
Supply Current (standby)	I_{CCS}	$\overline{CS} \geq V_{CC} - 0.2\text{ V}$ $V_{IH} \geq V_{CC} - 0.2\text{ V}$ $V_{IL} \leq 0.2\text{ V}$		0.1	100		0.1	10	μA
Average Supply Current (active)	I_{CC}	I/O write cycle 82C55A 5 ... 3MHz/CPU t _{max} 82C55A 2 ... 8MHz/CPU t _{max}			5			8	mA

I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS

AC CHARACTERISTICS

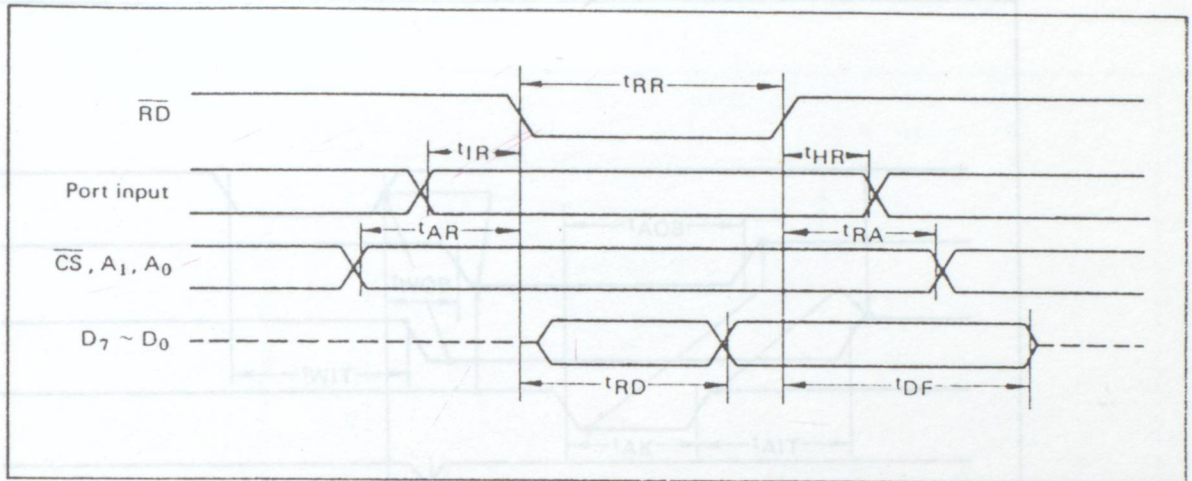
(V_{CC} = 4.5 to 5.5V, T_a = -40 to +80°C)

Parameter	Symbol	MSM82C55A-5		MSM82C55A-2		Unit	Remarks
		Min.	Max.	Min.	Max.		
Setup Time of address to the falling edge of $\overline{RD}$	t _{AR}	20		20		ns	
Hold Time of address to the rising edge of $\overline{RD}$	t _{RA}	20		0		ns	
$\overline{RD}$ Pulse Width	t _{RR}	300		100		ns	
Delay Time from the falling edge of $\overline{RD}$ to the output of defined data	t _{RD}		200		120	ns	
Delay Time from the rising edge of $\overline{RD}$ to the floating of data bus	t _{DF}	10	100	10	75	ns	
Time from the rising edge of $\overline{RD}$ or $\overline{WR}$ to the next falling edge of $\overline{RD}$ or $\overline{WR}$	t _{RV}	850		200		ns	
Setup Time of address before the falling edge of $\overline{WR}$	t _{AW}	0		0		ns	
Hold Time of address after the rising edge or $\overline{WR}$	t _{WA}	30		20		ns	
$\overline{WR}$ Pulse Width	t _{WW}	300		150		ns	
Setup Time of bus data before the rising edge of $\overline{WR}$	t _{DW}	100		50		ns	
Hold Time of bus data after the rising edge of $\overline{WR}$	t _{WD}	40		30		ns	
Delay Time from the rising edge of $\overline{WR}$ to the output of defined data	t _{WB}		350		200	ns	
Setup Time of port data before the falling edge of $\overline{RD}$	t _{IR}	20		20		ns	
Hold Time of port data after the rising edge of $\overline{RD}$	t _{HR}	20		10		ns	
$\overline{ACK}$ Pulse Width	t _{AK}	300		100		ns	
$\overline{STB}$ Pulse Width	t _{ST}	300		100		ns	
Setup Time of port data before the rising edge of $\overline{STB}$	t _{PS}	20		20		ns	
Hold Time of port data after the rising edge of $\overline{STB}$	t _{PH}	180		50		ns	
Delay Time from the falling edge of $\overline{ACK}$ to the output of defined data	t _{AD}		300		150	ns	
Delay Time from the rising edge of $\overline{ACK}$ to the floating of port (Port A in mode 2)	t _{KD}	20	250	20	250	ns	
Delay Time from the rising edge of $\overline{WR}$ to the falling edge of $\overline{OBF}$	t _{WOB}		650		150	ns	
Delay Time from the falling edge of $\overline{ACK}$ to the rising edge of $\overline{OBF}$	t _{AOB}		350		150	ns	
Delay Time from the falling edge of $\overline{STB}$ to the rising edge of $\overline{IBF}$	t _{SIB}		300		150	ns	
Delay Time from the rising edge of $\overline{RD}$ to the falling edge of $\overline{IBF}$	t _{RIB}		300		150	ns	
Delay Time from the falling edge of $\overline{RD}$ to the falling edge of $\overline{INTR}$	t _{RIT}		400		200	ns	
Delay Time from the rising edge of $\overline{STB}$ to the rising edge of $\overline{INTR}$	t _{SIT}		300		150	ns	
Delay Time from the rising edge of $\overline{ACK}$ to the rising edge of $\overline{INTR}$	t _{AIT}		350		150	ns	
Delay Time from the falling edge of $\overline{WR}$ to the falling edge of $\overline{INTR}$	t _{WIT}		850		250	ns	

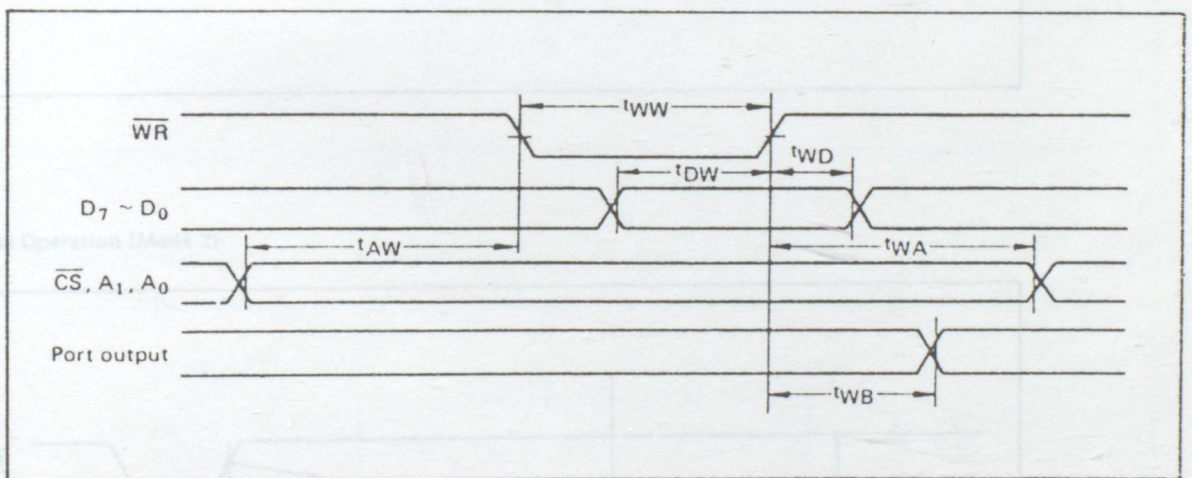
Note: Timing is measured at V_L = 0.8 V and V_H = 2.2 V for both input and outputs.

I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS

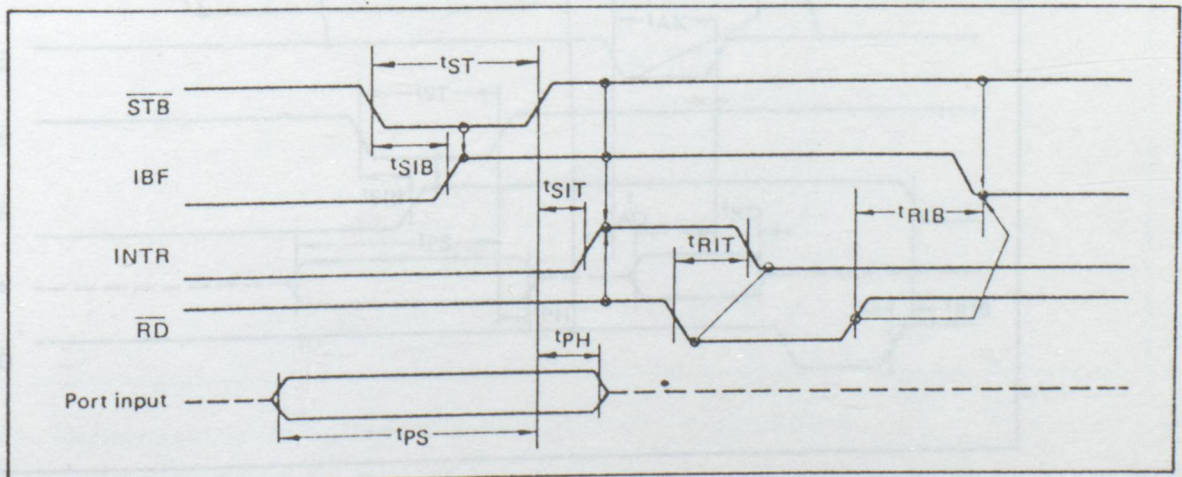
Basic Input Operation (Mode 0)



Basic Output Operation (Mode 0)



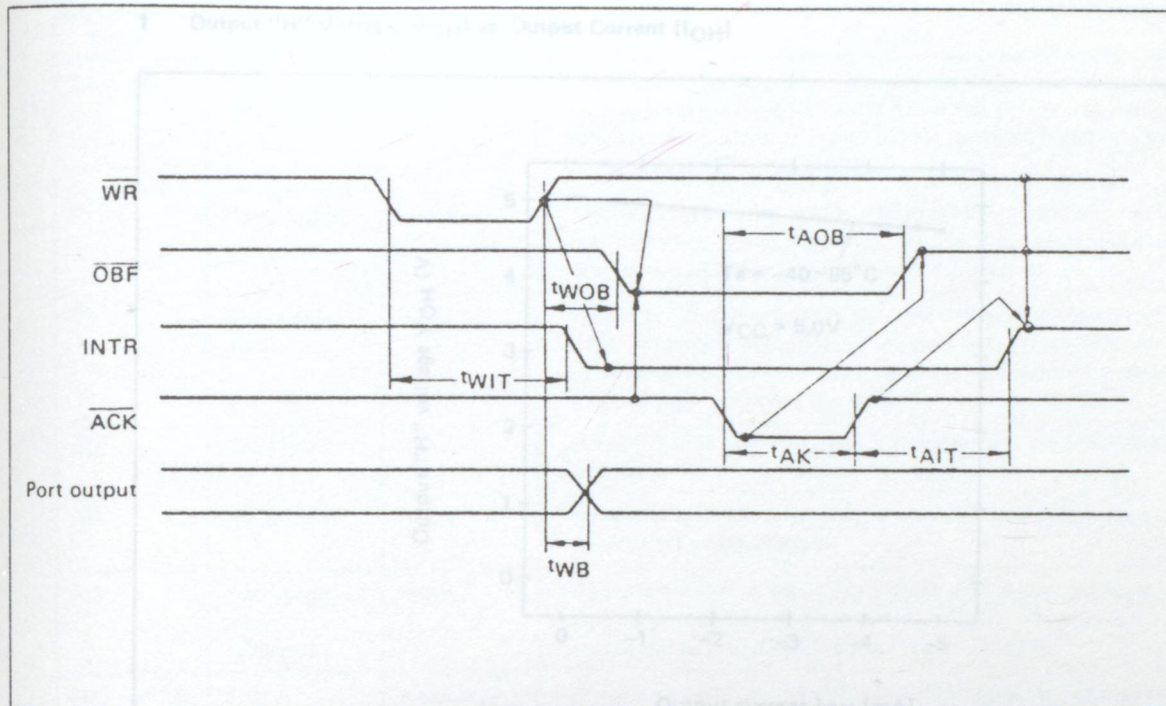
Strobe Input Operation (Mode 1)



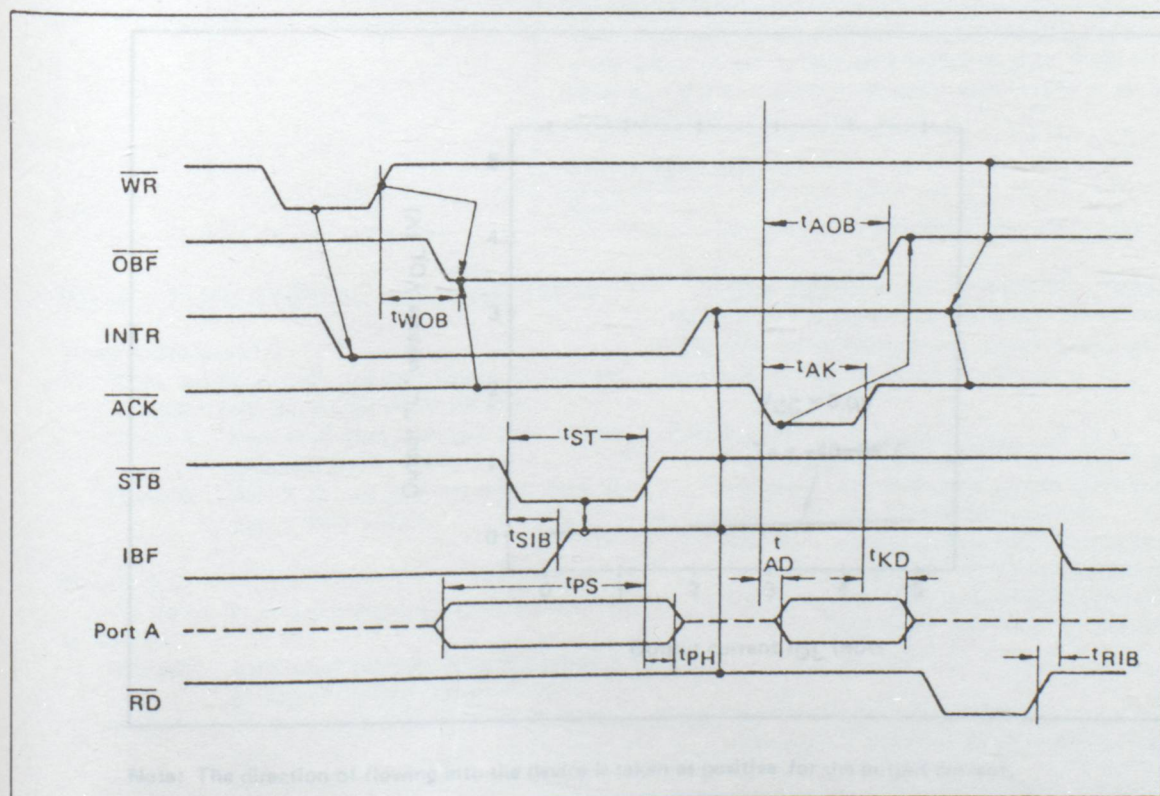
■ I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS ■

Strobe Output Operation (Mode 1)

OUTPUT CHARACTERISTICS (REFERENCE VALUE)



Bidirectional Bus Operation (Mode 2)

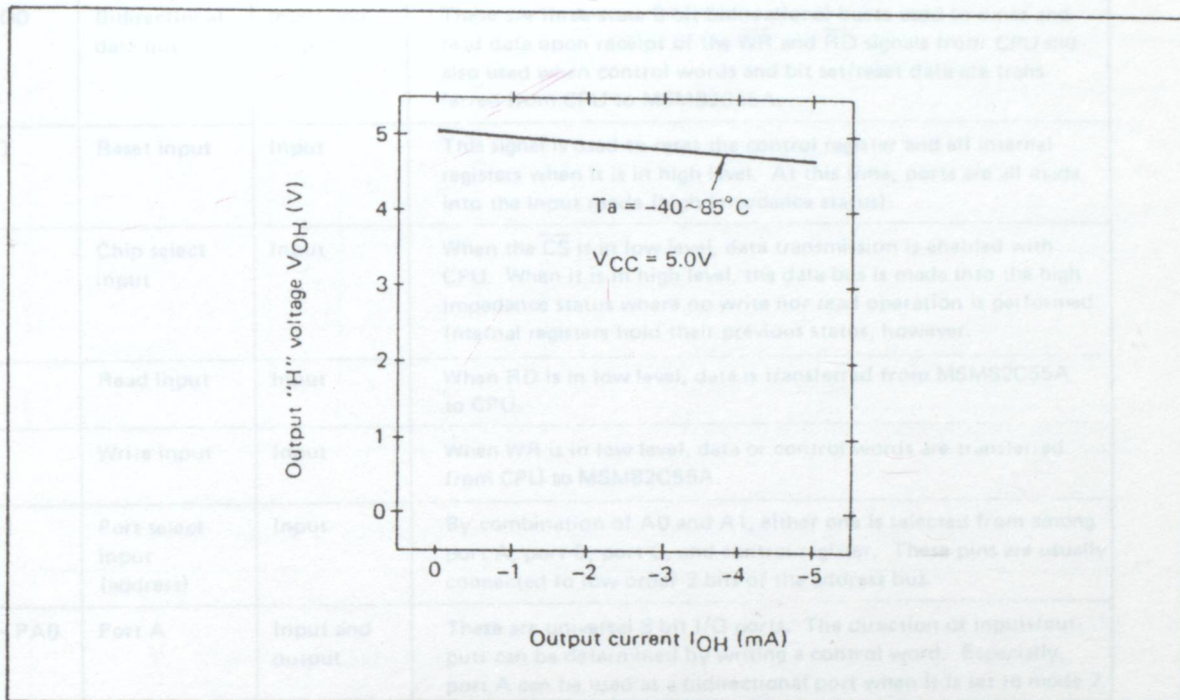


Note: The direction of flowing into the device is taken as positive for the output current.

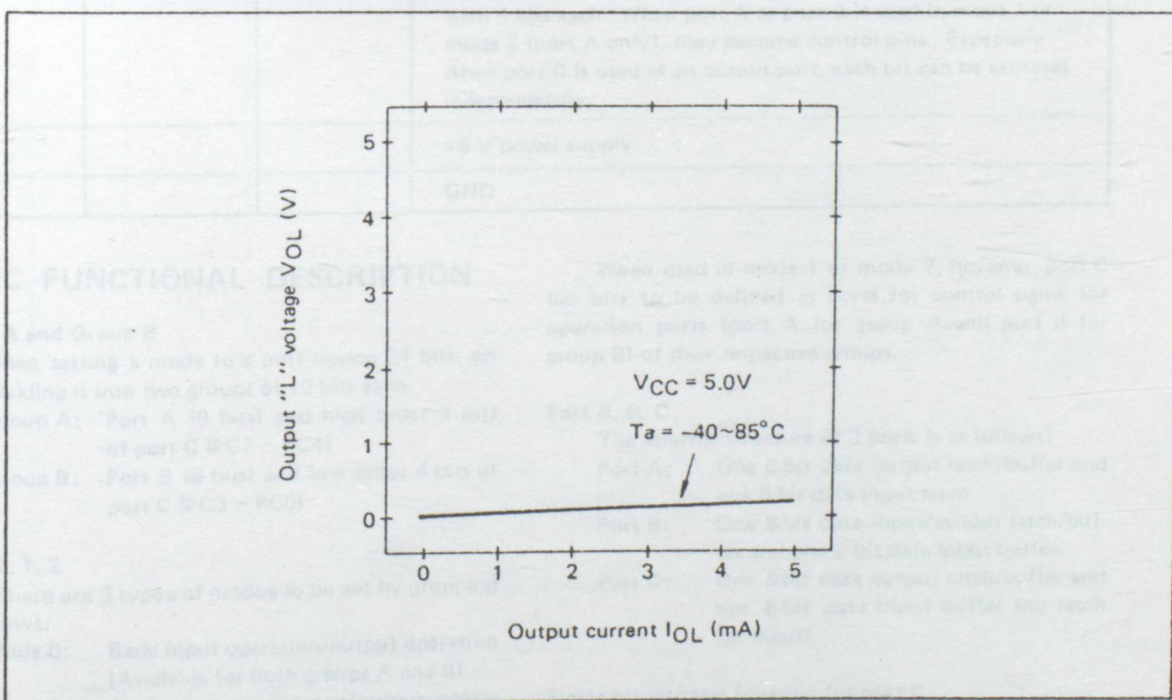
I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS

OUTPUT CHARACTERISTICS (REFERENCE VALUE)

1 Output "H" Voltage (V_{OH}) vs. Output Current (I_{OH})



2 Output "L" Voltage (V_{OL}) vs. Output Current (I_{OL})



Note: The direction of flowing into the device is taken as positive for the output current.

■ I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS ■

FUNCTIONAL DESCRIPTION OF PIN

Pin No.	Item	Input/Output	Function
D7 ~ D0	Bidirectional data bus	Input and output	These are three-state 8-bit bidirectional buses used to write and read data upon receipt of the $\overline{WR}$ and $\overline{RD}$ signals from CPU and also used when control words and bit set/reset data are transferred from CPU to MSM82C55A.
RESET	Reset input	Input	This signal is used to reset the control register and all internal registers when it is in high level. At this time, ports are all made into the input mode (high impedance status).
$\overline{CS}$	Chip select input	Input	When the $\overline{CS}$ is in low level, data transmission is enabled with CPU. When it is in high level, the data bus is made into the high impedance status where no write nor read operation is performed. Internal registers hold their previous status, however.
$\overline{RD}$	Read input	Input	When $\overline{RD}$ is in low level, data is transferred from MSM82C55A to CPU.
$\overline{WR}$	Write input	Input	When $\overline{WR}$ is in low level, data or control words are transferred from CPU to MSM82C55A.
A0, A1	Port select input (address)	Input	By combination of A0 and A1, either one is selected from among port A, port B, port C, and control register. These pins are usually connected to low order 2 bits of the address bus.
PA7 ~ PA0	Port A	Input and output	These are universal 8 bit I/O ports. The direction of inputs/outputs can be determined by writing a control word. Especially, port A can be used as a bidirectional port when it is set to mode 2.
PB7 ~ PB0	Port B	Input and output	These are universal 8-bit I/O ports. The direction of inputs/outputs can be determined by writing a control word.
PC7 ~ PC0	Port C	Input and output	These are universal 8-bit I/O ports. The direction of inputs/outputs can be determined by writing a control word as 2 ports with 4 bits each. When port A or port B is used in mode 1 or mode 2 (port A only), they become control pins. Especially when port C is used as an output port, each bit can be set/reset independently.
VCC			+5 V power supply.
GND			GND

BASIC FUNCTIONAL DESCRIPTION

Group A and Group B

When setting a mode to a port having 24 bits, set it by dividing it into two groups of 12 bits each.

Group A: Port A (8 bits) and high order 4 bits of port C (PC7 ~ PC4)

Group B: Port B (8 bits) and low order 4 bits of port C (PC3 ~ PC0)

Mode 0, 1, 2

There are 3 types of modes to be set by grouping as follows:

Mode 0: Basic input operation/output operation (Available for both groups A and B)

Mode 1: Strobe input operation/output operation (Available for both groups A and B)

Mode 2: Bidirectional bus operation (Available for group A only)

When used in mode 1 or mode 2, however, port C has bits to be defined as ports for control signal for operation ports (port A for group A and port B for group B) of their respective groups.

Port A, B, C

The internal structure of 3 ports is as follows:

Port A: One 8-bit data output latch/buffer and one 8-bit data input latch

Port B: One 8-bit data input/output latch/buffer and one 8-bit data input buffer

Port C: One 8-bit data output latch/buffer and one 8-bit data input buffer (no latch for input)

Single bit set/reset function for port C

When port C is defined as an output port, it is possible to set (to turn to high level) or reset (to turn to low level) any one of 8 bits individually without affecting other bits.

■ I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS ■

OPERATIONAL DESCRIPTION

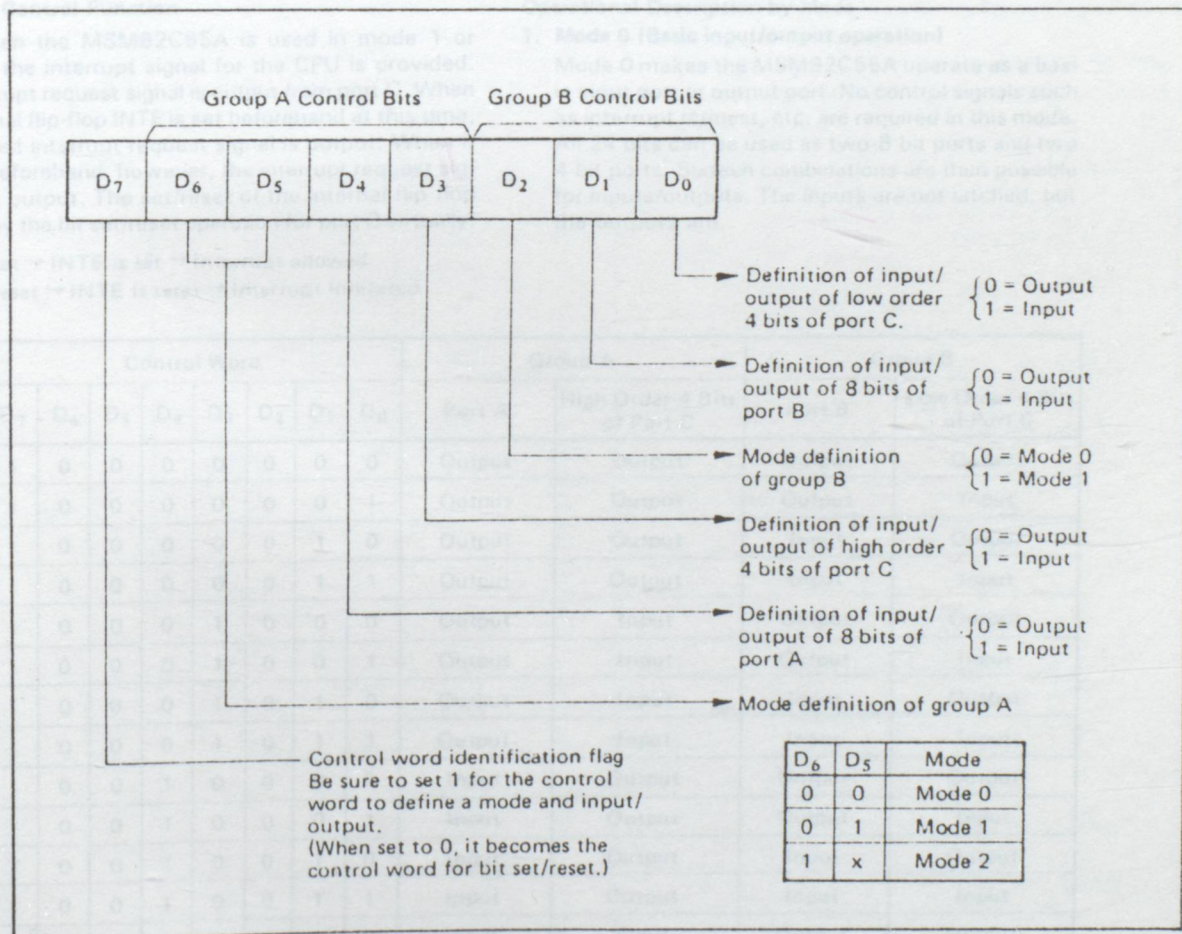
Control Logic

Operations by addresses and control signals, e.g., read and write, etc. are as shown in the table below:

Operation	A1	A0	$\overline{CS}$	$\overline{WR}$	$\overline{RD}$	Operation
Input	0	0	0	1	0	Port A → Data Bus
	0	1	0	1	0	Port B → Data Bus
	1	0	0	1	0	Port C → Data Bus
Output	0	0	0	0	1	Data Bus → Port A
	0	1	0	0	1	Data Bus → Port B
	1	0	0	0	1	Data Bus → Port C
Control	1	1	0	0	1	Data Bus → Control Register
Others	1	1	0	1	0	Illegal Condition
	x	x	1	x	x	Data bus is in the high impedance status.

Setting of Control Word

The control register is composed of 7-bit latch circuit and 1-bit flag as shown below.



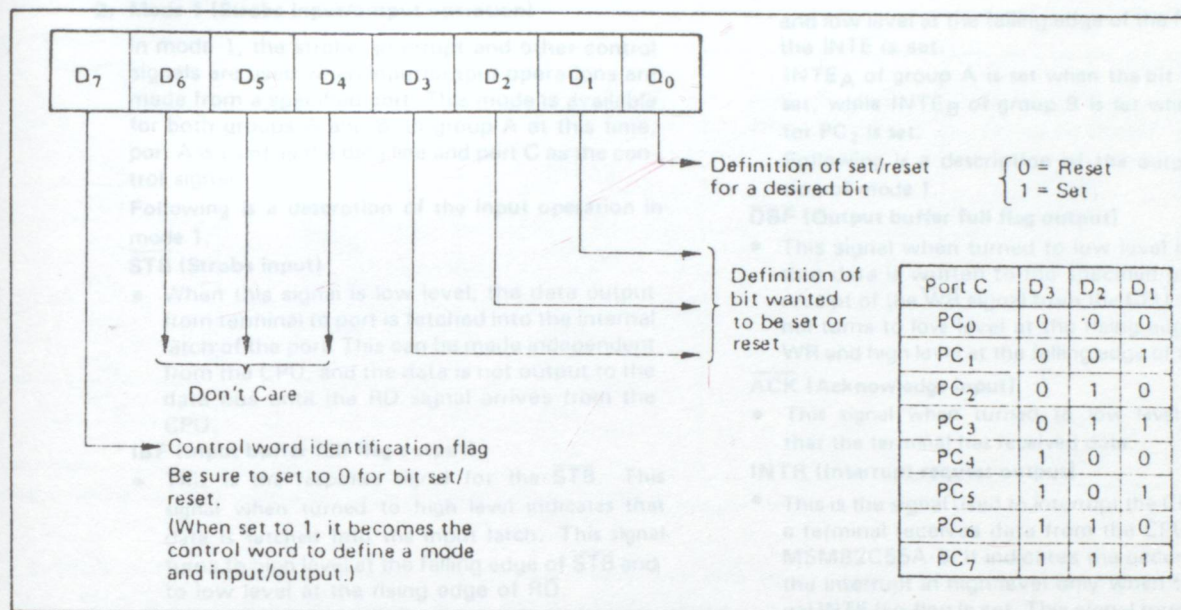
Precaution for mode selection

The output registers for ports A and C are cleared to ϕ each time data is written in the command register and the mode is changed, but the port B state is undefined.

Bit Set/Reset Function

When port C is defined as output port, it is possible to set (set output to 1) or reset (set output to 0) any one of 8 bits without affecting other bits as shown next page.

■ I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS ■



Interrupt Control Function

When the MSM82C55A is used in mode 1 or mode 2, the interrupt signal for the CPU is provided. The interrupt request signal is output from port C. When the internal flip-flop INTE is set beforehand at this time, the desired interrupt request signal is output. When it is reset beforehand, however, the interrupt request signal is not output. The set/reset of the internal flip-flop is made by the bit set/reset operation for port C virtually.

Bit set → INTE is set → Interrupt allowed

Bit reset → INTE is reset → Interrupt inhibited

Operational Description by Mode

1. Mode 0 (Basic input/output operation)

Mode 0 makes the MSM82C55A operate as a basic input port or output port. No control signals such as interrupt request, etc. are required in this mode. All 24 bits can be used as two 8-bit ports and two 4-bit ports. Sixteen combinations are then possible for inputs/outputs. The inputs are not latched, but the outputs are.

Type	Control Word								Group A		Group B	
	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀	Port A	High Order 4 Bits of Port C	Port B	Low Order 4 Bits of Port C
1	1	0	0	0	0	0	0	0	Output	Output	Output	Output
2	1	0	0	0	0	0	0	1	Output	Output	Output	Input
3	1	0	0	0	0	0	1	0	Output	Output	Input	Output
4	1	0	0	0	0	0	1	1	Output	Output	Input	Input
5	1	0	0	0	1	0	0	0	Output	Input	Output	Output
6	1	0	0	0	1	0	0	1	Output	Input	Output	Input
7	1	0	0	0	1	0	1	0	Output	Input	Input	Output
8	1	0	0	0	1	0	1	1	Output	Input	Input	Input
9	1	0	0	1	0	0	0	0	Input	Output	Output	Output
10	1	0	0	1	0	0	0	1	Input	Output	Output	Input
11	1	0	0	1	0	0	1	0	Input	Output	Input	Output
12	1	0	0	1	0	0	1	1	Input	Output	Input	Input
13	1	0	0	1	1	0	0	0	Input	Input	Output	Output
14	1	0	0	1	1	0	0	1	Input	Input	Output	Input
15	1	0	0	1	1	0	1	0	Input	Input	Input	Output
16	1	0	0	1	1	0	1	1	Input	Input	Input	Input

Note: When used in mode 0 for both groups A and B

I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS

2. Mode 1 (Strobe input/output operation)

In mode 1, the strobe, interrupt and other control signals are used when input/output operations are made from a specified port. This mode is available for both groups A and B. In group A at this time, port A is used as the data line and port C as the control signal.

Following is a description of the input operation in mode 1.

STB (Strobe input)

- When this signal is low level, the data output from terminal to port is fetched into the internal latch of the port. This can be made independent from the CPU, and the data is not output to the data bus until the RD signal arrives from the CPU.

IBF (Input buffer full flag output)

- This is the response signal for the STB. This signal when turned to high level indicates that data is fetched into the input latch. This signal turns to high level at the falling edge of STB and to low level at the rising edge of RD.

INTR (Interrupt request output)

- This is the interrupt request signal for the CPU of the data fetched into the input latch. It is indicated by high level only when the internal INTE flip-flop is set. This signal turns to high level at the rising edge of the STB (IBF = 1 at this time)

and low level at the falling edge of the RD when the INTE is set.

INTE_A of group A is set when the bit for PC₄ is set, while INTE_B of group B is set when the bit for PC₂ is set.

Following is a description of the output operation of mode 1.

OBF (Output buffer full flag output)

- This signal when turned to low level indicates that data is written to the specified port upon receipt of the WR signal from the CPU. This signal turns to low level at the rising edge of the WR and high level at the falling edge of the ACK.

ACK (Acknowledge input)

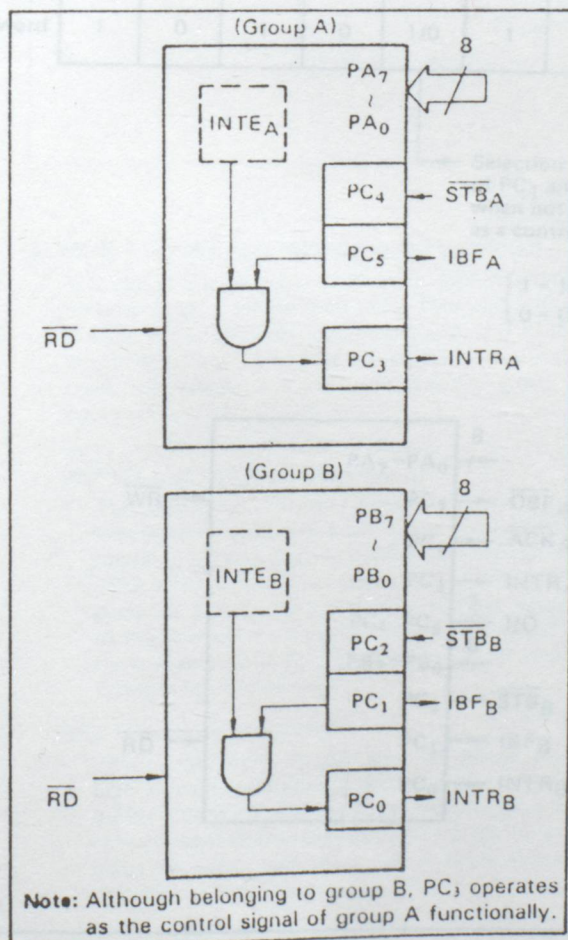
- This signal when turned to low level indicates that the terminal has received data.

INTR (Interrupt request output)

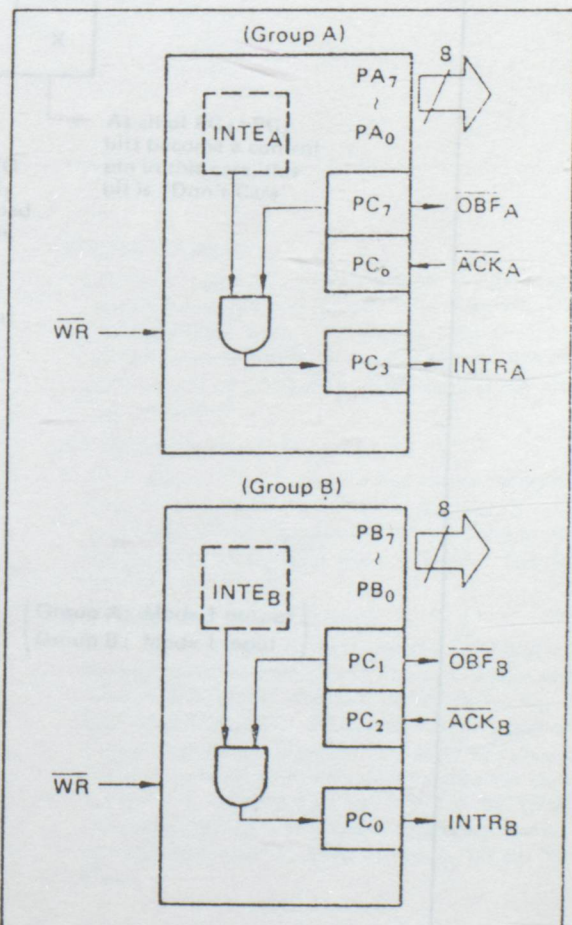
- This is the signal used to interrupt the CPU when a terminal receives data from the CPU via the MSM82C55A-5. It indicates the occurrence of the interrupt in high level only when the internal INTE flip-flop is set. This signal turns to high level at the rising edge of the ACK (IBF = 1 at this time) and low level at the falling edge of WR when the INTE_B is set.

INTE_A of group A is set when the bit for PC₆ is set, while INTE_B of group B is set when the bit for PC₂ is set.

Mode 1 Input



Mode 1 output



I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS

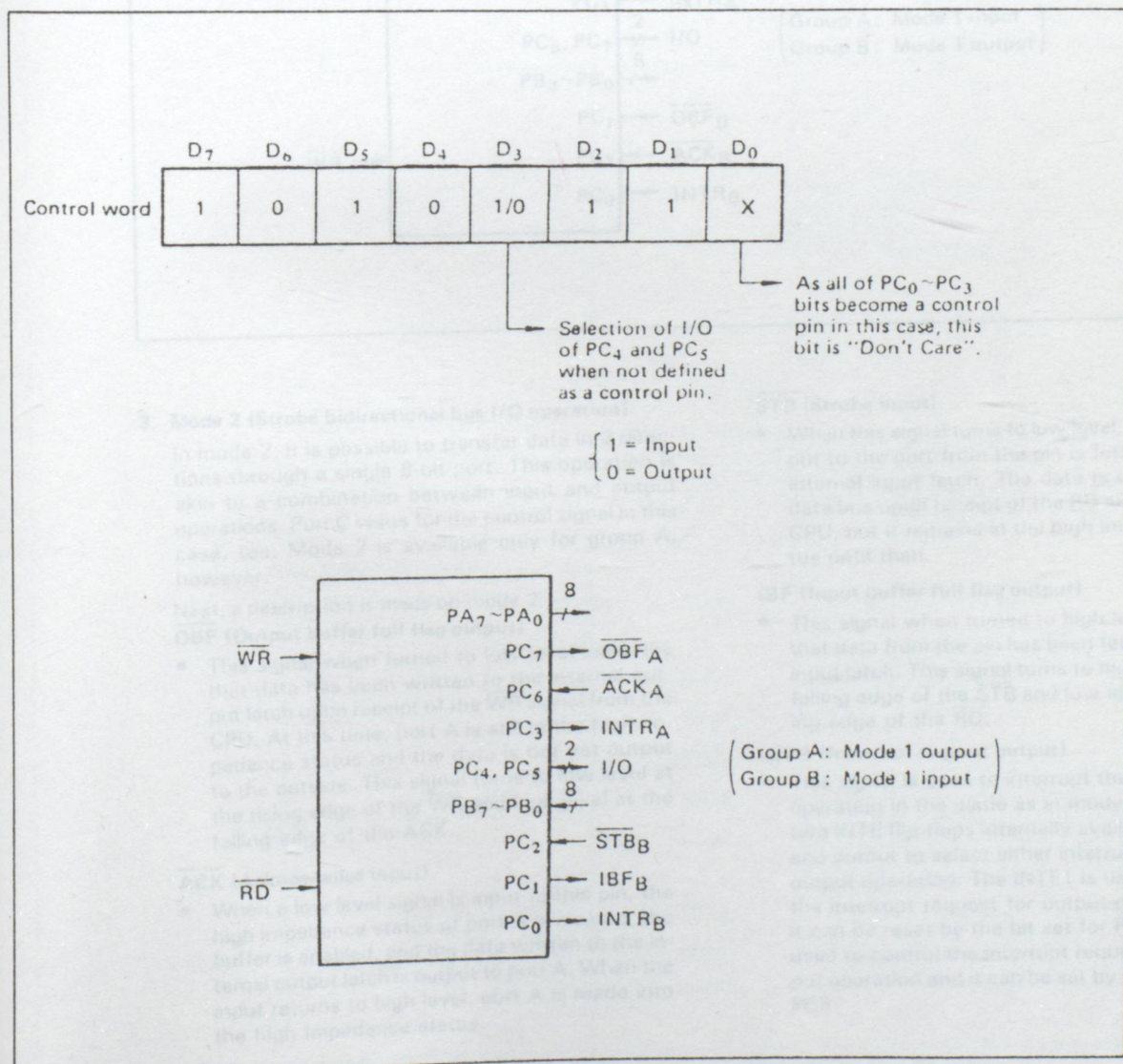
Port C Function Allocation in Mode 1

Combination of Input/Output Port C	Group A: Input Group B: Input	Group A: Input Group B: Output	Group A: Output Group B: Input	Group A: Output Group B: Output
PC ₀	INTR _B	INTR _B	INTR _B	INTR _B
PC ₁	IBF _B	OBFB	IBFB	OBFB
PC ₂	STB _B	ACK _B	STB _B	ACK _B
PC ₃	INTR _A	INTR _A	INTR _A	INTR _A
PC ₄	STB _A	STB _A	I/O	I/O
PC ₅	IBF _A	IBF _A	I/O	I/O
PC ₆	I/O	I/O	ACK _A	ACK _A
PC ₇	I/O	I/O	OBFA	OBFA

Note: I/O is a bit not used as the control signal, but it is available as a port of mode 0.

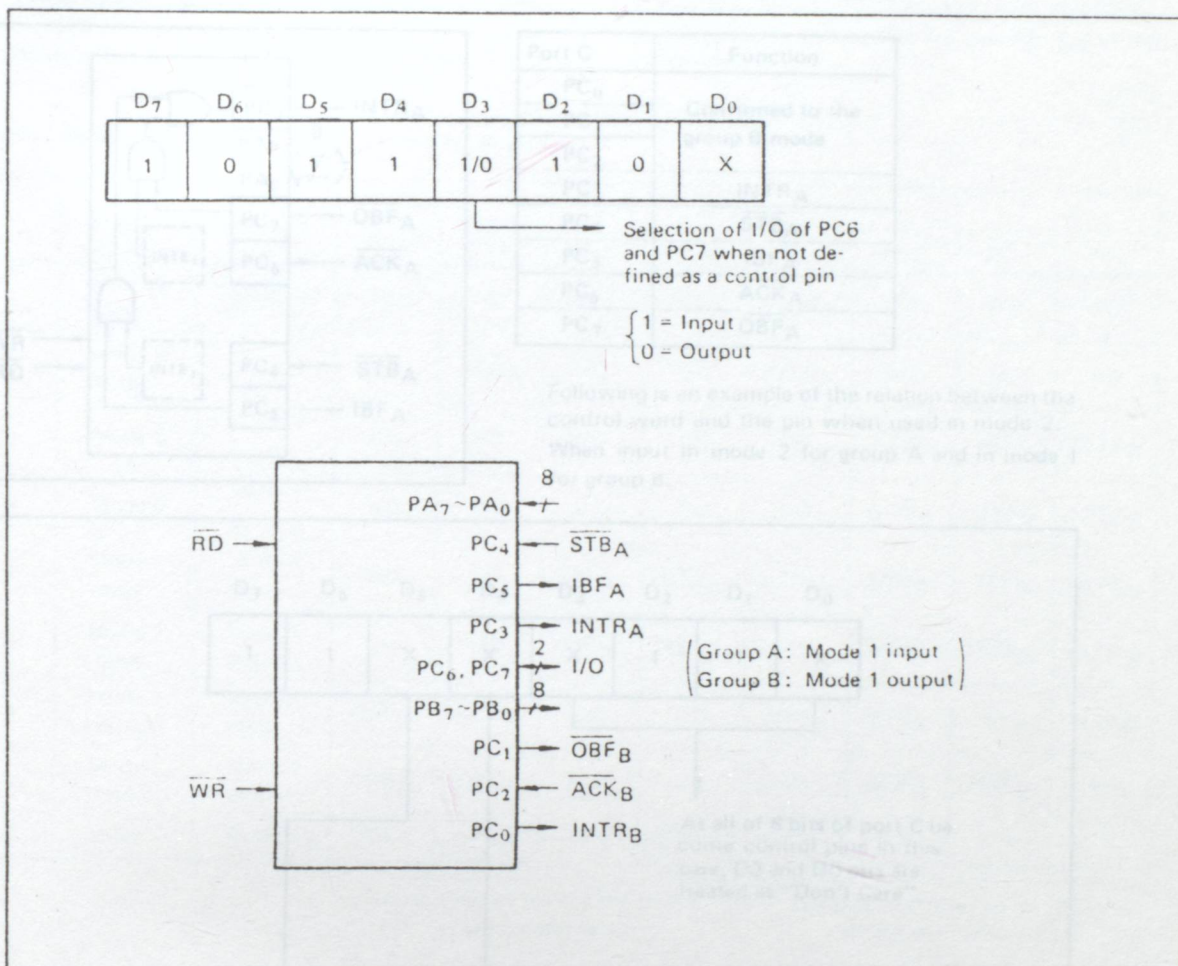
Examples of the relation between the control words and pins when used in mode 1 is shown below:

(a) When group A is mode 1 output and group B is mode 1 input.



■ I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS ■

(b) When group A is mode 1 input and group B is mode 1 output.



3. Mode 2 (Strobe bidirectional bus I/O operation)

In mode 2, it is possible to transfer data in 2 directions through a single 8-bit port. This operation is akin to a combination between input and output operations. Port C waits for the control signal in this case, too. Mode 2 is available only for group A, however.

Next, a description is made on mode 2.

OBF (Output buffer full flag output)

- This signal when turned to low level indicates that data has been written to the internal output latch upon receipt of the $\overline{WR}$ signal from the CPU. At this time, port A is still in the high impedance status and the data is not yet output to the outside. This signal turns to low level at the rising edge of the $\overline{WR}$ and high level at the falling edge of the $\overline{ACK}$.

ACK (Acknowledge input)

- When a low level signal is input to this pin, the high impedance status of port A is cleared, the buffer is enabled, and the data written to the internal output latch is output to port A. When the input returns to high level, port A is made into the high impedance status.

STB (Strobe input)

- When this signal turns to low level, the data output to the port from the pin is fetched into the internal input latch. The data is output to the data bus upon receipt of the RD signal from the CPU, but it remains in the high impedance status until then.

IBF (Input buffer full flag output)

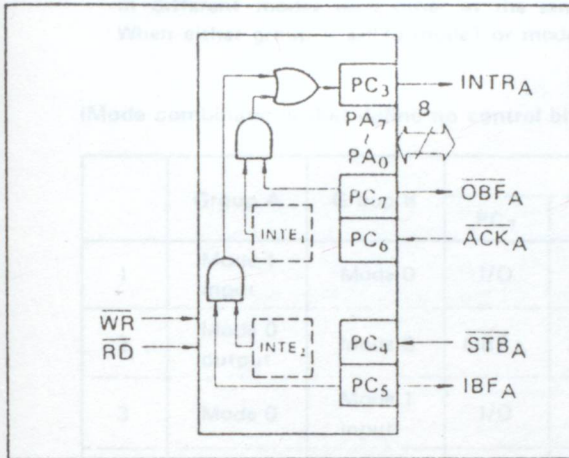
- This signal when turned to high level indicates that data from the pin has been fetched into the input latch. This signal turns to high level at the falling edge of the STB and low level at the rising edge of the RD.

INTR (Interrupt request output)

- This signal is used to interrupt the CPU and its operation in the same as in mode 1. There are two INTE flip-flops internally available for input and output to select either interrupt of input or output operation. The INTE1 is used to control the interrupt request for output operation and it can be reset by the bit set for PC6. INTE2 is used to control the interrupt request for the input operation and it can be set by the bit set for PC4.

■ I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS ■

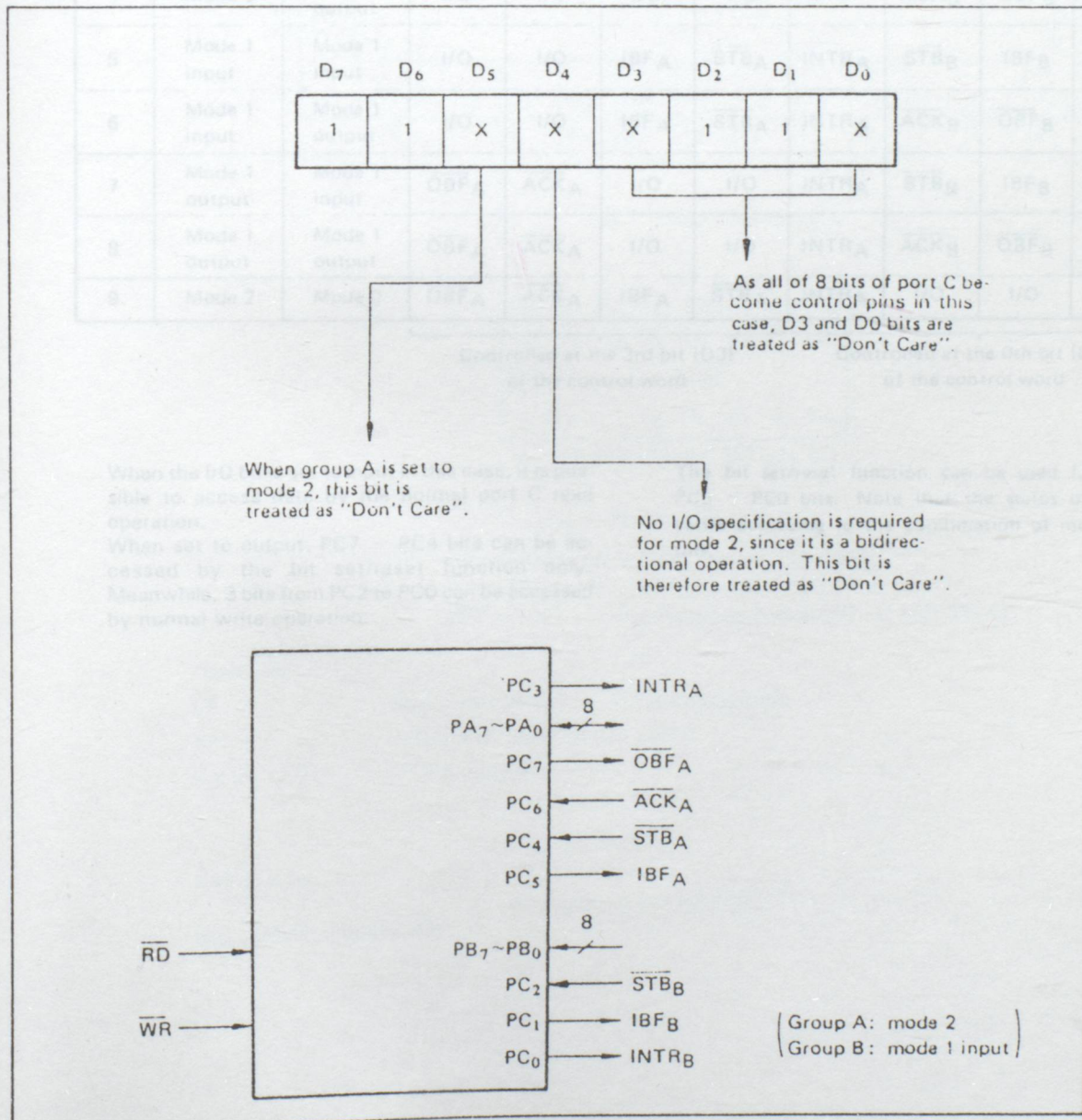
Mode 2 I/O Operation



Port C Function Allocation in Mode 2

Port C	Function
PC_0	Confirmed to the group B mode
PC_1	
PC_2	
PC_3	$INTR_A$
PC_4	$\overline{STB}_A$
PC_5	IBF_A
PC_6	$\overline{ACK}_A$
PC_7	$\overline{OBF}_A$

Following is an example of the relation between the control word and the pin when used in mode 2.
When input in mode 2 for group A and in mode 1 for group B.



■ I/O-MSM82C55A-5RS/GS MSM82C55A-2RS/GS/VJS ■

4. When Group A is Different in Mode from Group B
Group A and group B can be used by setting them in different modes each other at the same time. When either group is set to mode1 or mode 2, it is

possible to set the one not defined as a control pin in port C to both input and output as a port which operates in mode 0 at the 3rd and 0th bits of the control word.

(Mode combinations that define no control bit at port C)

	Group A	Group B	Port C							
			PC ₇	PC ₆	PC ₅	PC ₄	PC ₃	PC ₂	PC ₁	PC ₀
1	Mode 1 input	Mode 0	I/O	I/O	IBF _A	$\overline{STB}_A$	INTR _A	I/O	I/O	I/O
2	Mode 0 output	Mode 0	$\overline{OBF}_A$	$\overline{ACK}_A$	I/O	I/O	INTR _A	I/O	I/O	I/O
3	Mode 0	Mode 1 input	I/O	I/O	I/O	I/O	I/O	$\overline{STB}_B$	IBF _B	INTR _B
4	Mode 0	Mode 1 output	I/O	I/O	I/O	I/O	I/O	$\overline{ACK}_B$	$\overline{OBF}_B$	INTR _B
5	Mode 1 input	Mode 1 input	I/O	I/O	IBF _A	$\overline{STB}_A$	INTR _A	$\overline{STB}_B$	IBF _B	INTR _B
6	Mode 1 input	Mode 1 output	I/O	I/O	IBF _A	$\overline{STB}_A$	INTR _A	$\overline{ACK}_B$	$\overline{OBF}_B$	INTR _B
7	Mode 1 output	Mode 1 input	$\overline{OBF}_A$	$\overline{ACK}_A$	I/O	I/O	INTR _A	$\overline{STB}_B$	IBF _B	INTR _B
8	Mode 1 output	Mode 1 output	$\overline{OBF}_A$	$\overline{ACK}_A$	I/O	I/O	INTR _A	$\overline{ACK}_B$	$\overline{OBF}_B$	INTR _B
9	Mode 2	Mode 0	$\overline{OBF}_A$	$\overline{ACK}_A$	IBF _A	$\overline{STB}_A$	INTR _A	I/O	I/O	I/O

Controlled at the 3rd bit (D3) of the control word
Controlled at the 0th bit (D0) of the control word

When the I/O bit is set to input in this case, it is possible to access data by the normal port C read operation.

When set to output, PC₇ ~ PC₄ bits can be accessed by the bit set/reset function only. Meanwhile, 3 bits from PC₂ to PC₀ can be accessed by normal write operation.

The bit set/reset function can be used for all of PC₃ ~ PC₀ bits. Note that the status of port C varies according to the combination of modes like this.

14-STAGE BINARY COUNTER



The HEF4020B is a 14-stage binary ripple counter with a clock input ($\overline{CP}$), an overriding asynchronous master reset input (MR) and twelve fully buffered outputs (O_0 , O_3 to O_{13}). The counter advances on the HIGH to LOW transition of $\overline{CP}$. A HIGH on MR clears all counter stages and forces all outputs LOW, independent of the state of $\overline{CP}$. Each counter stage is a static toggle flip-flop. A feature of the HEF4020B is: high speed (typ. 35 MHz at $V_{DD} = 15$ V).

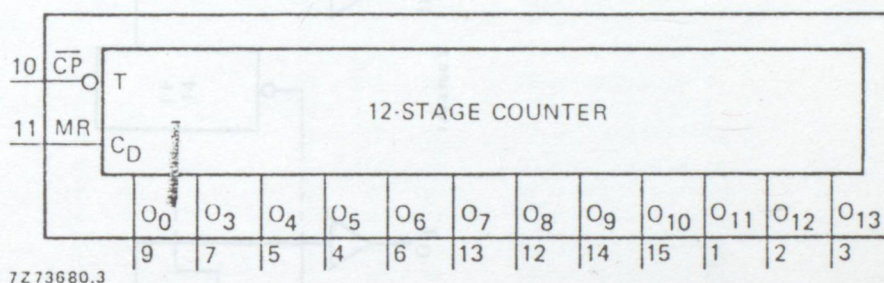


Fig. 1 Functional diagram.

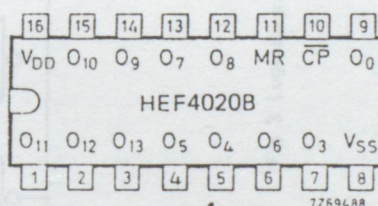


Fig. 2 Pinning diagram.

HEF4020BP: 16-lead DIL; plastic (SOT-38Z).
HEF4020BD: 16-lead DIL; ceramic (SOT-74).
HEF4020BT: 16-lead flat pack; plastic (SO-16; SOT-109A).

PINNING

$\overline{CP}$ clock input (HIGH to LOW edge triggered)
MR master reset input (active HIGH)
 O_0 , O_3 to O_{13} parallel outputs

FAMILY DATA

I_{DD} LIMITS category MSI

see Family Specifications

14-stage binary counter

HEF4020B

MSI

A.C. CHARACTERISTICS

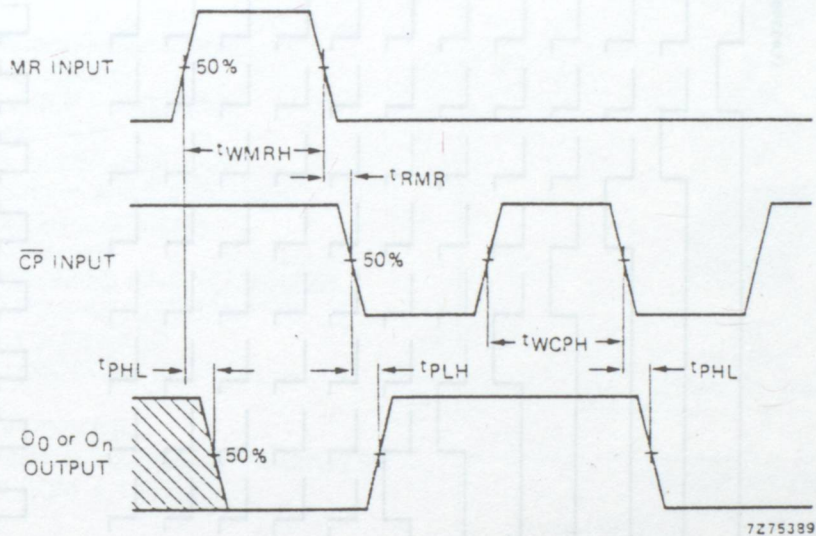
$V_{SS} = 0\text{ V}$; $T_{amb} = 25\text{ }^{\circ}\text{C}$; $C_L = 50\text{ pF}$; input transition times $\leq 20\text{ ns}$; see also waveforms Fig. 4

	V _{DD} V	symbol	min.	typ.	max.	typical extrapolation formula	
Propagation delays							
$\overline{CP} \rightarrow O_0$	5			105	210	ns	78 ns - (0.55 ns/pF) C _L
HIGH to LOW	10	t _{PHL}		45	90	ns	34 ns - (0.23 ns/pF) C _L
	15			30	65	ns	22 ns - (0.16 ns/pF) C _L
LOW to HIGH	5	t _{PLH}		105	210	ns	78 ns - (0.55 ns/pF) C _L
	10			50	95	ns	39 ns - (0.23 ns/pF) C _L
	15			35	70	ns	27 ns - (0.16 ns/pF) C _L
$O_n \rightarrow O_{n+1}$	5			80	160	ns	53 ns - (0.55 ns/pF) C _L
HIGH to LOW	10	t _{PHL}		30	60	ns	19 ns - (0.23 ns/pF) C _L
	15			20	40	ns	12 ns - (0.16 ns/pF) C _L
LOW to HIGH	5	t _{PLH}		70	140	ns	43 ns - (0.55 ns/pF) C _L
	10			25	50	ns	14 ns - (0.23 ns/pF) C _L
	15			20	40	ns	12 ns - (0.16 ns/pF) C _L
$MR \rightarrow O_n$	5			180	360	ns	153 ns - (0.55 ns/pF) C _L
HIGH to LOW	10	t _{PHL}		90	180	ns	79 ns - (0.23 ns/pF) C _L
	15			70	140	ns	62 ns - (0.16 ns/pF) C _L
Output transition times							
HIGH to LOW	5	t _{THL}		60	120	ns	10 ns - (1.0 ns/pF) C _L
	10			30	60	ns	9 ns - (0.42 ns/pF) C _L
	15			20	40	ns	6 ns - (0.28 ns/pF) C _L
LOW to HIGH	5	t _{TLH}		60	120	ns	10 ns - (1.0 ns/pF) C _L
	10			30	60	ns	9 ns - (0.42 ns/pF) C _L
	15			20	40	ns	6 ns - (0.28 ns/pF) C _L
Minimum clock pulse width; HIGH	5	t _{WCPH}	50	25		ns	
	10		25	15		ns	
	15		20	10		ns	
Minimum MR pulse width; HIGH	5	t _{WMRH}	130	65		ns	
	10		95	50		ns	
	15		90	45		ns	
Recovery time for MR	5	t _{RMR}	115	60		ns	
	10		65	35		ns	
	15		55	25		ns	
Maximum clock pulse frequency	5	f _{max}	5	10		MHz	
	10		13	25		MHz	
	15		18	35		MHz	

	V_{DD} V	typical formula for P (μW)	where f_i = input freq. (MHz) f_o = output freq. (MHz) C_L = load cap. (pF) $\Sigma(f_o C_L)$ = sum of outputs V_{DD} = supply voltage (V)
Dynamic power dissipation per package (P)	5	$600 f_i + \Sigma(f_o C_L) \times V_{DD}^2$	
	10	$2800 f_i + \Sigma(f_o C_L) \times V_{DD}^2$	
	15	$8200 f_i + \Sigma(f_o C_L) \times V_{DD}^2$	

HEF4020B
MSI

HEF4020B
MSI



7Z75389

Fig. 4 Waveforms showing propagation delays for MR to O_n and $\overline{CP}$ to O₀, minimum MR and $\overline{CP}$ pulse widths.

14-stage binary counter

HEF4020B

MSI

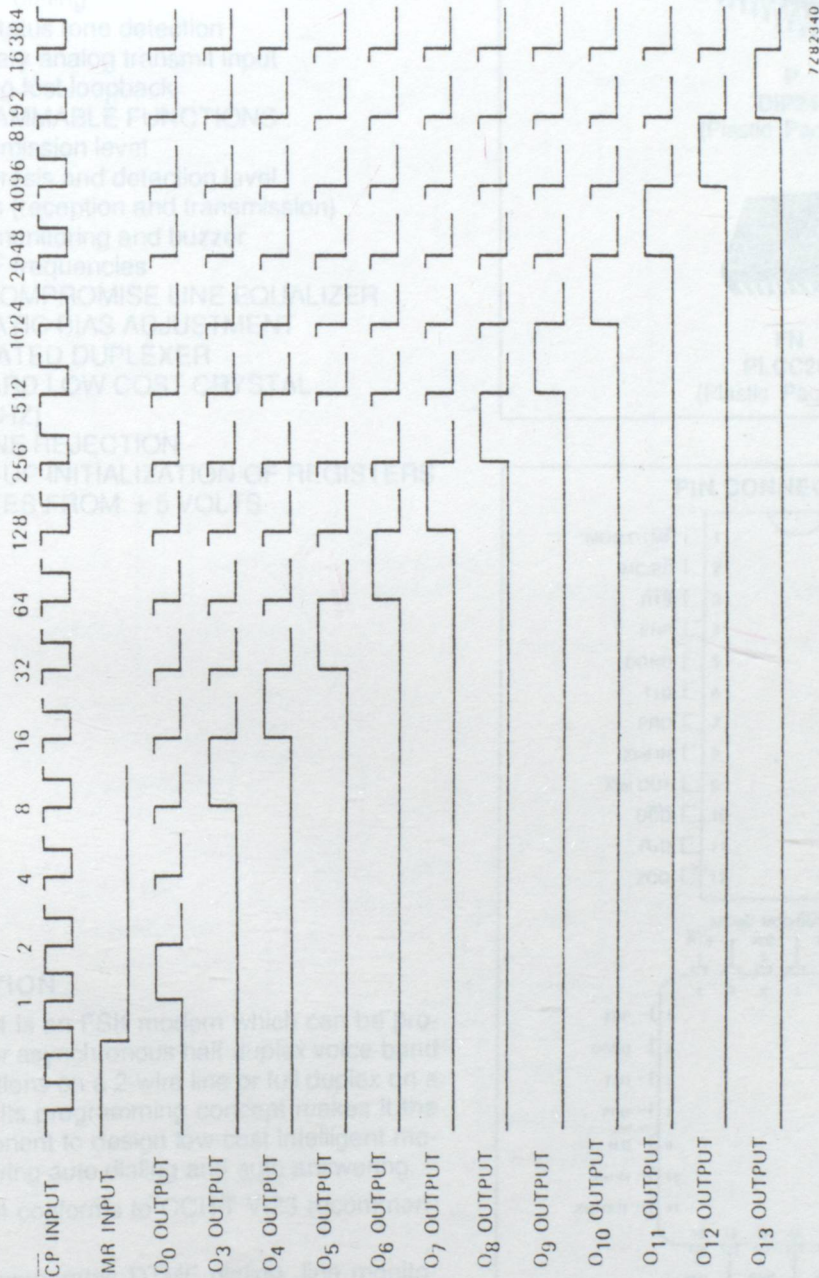


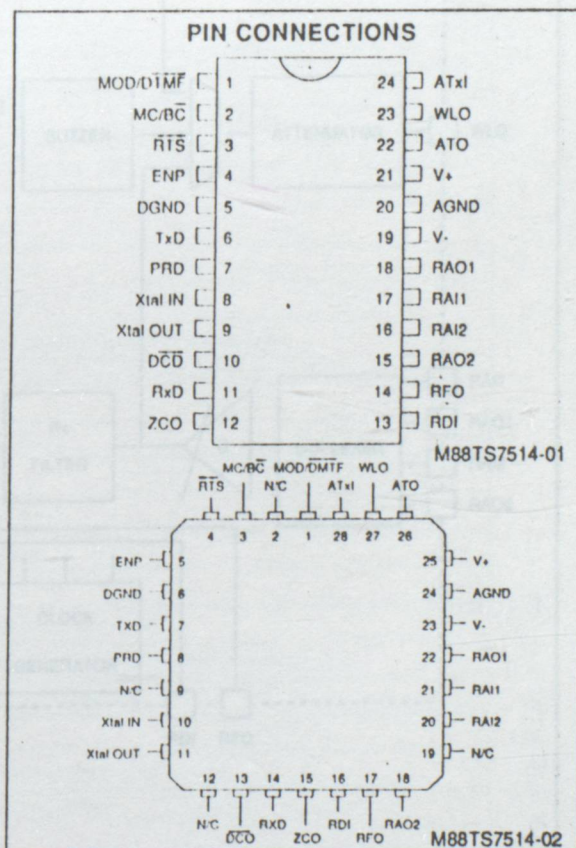
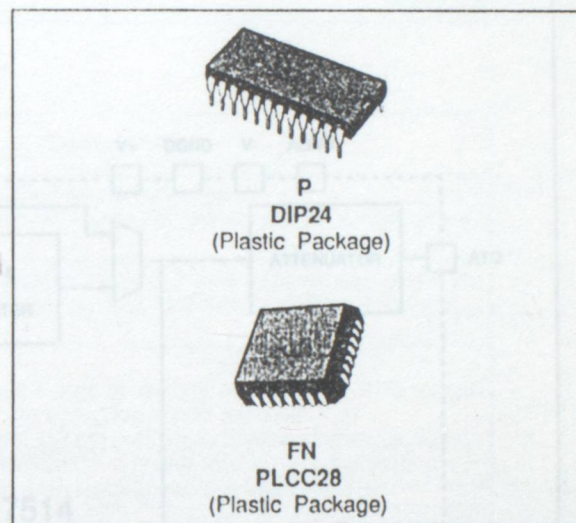
Fig. 5 Timing diagram.

ARCHITECTURE

Figures 1 : Simplified Block PROGRAMMABLE V.23 MODEM WITH DTMF

ADVANCE DATA

- PROGRAMMABLE MODES :
 - Modem 75 bps transmit, 1200 bps receive
 - Modem 1200 bps transmit, 75 bps receive
 - DTMF dialing
 - Call status tone detection
 - Auxiliary analog transmit input
 - Analog test loopback
- PROGRAMMABLE FUNCTIONS :
 - Transmission level
 - Hysteresis and detection level
 - Filters (reception and transmission)
 - Line monitoring and buzzer
 - DTMF frequencies
- FIXED COMPROMISE LINE EQUALIZER
- AUTOMATIC BIAS ADJUSTMENT
- INTEGRATED DUPLEXER
- STANDARD LOW COST CRYSTAL (3.579 MHZ)
- TAX TONE REJECTION
- POWER-UP INITIALIZATION OF REGISTERS
- OPERATES FROM ± 5 VOLTS



DESCRIPTION

The TS7514 is an FSK modem which can be programmed for asynchronous half-duplex voice-band communications on a 2-wire line or full duplex on a 4-wire line. Its programming concept makes it the ideal component to design low-cost intelligent modems, featuring auto dialing and auto answering.

The TS7514 conforms to CCITT V.23 recommendation.

The chip incorporates DTMF dialing, line monitoring, tone and dialing detection.

January 1989

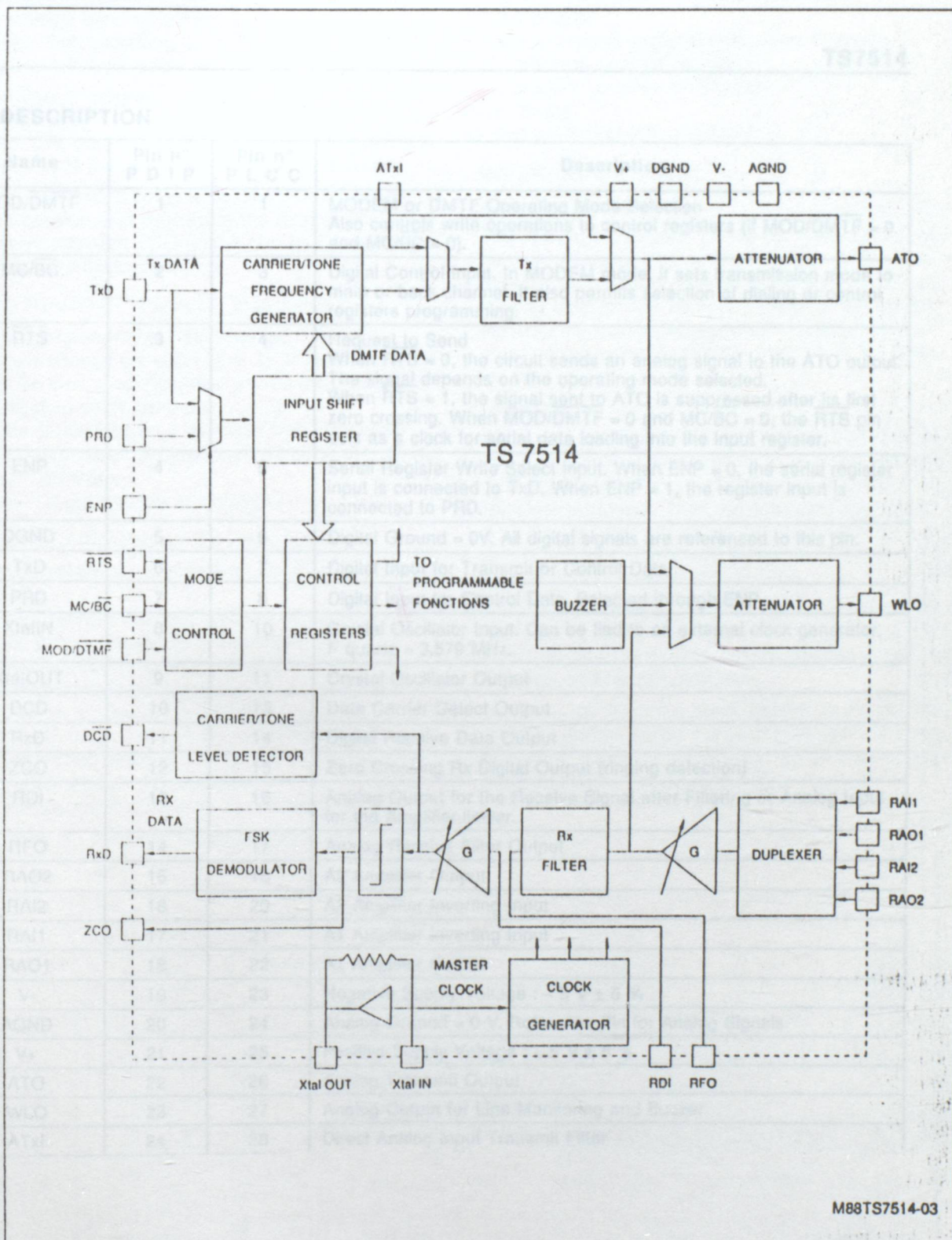
1/21

This is advance information on a new product now in development or undergoing evaluation. Details are subject to change without notice.

TS7514

ARCHITECTURE

Figure 1 : Simplified Block Diagram.



TS7514

FUNCTIONAL DESCRIPTION

The TS7514 is an FSK modem for half duplex, voice band asynchronous transmissions on a 2-wire line according to CCITT recommendation V.22 bis. It includes 4 main functions:

The LINE MONITORING channel includes:

- one buzzer
- one 3-channel multiplexer to select

TS7514

PIN DESCRIPTION

Name	Pin n° P D I P	Pin n° P L C C	Description
MOD/DMTF	1	1	MODEM or DMTF Operating Mode Selection Also controls write operations to control registers (if MOD/DMTF = 0 and MC/BC = 0).
MC/BC	2	3	Digital Control Input. In MODEM mode, it sets transmission mode to main or back channel. It also permits selection of dialing or control registers programming.
RTS	3	4	Request to Send When RTS = 0, the circuit sends an analog signal to the ATO output. The signal depends on the operating mode selected. When RTS = 1, the signal sent to ATO is suppressed after its first zero crossing. When MOD/DMTF = 0 and MC/BC = 0, the RTS pin acts as a clock for serial data loading into the input register.
ENP	4	5	Serial Register Write Select Input. When ENP = 0, the serial register input is connected to TxD. When ENP = 1, the register input is connected to PRD.
DGND	5	6	Digital Ground = 0V. All digital signals are referenced to this pin.
TxD	6	7	Digital Input for Transmit or Control Data
PRD	7	8	Digital Input for Control Data. Selected through ENP
XtalIN	8	10	Crystal Oscillator Input. Can be tied to an external clock generator. F quartz = 3.579 MHz.
XtalOUT	9	11	Crystal Oscillator Output
DCD	10	13	Data Carrier Detect Output
RxD	11	14	Digital Receive Data Output
ZCO	12	15	Zero Crossing Rx Digital Output (ringing detection)
RDI	13	16	Analog Output for the Receive Signal after Filtering or Analog Input for the Amplifier-limiter.
RFO	14	17	Analog Receive Filter Output
RAO2	15	18	A2 Amplifier Output
RAI2	16	20	A2 Amplifier Inverting Input
RAI1	17	21	A1 Amplifier Inverting Input
RAO1	18	22	A1 Amplifier Output
V-	19	23	Negative Supply Voltage : - 5 V $\pm$ 5 %
AGND	20	24	Analog Ground = 0 V. Reference Pin for Analog Signals
V+	21	25	Positive Supply Voltage : + 5 V $\pm$ 5 %
ATO	22	26	Analog Transmit Output
WLO	23	27	Analog Output for Line Monitoring and Buzzer
ATxI	24	28	Direct Analog Input Transmit Filter

TS7514

FUNCTIONAL DESCRIPTION

The TS7514 circuit is an FSK modem for half-duplex, voice-band asynchronous transmissions on a 2-wire line according to CCITT recommendation V.23 or full duplex on 4 wire-line.

The circuit features DTMF dialing, call status tone detection and line monitoring in both dialing and automatic answer modes. A signalling frequency is available at the line monitoring output (buzzer).

Ring detection is possible by using the signal detection function and bypassing the receive filter. The receive signal at ZCO output can be filtered in the associated microprocessor.

The TRANSMIT channel (Tx) includes :

- two programmable frequency generators
- one switched capacitor filter (SCF) with low-pass or bandpass configuration and its associated propagation delay corrector.
- one continuous time low-pass smoothing filter
- one attenuator, programmable from 0 to + 13 dB by 1 dB steps
- one programmable analog input

The RECEIVE channel (Rx) includes :

- two operational amplifiers for duplexer implementation
- one continuous time low-pass anti-aliasing filter
- one programmable gain amplifier
- one linear compromise equalizer
- one switched capacitor band pass filter (can be set to either main or back channel)
- one continuous time low pass smoothing filter
- one limiting amplifier
- one correlation demodulator
- one programmable level signal detector

The LINE MONITORING channel includes :

- one buzzer
- one 3-channel multiplexer to select between
 - transmit channel monitoring
 - receive channel monitoring
 - buzzer
- one programmable attenuator

INTERNAL CONTROL

Power up Initialization

The TS7514 includes power-up initialization of control registers. This system sets the ATO transmission output to an Infinite attenuation position, leaving time for the microprocessor to set up the RPROG input on power up. Control registers are also initialized when V_+ is lower than 3 V or V_- greater than - 3 V.

Registers

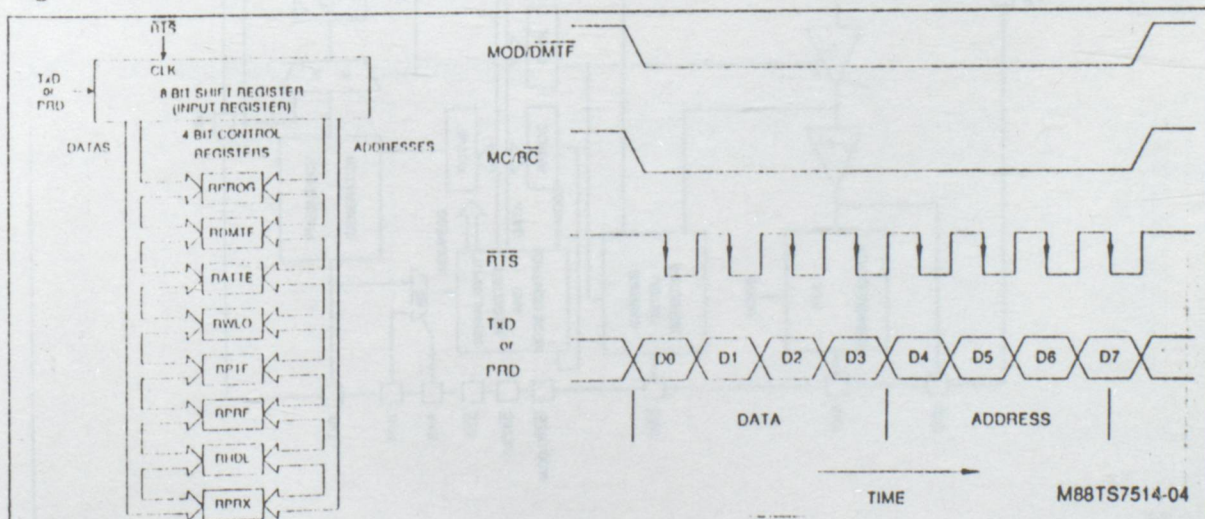
Write access to the DTMF data register and to other control registers is achieved in serial mode through TxD input or PRD input. Addressing of these 4 bit registers is indirect. They are accessed through an 8 bit shift register addressed when $\text{MOD}/\text{DTMF} = 0$ and $\text{MC}/\text{BC} = 0$. Data sent to the TxD input is strobed on the RTS signal trailing edge.

Serial data is sent to the TxD input, with Least Significant Bit (LSB) first. The 4 Most Significant Bits (MSB) contain the control register address while the 4 LSB contain associated data.

Data transfer from the input register to the control register (addressed by the MSB's) is started by the operating mode (MODEM or DTMF) selection ($\text{MOD}/\text{DTMF} = 1$ or $\text{MC}/\text{BC} = 1$).

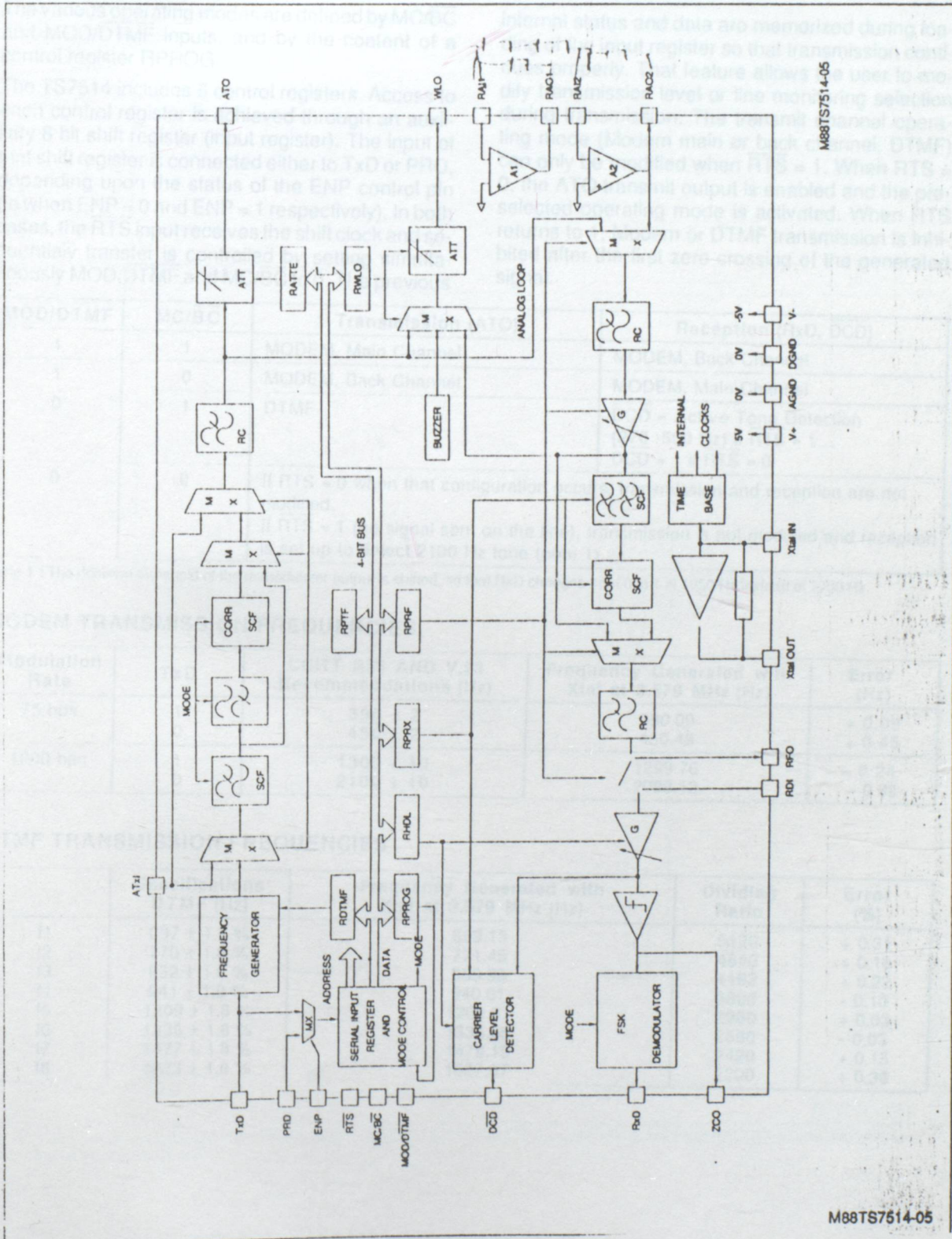
* N.B. PRD input can be used instead of TxD (when $\text{ENP} = 1$).

Figure 2 : Internal Control Register.



FUNCTIONAL DESCRIPTION (continued)

Figure 3 : Detailed Block Diagram.



TS7514 LEVEL DETECTOR

OPERATING MODES

The various operating modes are defined by $\overline{MC/BC}$ and $\overline{MOD/DTMF}$ inputs, and by the content of a control register RPROG.

The TS7514 includes 8 control registers. Access to each control register is achieved through an auxiliary 8 bit shift register (input register). The input of that shift register is connected either to TxD or PRD, depending upon the status of the ENP control pin (ie when $\overline{ENP} = 0$ and $\overline{ENP} = 1$ respectively). In both cases, the $\overline{RTS}$ input receives the shift clock and sequentially transfer is controlled by setting simultaneously $\overline{MOD/DTMF}$ and $\overline{MC/BC}$ to 0. The previous

internal status and data are memorized during loading of the input register so that transmission continues properly. That feature allows the user to modify transmission level or line monitoring selection during transmission. The transmit channel operating mode (Modem main or back channel, DTMF) can only be modified when $\overline{RTS} = 1$. When $\overline{RTS} = 0$, the ATO transmit output is enabled and the pre-selected operating mode is activated. When $\overline{RTS}$ returns to 1, Modem or DTMF transmission is inhibited after the first zero crossing of the generated signal.

MOD/DTMF	MC/BC	Transmission (ATO)	Reception (RxD, DCD)
1	1	MODEM, Main Channel	MODEM, Back Channel
1	0	MODEM, Back Channel	MODEM, Main Channel
0	1	DTMF	DCD = Active Tone Detection (270 - 500 Hz) if $\overline{RTS} = 1$... DCD = 1 if $\overline{RTS} = 0$
0	0	If $\overline{RTS} = 0$ when that configuration occurs, transmission and reception are not modified. If $\overline{RTS} = 1$ (no signal sent on the line), transmission is not modified and reception is set up to detect 2100 Hz tone (note 1).	

Note 1 : The decision threshold of the demodulator output is shifted, so that RxD changes from 0 to 1 at 1950 Hz instead of 1700 Hz.

MODEM TRANSMISSION FREQUENCIES

Modulation Rate	TxD	CCITT R35 AND V.23 Recommendations (Hz)	Frequency Generated with Xtal at 3.579 MHz (Hz)	Error (Hz)
75 bps	1	390 $\pm$ 2	390.09	+ 0.09
	0	450 $\pm$ 2	450.45	+ 0.45
1200 bps	1	1300 $\pm$ 10	1299.76	- 0.24
	0	2100 $\pm$ 10	2099.12	- 0.88

DTMF TRANSMISSION FREQUENCIES

	Specifications DTMF (Hz)	Frequency Generated with Xtal at 3.579 MHz (Hz)	Dividing Ratio	Error (%)
f1	697 $\pm$ 1.8 %	699.13	5120	+ 0.31
f2	770 $\pm$ 1.8 %	771.45	4640	+ 0.19
f3	852 $\pm$ 1.8 %	853.90	4192	+ 0.22
f4	941 $\pm$ 1.8 %	940.01	3808	- 0.10
f5	1209 $\pm$ 1.8 %	1209.31	2960	+ 0.03
f6	1336 $\pm$ 1.8 %	1335.65	2680	- 0.03
f7	1477 $\pm$ 1.8 %	1479.15	2420	+ 0.15
f8	1633 $\pm$ 1.8 %	1627.07	2200	+ 0.36

CARRIER LEVEL DETECTOR

Output Level Detection conditions

The DCD signal detector output is set to logic state 0 if the RMS value of the demodulator input signal is greater than N1. The DCD output has logic state 1 if the RMS value is less than N2.

The detector has an hysteresis effect : N1 - N2.

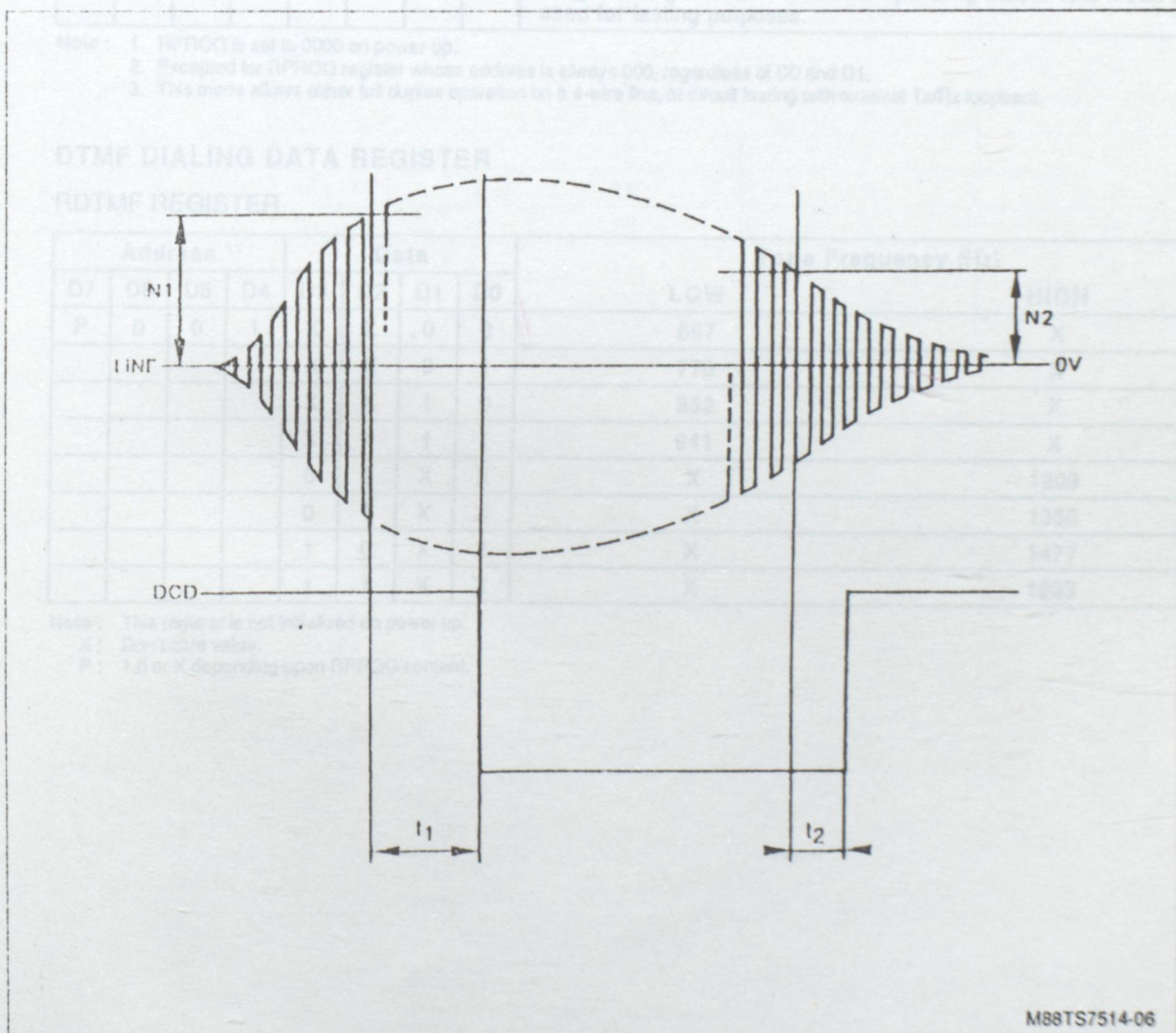
Timing Detection Requirements

Signal detection time constants at the DCD output comply with CCITT Recommendation V.23.

Modulation Ratio	DCD Transition	CCITT V.23 (min)	Min.	Max.	CCITT V.23 (max)	Unit
1200 bps	11	10	10	20	20	ms
	12	5	5	15	15	ms
75 bps *	11	0	15	40	80	ms
	12	15	15	40	80	ms

* Wide band Rx filter used (Fig 4c.)

Figure 4 : Signal Detection Time Out.



Note : When delays are bypassed (see RPRX register programming) response time ranges from 0 to 5 ms in receive mode at 1200 bps, and from 0 to 10 ms at 75 bps.

TS7514

PROGRAMMING REGISTER

RPROG

Address				Data				Selected Mode (note 1)
D7	D6	D5	D4	D3	D2	D1	D0	
X	0	0	0	0	X	0	0	The most significant bit (D 7) is not used when decoding control register addresses.
				0	X	1	1	
				0	X	0	1	Control register addressing is enabled when D 7 = 0 (see note 2).
				0	X	1	0	Control register addressing is enabled when D 7 = 1 (see note 2).
				0	0	X	X	Reception positioned in the channel opposite to the transmission channel controlled by MC/BC
				0	1	X	X	Reception positioned in the same channel as transmission (see note 3).
				1	X	X	X	Programming inhibited in normal operating mode. This mode is used for testing purposes.

Note : 1. RPROG is set to 0000 on power-up.
 2. Excepted for RPROG register whose address is always 000, regardless of D0 and D1.
 3. This mode allows either full duplex operation on a 4-wire line, or circuit testing with external Tx/Rx loopback.

DTMF DIALING DATA REGISTER

RDTMF REGISTER

Address				Data				Tone Frequency (Hz)	
D7	D6	D5	D4	D3	D2	D1	D0	LOW	HIGH
P	0	0	1	X	X	0	0	697	X
				X	X	0	1	770	X
				X	X	1	0	852	X
				X	X	1	1	941	X
				0	0	X	X	X	1209
				0	1	X	X	X	1336
				1	0	X	X	X	1477
				1	1	X	X	X	1633

Note : This register is not initialized on power up.
 X : Don't care value.
 P : 1,0 or X depending upon RPROG content.

37514

TS7514

LINE MONITORING PROGRAMMING REGISTER

DATA REGISTER FOR THE TRANSMISSION ATTENUATOR

RATE REGISTER

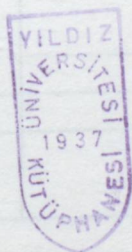
Address				Data				Attenuation (dB)	Output Transmilt Level (dBm)	On Line Level (dBm) Coupler Gain (-6dB)
D7	D6	D5	D4	D3	D2	D1	D0			
P	0	1	0	0	0	0	0	0	+4	-2
				0	0	0	1	1	+3	-3
				0	0	1	0	2	+2	-4
				0	0	1	1	3	+1	-5
				0	1	0	0	4	0	-6
				0	1	0	1	5	-1	-7
				0	1	1	0	6	-2	-8
				0	1	1	1	7	-3	-9
				1	0	0	0	8	-4	-10
				1	0	0	1	9	-5	-11
				1	0	1	0	10	-6	-12
				1	0	1	1	11	-7	-13
				1	1	0	0	12	-8	-14
				1	1	0	1	13	-9	-15
				1	1	1	0	Infinte	< -64	< -70
				1	1	1	1	Infinte*	< -64 *	< -70 *

* Power - up configuration.

Address				Data				Reception Gain (dB) (note 1)	Comments
D7	D6	D5	D4	D3	D2	D1	D0		
P	1	0	1	X	X	0	0	0	
				X	X	0	1	+6*	
				X	X	1	0	+12	
				X	X	1	1	0	Rx Channel Band = Tx Channel Band Tx to Rx Loopback + 23 dBm & Rx Level < -40 dBm
				X	0	X	X	X	Receive Filter Selected
				X	1	X	X	X	Receive Filter Disabled
				1	X	X	X	X	Receive Filter Disconnected from FDD Output and from Demodulator. Offset Disabled

* Power - up configuration.

Note 1: Depending on the end length, the received signal can be amplified. Programmable reception gain allows setting a level close to +30dB or +40dB input to make benefit of the maximum filter dynamic range (20 dB). The following requirements must be met:
 Max Rx level = prog. gain X + 3 dBm.



TS7514

LINE MONITORING PROGRAMMING REGISTER

RWLO REGISTER

Address				Data				Line Monitoring In Transmit Mode Relative Level (dB)	Line Monitoring In Receive Mode Relative Level (dB)	Signalling Frequency Absolute Level (V_{PP}) Relative Level (dB) (see note)
D7	D6	D5	D4	D3	D2	D1	D0			
P	0	1	1	0	0	0	0	- 10		
				0	0	0	1	- 20		
				0	0	1	0	- 31		
				0	0	1	1	- 42		
				0	1	0	0		0	
				0	1	0	1		- 10	
				0	1	1	0		- 20	
				0	1	1	1		- 31	
				1	0	0	0			$0.42 V_{PP}$
				1	0	0	1			- 10 dB
				1	0	1	0			- 20 dB
				1	0	1	1			- 31 dB
				1	1	X	X			$< - 60 \text{ dB}^*$

* Power - up configuration

Note : Signalling frequency is a square wave signal at 2982 Hz.

RECEIVE FILTER SELECTION AND GAIN PROGRAMMING REGISTER

RPRF REGISTER

Address				Data				Reception Gain (dB) (note 1)	Comments
D7	D6	D5	D4	D3	D2	D1	D0		
P	1	0	1	X	X	0	0	0	
				X	X	0	1	+ 6 *	
				X	X	1	0	+ 12	
				X	X	1	1	0	Rx Channel Band = Tx Channel Band Tx to Rx Loopback $- 33 \text{ dBm} \leq \text{Rx Level} \leq - 40 \text{ dBm}$
				X	0	X	X	X	Receive Filter Selected
				X	1	X	X	X	Receive Filter Disabled
				1	X	X	X	X	Receive Filter Disconnected from RDI Output and from Demodulator, Offset Disabled.

* Power - up configuration.

Note 1 : Depending on the line length, the received signal can be amplified. Programmable reception gain allows setting a level close to + 3dBm at the filter input to take benefit of the maximum filter dynamic range (S / N ratio). The following requirement must be met :
Max line level + prog. gain $\leq + 3 \text{ dBm}$.

TS7514

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
DGND	DGND (digital ground) to AGND (analog ground)	- 0.3 to + 0.3	V
V ₊	Supply Voltage V ₊ to DGND or AGND	- 0.3 to + 7	V
V ₋	Supply Voltage V ₋ to DGND or AGND	- 7 to + 0.3	V
V _I	Voltage at any Digital Input	DGND - 0.3 to V ₊ + 0.3	V
V _{in}	Voltage at any Analog Input	V ₋ - 0.3 to V ₊ + 0.3	V
I _o	Current at any Digital Output	- 20 to + 20	mA
I _{out}	Current at any Analog Output	- 10 to + 10	mA
P _{tot}	Power Dissipation	500	mW
T _{op}	Operating Temperature Range	0 to 70	°C
T _{stg}	Storage Temperature Range	- 65 to + 150	°C
T _{lad}	Lead Temperature (soldering, 10 s)	+ 260	°C

If the Maximum Ratings are exceeded, permanent damage may be caused to the device. This is a stress rating only, and functional operation of the device under these or any other conditions for extended periods may affect device reliability. Standard CMOS handling procedures should be employed to avoid possible damage to the device.

ELECTRIC OPERATING CHARACTERISTICS

Symbol	Characteristic	Min.	Typ.	Max.	Unit
V ₊	Positive Supply Voltage	4.75	5	5.25	V
V ₋	Negative Supply Voltage	- 5.25	- 5.0	- 4.75	V
I ₊	V ₊ Operating Current	-	10	15	mA
I ₋	V ₋ Operating Current	- 15	- 10	-	mA

DC AND OPERATING CHARACTERISTICS

Electrical characteristics are guaranteed over the complete temperature range, with typical load except where otherwise indicated. Typical values are given for :

V₊ = +5V, V₋ = -5V and room temperature = 25°C

DIGITAL INTERFACE (MOD / $\overline{\text{DTMF}}$, $\overline{\text{RTS}}$, $\overline{\text{DCD}}$, RxD, ZCO, TxD, MC / $\overline{\text{BC}}$, ENP, PRD)

Symbol	Characteristic	Min.	Typ.	Max.	Unit
V _{IL}	Input Voltage, Low Level	-	-	0.8	V
V _{IH}	Input Voltage, High Level	- 2.2	-	-	-
I _{IL}	Input Current, Low Level	- 10	-	10	μA
I _{IH}	Input Current, High Level	- 10	-	10	μA
I _{OL}	Output Current Low, Level	1.6	-	-	mA
I _{OH}	Output Current, High Level	-	-	- 250	μA

ANALOG INTERFACE-PROGRAMMABLE (ATxI)

Symbol	Characteristic	Min.	Typ.	Max.	Unit
V _{in}	Input Voltage Range	- 1.8	-	+ 1.8	V
I _{in}	Input Current (filter output selected)	- 10	-	+ 10	μA
C _{in}	Input Capacitance (ATT output selected)	-	-	20	pF
R _{in}	Input Resistance (ATT output selected)	100	-	-	kΩ

ANALOG INTERFACE - TRANSMIT OUTPUT (ATO) (load conditions $R_L = 560 \Omega$, $C_L = 100 \text{ pF}$)

Symbol	Characteristic	Min.	Typ.	Max.	Unit
V_{OS}	Output Offset Voltage	- 250	-	+ 250	mV
C_L	Load Capacitance	-	-	100	pF
R_L	Load Resistance	-	560	-	Ω
V_{out}	Output Voltage Swing	- 1.8	-	+ 1.8	V
R_{out}	Output Resistance	10	-	25	Ω
-	ATO Attenuation Ratio when $RTS = 1$	70	-	-	dB

ANALOG INTERFACE - LINE MONITORING (WLO) (load conditions, $R_L = 10 \text{ k}\Omega$, $C_L = 50 \text{ pF}$)

Symbol	Characteristic	Min.	Typ.	Max.	Unit
V_{OS}	Output Offset Voltage	- 250	-	+ 250	mV
C_L	Load Capacitance	-	-	100	pF
R_L	Load Resistance	10	-	-	k Ω
V_{out}	Output Voltage Swing	- 1.8	-	+ 1.8	V
R_{out}	Output Resistance	-	-	15	Ω
-	WLO Attenuation Ratio	70	-	-	dB

ANALOG INTERFACE - DUPLEXER (RAI +, RAI -, RA0)

Symbol	Characteristic	Min.	Typ.	Max.	Unit
V_{in}	Input Voltage Range RAI+, RAI-	- 2	-	+ 2	V
I_{in}	Input Current RAI+, RAI-	- 10	-	+ 10	μA
C_{in}	Input Capacitance RAI+, RAI-	-	-	10	pF
V_{off}	Input Offset Voltage RAI+, RAI-	- 20	-	+ 20	mV
V_{out}	Output Voltage Swing, RA0 $C_L = 100 \text{ pF}$, $R_L = 600 \Omega$ $R_L = 300 \Omega$	- 1.8 - 0.9	- -	+ 1.8 + 0.9	V V
C_L	Load Capacitance RA01 $C_L = 100 \text{ pF}$	-	-	100	pF
R_L	Load Resistance RA01	300	-	-	Ω
G	DC Voltage Gain in Large Signals, RA01 $R_L = 300 \Omega$ $C_L = 100 \text{ pF}$	60	-	-	dB
CMRR	Common Mode Rejection Ratio, RA01, RA02	60	-	-	dB
PSRR	Supply Voltage Rejection Ratio, RA01, RA02	60	-	-	dB
V_{out}	Output Voltage Swing, RA02 $C_L = 50 \text{ pF}$, $R_L = 10 \text{ k}\Omega$	- 2.5	-	2.5	V
C_L	Load Capacitance, RA02	-	-	50	pF
R_L	Load Resistance, RA02	10	-	-	k Ω
AV_O	DC Voltage Gain in Large Signals, RA02	60	-	-	dB

TS7514

ANALOG INTERFACE-RECEIVE FILTER OUTPUT (RFO)

AMPLIFIER LIMITER INPUT (RDI)

Symbol	Characteristic	Min.	Typ.	Max.	Unit
V_{in}	Input Voltage Range RPRF = 1 xxx	- 2.2	-	+ 2.2	V
R_{in}	Input Resistance RPRF = 1 xxx	1.5	-	-	k Ω
C_{in}	Input Capacitance RPRF = 1 xxx	-	-	20	pF
C_L	Load Capacitance RPRF = 1 xxx	-	-	50	pF
R_L	Load Resistance	1.5	-	-	k Ω
V_{out}	Output Voltage Swing $R_L = 1.5 \text{ k}\Omega$ $R_L = 50 \text{ pF}$	- 1.8	-	+ 1.8	V
R_{out}	Output Resistance	-	-	15	Ω

DYNAMIC CHARACTERISTICS FOR PROGRAMMING REGISTER ACCESS

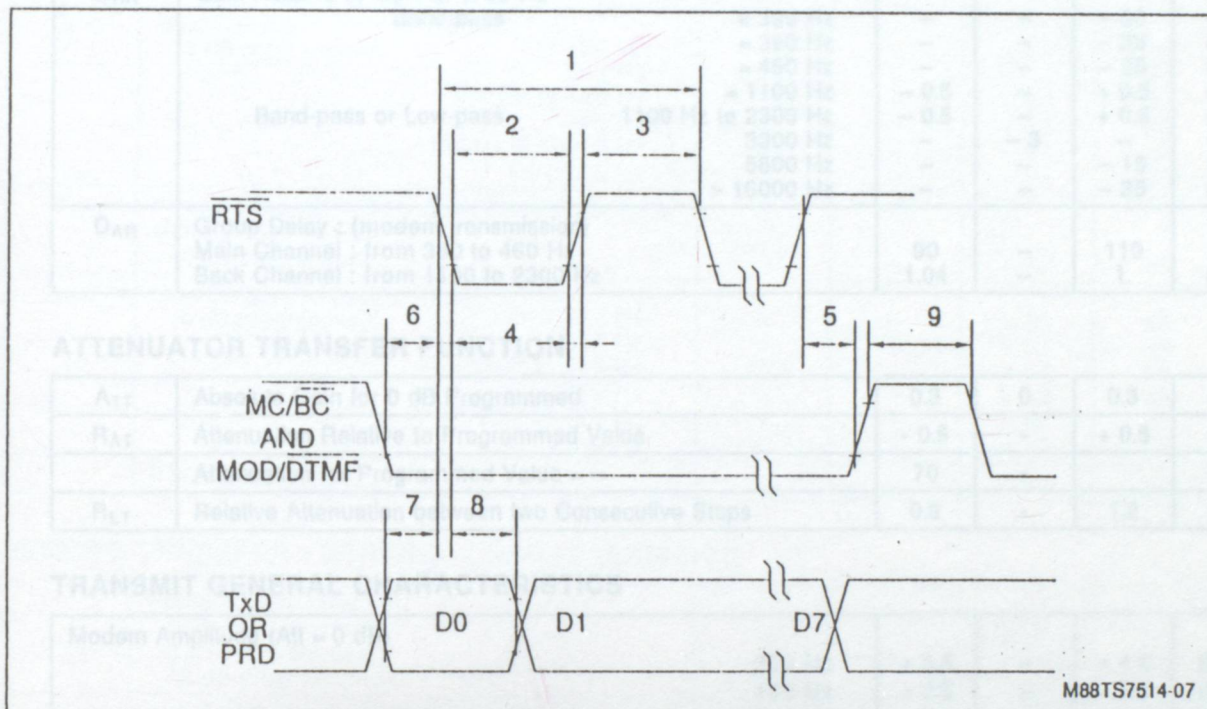
N°	Symbol	Characteristic	Min.	Max.	Unit
1	t_{CYC}	Cycle Time	600	-	ns
2	P_{wel}	Pulse Width, $\overline{RTS}$ Low	300	-	ns
3	P_{weh}	Pulse Width, $\overline{RTS}$ High	300	-	ns
4	t_r, t_f	$\overline{RTS}$ Rise and Fall Times	-	50	ns
5	t_{HCE}	Control Input Holding Time	100	-	ns
6	t_{SCE}	Control Input Setup Time	300	-	ns
7	t_{SDI}	TxD or PRD Input Setup Time	200	-	ns
8	t_{HDI}	TxD or PRD Input Hold Time	100	-	ns
9	t_{WW}	TWW Input Writing Impulsion Width (high level)	300	-	ns
10	t_{BD}	TxD Input Setup Time	100	-	ns
11	t_{HD}	TxD Input Hold Time	100	-	ns

TS7514

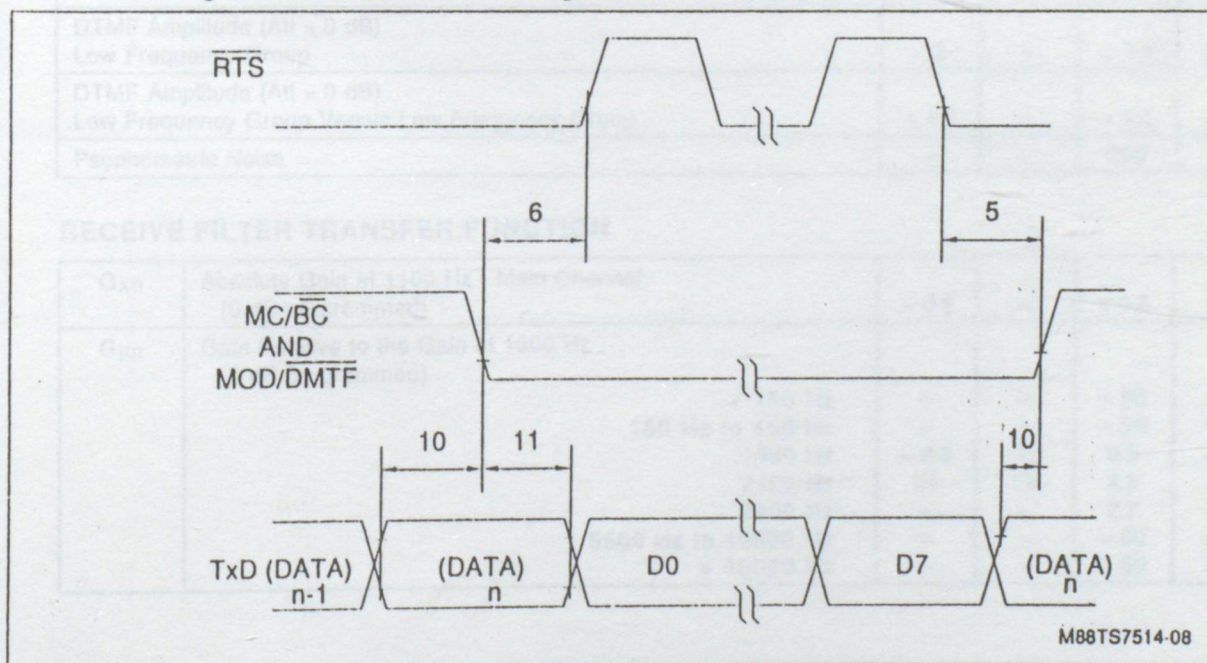
TS7514

INPUT SHIFT REGISTER ACCESS

1st Case : Programmation without Data Transmission.



2st Case : Programmation with TXD During Data Transmission.



TS7514

TS7514

TRANSMIT FILTER TRANSFER FUNCTION (load conditions : $R_L = 560 \Omega$, $C_L = 100 \text{ pF}$)

Symbol	Parameter	Min.	Typ.	Max.	Unit
G_{AR}	Absolute Gain at 2100 Hz	-	0	-	dB
G_{HH}	Gain Relative to Gain at 1700 Hz				
	Band-pass				
	< 390 Hz	-	-	- 30	dB
	= 390 Hz	-	-	- 35	dB
	= 450 Hz	-	-	- 35	dB
	= 1100 Hz	- 0.5	-	+ 0.5	dB
	Band-pass or Low-pass				
	1100 Hz to 2300 Hz	- 0.5	-	+ 0.5	dB
D_{AR}	Group Delay : (modem transmission)				
	Main Channel : from 380 to 460 Hz	90	-	110	μs
	Back Channel : from 1100 to 2300 Hz	1.04	-	1.	ms

ATTENUATOR TRANSFER FUNCTION

A_{TT}	Absolute Gain for 0 dB Programmed	0.3	0	0.3	dB
R_{AT}	Attenuation Relative to Programmed Value	- 0.5	-	+ 0.5	dB
	Attenuation for Programmed Value = ∞	70	-		dB
R_{LT}	Relative Attenuation between two Consecutive Steps	0.8	-	1.2	dB

TRANSMIT GENERAL CHARACTERISTICS

Modem Amplitude (Alt = 0 dB)					
	390 Hz	+ 3.5	-	+ 4.5	dBm
	450 Hz	+ 3.5	-	+ 4.5	dBm
	1300 Hz	+ 3.5	-	+ 4.5	dBm
	2100 Hz	+ 3.5	-	+ 4.5	dBm
DTMF Amplitude (Alt = 0 dB)					
Low Frequency Group		- 3	-	- 1.5	dBm
DTMF Amplitude (Alt = 0 dB)					
Low Frequency Group Versus Low Frequency Group		+ 1.5	-	+ 2.5	dB
Psophometric Noise		-	-	250	μV

RECEIVE FILTER TRANSFER FUNCTION

G_{AR}	Absolute Gain at 1100 Hz - Main Channel (0 dB programmed)	- 0.5	-	+ 0.5	dB
G_{RR}	Gain Relative to the Gain at 1300 Hz (0 dB programmed)				
	< 150 Hz	-	-	- 60	dB
	150 Hz to 450 Hz	-	-	- 50	dB
	1300 Hz	- 0.5	-	0.5	dB
	2100 Hz	1.1	1.8	2.3	dB
	2300 Hz	-	-	2.7	dB
	5500 Hz to 10000 Hz	-	-	- 50	dB
	> 10000 Hz	-	-	- 60	dB

TS7514

RECEIVE FILTER TRANSFER FUNCTION (continued)

Symbol	Parameter	Min.	Typ.	Max.	Unit
G_{AR}	Absolute Gain at 420 Hz (back channel - narrow band) (0 dB programmed)	0.5	-	+ 0.5	dB
G_{RR}	Gain Relative to Gain at 420 Hz (0 dB programmed)				
	< 150 Hz	-	-	- 50	dB
	380 Hz	-	-	+ 0.5	dB
	400 Hz to 440 Hz	- 0.5	-	+ 0.5	dB
	460 Hz	-	-	+ 0.5	dB
	1100 Hz to 10000 Hz	-	-	- 50	dB
	> 10000 Hz	-	-	- 60	dB
G_{AR}	Absolute Gain at 425 Hz (tone detection or back channel wide band) (0 dB programmed)	- 0.5	-	+ 0.5	dB
G_{RR}	Gain Relative to Gain at 425 Hz (0 dB programmed)				
	< 112 Hz	-	-	- 50	dB
	275 Hz	-	-	+ 0.5	dB
	300 Hz to 525 Hz	- 0.5	-	+ 0.5	dB
	575 Hz	-	-	+ 0.5	dB
	1375 to 10 000 Hz	-	-	- 50	dB
	> 10 000 Hz	-	-	- 60	dB
	Psophometric Noise	-	-	300	μV

RECEIVE TRANSFER - GENERAL CHARACTERISTICS

	Absolute Filter Gain for :				
	0 dB programmed	- 0.5	-	+ 0.5	dB
	6 dB programmed	+ 5.5	-	+ 6.5	dB
	12 dB programmed	+ 11.5	-	12.5	dB
R_{DS}	Signal Detection Level Relative to Programmed Value	- 0.5	-	+ 0.5	dB
R_{HY}	Hysteresis Value	- 2	-	-	dB
	Signal Level (loop 3) at Reception Input	- 40	- 35	- 33	dBm

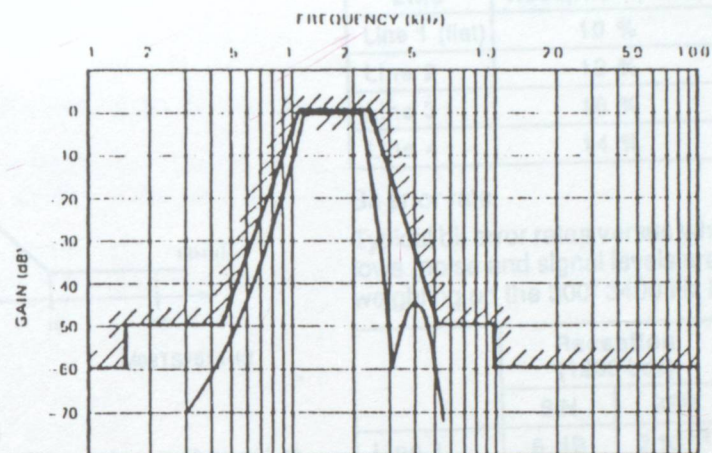
LINE MONITORING - GENERAL CHARACTERISTICS (load conditions : $R_L = 10\text{ k}\Omega$, $C_L = 50\text{ pF}$)

A_{TT}	Absolute Gain for 0 dB Programmed	-	0	-	dB
R_{AT}	Attenuation Relative to Programmed Value	- 1	-	+ 1	dB
	Attenuation for Programmed Value	70	-		dB
FS	Buzzer Signalling Frequency	-	2982	-	Hz
	Signalling Frequency Amplitude at : 0.42 V_{PP} Programmed	0.38	0.42	0.46	V_{PP}

T97514

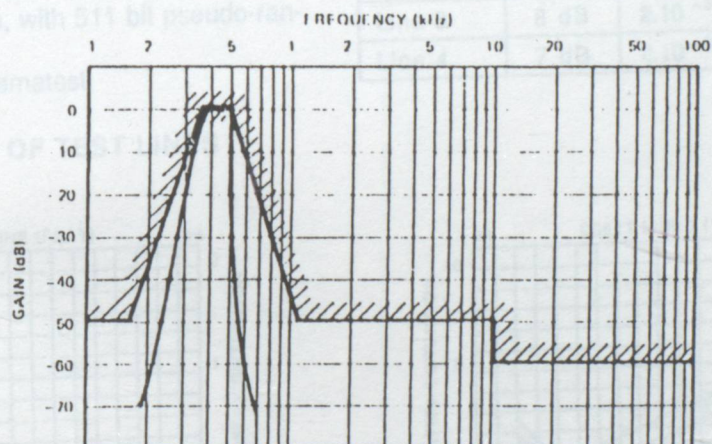
TS7514

Figure 4 : Receive Filter Transfer Characteristics.



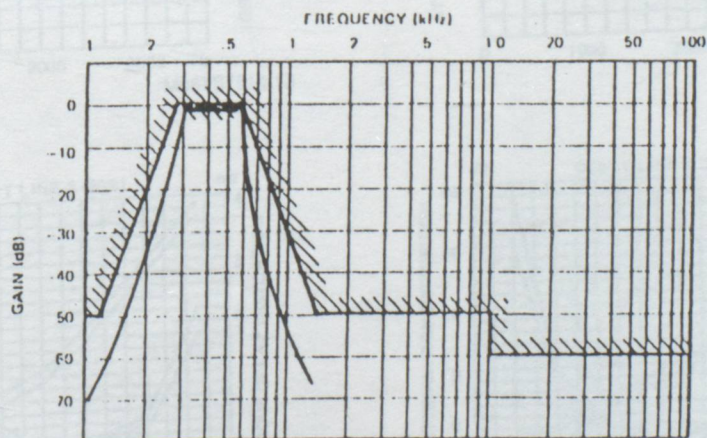
a : Main channel

M88TS7514-09



b : Back channel - Narrow band

M88TS7514-10

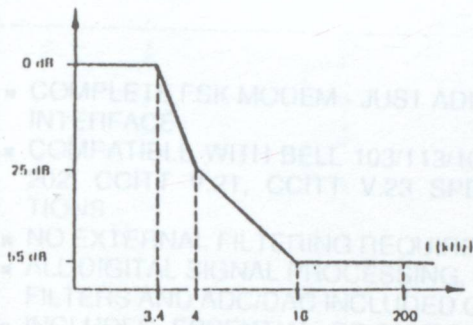


c : Back channel - Wide band and tone detection

M88TS7514-11

Transmission spectrum

At the ATO output, the out-of-band signal power conforms to the following specifications :



M88TS7514-12

Receiver

Measurement conditions

Local transmit level : -10 dBm on lower channel at 75 bps.

Receive level : -25 dBm, with 511 bit pseudo-random test pattern.

Test equipment : TRT sematest.

Isochronous distortion

The following table shows typical Isochronous distortion obtained with the TS 7514 circuit :

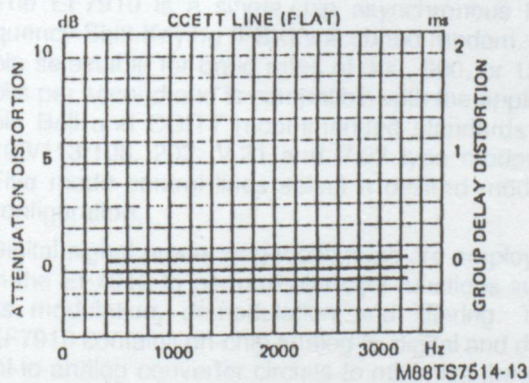
Line	Reception (1200)	Reception (75)
Line 1 (flat)	10 %	4 %
Line 2	12 %	4 %
Line 3	18 %	6 %
Line 4	14 %	6 %

Bit error rate

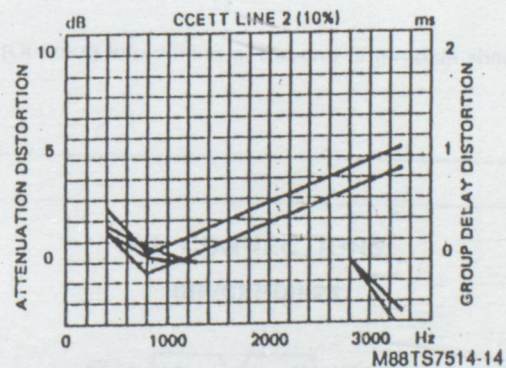
Typical bit error rates versus white noise are as follows (noise and signal levels are measured without weighting on the 300/ 3400 Hz band) :

	Reception (1200 bds)		Reception (75 bds)	
	S/N	BER	S/N	BER
Line 1	6 dB	2.10^{-3}	-3 dB	2.10^{-3}
Line 2	7 dB	2.10^{-3}	-3 dB	2.10^{-3}
Line 3	8 dB	2.10^{-3}	-3 dB	2.10^{-3}
Line 4	7 dB	2.10^{-3}	-3 dB	2.10^{-3}

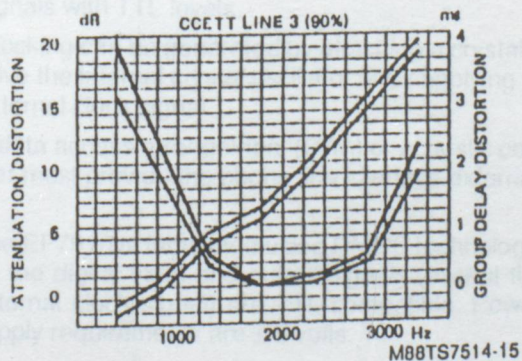
CHARACTERISTICS OF TEST LINES



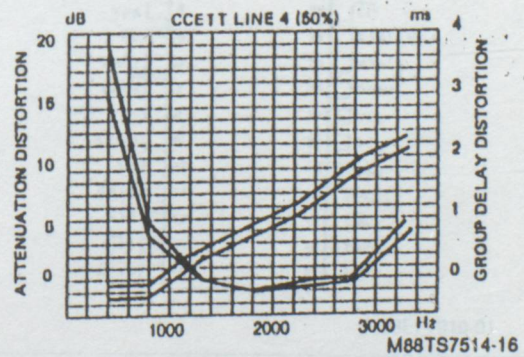
M88TS7514-13



M88TS7514-14



M88TS7514-15



M88TS7514-16

V.21 / V.23 FSK MODEM

- COMPLETE FSK MODEM - JUST ADD LINE INTERFACE
- COMPATIBLE WITH BELL 103/113/108, BELL 202, CCITT V.21, CCITT V.23 SPECIFICATIONS
- NO EXTERNAL FILTERING REQUIRED
- ALL DIGITAL SIGNAL PROCESSING, DIGITAL FILTERS AND ADC/DAC INCLUDED ON-CHIP
- INCLUDES ESSENTIAL RS-232/CCITT V.24 HANDSHAKE SIGNALS
- AUTO-ANSWER CAPABILITY
- LOCAL COPY/TEST MODES
- 1200 BPS FULL DUPLEX ON 4-WIRE LINE
- PIN-PROGRAMMABLE MODE SECTION

DESCRIPTION

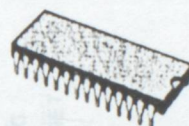
The EF7910 is a single-chip asynchronous Frequency Shift Keying (FSK) voiceband modem. It is pin selectable for baud rates of 300, 600, or 1200 bits per second and is compatible with the applicable Bell and CCITT recommended standards for 103/113/108, 202, V.21 and V.23 type modems. Five mode control lines select a desired modem configuration.

Digital signal processing techniques are employed in the EF7910 to perform all major functions such as modulation, demodulation and filtering. The EF7910 contains on-chip analog-to-digital and digital-to-analog converter circuits to minimize the external components in a system. This device includes the essential RS-232/CCITT V.24 terminal control signals with TTL levels.

Clocking can be generated by attaching a crystal to drive the internal crystal oscillator or by applying an external clock signal.

A data access arrangement (DAA) or acoustic coupler must provide the phone line interface externally.

The EF7910 is fabricated using HMOS technology. All the digital input and output signals (except the external clock signal) are TTL compatible. Power supply requirements are ± 5 volts.



P
DIP28
(Plastic Package)

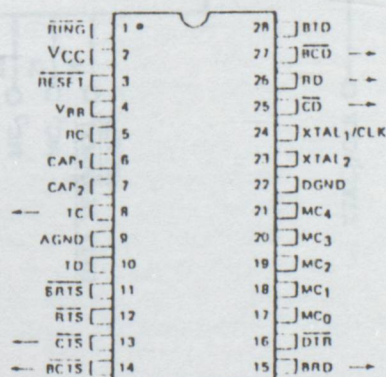


J
CERDIP28
(Cerdip Package)

(Ordering Information at the end of the data-sheet)

PIN CONNECTIONS

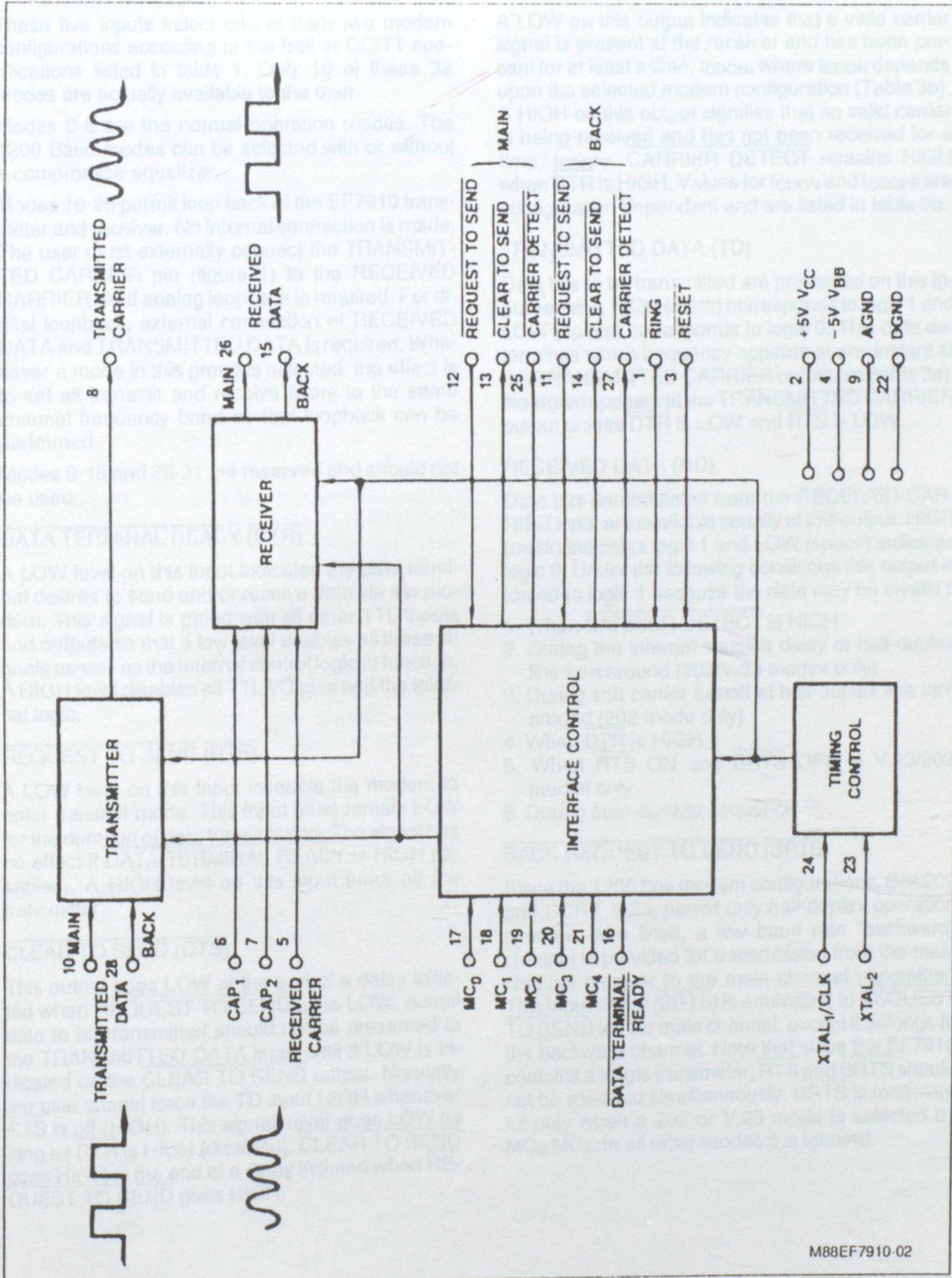
DIP/CERDIP28



M88EF7910-01

EF7910

BLOCK DIAGRAM



M88EF7910-02

EF7910

EF7910

INTERFACE SIGNAL DESCRIPTION

MC₀ - MC₄ (control inputs)

These five inputs select one of thirty-two modem configurations according to the Bell or CCITT specifications listed in table 1. Only 19 of these 32 modes are actually available to the user.

Modes 0-8 are the normal operation modes. The 1200 Baud modes can be selected with or without a compromise equalizer.

Modes 16-25 permit loop back of the EF7910 transmitter and receiver. No internal connection is made. The user must externally connect the TRANSMITTED CARRIER pin (figure 1) to the RECEIVED CARRIER pin if analog loopback is required. For digital loopback, external connection of RECEIVED DATA and TRANSMITTED DATA is required. Whenever a mode in this group is selected, the effect is to set all transmit and receive filters to the same channel frequency band so that loopback can be performed.

Modes 9-15 and 26-31 are reserved and should not be used.

DATA TERMINAL READY (DTR)

A LOW level on this input indicates the data terminal desires to send and/or receive data via the modem. This signal is gated with all other TTL inputs and outputs so that a low level enables all these signals as well as the internal control logic to function. A HIGH level disables all TTL I/O pins and the internal logic.

REQUEST TO SEND (RTS)

A LOW level on this input instructs the modem to enter transmit mode. This input must remain LOW for the duration of data transmission. The signal has no effect if DATA TERMINAL READY is HIGH (disabled). A HIGH level on this input turns off the transmitter.

CLEAR TO SEND (CTS)

This output goes LOW at the end of a delay initiated when REQUEST TO SEND goes LOW. Actual data to be transmitted should not be presented to the TRANSMITTED DATA input until a LOW is indicated on the CLEAR TO SEND output. Normally the user should force the TD input HIGH whenever CTS is off (HIGH). This signal never goes LOW as long as DTR is HIGH (disabled). CLEAR TO SEND goes HIGH at the end of a delay initiated when REQUEST TO SEND goes HIGH.

CARRIER DETECT (CD)

A LOW on this output indicates that a valid carrier signal is present at the receiver and has been present for at least a time, t_{CDON} , where t_{CDON} depends upon the selected modem configuration (Table 3b). A HIGH on this output signifies that no valid carrier is being received and has not been received for a time, t_{CDOFF} . CARRIER DETECT remains HIGH when DTR is HIGH. Values for t_{CDON} and t_{CDOFF} are configuration dependent and are listed in table 3b.

TRANSMITTED DATA (TD)

Data bits to be transmitted are presented on this input serially; HIGH (mark) corresponds to logic 1 and LOW (space) corresponds to logic 0. This data determines which frequency appears at any instant at the TRANSMITTED CARRIER output pin (table 3a). No signal appears at the TRANSMITTED CARRIER output unless DTR is LOW and RTS is LOW.

RECEIVED DATA (RD)

Data bits demodulated from the RECEIVED CARRIER input are available serially at this output. HIGH (mark) indicates logic 1 and LOW (space) indicates logic 0. Under the following conditions this output is forced to logic 1 because the data may be invalid:

1. When CARRIER DETECT is HIGH
2. During the internal squelch delay at half-duplex line turn around (202/V.23 modes only)
3. During soft carrier turnoff at half-duplex line turn around (202 mode only)
4. When DTR is HIGH
5. When RTS ON and BRTS OFF in V.23/202 modes only
6. During auto-answer sequence

BACK REQUEST TO SEND (BRTS)

Since the 1200 bps modem configurations, Bell 202 and CCITT V.23, permit only half duplex operation over two-wire lines, a low baud rate "backward" channel is provided for transmission from the main channel receiver to the main channel transmitter. This input signal (BRTS) is equivalent to REQUEST TO SEND for the main channel, except it belongs to the backward channel. Note that since the EF7910 contains a single transmitter, RTS and BRTS should not be asserted simultaneously. BRTS is meaningful only when a 202 or V.23 mode is selected by MC₀-MC₄. In all other modes it is ignored.

EF7910

For V.23 mode the frequency appearing at the transmitted carrier (TC) output pin is determined by a MARK or SPACE at the back transmitted data (BTD) input (table 3a).

For 202 mode a frequency of 387 Hz appears at TC when BRTS is LOW and BTD is HIGH. No energy (0.0 Volt) appears at TC when BRTS is LOW and BTD is HIGH. No energy (0.0 volt) appears at TC when BRTS is HIGH. BTD should be fixed HIGH for 202 back channel transmission. The signal, BRTS, then is equivalent to the signal, Secondary Request-to-Send, for 202 S/T modems, or Supervisory Transmitted Data for 202 C/D modems.

BACK CLEAR TO SEND (BCTS)

This line is equivalent to CLEAR TO SEND for the main channel, except it belongs to the back channel. BCTS is meaningful only when a V.23 mode is selected by MC₀-MC₄. This signal is not used in Bell 202 back mode.

BACK CARRIER DETECT (BCD)

This line is equivalent to CARRIER DETECT for the main channel, except it belongs to the backward channel. BCD is meaningful only when a 202 or V.23 mode is selected by MC₀-MC₄. For V.23 back channel mode, BCD turns on when either the MARK or SPACE frequency appears with sufficient level at the received carrier (RC) input.

For 202 back channel mode, BCD turns on in response to a 387 Hz tone of sufficient level at the RC input. In this case BCD is equivalent to the signal, Secondary Received Line Signal Detector, for 202 S/T modems, or Supervisory Received Data for 202 C/D modems.

BACK TRANSMITTED DATA (BTD)

This line is equivalent to TRANSMITTED DATA for the main channel, except it belongs to the back channel. BTD is meaningful only when a 202 or V.23 mode is selected by MC₀-MC₄. For 202 back transmission of on/off keying, BTD should be fixed at a HIGH level.

BACK RECEIVED DATA (BRD)

This line is equivalent to RECEIVED DATA (except clamping) for the main channel, except it belongs to the back channel. BRD is meaningful only when a V.23 mode is selected by MC₀-MC₄. Under the following conditions this output is forced HIGH :

1. BRD HIGH
2. DTR HIGH
3. V.21/103 mode
4. During auto-answer

5. When BRTS ON and RTS OFF in V.23 modes only

TRANSMITTED CARRIER (TC)

This analog output is the modulated carrier to be conditioned and sent over the phone line.

RECEIVED CARRIER (RC)

This input is the analog signal received from the phone line. The modem extracts the information contained in this modulated carrier and converts it into a serial data stream for presentation at the RECEIVED DATA (BACK RECEIVED DATA) output.

RING

This input signal permits auto-answer capability by responding to a ringing signal from a data access arrangement. If a ringing signal is detected (RING LOW) and DTR is LOW, the modem begins a sequence to generate an answer tone at the TC output.

XTAL₁, XTAL₂

Master timing of the modem is provided by either a crystal connected to these two inputs or an external clock inserted into XTAL₁. The value of the crystal or the external clock frequency must be 2.4576 MHz $\pm$ 01 %.

V_{CC}

+ 5 volt power supply ($\pm$ 5 %)

V_{BB}

- 5 volt power supply ($\pm$ 5 %).

DGND

Digital signal ground pin.

AGND

Analog signal ground pin (for TRANSMITTED CARRIER and RECEIVED CARRIER).

CAP₁, CAP₂

Connection points of external capacitor/resistor required for proper operation of on-chip analog-to-digital converter.

Recommended values are : C = 2 nF $\pm$ 10 %,
R = 100 Ω $\pm$ 10 %.

RESET

This input signal is for a reset circuit which operates in either of two modes. It automatically resets when power is applied to the device, or it can be activated by application of an external active low TTL pulse.

EF7910

THEORY OF OPERATION

The EF7910 MODEM consists of three main sections, shown in the block diagram - Transmitter, Receiver, and Interface Control.

TRANSMITTER (modulator)

The transmitter, shown in figure 2 receives binary digital data from a source such as a UART and converts the data to an analog signal using frequency shift keying (FSK) modulation. This analog signal is applied to the phone line through a DAA or acoustic coupler. FSK is a modulation technique which encodes one bit per baud. A logic one applied to the TRANSMITTED DATA (TD) input causes a sine wave at a given frequency to appear at the analog TRANSMITTED CARRIER (TC) output. A logic zero applied to input TD causes a sine wave of a different frequency to appear at the TC output. As the data at the TD input switches between logical one and zero, the TC output switches between the two frequencies. In the EF7910 this switching between frequencies is phase continuous. The frequencies themselves are digitally synthesized sine functions.

The frequencies for each modem configuration available in the EF7910 are listed in table 3a.

The process of switching between two frequencies as in FSK generates energy at many more frequencies than the two used in the modulation. All the transmitted information can be recovered from a frequency band B Hz wide, where B is the bit rate or maximum rate of change of the digital data at the TD input. This band is centered about a frequency, f_c .

where $f_c = f_1 + (f_2 - f_1)/2$

(f_1 = lower of two FSK frequencies)

(f_2 = higher of two FSK frequencies)

In addition to this primary information band, there

exist side bands containing redundant information. It is desirable to attenuate these bands for two reasons :

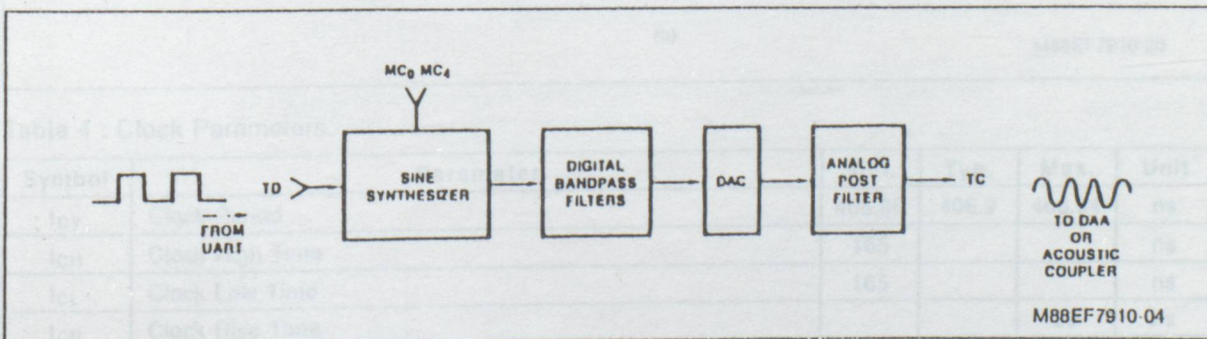
1. The phone companies have specifications on the amount of energy allowed in certain frequency bands on the line.
2. If two independent information channels are present simultaneously on the line (e.g. 300 bps full duplex or 1200 bps half duplex with back), the redundant transmitter components may fall in the frequency band of the local receiver channel and interfere with detection. In the EF7910 these redundant and undesirable components are attenuated by digital bandpass filters.

Following the digital bandpass filters, the filtered FSK signal is converted to an analog signal by an on-chip DAC operating at a high sample rate. This analog FSK signal is finally smoothed by a simple on-chip analog low pass filter.

RECEIVER (demodulator)

A simplified block diagram of the EF7910 FSK receiver is shown in Figure 3. Data transmitted from a remote site modem over the phone line is an FSK-modulated analog carrier. This carrier is applied to the RECEIVED CARRIER (RC) pin via a DAA or acoustic coupler. The first stage of the demodulator is a simple on-chip analog low pass anti-alias filter. The output of this is converted into digital form and filtered by digital bandpass filters to improve the signal to noise ratio and reject other independent channel frequencies associated with the phone line in the case of full duplex configuration. The bandpass filtered output is digitally demodulated to recover the binary data. A carrier detect signal is also digitally extracted from the received line carrier to indicate valid data.

Figure 2 : Transmitter Block Diagram.



The 202 and V.23 main loopback modes allow use in a 4-wire configuration at 1200 bps.

CLOCK GENERATION

Master timing of the modem is provided by either a crystal connected to the XTAL₁ and XTAL₂ inputs or an external clock applied to the XTAL₁ input.

CRYSTAL

When a crystal is used it should be connected as shown in figure 11. The crystal should be a parallel

resonance type, and its value must be 2.4576 MHz $\pm$ 0.01 %. A list of crystal suppliers is shown below.

EXTERNAL CLOCK

This clock signal could be derived from one of several crystal-driven baud rate generators. It should be connected to the XTAL₁ input and the XTAL₂ input must be left floating. The timing parameters required of this clock are shown in figure 11 and the values are listed in table 4.

Figure 11 : Clock Generation.

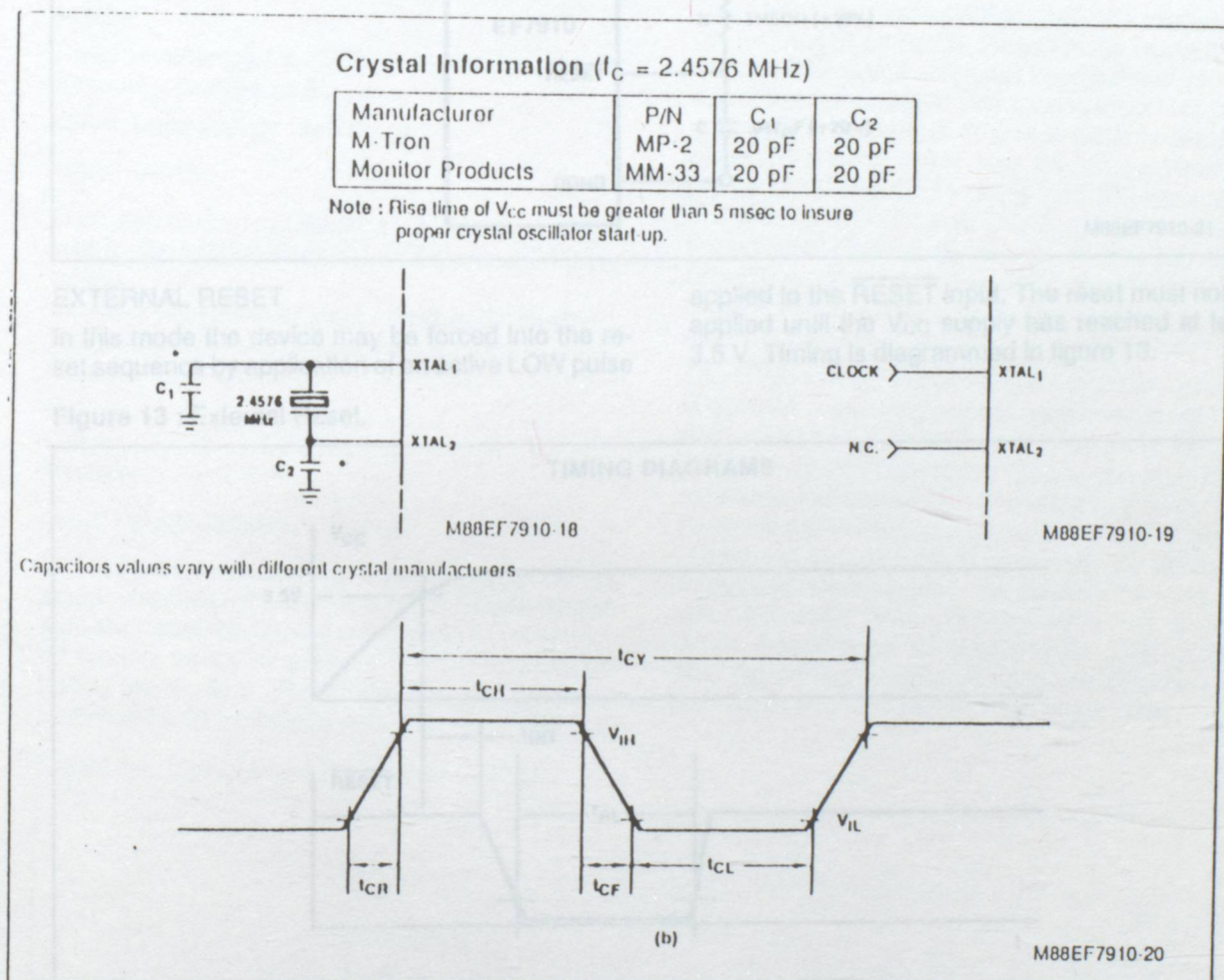


Table 4 : Clock Parameters.

Symbol	Parameter	Min.	Typ.	Max.	Unit
t _{CY}	Clock Period	406.86	406.9	406.94	ns
t _{CH}	Clock High Time	165			ns
t _{CL}	Clock Low Time	165			ns
t _{CR}	Clock Rise Time			20	ns
t _{CF}	Clock Fall Time			20	ns

EF7910

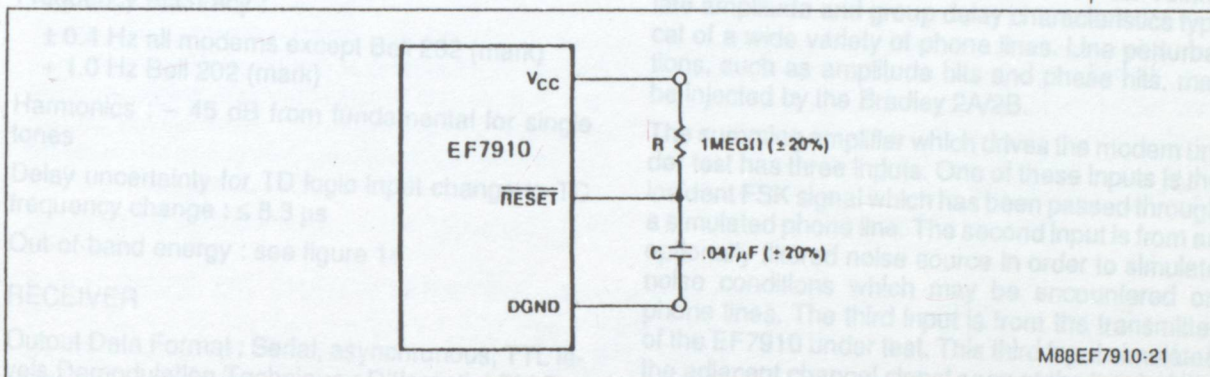
POWER ON RESET

The reset circuit operates in either of two modes.

AUTOMATIC RESET

In this mode an internal reset sequence is automatically entered when power is applied to the device.

Figure 12 : Automatic Reset.

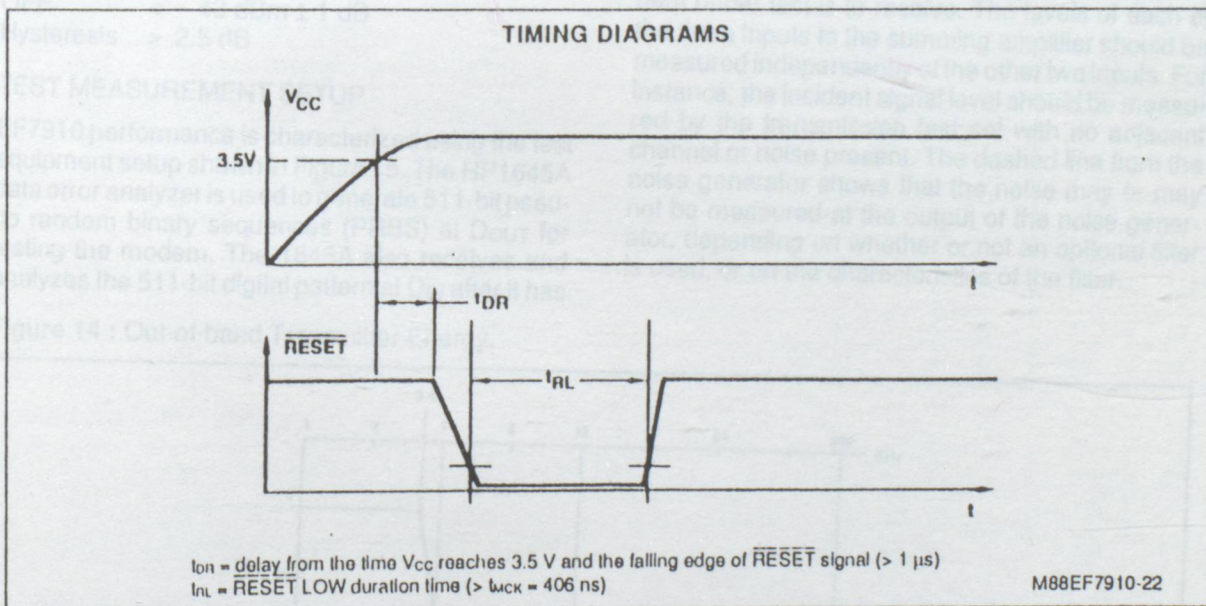


EXTERNAL RESET

In this mode the device may be forced into the reset sequence by application of an active LOW pulse

applied to the $\overline{\text{RESET}}$ input. The reset must not be applied until the V_{CC} supply has reached at least 3.5 V. Timing is diagrammed in figure 13.

Figure 13 : External Reset.



EF7910

EF7910

NOMINAL PERFORMANCE SPECIFICATIONS TRANSMITTER (all modem types)

Input Data Format : Serial, asynchronous, standard
TTL levels Modulation Technique :

Binary, phase-coherent Frequency Shift Keying
(FSK)

TC Output Level : - 3 dBm into 600 Ω

Frequency Accuracy :

± 0.4 Hz all modems except Bell 202 (mark)

+ 1.0 Hz Bell 202 (mark)

Harmonics : - 45 dB from fundamental for single
tones

Delay uncertainty for TD logic input change to TC
frequency change : ≤ 8.3 μ s

Out-of-band energy : see figure 14

RECEIVER

Output Data Format : Serial, asynchronous, TTL le-
vels Demodulation Technique : Differential FM De-
tection

Sensitivity at Receiver Input : 0 dBm to - 48 dBm

Frequency Deviation Tolerance : ± 16 Hz

Carrier Detect Threshold :

ON > - 40 dBm ± 1 dB

OFF < - 43 dBm ± 1 dB

Hysteresis > 2.5 dB

TEST MEASUREMENT SETUP

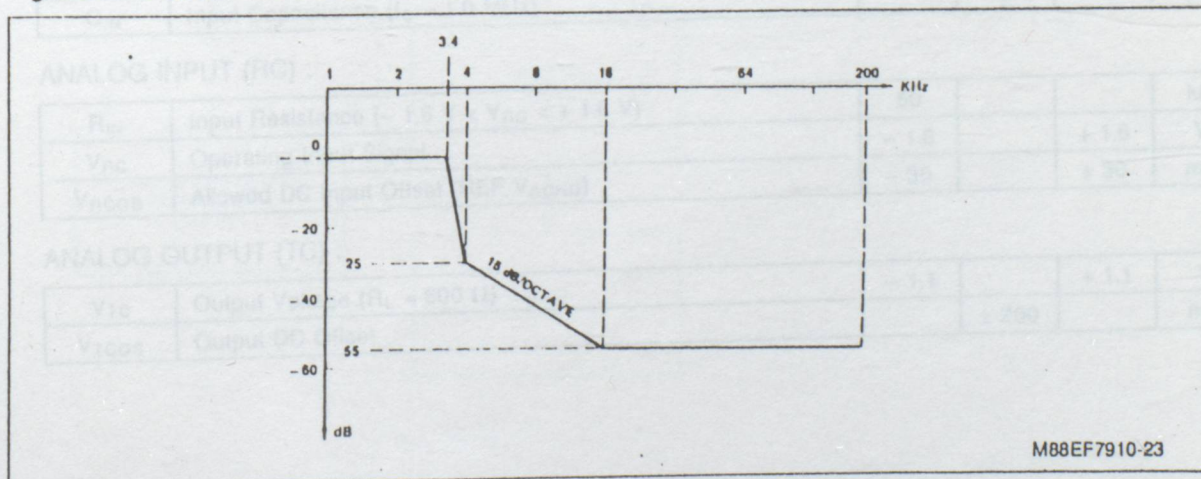
EF7910 performance is characterized using the test
equipment setup shown in Figure 15. The HP1645A
data error analyzer is used to generate 511-bit pseu-
do random binary sequences (PRBS) at D_{OUT} for
testing the modem. The 1645A also receives and
analyzes the 511-bit digital pattern at D_{IN} after it has

progressed around the test loop. A reference trans-
mitter converts the digital sequence generated by
the HP1645A into an FSK signal. The FSK signal is
typically adjusted to different levels from - 12 to
- 45 dBm. The level-adjusted FSK signal or incident
signal then passes through three pieces of equip-
ment which comprise the telephone line simulator.
The Wandel and Golterman TLN-1 and DLZ-4 simu-
late amplitude and group delay characteristics typi-
cal of a wide variety of phone lines. Line perturba-
tions, such as amplitude hits and phase hits, may
be injected by the Bradley 2A/2B.

The summing amplifier which drives the modem un-
der test has three inputs. One of these inputs is the
incident FSK signal which has been passed through
a simulated phone line. The second input is from an
optionally filtered noise source in order to simulate
noise conditions which may be encountered on
phone lines. The third input is from the transmitter
of the EF7910 under test. This third input simulates
the adjacent channel signal seen at the input of the
EF7910 receiver due to the duplexer used on 2-wire
lines. If 4-wire testing is being performed, the adja-
cent channel would not normally be included.

The HP3551A or HP3552A Transmission Test Set
is used for measuring various levels which the mo-
dem under test is to receive. The levels of each of
the three inputs to the summing amplifier should be
measured independently of the other two inputs. For
instance, the incident signal level should be measur-
ed by the transmission test set with no adjacent
channel or noise present. The dashed line from the
noise generator shows that the noise may or may
not be measured at the output of the noise gener-
ator, depending on whether or not an optional filter
is used, or on the characteristics of the filter.

Figure 14 : Out-of-band Transmitter Energy.



M88EF7910-23

EF7910

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
T_{stg}	Storage Temperature	- 65 to + 125	°C
T_{amb}	Ambient Temperature under Bias	0 to + 70	°C
V_{CC}	V_{CC} with Respect to V_{DGND}	+ 6 / - 0.4	V
V_{BB}	V_{BB} with Respect to V_{DGND}	- 6 / + 0.4	V
	All Signal Voltages with Respect to V_{DGND}	± 5	V

The products described by this specification include internal circuitry designed to protect input devices from damaging accumulations of charge. It is suggested, nevertheless, that conventional precautions be observed during storage, handling and use in order to avoid exposure to excessive voltages.

Stresses above those listed under "Absolute Maxi-

imum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL DC CHARACTERISTICS over operating range, referred to V_{DGND}

0 °C ≤ T_A ≤ + 70 °C, V_{CC} = + 5.0 V ± 5 %, V_{BB} = - 5.0 V ± 5 %, V_{AGND} = 0 V ± 50 mV, V_{DGND} = 0 V

Digital Inputs : TD, RTS, MC₀-MC₄, DTR, RING, BTD, BRTS

Digital Outputs : RD, CTS, CD, BRD, BCTS, BCD

Symbol	Parameter	Min.	Typ.	Max.	Unit
V_{OH}	Output HIGH Voltage (I_{OH} = - 50 μ A, C_{LD} = 50 pF)	2.4			V
V_{OL}	Output LOW Voltage (I_{OL} = + 2 mA, C_{LD} = 50 pF)			0.4	V
V_{IH}	Input HIGH Voltage	2.0		V_{CC}	V
V_{IL}	Input LOW Voltage	- 0.5		+ 0.8	V
V_{IHC}	External Clock Input HIGH (XTAL ₁)	3.8		V_{CC}	V
V_{ILC}	External Clock Input LOW (XTAL ₁)	- 0.5		0.8	V
V_{IHR}	External Reset Input HIGH ($\overline{RESET}$)	3.8		V_{CC}	V
V_{ILR}	External Reset Input LOW ($\overline{RESET}$)	- 0.5		0.8	V
I_{IL}	Digital Input Leakage Current (0 ≤ V_{IN} ≤ V_{CC})	- 10		+ 10	μ A
I_{CC}	V_{CC} Supply Current			125	mA
I_{BB}	V_{BB} Supply Current			25	mA
C_{OUT}	Output Capacitance (f_C = 1.0 MHz)		5	15	pF
C_{IN}	Input Capacitance (f_C = 1.0 MHz)		5	15	pF

ANALOG INPUT (RC) :

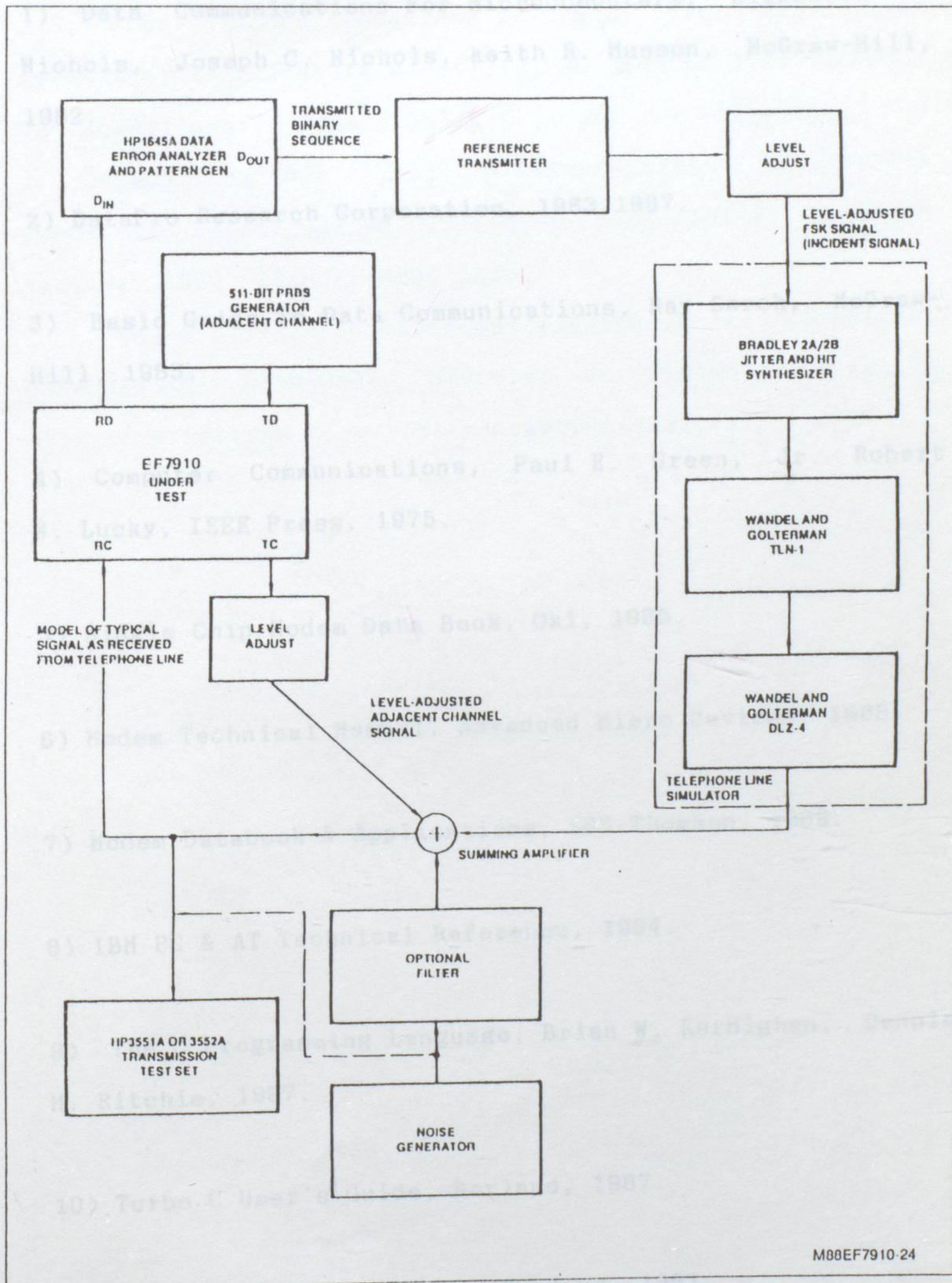
R_{IN}	Input Resistance (- 1.6 V < V_{RC} < + 1.6 V)	50			k Ω
V_{RC}	Operating Input Signal	- 1.6		+ 1.6	V
V_{RCOS}	Allowed DC Input Offset (REF V_{AGND})	- 30		+ 30	mV

ANALOG OUTPUT (TC) :

V_{TC}	Output Voltage (R_L = 600 Ω)	- 1.1		+ 1.1	V
V_{TCOS}	Output DC Offset		± 200		mV

EF7910

Figure 15 : BER and Distorsion Measurement Test Setup.



KAYNAKLAR

- 1) Data Communications For Microcomputers, Elizabeth A. Nichols, Joseph C. Nichols, Keith R. Musson, McGraw-Hill, 1982.
- 2) DataPro Research Corporation, 1983, 1987.
- 3) Basic Guide To Data Communications, Ray Sarch, McGraw-Hill, 1985.
- 4) Computer Communications, Paul E. Green, Jr. Robert W. Lucky, IEEE Press, 1975.
- 5) Single Chip Modem Data Book, Oki, 1985.
- 6) Modem Technical Manuel, Advanced Micro Devices, 1988.
- 7) Modem Databook & Applications, SGS-Thomson, 1989.
- 8) IBM PC & AT Technical Reference, 1984.
- 9) The C Programming Language, Brian W. Kernighan, Dennis M. Ritchie, 1987.
- 10) Turbo C User's Guide, Borland, 1987.
- 11) Turbo C Reference Guide, Borland, 1987

ÖZGEÇMİŞ

1966 yılında Zonguldak'ta doğdu. İlk, orta, lise öğrenimini Zonguldak'ta sırasıyla, 30 Ağustos ilkokulu'nda, TED Koleji'nde ve Mehmet Çelikel Lisesi'nde tamamladı.

1984 yılında Yıldız Üniversitesi Mühendislik Fakültesi Elektronik ve Haberleşme Mühendisliği Bölümünü kazandı. 1989 yılında mezun oldu.

Halen Yıldız Üniversitesi Elektronik ve Haberleşme Mühendisliği Bölümünde, Devreler ve Sistemler Anabilim dalında araştırma görevlisi olarak çalışmaktadır.

