

YILDIZ TEKNİK ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

Eviriciler İçin Tetik. Tasarımı

Yüksek Lisans Tezi

Kenan Odabaş

1991

YILDIZ TEKNİK ÜNİVERSİTESİ
KÜTÜPHANE DOKÜMANTASYON
DAİRE BAŞKANLIĞI

Kot :R. 152
146
Alındığı Yer :Fen Bilimleri Enstitüsü
Tarih :24.10.1992
Fatura :---
Fiyatı :40.000.-
Ayniyat No :1/2
Kayıt No :48357
UDC :621.3...378.242
Ek :

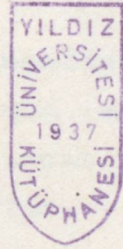
+





YILDIZ ÜNİVERSİTESİ * FEN BİLİMLERİ ENSTİTÜSÜ

EVİRİCİLER İÇİN TETİKLEYİCİ
TASARIMI



YÜKSEK LİSANS TEZİ

Elo.Hab. Müh. KENAN ADABAS

ELEKTRONİK BÖLÜMÜ - 1991

ÖZET

Tezde eviriciler için kontrol düzeni tasarım esasları incelenmiştir. Öncelikle tasarıma baz olabilecek eviriciler ve bunları oluşturan elemanlar incelenmiş, sonradan yapılacak kontrolün harmonik analizi araştırılmıştır.

Araştırmada gerilim ara devreli frekans çevirici ve darbe genişlik modülasyonlu düzenler ağırlık kazanmıştır.

Tasarımın teorik incelenmesinden sonra sayısal tasarım uygun görülmüştür. Uygun microcontroller seçilmiş, modelleme çalışmalarından sonra algoritmalar tasarlanarak uygulanmıştır.

Tezin son bölümünde çalışmanın uygulama detayları verilmiştir. Gerekli olan yüksek seviyeli yazılımlar bölümün sonuna eklenmiştir. Ayrıca sonuçta üretilen algoritmaya uygun assembly yazılımlar oluşturularak hex file ile birlikte ilave edilmiştir.

ÖNSÖZ

Bu çalışmayı bana veren değerli hocam Prof.Dr. Atıf Ural'a çalışma boyunca yaptığı katkılardan dolayı teşekkürü borçbilirim.Ayrıca pratik katkılarından dolayı zayıf akım teknisyeni Ekrem Gül'e, tezin oluşumunda, her an yardımını esirgemeyen Murat Ertan Bilişik'e ve yüksek lisans sınıfındaki diğer arkadaşlara verdikleri destek için teşekkür ederim.

İÇİNDEKİLER

BÖLÜM 1

sayfa

SÜRÜCÜLER VE ÖZELLİKLER

1.1	Doğrudan Frekans Çeviriciler	1
1.2	Ara Devreli Frekans Çeviriciler	2
1.2.1	Ara Akım DEvreli Frekans çeviriciler	2
1.2.2	Gerilim Ara Devreli Frekans Çeviriciler	3
1.2.2.1	Değişken Gerilim Ara Devreli Frekans Çeviriciler	4
1.2.2.2	Sabit Gerilim Ara Devreli Frekans Çeviriciler	5

BÖLÜM 2

DARBE GENİŞLİK MODÜLASYONLU FREKANS ÇEVİRİCİLER (D.G.M.)

2.1	Üç Fazlı Eviriciler	9
2.1.1	120° lik İletim Durumunda	9
2.1.2	180° lik İletim Durumunda	14
2.2	Darbe Genişlik Modülasyonlu Eviricilerin Çalışma Prensipleri	15
2.3	Darbe Genişlik Modülasyon Yöntemleri	19
2.3.1	Sinüs Üçgen Karşılaştırma Yöntemi	21
2.3.2	Gerilim Referanslı Karşılaştırma	21

BÖLÜM 3

sayfa

EVİRİCİ ÇIKIŞ HARMONİKLERİ

3.1	Tek Faz Köprü Evirici	25
3.2	Darbe Genişlik Modülasyonlu Tek Faz Evirici ...	25
3.3	3 Faz Köprü Evirici	34
3.4	Modülasyon Tiplerine Göre Analiz	38

BÖLÜM 4

GÜÇ TRANSİSTÖRLERİ

4.1	Bipolar Güç Transistörleri	43
4.2	Transistörlerin Optimal Sürülmesi	45
4.3	Transistörlerin Kesime Girmesi	47
4.4	Transistörün İletime Girmesi	53

BÖLÜM 5

HPC 16003 MİKROKONTROLURU

5.1	Genel Açıklamalar	57
5.2	Özellikleri	57
5.3	Registerlar	58
5.3.1	Adres Register A	58
5.3.2	Adres Register B	58
5.3.3	Adres Register X	58
5.3.4	Baunday Counstant X	59

5.3.5	Stack Pointer Register SP	59
5.3.6	Program Counter Register PC	59
5.3.7	Carry Bit C	59
5.4	Adresleme Modları	60
5.4.1	Genel Adresleme	60
5.4.2	Özel Adresleme	61
5.4.3	Tek Adresli Genel Mod	61
5.4.3.1	B Register Indirect	61
5.4.3.2	X Register Indirect	61
5.4.3.3	Direct	62
5.4.3.4	Indirect	62
5.4.4	İki Adresli Genel Mod	62
5.4.4.1	Immediate	62
5.4.4.2	Direct Memory To Direct Memory	62
5.4.4.3	Immediate To Direct Memory	63
5.4.5	Özel Modlar	63
5.4.5.1	X Register Indirect With Auto-Increment/Decrement	63
5.4.5.2	B Register Indirect With Auto-Increment/Decrement	64
5.4.5.3	Double Register Indirect	65
5.5	HPC Ailesinin Donanım Yapı ve Özellikleri	66
5.5.1	HPC'nin Fonksiyonel Bacak Bağlantı ve Tanımları	66
5.5.1.1	Giriş/Çıkış (I/O) Bacakları	66
5.5.1.2	Adresleme ile İlgili Bacaklar	68
5.5.1.3	Saat İşareti (Clock) Bacakları	68
5.5.1.4	Diğer Bacaklar	68
5.5.2	HPC Çalışma Modları	70
5.5.2.1	Single Chip Normal Mode	70

5.5.2.2 Expanded Normal Mode	71
5.5.2.3 Single Chip ROMless Mode	71
5.5.2.4 Expanded ROMless Mode	71
5.5.3 Donanım Bağlantıları	74
5.5.3.1 Güç ve Topraklama	75
5.5.3.2 Saat İşareti	75
5.5.3.3 Reset Devresi	77
5.6 HPC 16003 Sayaç/Zamanlayıcı Birimleri	78
5.6.1 Giriş	78
5.6.2 Sayaç/Zamanlayıcı İşlemleri	79
5.6.2.1 T0 ve T8 Sayaç/Zamanlayıcıları	79
5.6.2.2 T1 Sayaç/Zamanlayıcısı	80
5.6.2.3 T2 ve T3 Sayaç/Zamanlayıcısı	81
5.6.2.4 PWM Sayaçları	81
5.6.3 Sayaç/Zamanlayıcı Çıkışları	81
5.6.4 Temel Kısım Registerleri	82
5.7 Kesmeler (Interrupt)	90
5.7.1 Giriş	90
5.7.2 Kesmelerin İşleyişi	92
5.7.3 Kesme Kontrol Registerleri	92

BÖLÜM 6

TERCİH EDİLEN KONTROL YÖNTEMİ

6.1 Tercih Edilen Yöntem	95
6.2 Tasarımın Anahatları	96
6.3 Güç Elektronik Elemanları	97
6.4 Çıkış Aralıkları	97
6.5 Ölü Zaman Problemi	98
6.6 Referans bilgilerinin alınması	102

BÖLÜM 1

SÜRÜCÜLER VE ÖZELLİKLERİ

Asenkron motorlar söz konusu olduğunda sürücü olarak kullanılacak güç elektronigi düzenleri, makinayı geniş bir aralıkta kontrol edebilecek yapıda olmalıdırlar. Bu nedenle giriş bölümünde de belirtildiği gibi makinayı kontrol edebilmek amacı ile çeşitli devreler ve yöntemler mevcuttur. Bunların herbirinin birbirlerine göre üstünlükleri ve sakıncaları vardır. Sincap kafesli asenkron makinaların kontrolu için en uygun olanı stator frekansı ile birlikte stator gerilim veya akımının değiştirilmesidir. Bu durumda makina anma hızına kadar maksimum momenti ile yüklenebilir ve geniş bir aralıkta hız kontrolu söz konusu olur. Bu değişimi bize frekans çeviriciler sağlamaktadır. Bunlar genelde iki turlüdür.

- a) Doğrudan frekans çeviriciler
- b) Ara devreli frekans çeviriciler

1. Doğrudan Frekans Çeviriciler :

Doğrudan frekans çeviriciler, her bir fazda birbirine zıt paralel bağlı kontrollü doğrultuculardan oluşur. Gerilim ve frekans birlikte değiştirilebilir. Hız kontrol aralığı üst sınır, bostaki anma hızı ile, bunun 1/3 katı mertebesinde dir. Hız aralığının geniş olmaması, çok sayıda eleman gerektirmesi, bu sistemin ancak büyük güçlü ve düşük hızlı tahrik sistemlerine uygulanabilmesine neden olmaktadır.

2. Ara Devreli Frekans Çeviriciler :

Ara devreli çeviriciler yapı itibarı ile

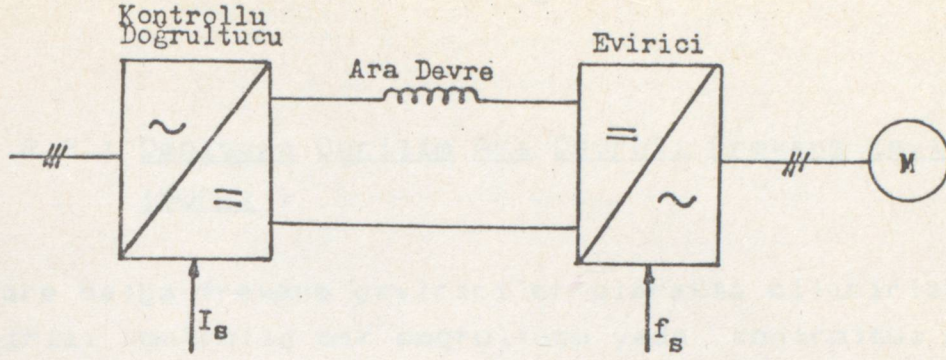
- girişte sebeke gerilimini doğrultan kontrollü veya kontrolsüz bir doğrultucu;
- doğrultucuya bağlı pasif filtre elemanlarından oluşan bir ara devre,
- ara devreden beslenen bir çeviriciler, ara devrenin şekline göre genelde iki kısma ayrılırlar

a) Akım ara devreli çeviriciler AFG

b) Gerilim ara devreli çeviriciler GFG

2.1 Akım Ara Devreli Frekans Çeviriciler :

Akıma devreli frekans çeviriciler, akımın genliğini kontrol edebilmek için girişte kontrollü doğrultuculardan oluşmuştur. Ara devreli akımı süzmek için büyükçe bir seri endüktans yer alır. Evirici, özellikle klasik tristörlerden oluşmuş devrelerde komütasyon olayının kolaylıkla gerçekleştirilebildiği için, çok basittir. Evirici sadece frekans değiştirilmektedir. Bütün bu üstünlüklerine karşın, çıkış akımındaki harmonikler, ek kayıplara ve özellikle düşük hızlarda moment salınımlarına neden olmaktadır. Harmonikleri azaltmak için evirici darbe genişlik modülasyonlu geliştirilebilirse de, akımın gerek kayıp gerekse moment oluşumunda doğrudan etkili olması, GFG'ye göre önemli bir sakınca getirir.



Şekil 1.1 Akım ara devreli

Ayrıca akım ara devreli çeviricinin frekans kontrol bölgesi dardır ve yüksüz çalışamaz. Ara devre emüktansı ve komütasyon kondansatörleri pahalıdır. Aynı zamanda birden fazla motoru tahrik etmek için kullanılmaz. Komütasyon devresinin basit olmasının getirdiği üstünlük te, gelişen güç mosfetleri sayesinde önemsiz kalmıştır. Ara devre zaman sabiti akımın değişim hızını önemli ölçüde sınırlar.

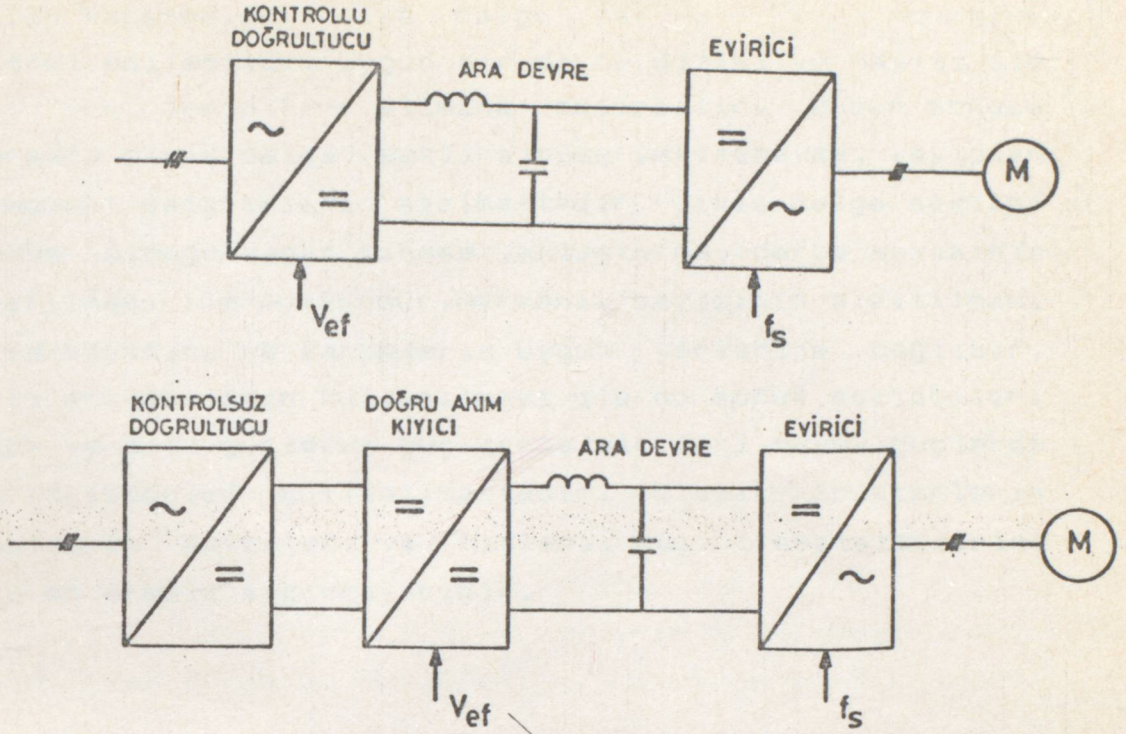
1.2.2 Gerilim Ara Devreli Frekans Çeviriciler :

a) Değişken gerilim ara devreli frekans çeviriciler DGFÇ

b) Sabit gerilim aradevreli frekans çeviriciler SGFÇ

1.2.2.1 Değişken Gerilim Ara Devreli Frekans Çeviriciler (DGFC) :

Kare dalga frekans çeviriciler olarakta bilinirler.Devre girişi kontrollü bir doğrultucu yada kontrolsüz doğrultucu ve buna ilave bir doğru akım kıyıcı olabilir. DGFC de ara devre gerilim değişken olduğundan, harmonik distorsiyonun geniş bir aralıkta değişir. Maksimum distorsiyonun oluşturduğu ara devre gerilimini de süzebilmek amacı ile ara devrede yer alan kondansatör büyük seçilmelidir. Bu ise büyük zaman sabiti demek olup, istenen gerilim değişimlerine sistemin cevabı yavaştır. Klasik tristörlü eviricilerde komütasyon olayı, akım ara devreliye göre oldukça zordur ve daha fazla elemana ihtiyaç vardır. Bu nedenle kontrol devresi daha karmaşıktır. Motor uçlarına uygulanan 120° lik kare dalga biçimindeki blok, oldukça büyük değerli harmonikler içerir.Bunun sonucu olarak, ısınma kayıpları ve moment salınımları özellikle küçük hız değerlerinde artar. Ayrıca oluşan akımın tepeleri nedeni ile de evirici büyük boyutlandırılmalıdır. Kare dalga evirici skalar kontrole oldukça yatkındır. Bu kontrollü doğrultucular kullanıldığından güç faktörü küçüktür. Hız kontrol aralığı 10/1 dir. Yukarıda bahsedilen bu sakıncalar nedeni ile çok uygun bir sürücü türü değildir. Şekil 1.2 de bu tür frekans çeviriciye ilişkin blok şemalar verilmiştir. DGFC, kontrolsüz doğrultucu ve doğru akım kıyıcı kullanılarak gerçekleştirildiğinde çıkış geriliminin etkin değeri, doğru akım kıyıcı tarafından belirlenir. Bu şekildeki yapı ile devrenin güç faktörü düzeltilmiş olduğu gibi süzme elemanları daha küçük seçilebilir. Böylece sistemin dinamiği iyileştirilmiş olur.

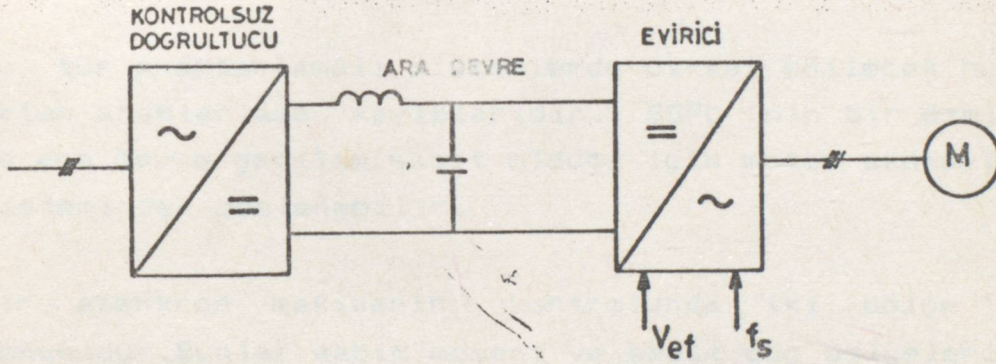


Sekil 1.2 Değişken gerilim ara devreli frekans çevirici

1.2.2.2 Sabit Gerilim ara Devreli Frekans Çeviriciler (SGFÇ) :

Bu tür frekans çeviricilerde ara devre gerilimi sabittir. Şebeke tarafında kontrolsüz doğrultucular yer alır. Böylece hem küçük süzme elemanları kullanılır hem de devrenin güç faktörü daha iyidir. Gerilim ve frekans, evirici ezzerinden değiştirilmektedir. Gerilim değişimi darbe genişlik modülasyonu ile sağlanabilir. Bu tür çalışma, aynı zamanda harmonikleride azaltmaktadır. Bu Hattta devinirizigeryen hadam, epakter, elemanlarının, uy...

açılıp kapanmaları ile dalga şekli harmonikler kontrol edilebilir. Uygun bir darbe dizisi ve sayısı ile harmonikler elimine edilebilir. Bunun sonucu olarakta çıkış dalga şekli sinüse yaklaşmakta, kayıplar ve moment salınımları azalmaktadır. Çıkış dalga şeklini mümkün olduğu kadar sinüse yaklaştırma, darbe sayısının artırılması ile mümkündür. Harmonik sayısının azaltılması darbe sayısına ve darbelerin uygun yerlerine bağlıdır. Hızlı anahtarların kullanılması ile bu sorun aşılabılır. Küçük ve orta güçlerde güç transistörleri, büyük güçlerde ise tristörler kullanılmaktadır. Klasik tristörlerin komütasyon devreleri ve hızları, güç transistörlerine göre en önemli sakıncalaradır.



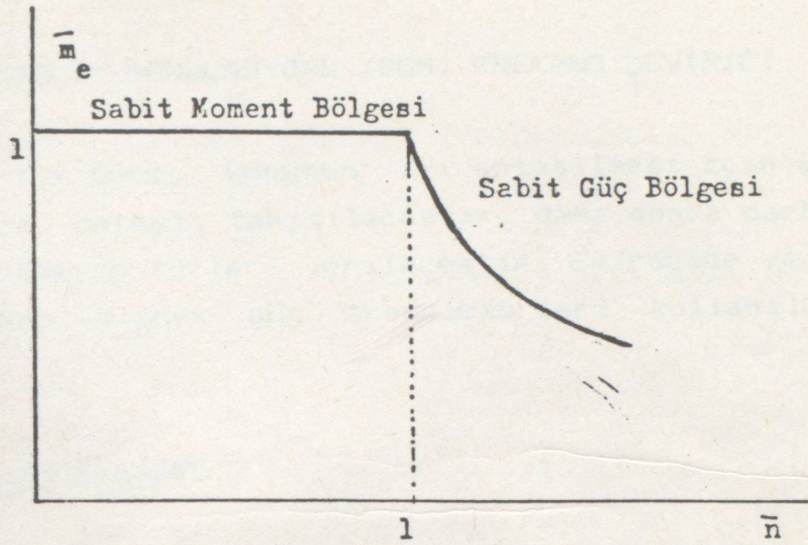
Şekil 1.3 Sabit Gerilim Ara Devreli
Frekans Çevirici

Darbe genişlik modülasyonu, harmonik eliminasyonuna dayanan yöntemler ile son zamanlarda çok sık kullanılmaktadır. Bu metotta darbeler arasındaki açılar, optimum kontrol kurallarına göre önceden belirlenir. Açılar hem harmonikleri azaltır hem de gerilimi kontrol edebilir. Bu tür kontrol sistemleri için özellikle mikroişlemci bazlı kontrol sistemleri kullanılır. Sürücüde amaç, makinatı mümkün olduğu kadar sinüzoidal biçimde değişen akımlarla beslemektir. Bunu sağlamanın bir yolu darbe genişlik modülasyonu olduğu gibi bir diğer yolu da eviricide yer alan anahtar elemanların, motor akımı sinüzoidal bir akım referansını izleyecek şekilde açılıp kapanmasıdır.

Bu tür anahtarlama sistemlerinde dikkat edilecek husus, artan anahtarlama kayıplarıdır. SGFÇ 'nin bir özelliği de ara devre gerilim sabit olduğu için motor akü+evirici sisteminden beslenebilir.

Bir asenkron makinanın kontrolunda iki bölge söz konusudur. Bunlar sabit moment ve sabit güç bölgeleridir.

Genelde asenkron makınada frekans ile gerilim de artmalıdır. Anma hızının üstüne çıkılmak istendiğinde sabit tutulur.



Şekil 1.3 Bir asenkron makinada hız kontrol bölgeleri

Bu durumda makina sabit güç bölgesinde çalışır. Gerilim/frekans oranı azaldığı için, hava aralığı akısı ve buna bağlı olarak ta moment düşer.

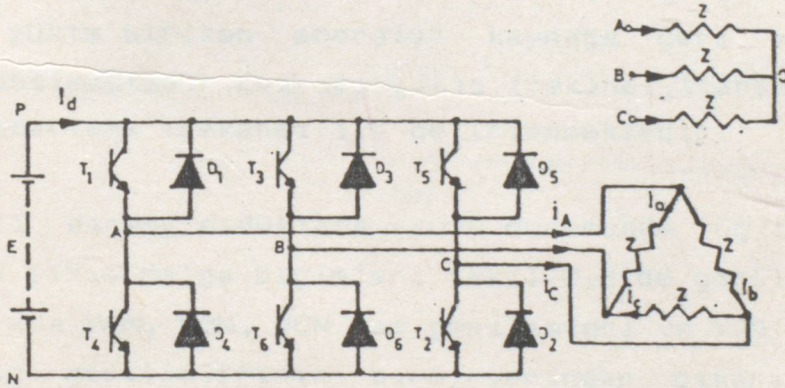
BÖLÜM 2

DARBE GENİŞLİK MODÜLASYONU (DGM) FREKANS ÇEVİRİCİ

Bu bölümde ilk önce, konunun iyi anlaşılması için üç fazlı evirici detaylı tanıtılacaktır. Daha sonra darbe genişlik modülasyon türleri verilecektir. Eviricide yarı iletken eleman olarak güç transistörleri kullanılacaktır.

2.1 Üç Fazlı Eviriciler :

Şekil 4.1'de transistörlü üç fazlı gerilim beslemeli köprü evirici devresi verilmiştir. Üç fazlı evirici devreleri, bir fazlı tam dalga köprü eviriciye bir paralel kol daha eklenerek elde edilmektedir.

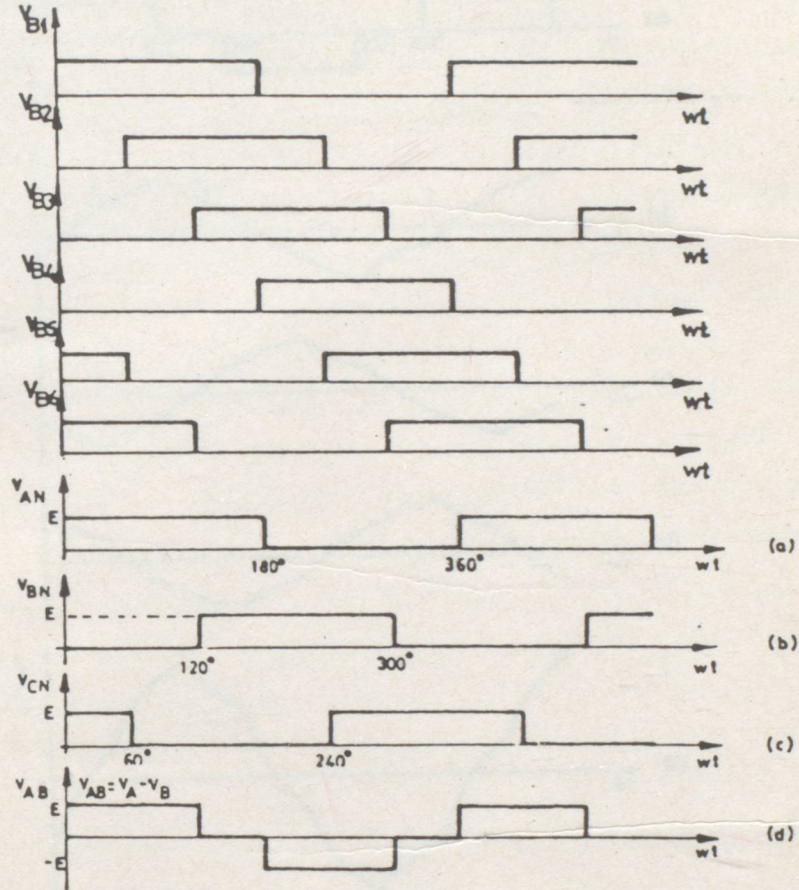


Şekil 2.1 Üç fazlı gerilim beslemeli evirici devresi

Bu evirici devresinde güç transistörleri kullanılmaktadır. T1, T2, T3, T4, T5, T6 transistörleri sıra ile her biri 120° veya 180° iletimde kalacak şekilde anahtarlanmaktadır. Bu nedenle evirici çıkış dalga biçimleri iletim biçimlerine göre değişmektedir. İletimde olan transistör öyle ayarlanmalıdır ki üç fazlın gerilimleri toplamı her an sıfır olmalıdır. Köprünün altı transistörden herhangi birinin yanlış iletime geçirilmesi veya iletim süresini uzatarak, kendinden sonra iletime geçecek transistörün iletim süresince de iletimde kalması eviricinin güç devresini oluşturan köprüde istenmeyen kol kısa devresine yol açacaktır.

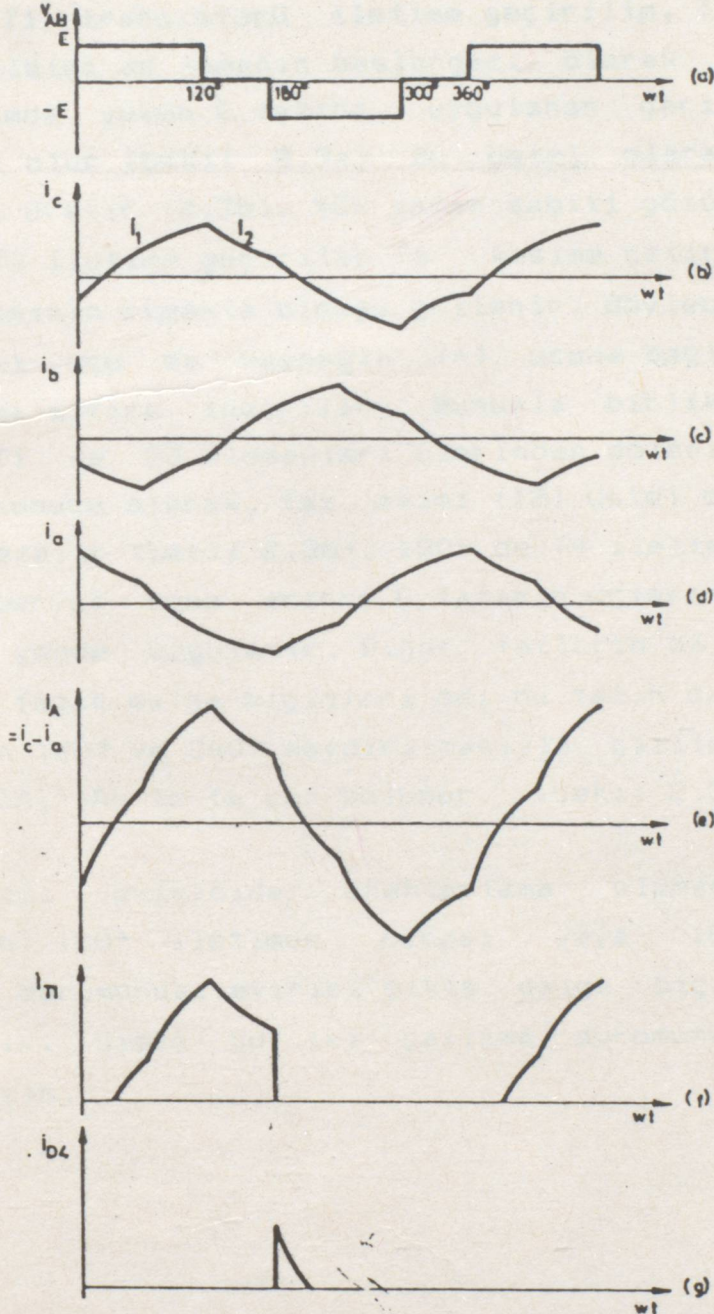
Kol kısa devresini önlemek için ise, her bir koldaki alt ve üst transistörlerin anahtarlanması sırasında her ikisinin birden kesimde tutulduğu bir minimum ölü zaman gereklidir. Eviricinin kontrol devresi tasarlanırken bu konuya özel önem verilmelidir. Eviricideki geri besleme diyotları yükte biriken enerjiyi kaynağa geri vermek için kullanılmaktadır. Evirici çıkış frekansı, transistörlerin anahtarlama frekansı ile belirlenmektedir.

Üçgen bağlı direnç-endüktans yükü durumunda üç fazlı eviricinin çıkış dalga biçimleri şekil 2.2'de görülmektedir. Burada VAN, VBN, VCN faz gerilimleri ve VAB, VBC, VCA ise faz gerilimlerinin birbirlerinden çıkarılması ile elde edilen faz arası gerilimlerdir.



Şekil 2.2 üç fazlı eviricinin üçgen bağlı yük durumunda çıkış gerilimi dalga şekilleri.

Faz akımları, fazlara uygulanan gerilim basamağı değiştikçe oluşan bir dizi üstel akımdan oluşmaktadır. Şekil 2.3'de üçgen bağlı bir direnç endüktans yükünün



Şekil 2.3 Üç fazlı eviricinin üçgen bağlı direnç-endüktans yüküne bağlanması durumunda akım dalga biçimleri

Devrenin çalışması aşağıdaki gibi açıklanabilir;

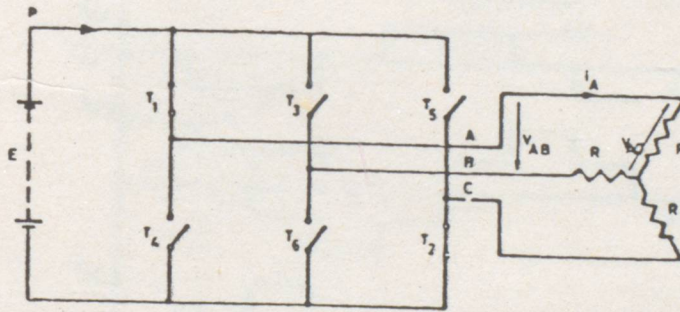
T4, T5, T6 transistörlerinin iletimde olduğu varsayılırsa T1 transistörü iletime geçirilip, T4'ün kesime getirildiği an zamanın başlangıcı olarak seçilebilir. Bu durumda, yükün C fazına uygulanan gerilim ilk 120° için +E olur (Şekil 2.3a). Bu üstel olarak artan I1 akımını üretir (2.3b). Yük zaman sađiti gözönüne alındığında T3 iletime geçirilip T6 kesime getirildiğinde de faz akımının akmakta olduğu gözlenir. Böylece C fazının her iki ucu da kaynağın (+) ucuna bağlanır ve faz gerilimi sıfıra indirilir. Bununla birlikte endüktif akım, T1 ve D3 elemanları üzerinden dolaşımı sürdürür. Bunun sonucu olarak, faz akımı (I2) üstel olarak sıfıra doğru azalır (Şekil 2.3b). 180° de T4 iletime geçirilip, yarı periyot sona erince C fazının uçlarına E gerilimi ters yönde uygulanır. Diğer fazların dalga biçimleri de, bu fazın dalga biçimleri de, bu fazın dalga biçimlerinin 120° ve 240° kaydırılmasıyla çizilebilir. Hat akımı I_A , $I_A = I_C - I_a$ dan bulunur. (Şekil 2.3e)

Üç fazlı eviricide anahtarlama elemanlarının her birinin 120° iletimde olması veya 180° iletimde olması durumunda, evirici çıkış dalga biçimleri değişmektedir. Şimdi bu iki çalışma durumunu ayrı ayrı inceleyim.

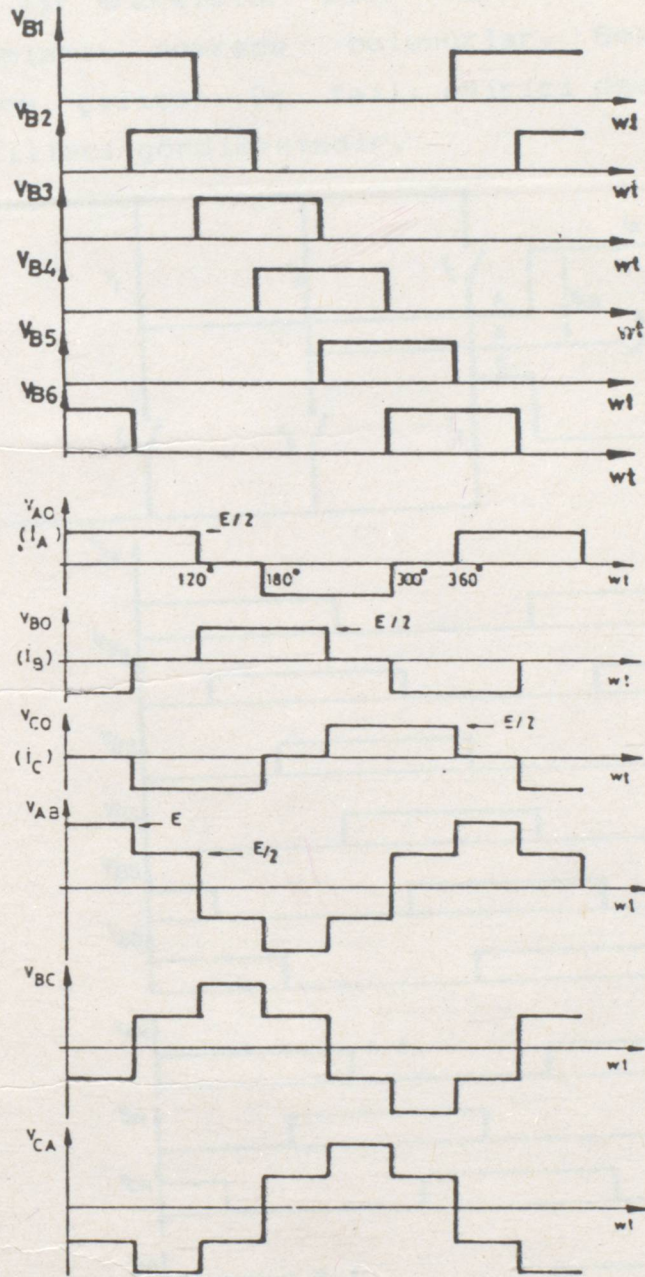
2.1.1 120° İletim Durumu :

Bu durumda her bir anahtarlama elemanı bir peryotta 120° iletimde kalmaktadır. Bu peryot süresince bir başka tümleşik anahtarlama elemanlarıyla 60° iletimde

kalmaktadır. Şekil 2.4 a'da bu ilkeye göre çalışan üç fazlı evirici devresi verilmektedir. Şekilden de görülebileceği gibi yük saf ohmiktir. Bu yüke göre çıkış dalga biçimleri de Şekil 2.4b'de verilmiştir.

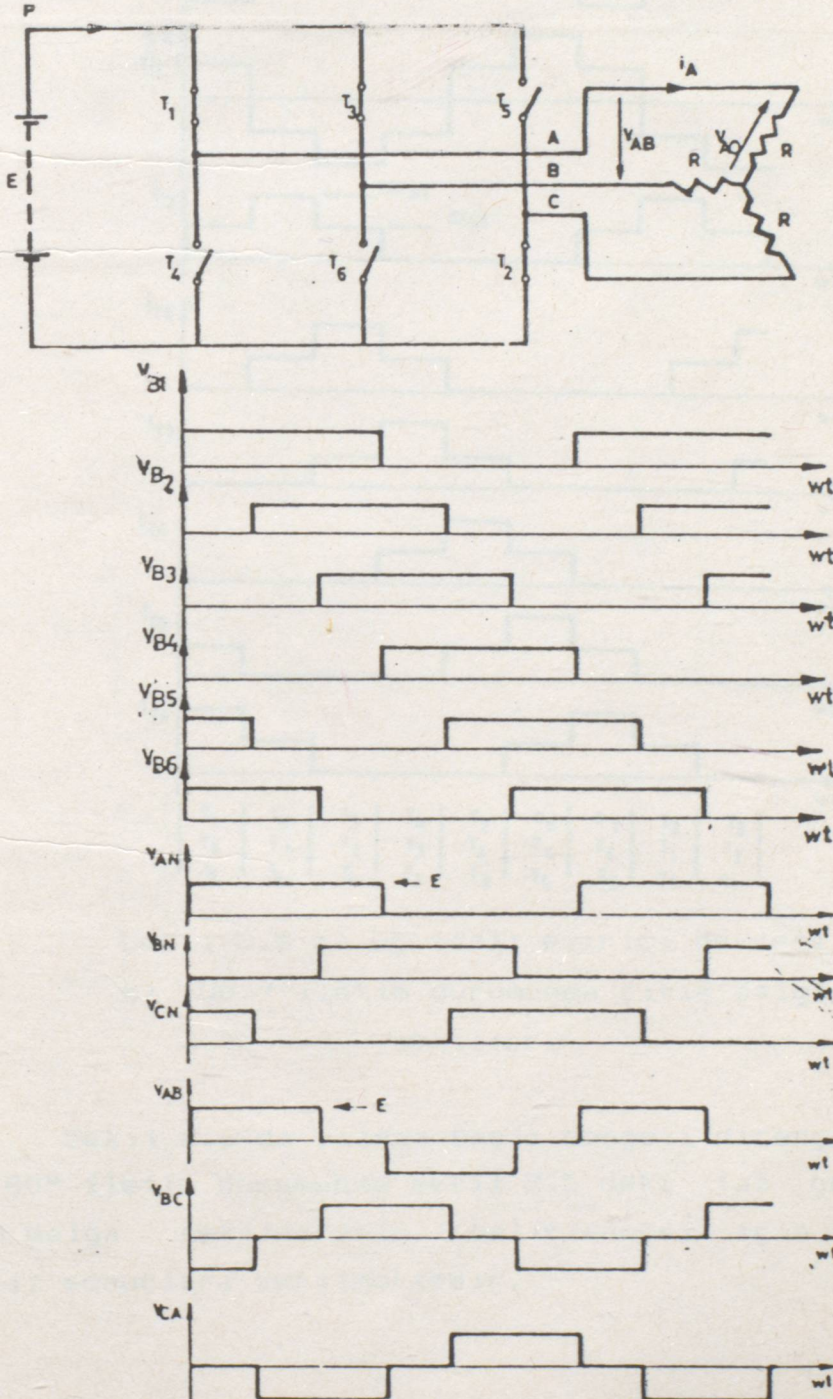


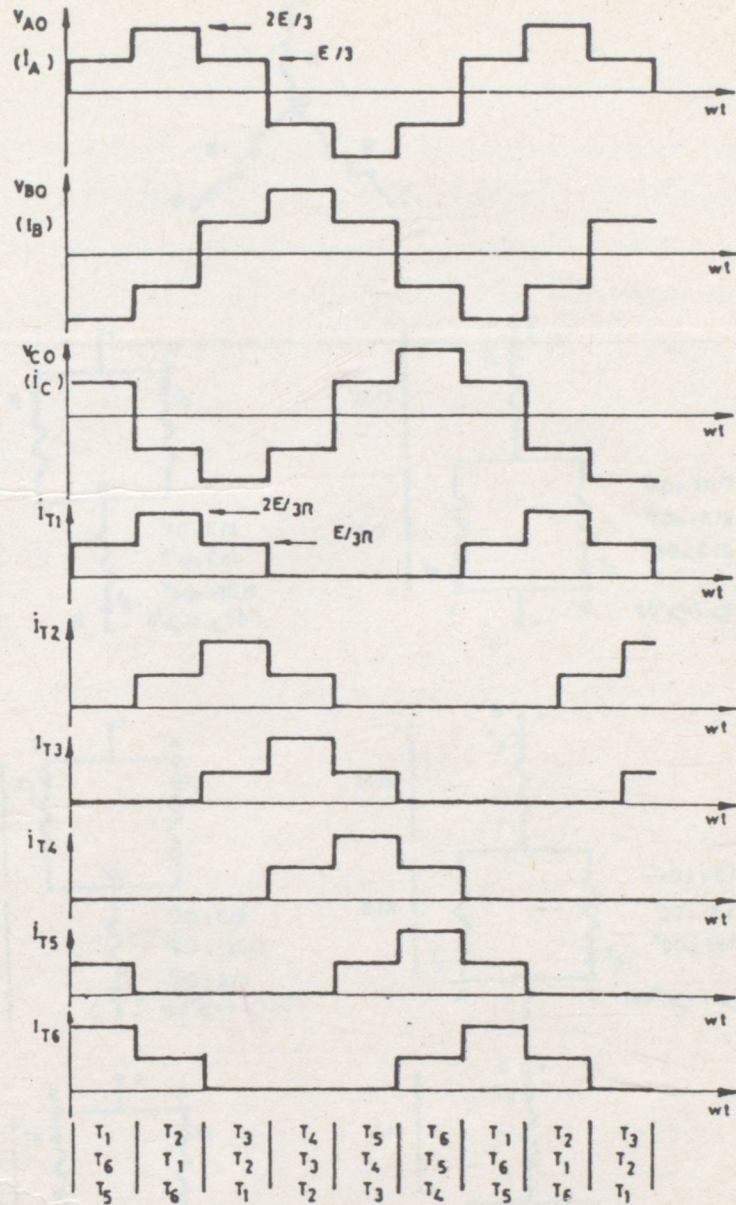
Şekil 2.4 a Evirici devresi



Sekil 2.4b 120° iletim durumunda çıkış dalga şekilleri
2.1.2 180° iletim Durumu

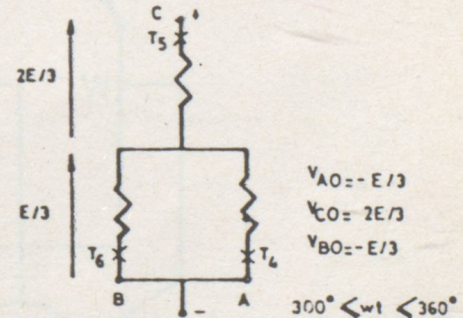
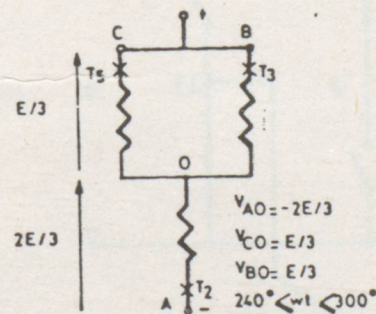
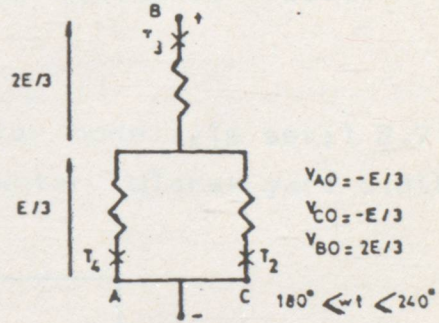
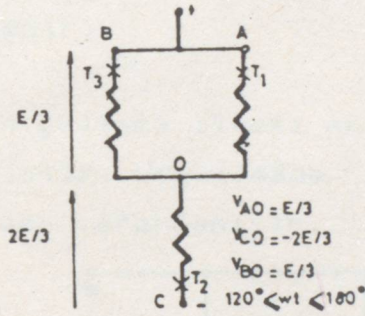
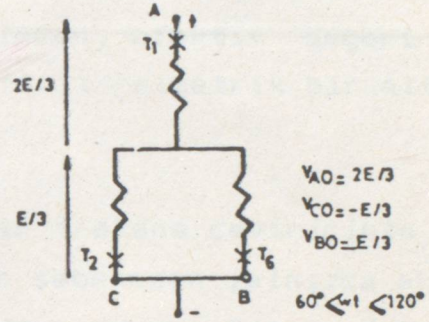
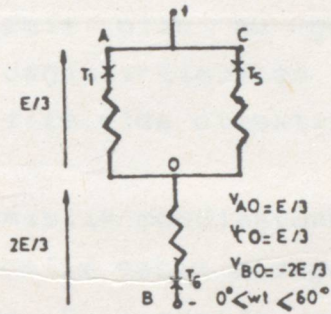
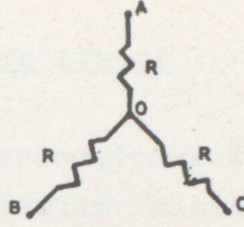
Uygulamada daha çok, 180° iletimde kalan evirici tipi kullanılmaktadır. Bu tür eviricilerde bir t anında bir kolda tek bir transistör öbür kolda ise bir transistör paralel olarak devrede bulunurlar. Şekil 2.5'de bu ilkeye göre çalışan üç fazlı evirici devresi ve çıkış dalga şekilleri görülmektedir.





Şekil 2.5 a) üç fazlı evirici devresi
b) 180° iletim durumunda çıkış dalga
şekilleri

Şekil 2.6'da yıldız bağlı dengeli direnç yükünde ve 180° iletim durumunda Şekil 2.5'deki faz gerilim ve akım dalga şekillerinin belirlenmesi için yapılan analiz sonuçları verilmektedir.



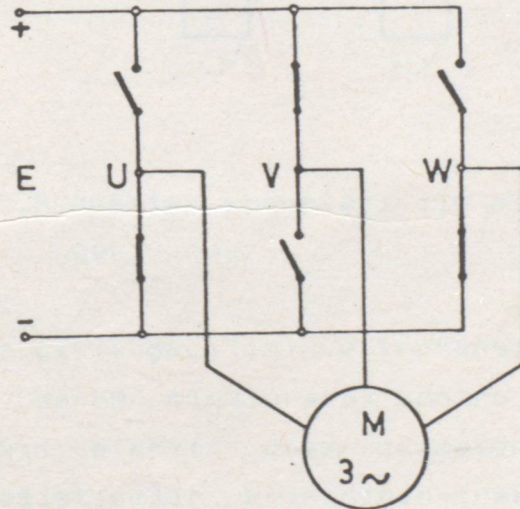
Şekil 2.6 Faz akım ve gerilim dalga şekillerinin belirlenmesi için yapılan analiz sonuçları

2.2 DGM Evirici Çalışma İlkesi :

Darbe genişlik modülasyonu, frekans çeviricilerle yapılan asenkron motor hız denetim sistemlerinde oldukça sık kullanılır. Darbe genişlik modülasyonlu bir frekans çeviricide ara devre gerilimi sabittir. Eviricinin görevi sabit olan bu gerilimden, efektif değeri ve frekansı değiştirilebilen üç fazlı simetrik bir alternatif gerilim elde etmektir.

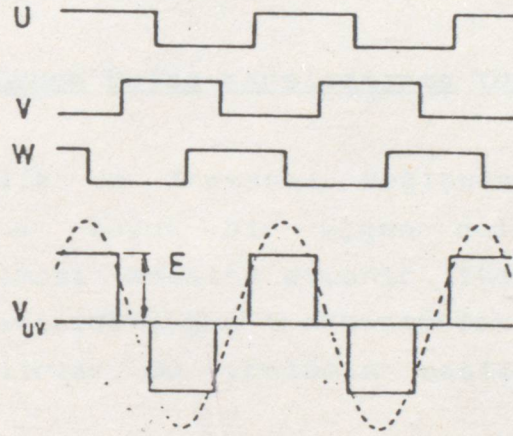
Darbe genişlik modülasyonu, bir frekans çeviricinin ara devre gerilim sabit olduğundan şebekeden yalnızca aktif güç çeker. Bu nedenle $\cos \phi \approx 1$ dir. Diğer frekans çeviricilerde şebekeden önemli miktarda reaktif güç çekilmektedir.

Eviricinin çalışma ilkesi anahtar modeliyle şekil 2.7'de gösterilmiştir. Uygulamada anahtar olarak yarı iletken elemanlardan yararlanılır.



Şekil 2.7 Eviricinin anahtar modeli.

Bu modelde asenkron motora giden her bir fazdaki iki anahtardan biri kapalı iken diğer açık olacak şekilde çalışırlar. Böylece bir fazdaki anahtardan her biri yarım peryot boyunca kapalı kalır, bunu izleyen diğer yarım peryotta ise diğer anahtar kapanır. Öteki fazlardaki anahtar ise aynı işleri 120° 'lik bir farkla tekrarlarlar. Böylece çıkış geriliminin efektif değeri 0.78 olarak en büyük değerini alır. Bu durumda motora giden fazlardaki gerilimler ve Vuv faz arası gerilim şekil 2.8'de verilmiştir. Bu dalga şekli sincap kafesli motorun sabit gerilimle beslenmesi için uygundur.



Şekil 2.8 Anahtar konumları ile elde edilen gerilimler.

DSM yönteminde çıkış gerilimi ve frekansı, yarı peryotta birden fazla darbe oluşturarak kontrol edilir. Temel bileşene ilişkin efektif değer darbelerin genişlikleri ayarlanarak değiştirilir. Eviricinin transistörleri için anahtarlama işaretlerinin üretilme tekniğine modülasyon denir. Darbe gerilim sincap kafesli asenkron motorda

dogruluğu yan etkiler, gerilim dalga şekline, dolâısıyla modülasyon yöntemine bağlıdır. Uygun bir modülasyon yöntemi seçilerek motordaki yan etkiler, örneğin ısı kayıpları, salınım momentleri v.s.minimuma indirilebilir.

2.3 Darbe Genişlik Modülasyonu Yöntemleri :

Çeviricilerde uygulanan darbe genişlik modülasyonu yöntemleri analog ve sayısal olmak üzere başlıca iki grupta toplanabilir. Analog yöntemde darbe dizisi, referans olarak üretilen iki dalga karşılaştırılarak elde edilir. Sayısal yöntemde ise, darbe genişlikleri önceden hesaplanır.

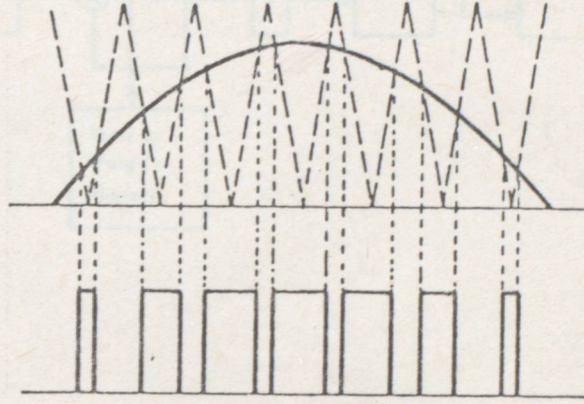
2.3.1 Sinüs-Uçgen Dalga Karşılaştırma Yöntemi :

Yöntem, genlik ve frekansı değişken bir referans sinüsten daha büyük bir uçgen dalga işaretinin karşılaştırılması esasına dayanır. İki işaretin kesim noktaları eviricideki güç transistörlerinin anahtarlama anlarını belirler. Bu yöntemin başlıca özellikleri şunlardır:

- Sinüs dalga genliğinin uçgen dalga genliğine oranı çıkış geriliminin belirler.
- Çıkış frekansı sinüs dalgasının frekansına eşittir.
- Uçgen dalganın frekansı eviricinin çalışma frekansına eşittir.

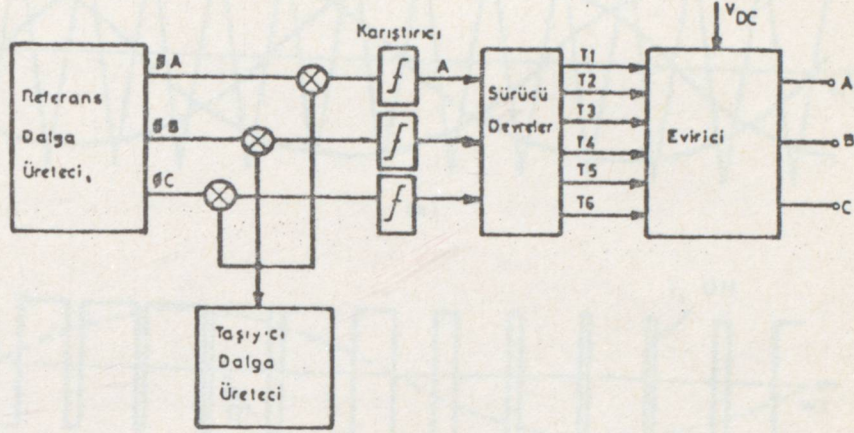
Şekil 2.9'da iki dalganın karşılaştırılması sonucu elde edilen darbe genişlik modülasyonlu dalga görülmektedir. Şekilden de görülebileceği gibi modülasyonlu dalga iki dalganın eşit olduğu noktalarda seviye değiştirmektedir.

Sinüs ve üçgen dalgalar senkron değilse, çıkışta yarı peryottaki dalga şekilleri birbirine benzemez ancak üçgen dalga frekansı sinüs dalga frekansının on katından büyük tutulursa harmonik bileşenlerde önemli değişimler olmayacaktır.



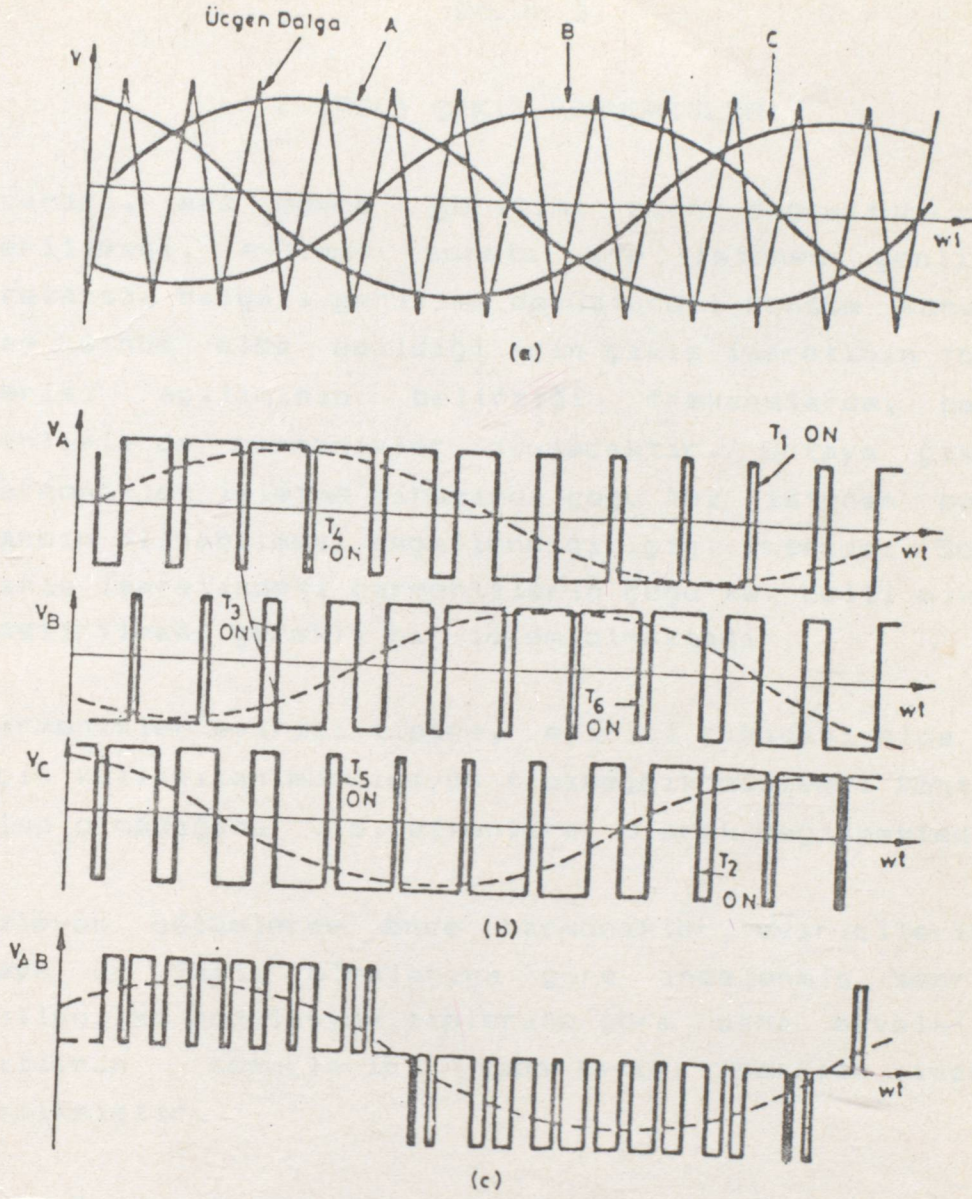
Şekil 2.9 Sinüs-Üçgen karşılaştırma yöntemi ile gerçekleştirilen DGM dalga şekli

Şekil 2.10 da sinüs-üçgen dalga yardımı ile modülasyon yapan bir düzenegin blok diyagramı verilmiştir. Üçfazlı simetrik sinüs dalgaları, referans dalga üreticinden üretilmektedir. Referans dalgaları, taşıyıcı dalga üreticinin gönderdiği değişmez frekans ve genlikte üçgen dalgalar her fazın karıştırıcı devresinde işleme girer ve o fazın darbe genişlik modülasyonlu dalga biçimleri üretilir. Üretilen dalga biçimi o fazın dalga biçimi ile aynı fazda ve frekansdadır.



Şekil 2.10 Sinüs-Üçgen dalga karşılaştırma yöntemi kullanan üçfazlı evirici blok diyagramı

Bu yöntemle elde edilen dalga şekilleri evirici anahtarlama işaretleri şekil 2.11'de gösterilmektedir.



Şekil 2.11 Sinüs-Üçgen karşılaştırma yöntemi ile elde edilen DGM dalga şekilleri ve evirici anahtarlama zamanları

BÖLÜM 3

EVİRİCİ ÇIKIŞ HARMONİKLERİ

Evirici, ara devre gerilimi olan doğrultucu çıkış gerilimini, evirmek sureti ile istenen genlik ve frekansta dalgalı gerilime dönüştürür. Dönüşüm sonucunda tam sinüs elde edildiği için çıkış işaretinin fourier serisi açılımının belirttiği frekanslarda, belirli genliklerde harmonikler oluşacaktır. Ortaya çıkan bu harmonikler işletme cihazında çoğu kez istenen performansın alınabilmesi engellendiği için istenmez. Sonuçta çıkış işaretindeki harmoniklerin çoğu kez belli miktarda bastırılması gerekli bir işlem olmaktadır.

Harmonikler evirici tipine, evirici çıkışını elde etmek için kullanılan modülasyon tipine, mikroişlemci kontrollü olup olmadığına v.b. etkenlere olarak değişmektedir.

İzleyen bölümlerde önce harmonikler, eviricilerin tek veya üç fazlı olmalarına göre incelenmiş sonra ise kullanılan modülasyon tiplerine göre daha evvelki analizlerin sonuçlarını toparlayıcı şekilde inceleme yapılmıştır.

3.1. Tek Fazlı Köprü Evirici :

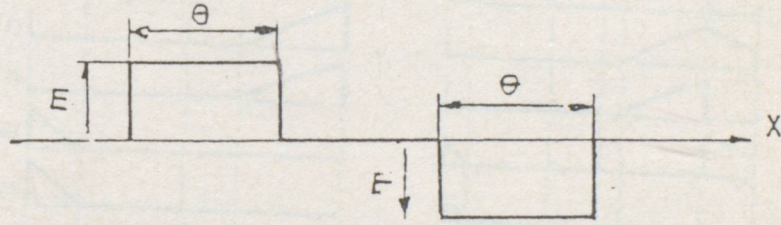
Düzenin prensip şeması Şekil 3.1. de görüldüğü gibidir. Buradaki çıkış (yarı kare dalga; quasi square wave) simetrik olduğu için $(f(x_{in}); f(x))$ çift harmonik yoktur. İşaretle referans ayarlaması Şekil 3.2. deki gibi yapılsa bu durum Fourier serisinde cosinüslü terimlerin katsayıları b_n aşadaki gibi olur.

$$b_n = \frac{2}{\pi} \int_{-\theta/2}^{+\theta/2} E \cos nx \, dx = \frac{4E}{n\pi} \sin \frac{n\theta}{2} \quad (3.1.1.)$$

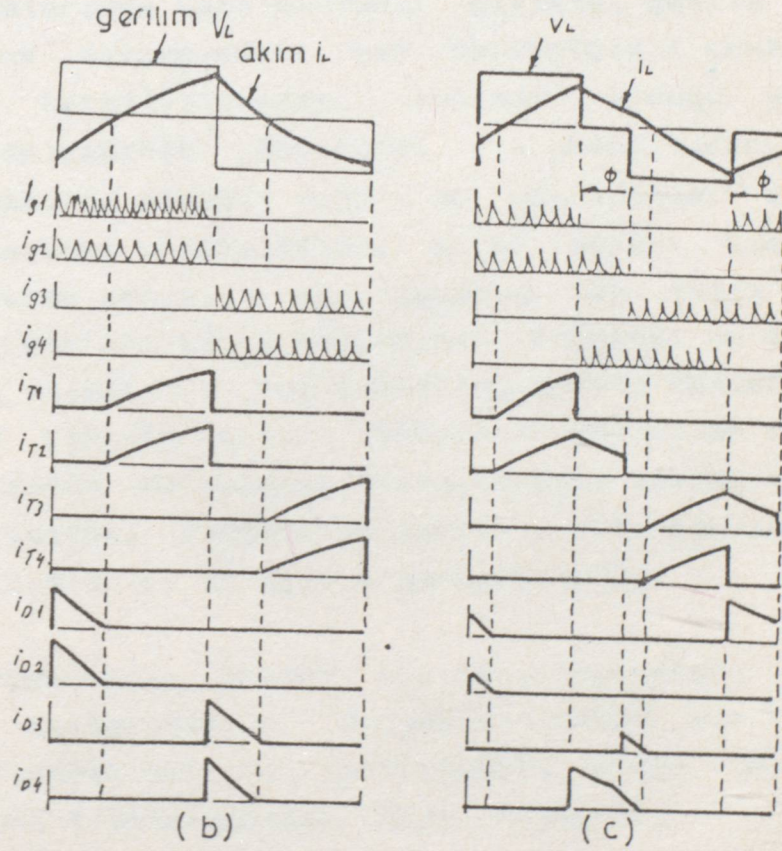
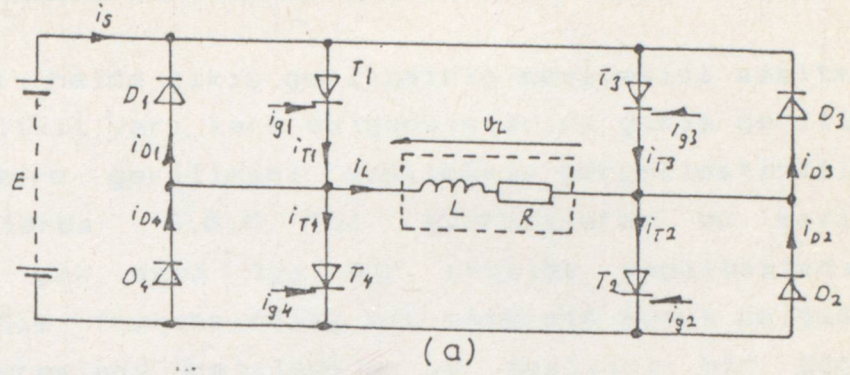
Bu son ifadenin n. harmoniginin efektif degeri

$$V_{nef} = \frac{2E}{n\pi} \sin \frac{n\theta}{2}, n \text{ tek} \quad (3.1.2.)$$

olarak elde edilir.



Şekil 3.1. Tek fazlı köprü eviricide çıkış işareti



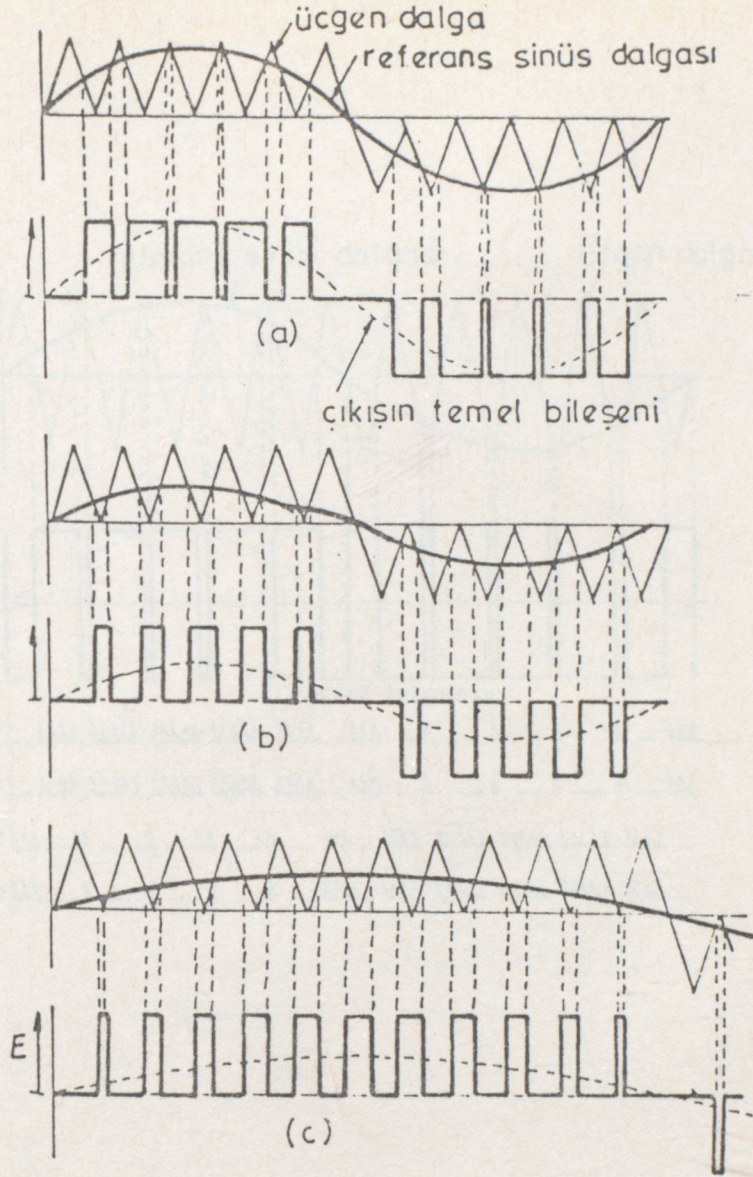
Şekil 3.2. Tek fazlı köprü evirici
 a) Temel devre b) Kare dalga çıkış c) Yarı kare dalga çıkışı

3.2 Darbe Genlik Modülasyon (DGM)'lu Bir Fazlı Evirici :

Bir önceki halde çıkış geriliminin seviyesini azaltmak (sabit genlikli yarı kare dalgada) evirici giriş gerilimi olan ara devre gerilimini azaltmakla gerçekleştirilir. Son zamanlarda D.G.M. 'li eviricilerde bu seviye ayarlaması çok daha iyi bir şekilde yapılmaktadır. İstenen çıkış frekansındaki bir referans sinüs dalgası, kontrol devresinde üretilmekte ve taşıyıcı bir üçgen dalga ile karşılaştırılmakta, tetiklemeler iki dalganın kesim noktalarında yapılmaktadır. Çıkışta, genlik sabit ancak çıkış dalgasındaki bir darbeciğin (çentigin) genişliği, karşılaştırmada, kesimin olduğu yerdeki referans dalgasının yüksekliği ile orantılıdır. Sonuç çıkış dalgasında efektif değer, bu genişlikler istenen sinüs dalgasında yüksekliklere karşı gelir. Aşağıdaki şekiller darbe genişlik modülasyonlu tek fazlı köprü eviricide referans sinüs dalgasının frekansı ve genliği ile çıkış dalgasının değişimlerini göstermektedir. Bu tip DGM de çıkışta sıfır genlikli periyotlar vardır. Referans sinüs dalgasının frekansındaki azalma her bir yarım periyottaki darbelerin sayısını artırmaktadır. Bu durum Şekil 3.3.(c) de açıkça görülmektedir.

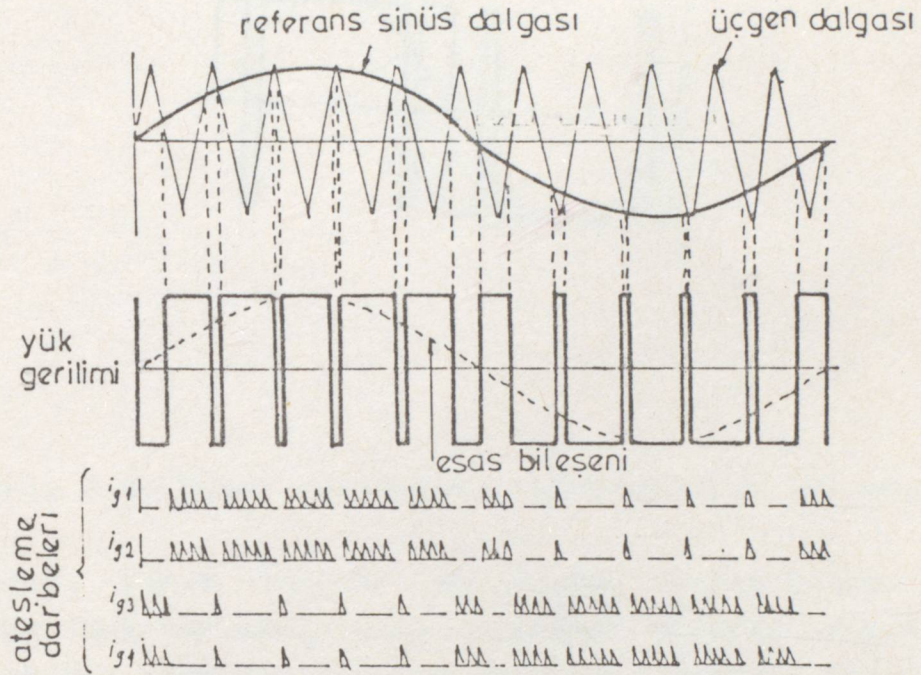
Çıkış periyodundaki yüksek sayıdaki darbeler, yüksek dereceden harmoniklerin satışında büyük bir artışa sebep olur. Ancak bunları filtrelemek, düşük dereceden harmonikleri filtrelemekten daha kolaydır.

Bu D.G.M. kontrolüne alternatif olarak, Şekil 3.1.(a) daki evirici çıkışı, sıfır değerli periyotlardan oluşmaksızın gerçekleştirilebilir. Düzende D.G.M. çıkış gerilimi ve tristör tetikleme açıları Şekil 3.4. de



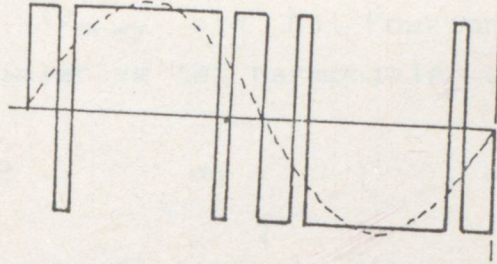
Şekil 3.3. D.G.M. ile elde edilmiş dalgada ateşleme anlarının oluşumu. (a) Maksimum çıkış geriliminde. (b) yarı maksimum çıkış geriliminde. (c) yarı gerilim ve yarı frekansta.

görülmektedir. Buradaki kontrolde, üçgen dalga referans sinüs dalgası ile modüle edilir ve üçgen dalganın daha evelce görüldüğü gibi bir offset değeri yoktur.



Şekil 3.4. Kaynak alitrnasyonu ile D.G.M.

Bunların yanında çıkış peryodunda komutasyonlardan kaçınan ancak, düşük mertebeden harmonikleri azaltan bir yöntem vardır. Söz konusu yöntemde çıkış gerilim dalga şekli aşağıda Şekil 3.5. dedir.



Sekil 3.5. Düşük mertebeden harmoniklerin yok edilmesi

Evirici çıkış fourier serisinde, sahip olduğu çeyrek dalga (quarter-wave) simetrisinden dolayı, sadece sinüs terimleri içerir. Çift harmonikleri içermez. Şekil 3.5. deki dalga şeklinde gerilimin zıt değerlik aldığı açık değerleri a_1, a_2 olduğunda sinüslü terimlerin katsayıları aşağıdaki gibi olur.

$$a_n = \frac{4E}{\pi L} \left[\int_0^{a_1} \sin nx \, dx - \int_{a_1}^{a_2} \sin nx \, dx + \int_{a_2}^{90^\circ} \sin nx \, dx \right] \quad (3.2.1.)$$

$$a_n = \frac{4E}{n\pi L} \left[1 - 2 \cos na_1 + 2 \cos na_2 \right] \quad (3.2.2.)$$

Normal D.G.M. de şekil 3.3.te söz konusu olan çıkışlarda çeyrek peryotta anahtarlama açıları $\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_{2n}$ ise (n çeyrek peryottaki darbe sayısı), maksimum çıkış geriliminde ($V_{M-\text{et}} \sin E$). Fourier serisinde sadece sinüslü terimler ve tek harmonikler bulunur.

$$a_n = \frac{4E}{\pi L} \left[\int_{\alpha_1}^{\alpha_2} \sin nx \, dx + \int_{\alpha_3}^{\alpha_4} \sin nx \, dx + \dots + \int_{\alpha_{2n-1}}^{\alpha_{2n}} \sin nx \, dx \right] \quad (3.2.3)$$

$$a_n = \frac{4E}{\pi L} \left[\cos n\alpha_1 + \cos n\alpha_3 + \dots + \cos n\alpha_{2n-1} - \cos n\alpha_2 + \right. \\ \left. + \cos n\alpha_4 - \dots - \cos n\alpha_{2n} \right] \quad (3.2.4)$$

Bu durum evirici çıkışı 50 Hz üçgen dalga frekansı 500 Hz için i) Maksimum çıkış getilimi ii) Maksimum çıkış geriliminin yarısı durumunda

Anahtarlama açıları : i) $27.6^\circ, 49.7^\circ, 56.9^\circ, 90^\circ$

ii) $32.3^\circ, 42.0^\circ, 63.9^\circ, 80.9^\circ$

i) $a_1 = 1.0 E, a_3 = 0.002 E, a_5 = 0.033 E, a_7 = 0.212 E,$
 $a_9 = 0.182 E$

ii) $a_1 = 0.5 E, a_3 = 0.00 E, a_5 = 0.001 E, a_7 = 0.044 E,$
 $a_9 = 0.361 E$

Yukarıdaki sonuçlardan da görüldüğü üzere düşük mertebeden harmonikler oldukça azaltılmış veya yok edilmiştir.

Kaynak alternasyonu ile D.G.M.edilen eviricinin bir yarı periyodunda n darbe varsa ve $\alpha_1, \alpha_2, \dots, \alpha_n$ tetikleme açıları olmak üzere ($\alpha_n=90^\circ$, $\alpha_1=0^\circ$) Fourier açılımında sadece sinüslü terimler ve tek mertebeli harmonikler vardır. Sinüs bileşenlerinin genliği a_n :

$$a_n = \frac{4}{\pi} \left[\int_0^{\alpha_2} \sin nx \, dx + \int_{\alpha_2}^{\alpha_3} \sin nx \, dx + \dots + \int_{\alpha_{n-1}}^{\alpha_n} \sin nx \, dx \right] \quad (3.2.5)$$

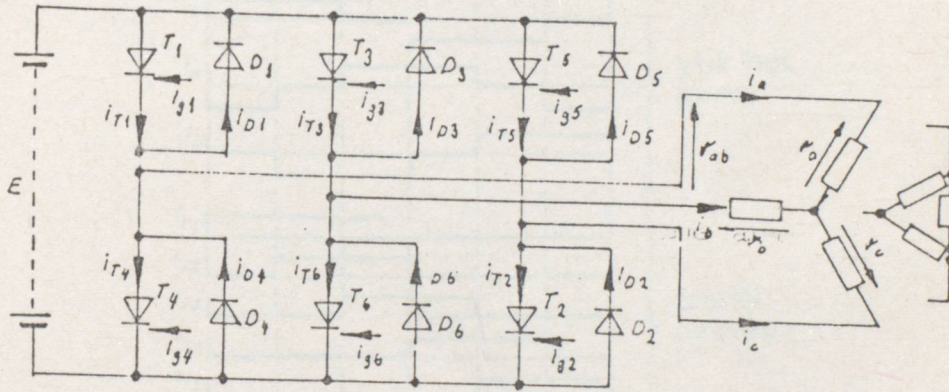
şeklinde olur. Örnek olarak üçgen dalga sinüs dalgasından 11 kat daha büyük frekanslı olduğu halde çıkış çeyrek dalga simetrisine sahip ve çift harmonik içermez ve sadece sinüs bileşenlerinden oluşur.

Anahtarlama açıları sırasıyla $0^\circ, 14.34^\circ, 37.73^\circ, 43.46^\circ, 73.29^\circ, 73.96^\circ$ olur. Maksimum çıkış gerilimi için sonuçta

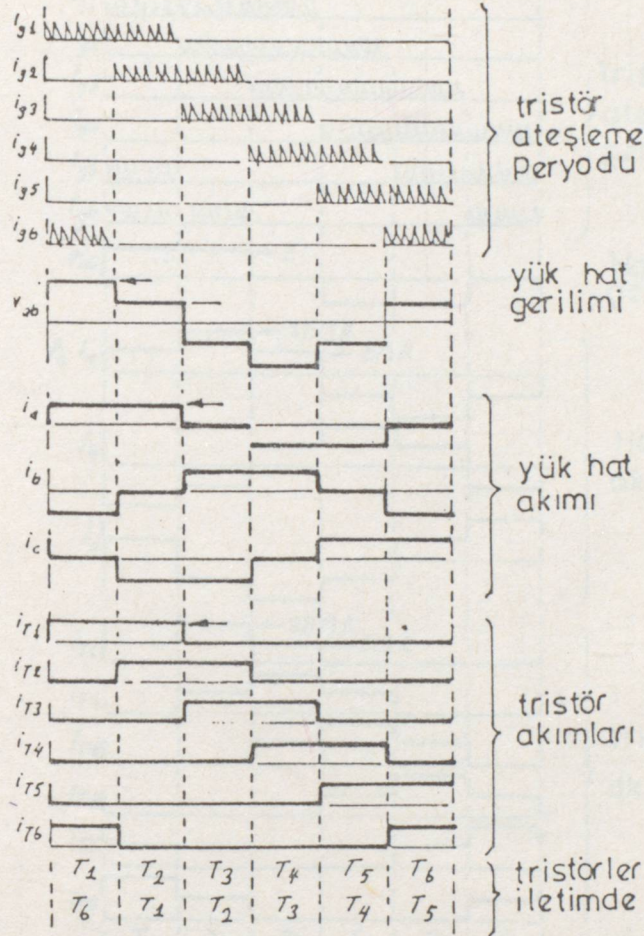
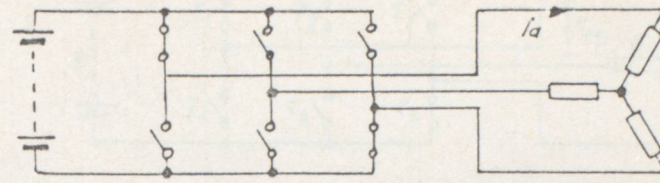
$a_1=1.00E$, $a_3=0$, $a_5=0$, $a_7=0.18 E$, $a_9=0.139 E$, $a_{11}=0.601 E$
 $a_{13}=0.318 E$, $a_{15}=0.02 E$, $a_{17}=0.034 E$, $a_{19}=0.212 E$
 olur.

3.3. ÜÇ FAZLI KÖPRÜ EVİRİCİ

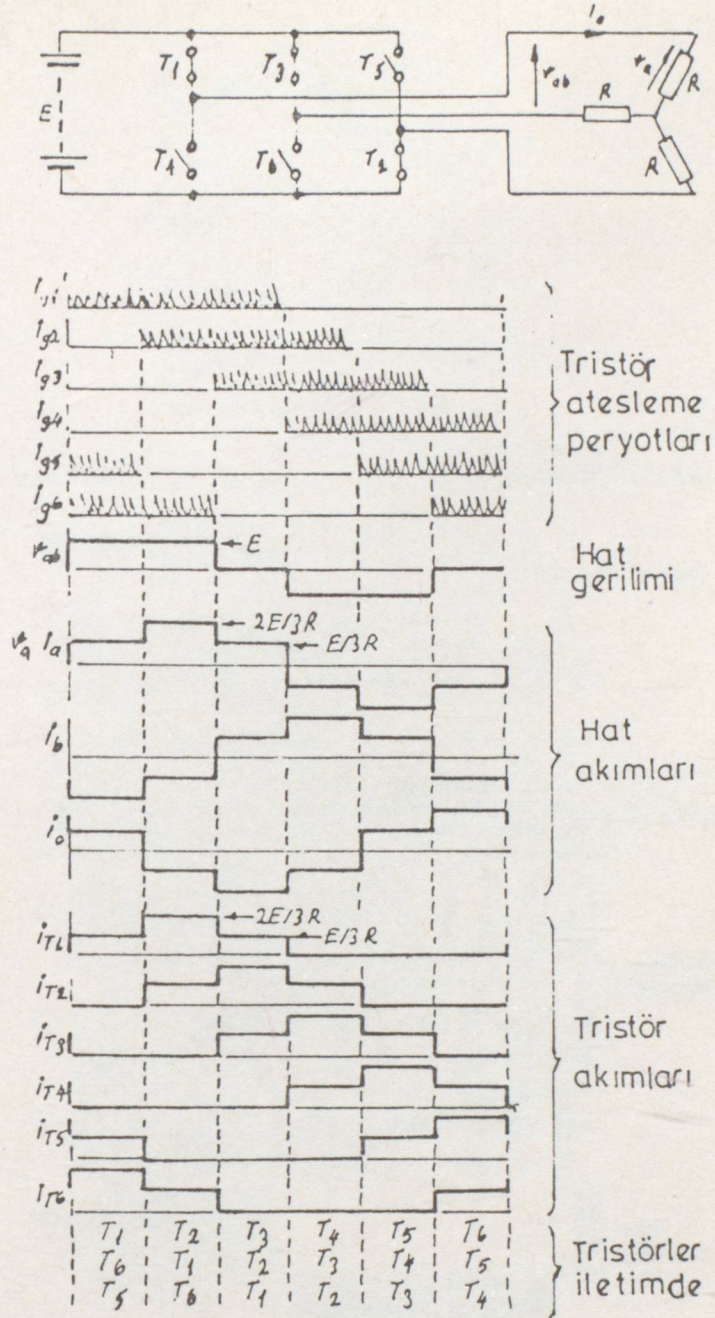
Bu düzene ilişkin prensip bağlama şeması şekil 3.6. de belirtilmiş olup 120° ve 180° lık ateşleme açısı ve endüktif yük için dalga şekilleri şekil 3.7, 3.8, 3.9 da verilmiştir. Bütün bu çıkış gerilimleri sadece tek harmonikleri içermekte, sinüs bileşenlerinden oluşmaktadır.



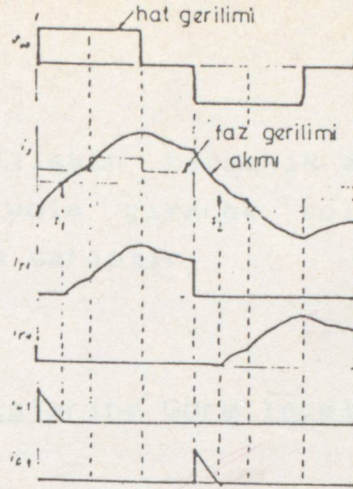
Şekil 3.6. Temel üç fazlı evirici



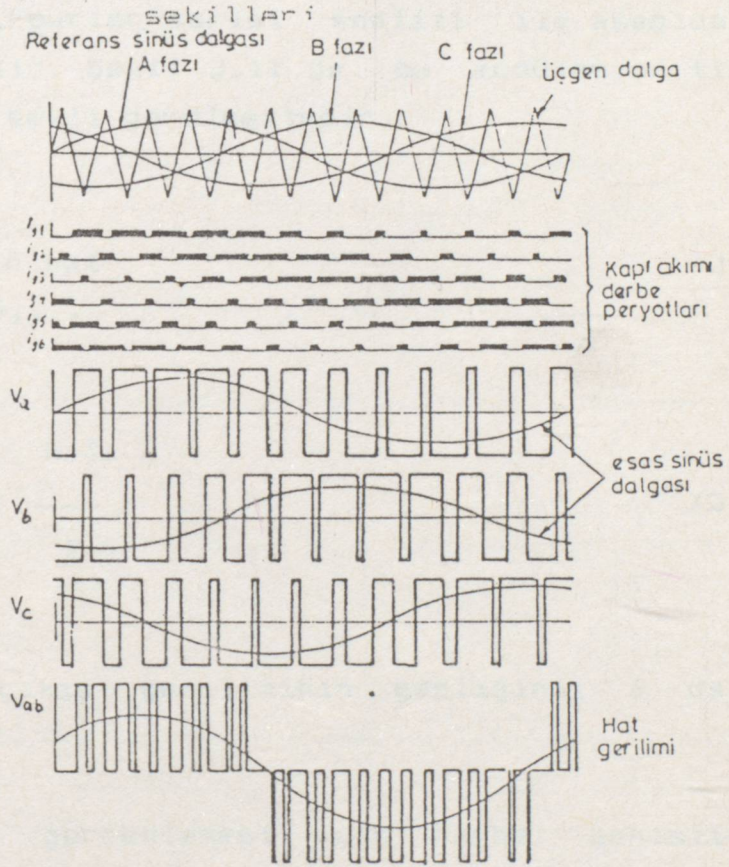
Şekil 3.7. Saf direnç yük ve 120° ateşlemeli üç fazlı köprü evirici dalga şekilleri.



Sekil 3.8. Saf direnç yük ve 180° ateşlemeli üç fazlı köprü evirici dalga şekilleri.



Sekil 3.9. İndüktif yük ve 180° ateşlemeli için dalga



Sekil 3.10. Üç fazlı köprü evirici için D:G.M. ile elde edilmiş dalga şekilleri.

Üç fazlı düzene ilişkin harmonik analizleri tek fazlı düzenlerinkinden yola çıkarak kolaylıkla yapılabilir. Benzer özelliklere sahiptir.

3.4. Modülasyon Tiplerine Göre İnceleme :

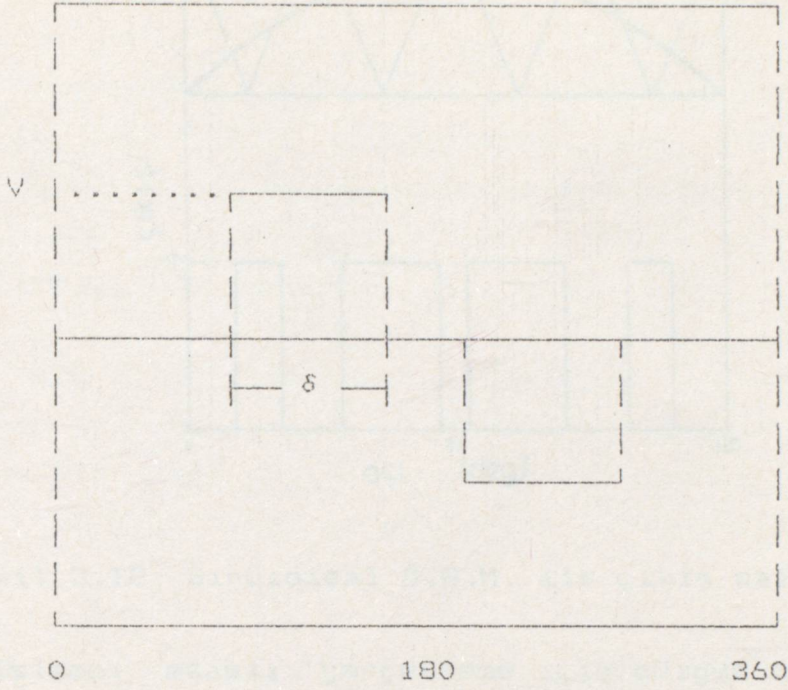
Sonuç olarak, çıkış dalga şekillerinin elde edilmelerinde kullanılan tek - darbe modülasyonu yönteminde çıkış gerilimi V_o , Fourier serisi analizi ile aşağıdaki gibi tanımlanabilir. Şekil 3.11 de bu modülasyon tipi için çıkış dalga şekli görülmektedir.

$$V_o = \sum_{n=1,3,5,\dots}^{\infty} A_n \sin n\omega t \quad (3.4.1)$$

$$A_n = \frac{4V}{n\pi} \sin \frac{n\delta}{2} \quad (3.4.2)$$

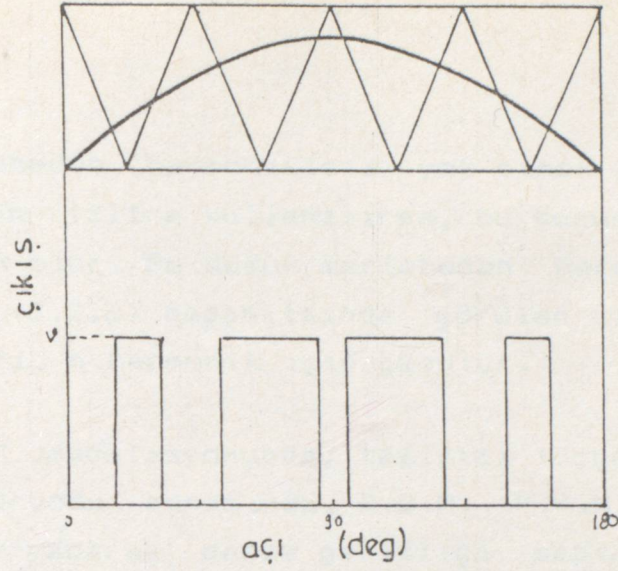
Burada V çıkış geriliminin genliğini, δ da darbe genişliğidir.

Mikroişlemci gerçeklemesi için darbe genişliklerini (3.4.2) bağıntısını kullanarak hesaplamak kolay değildir. Bir çözüm olarak "look-up" tabloları kullanılabilir. Ancak değişken gerilim ve frekans için gerekli bellek çok büyük olabilir.



Şekil 3.11. Tek darbe modülasyonlu halde çıkış dalgası.

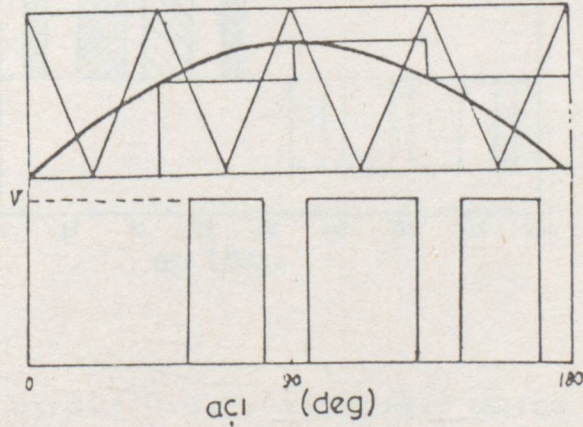
Nispeten düşük gerilimlerde, harmonikler bir yarı periyotta bir kaç darbe kullanarak önemli miktarda azaltılır. Ayrıca darbe genişliği, sinüzoidal bir fonksiyonla elde edildiği durumda, çıkış harmoniklerinde hissedilir bir azalma meydana gelir (Sinüzoidal D.G.M.). Bu modülasyon metodu, analog devreler kullanılarak kolaylıkla gerçekleştirilebilmektedir. Bununla birlikte mikroişlemciye dayalı gerçeklemelere, darbe genişlikleri analitik ifadeleri elverişli olmadığı için kolaylıkla uygulanamaz. Şekil 3.12 bu modülasyon tipi elde edilecek çıkışı göstermektedir.



Şekil 3.12. Sinüzoidal D.G.M. ile çıkış dalga şekli

Mikroişlemci esaslı gerçekleştirme için düzgün örneklemeli (regular sampling), doğal örneklemeli (natural sampling) v.b. metodlar, darbe genişliklerini hesap için kullanır. Ayrıca harmonik yok edilmesi metodu dijital gerçekleştirme için önerilmiştir.

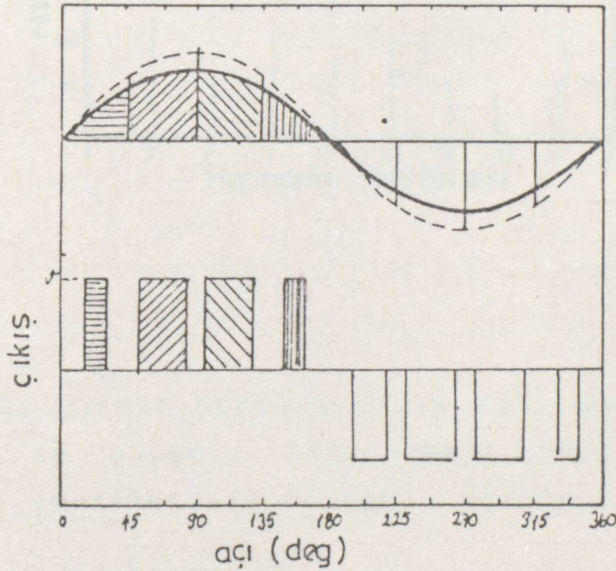
Aşağıdaki Şekil 3.13 de düzenli örneklemeli modülasyon halinde çıkış dalga şekli gösterilmiştir.



Şekil 3.13. düzenli örneklemeli modülasyon halinde çıkış dalga şekli

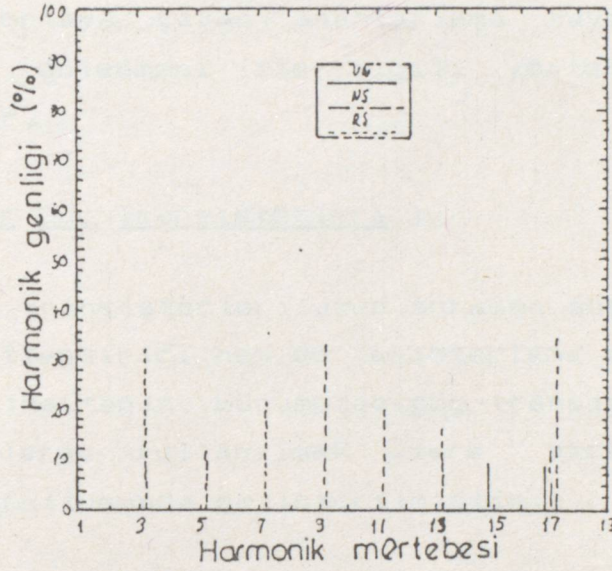
Düşük mertebeden harmonikleri yok etmek üzere çıkışta alçak geçiren filtre kullanılırsa, bu durumda filtrenin boyutu küçük olur. Bu düşük mertebeden harmonikleri yok etmek üzere (3.2.2) bağıntısında görülen α_1 , α_2 D.G.M. parametreleri, n harmonik için çözülür.

Direkt D.G.M. modülasyonunda, taşıyıcı (Üçgen dalga) ını her bir periyodu esnasında, D.G.M. (P.W.M.) işaretinin alanına eşit yaparak darbe genişliği saptanır. Direkt D.G.M. ile çıkış yaparak darbe şekil 3.14. de görülmektedir.



Şekil 3.14. Direkt D.G.M. ile çıkış dalga şekli.

Şekil 3.15 de frekans oranı 20 ve 0.6 lık yararlanma faktörü ($r = V_m/V_{dc}$ yararlanma faktörü, istenen çıkış dalga şekli V_{do} , $V_{do} = V_m \sin \omega t$, V_{dc} giriş gerilimi) için, esas bileşenin yüzdesi olarak harmonik içerikleri yukarıdaki her bir teknik durumunda gösterilmiştir.



Şekil 3.15. Direkt Modülasyon (D.M.), doğal örnekleme (NS) ve düzenli örnekleme (RS) çıkış dalga şekillerinin harmonik spektrumu.

BÖLÜM 4

GÜÇ TRANSİSTÖRLERİ

Bu bölümde, tezde düşünülen frekans çevirircinin evirici katında kullanılan güç transistörleri tanıtılacaktır. Ayrıca transistörlerin ilettime girme, kesime geçmeleri sırasında ortaya çıkan anahtarlama kayıpları ve bu kayıpların önlenmesi ile ilgili yöntemlerde kısaca verilecektir.

4.1. Bipolar Güç Transistörleri :

Bipolar güç transistörleri uzun süreden beri hem 100 W'a kadar kuvvetlendirici hem de anahtarlama elemanı olarak kullanılmaktadır. Günümüzde güç transistörleri, daha yüksek güçlerde kullanılmak üzere birkaç araştırma yöntemi doğrultusunda geliştirilmiştir.

Bu yöntemlerden biri, daha yüksek akımların anahtarlana-bilmesi için aktif yapı eleman yüzeyinin daha geniş tutulmasıdır. Bu, aktif silisyumun çapının 33 mm ve 40 mm den daha fazla genişletilmesi ile gerçekleştirilmiştir. Transistörün kalınlığı ve özgül direncinin artırılması gerekmektedir. Fakat bu ise daha yüksek ısı kayıplara yol açmaktadır.

Transistörün geliştirildiği diğer bir yöntem de, büyük akt yüzeyli yarı iletkenin, bütün yüzeyi üzerinde düzenli akım dağılımının sağlanmasıdır. Bu yöntem dolayısıyla bugün tristorler için geliştirilmiş teknikler transistörlerde de kullanılmaktadır.

Son yıllarda güç transistörlerinin özellikleri oldukça iyileştirilmiştir. Öyleki bugün güç transistörleri 500 A'lere anahtarlama bilmekte ve 1500 V'a kadar dayanabilmektedirler. Böylece transistörler, güç alanını şimdiye kadar kullanılan zorlanmış komütasyonlu tristör devrelerinin yerini almaktadırlar. Ayrıca diğer bir avantaj, özellikle daha yüksek anahtarlama frekansında (örneğin 100 kHz'e kadar) çalışabilme imkanıdır. Böylelikle anahtarlama transistörlerini, 220 V ve 380 V'luk şebeke gerilimlerini transformatörsüz doğrudan doğrultulup kullanan ve çıkışları sinüs formunda olan eviricilerde kullanma olanağı doğmuştur.

Transistörlerin yaralı özellikleri yanında uygun şekilde kullanılmalarını gerektiren bir kaç kritik özelliğide vardır. Bunlar şöyle sıralanabilir;

-Transistörlerde iletme girme ve kesime geçme sırasında anahtarlama kayıpları oluşur. Bunlar kayıp azaltma devreleri ile en iyi şekilde azaltılabilmektedir. Uygulamada transistörlerde, kataloglarda verilen sınır değerlerin çok altında çalıştırılır. Çünkü yüksek akımların hızlı anahtarlanmasında, kaçınılması mümkün olmayan kaçak endüktanslar nedeniyle gerilim sığramalarının ortaya çıkması güvenürlüğü sınırlamaktadır. Fakat bu yüksek bir kayıp güç ortaya çıkarmamaktadır.

- Transistörlerin aşırı yüklenebilirlik akımı düşüktür. sürekli çalışmada izin verilen maksimum kollektör akımı çok kısa süreyle aşılabılır. Bundan başka transistörün kontrol edilebilir akım kaynağı olarak çalıştığı aktif bir alan vardır. Uygulamada bu alanda

yapılacak alıřmada, gvenirlik ağısından oluřacak yksek gę kayıplarından sakınılmalıdır. Her iki durumda transistrn ykleme sınırlarına varıldıęında otomatik olarak kesime gtrecek bir koruma dzenine ihtiyaę vardır.

- Transistrn verilen sınır deęerlerine gre, gvenli bir anahtarlama ęalıřması ięin ilettime girme ve kesime gitme optimal olarak srlmesi gerekmektedir.

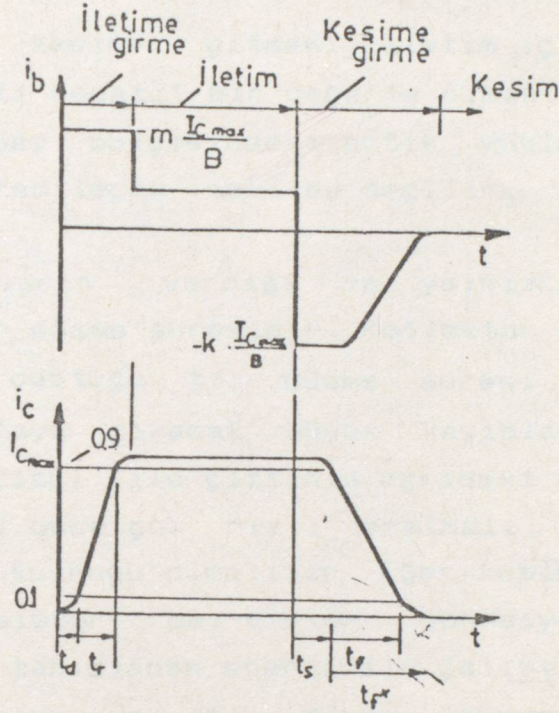
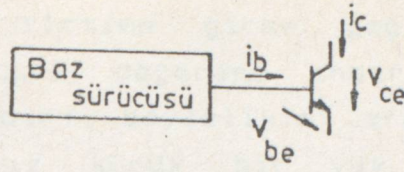
4.2. Transistrlerin Optimal Srlmesi :

Bir transistrn optimal srldęn syleyebilmek ięin baz akımı ve baz-emitr geriliminin zamanla deęiřimi ařağıdaki kořulları saęlamalıdır;

- Transistrn anahtarlama sresi mmkn olduęunca kęk yapılmalıdır.

- İletim durumunda kollektr-emetr gerilimi mmkn olduęunca az olmalıdır.

- Kesim durumunda dayanma gerilimi mmkn olduęunca yksek olmalıdır.



Şekil 4.1. Bir transistörün baz akımının en uygun kontrolü.

Transistörün optimal kontrolüne ilişkin baz akımı değişimi şekil 4.1. de gösterilmektedir. Burada iletme girme, iletim konumu için gerekli olan $i_b = i_{c_{max}} / \beta$ baz akımının m katı değerli bir akımla sağlanır. (β transistörün akım kazancıdır). Burada m öyle seçilmelidir ki, baz kapasitesi çok çabuk dolabilsin ve böylece şekil 5.1'de çizilen kolektör akımının t_d gecikme süresi ve t_r yükselme süresi mümkün olabildigince

küçüktülebilsin. İletime girme geçici halinin sonunda baz akımı I_{emax}/β değerine indirilir (I_{emax} yükün belirlediği akımdır). Böylelikle transistörün hem baz bölgesinde yalnız küçük bir yük oluşur ve kesime giderken ki yığılma süresi çok küçültülür.

Transistörün kesime gitmesi, iletim için gerekli baz akımının k katı negatif bir değerle olmaktadır. k değeri transistörün baz bölgesindeki artık yükleri en çabuk şekilde boşaltabilecek şekilde seçilir.

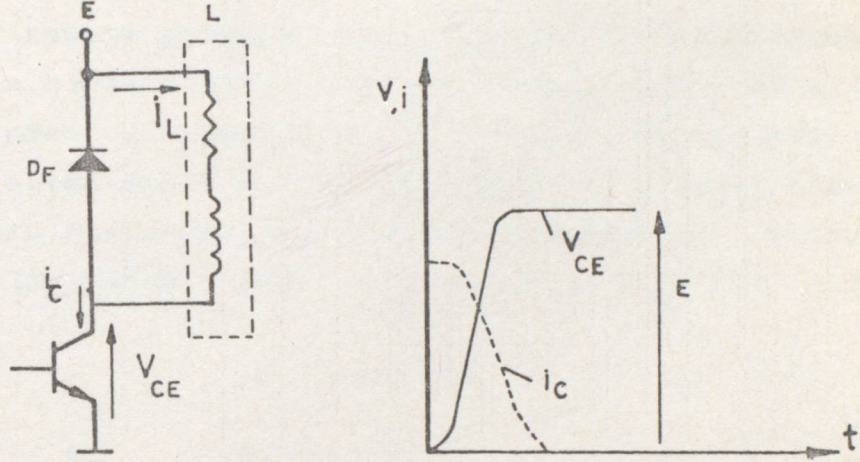
t^*_{τ} imalatçıların verdiği ve yalnızca kullanıcıyı sınırlayan bir düşme süresidir. Kollektör akımının % 90' dan sıfıra düştüğü t^*_{τ} düşme süresi ise çok daha önemlidir. Ortaya çıkacak büyük kayıplardan kaçınmak için kesin çizgi ile çizilmiş egrideki gibi kollektör akımının inişi önce çok hızlı azalmalı ve daha sonra uzun bir akım kuyruğu olmalıdır. Eger kesime gitme olayı sonunda transistör baz-emetör jonksiyonu avalanche devrilmesinde tanımlanan enerji ile çalıştırılırsa akım kuyruğu kaybolur ve t^*_{τ} düşme süresi biraz daha azaltılır.

Kesimde bazın emetöre göre daha negatif gerilime çekilmesi anahtarlama transistörlerinin kapatma yeteneği açık bazlılara göre aşağı yukarı iki katı artar.

4.3. Transistörlerin Kesime Gitmesinde Oluşan Güç Kayıplarının Azaltılması :

Bir transistörün kesime gitmesi sırasında, gerekli önlemler alınmadığı takdirde transistörler için önemli olabilecek değerlerde akım ve gerilimler ortaya çıkabilir. Bu akım ve gerilimlerden kaçınılması

gerekmektedir. Bir transistörün kesime gitmesi şekil 4.2.'de açıklanabilir.

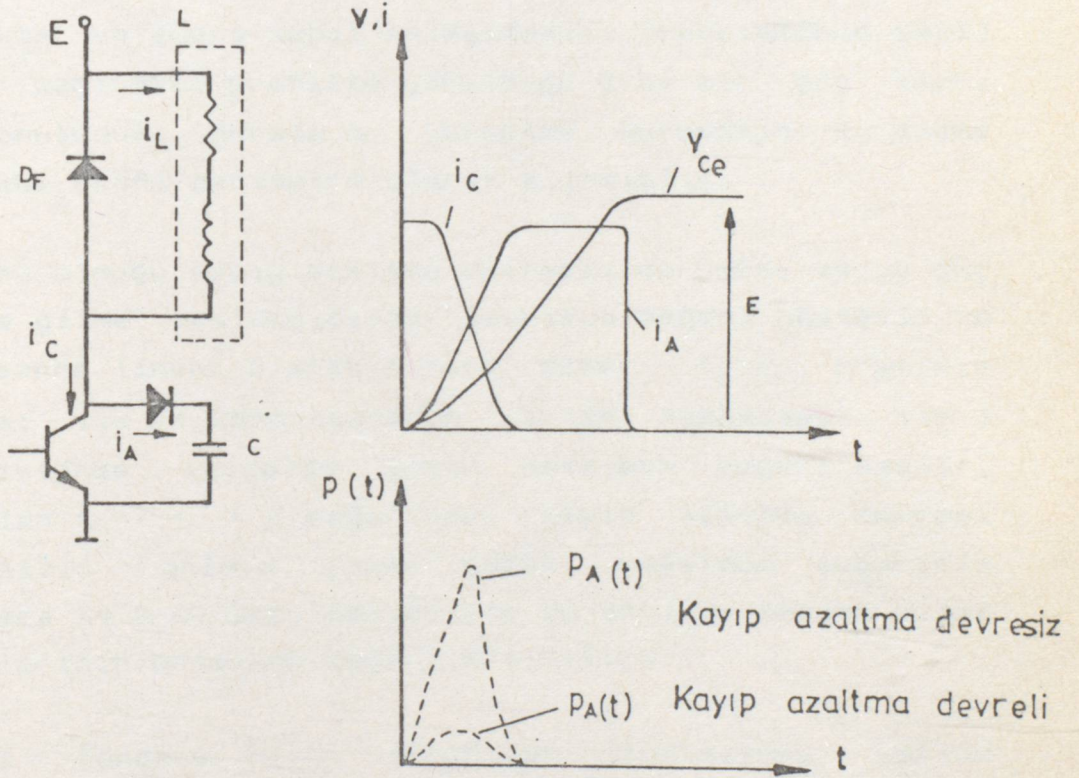


Şekil 4.2. Kayıp azaltma devresi olmaksızın kesime geçme.

Burada iletilen yükten i_L akımı akmakta olsun ve transistör kesime giderken i_L akımının değeri yükün zaman sabitinden dolayı hemen azalmaz. Transistör kesime götürüldüğünde kollektör-emetör gerilimi şekil 5.2. de sağda görüldüğü gibi hemen E kaynak gerilimine yükseltmektedir. Bu sırada transistörden almakta olan i_L akımı bir süre daha azalmadan akmaktadır. Daha sonra üstel olarak azalır. Kesime gitme sırasında transistörde gerilim ve akımın çarpımını belirlediği çok büyük kayıplar oluşmaktadır. Bu kayıp bir kesime gitme kayıp azaltma devresi ile büyük ölçüde azaltılabilmektedir.

Bunu sağlamak için şekil 4.3. de kollektör - emetör uçlarına bir diyot ve bir kondansatör paralel bağlanmıştır. Başlangıçta kondansatörün boş olduğu kabul edilecektir.

Transistör kesime gitmeye başladığında kollektör-emetör geriliminin biraz artması ile diyot-kondansatör paralel kolu üzerinden yük akımının bir kısmı akmaya başlar. Kollektör akımı şekil 4.3.de görüldüğü gibi üstel olarak sıfıra doğru azalmaya başlar. i_A kondansatör akımında şekilde görüldüğü gibi yük akımı değerine kadar yükselir.



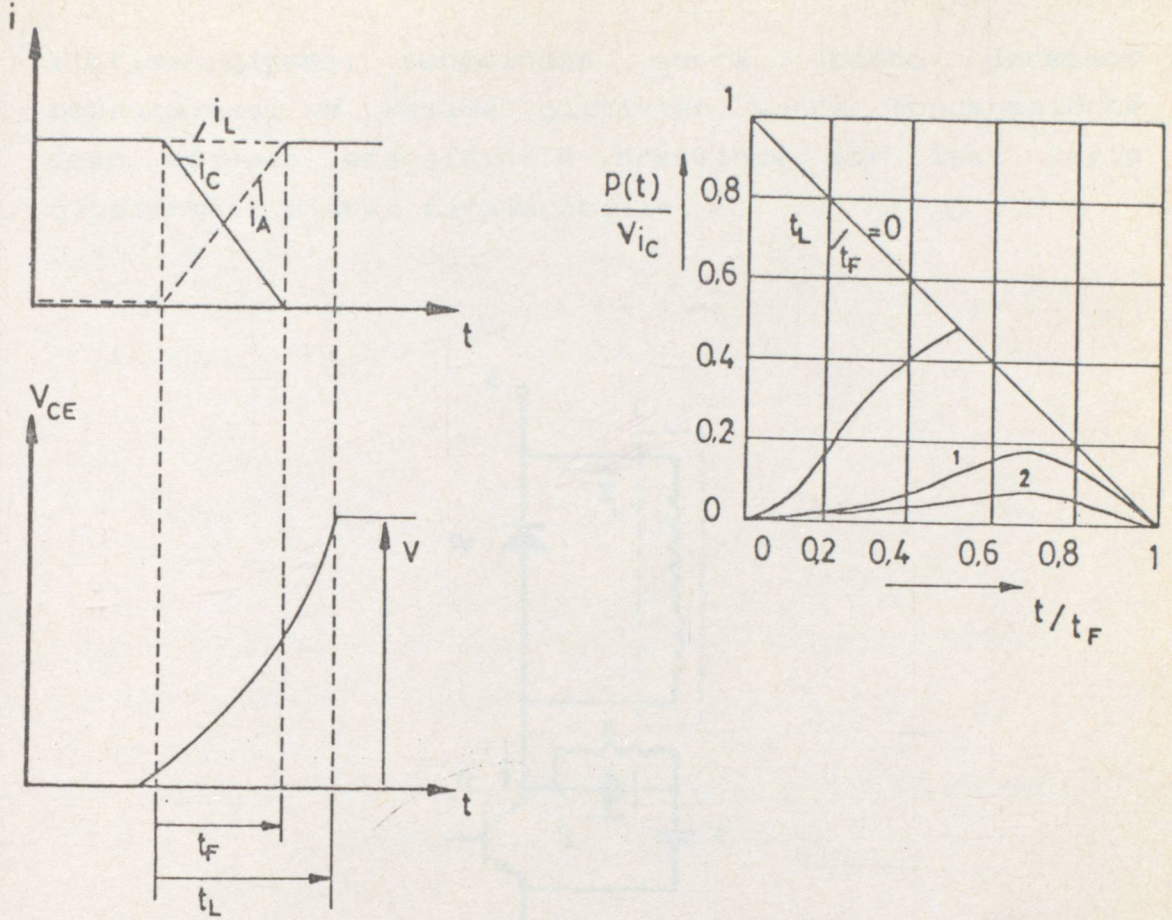
Şekil 4.3. Kayıp azaltma devreli kesime geçme.

Kollektör-emetör gerilimi anma değerini almadan önce, I_L kollektör akımının önceden çok küçük değerlere indiği şekil 4.3. de görülmektedir. Ayrıca şekil 4.3. de kayıp azaltma devreli ve kayıp azaltma devresiz güç kaybı eğrileri çizilmiştir. Eğrilerden kayıp azaltma devresi ile güç kaybının çok azaldığı görülmektedir.

Kesime gitme olayı şekil 4.4.'ün sonundaki gibi basitleştirilmiş olarak tanımlanırsa, kollektör emetör gerilimi t_r düşme süresi sırasında parabolik olarak artmakta ve sonra sabit kalmaktadır. Transistörün şekil 4.4'ün sağındaki grafikte görüldüğü gibi bir güç kaybı söz konusudur. Burada t_L yükselme süresinin t_r düşme süresine oranı parametre olarak alınmıştır.

$t_L/t_r=0$ olduğu kayıp azaltma devresiz durumda, kayıp güç kesime gitme başlangıcında maksimum değeri gösterir ve daha sonra lineer olarak sıfıra düşer. t_L/t_r oranının artması ile (kondansatörün artan kapasitesi ile) transistörde kaybolan gücü maksimum değeri azalır. Önerilen $t_L / t_r = 2$ değerinde, kayıp azaltma devresi olmaksızın ortaya çıkan gücün maksimum değerinin yalnızca %4'ü oluşur. Böylelikle bu şekilde kesime gitme kayıplarının ortalama değeri azaltılır.

Burada kondansatörün sözedilen fonksiyonu yerine getirebilmesi için kesime gitmeden önce boşaltılmış olması gerekir. Fakat kesime gittikten sonra kondasatörde E gerilimi yüküdür.

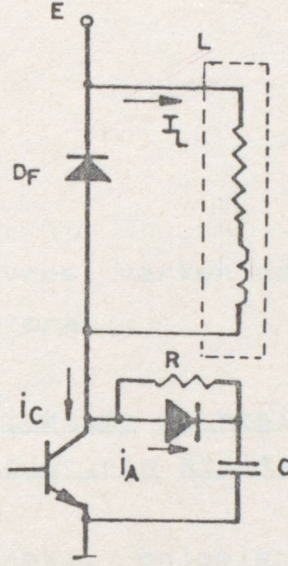


Şekil 4.4 .kayıp azaltma devreli kesimin basitleştirilmiş hali.

Kondansatör, bir sonraki kesime gitmeden önce transistörün ilettime girmesi sırasında amaca uygun olarak tekrar boşaltılmalıdır. Bu görevi şekil 4.5. de verilen RCD devresindeki R direnci yerine getirmektedir.

Bu çözümle bazı dezavantajlar ortaya çıkar. Bunlar; transistörün ilettime girmesi sırasında kollektör-emetör geriliminin henüz yüksek olduğu anda önemli bir ilave akım yüklenebilmesi, kondansatörün daha uzun bir

iletime girmesi süresinden sonra yeteri derecede boşaltılması ve kesime gittikten sonra kondansatörde depo edilmiş enerjinin R direncinde bir ısı kayıp oluşturması olarak sıralanabilir.



Sekil 4.5. R direnci eklenmiş kayıp azaltma devreli transistör.

Burada hesaplar ilginç sonuçlar gösterir, öyleki bazı t_L/t_F oranındaki toplam kayıplar, kayıp azaltma devrelerinin olmadığı durumdakilerden daha büyük olmaktadır. Söz konusu kayıp, anahtarlama frekansı ile lineer olarak artmaktadır.

Kayıp azaltma kondansatörünün seçiminde aşağıdaki kriterlere dikkat edilmelidir:

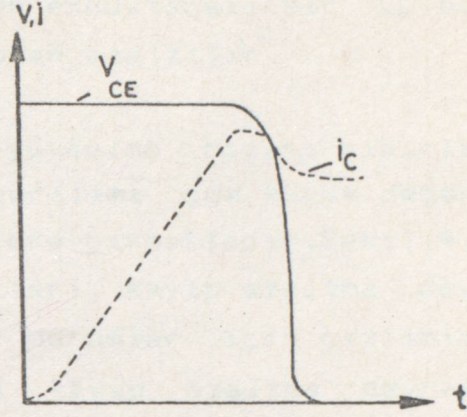
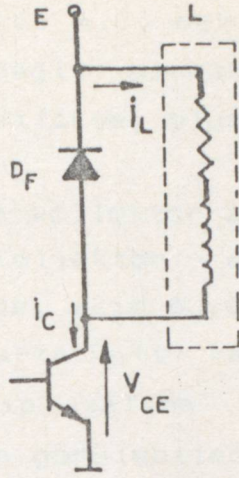
- İletime girmede transistör üzerinden akacak ilave akımının zamanla değişimi.
- Kondansatörün dolup boşalması sırasında oluşacak ortalama güç kaybı;

$$P_{V,A} = \frac{1}{2} C.U.f^2$$

- Kayıp azaltma devresi varken ve yokken ki toplam kayıpların birbirine oranı.

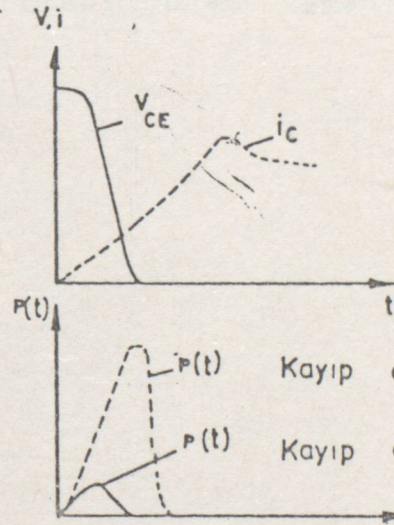
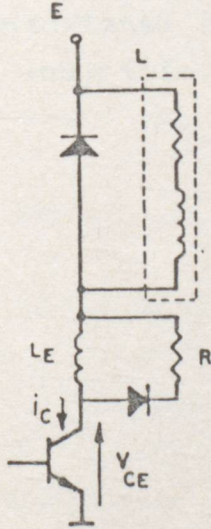
4.4 Transistörlerin ilettime girmesi sırasında oluşan güç kayıplarının azaltılması :

Bir transistörde gerekli önlemler olmaksızın ilettime girme de önemli kayıplar ortaya çıkartmaktadır. Şekil 5.6.da transistörün ilettime girme örneği gösterilmektedir. Burada Ω yükü ve D_r serbest geçiş diyotundan bir akım aktığı kabul edilmektedir.



Şekil 4.6. Kayıp azaltma devresiz ilettime girme.

İlettime girmede daha önce serbest dolaşım diyotu üzerinden akan yük akımı, V_{CE} gerilimi besleme gerilimini ile serbest dolaşım diyotunun iletim gerilimi arasındaki farktan küçük olur olmaz transistör üzerinde akmaya başlar.



Şekil 4.7. Kayıp azaltmalı devreli ilettime girme.

Eğer şekil 4.7. deki gibi kollektör yüküne sabit veya akıma bağlı olarak değişen endüktanslı bir L_E bobini ilave edilirse, oluşan kayıplar azaltılır.

Bu bobin kollektör akımının yükselme hızını sınırlamaktadır. Kollektör - emetör gerilimi çok küçük değerlere indiğinde, akım büyük değerlere çıkmaktadır. Şekil 4.7 de sağ tarafta $P_E(t)$ kayıp güçleri, kayıp azaltma devreli ve kayıp azaltma devresiz durumlar için çizilmiştir. Şekilden görülebileceği gibi kayıp azaltma devresinin $P_E(t)$ güç kaybı yeteri kadar azaltılmıştır.

Bunun yanında bobinin ilavesi başka önlemlerin alınmasını gerektirir. Çünkü transistörün kesime gitmesi sırasında bobin bir aşırı ani gerilim yükselmesine neden olacaktır. Bunun etkisini yok etmek için bobine bir diyot ve bir direnç oluşan bir devre paralel bağlanır. Böylelikle kesime gitme sırasında oluşan gerilim sığraması sınıslanır ve aynı zamanda L_E bobininden akan akım endüktansı dirence oranı olan zaman sabiti ile sıfıra indirilir.

BÖLÜM 5

HPC 46003 MICROCONTROLLER

HPC'inin mimari felsefesi bir kaç kaynaktan alınmıştır. Code efficing fikrini COP400'den almıştır ki o da 8 veya 16 bitlik mikroislemcilerle aynıdır. Böylece HPC diğer işlemcilerin backgrounduna göre yabancı değildir. bir takım farklı özellikleri ve nasıl kullnıldıkları burada anlatılmaktadır.

Bunlar;

- Memory-Mapped Van Neuman yapısı
- Carry Use and Reporting
- 8/16 bit data işlem
- Conditional komutlar ve dallanmalar

Memory-Mapped Van Neuman yapısı :

HPC-de komut ve bilgi belleği aynı adres alanındadır. Bir program program bölgesindeki dataya erişim ve bu dataların on-chip RAM üzerinde küçük rutinler şeklinde yerleşimi sağlanır ve buradan yürütülür. Bu yapıya Van-Neuman yapısı denilir.

Ilave olarak, bütün sorftware data registerları, I/O kontrol ve data register-larına memory-mapped adresleme

ile byte ve/veya word olarak erişilebilir. Van-Neuman ve memory-mapping felsefesinin birleşimi HPC'nin 8 bitlik opcode ile çok güçlü bir komut seti oluşturulur. HPC, 6 adet 16 bitlik register ve carry bitine sahiptir. Bütün registerlar memory-mapped adres biçimindedir. ve herbiri ayrı ayrı erişilebilir.

HPC serisi (High Performance Microcontrollers) :

HPC16083: 8 Kbyte ROM

HPC16043: 4 Kbyte ROM

HPC16003: 0 Kbyte ROM

5.1 Genel açıklama :

HPC16083, geniş alandaki uygulamalarda kontrol fonksiyonlarını yerine getirmek için yapılmış ve içersinde sistem Timing'i, internal, Logic'i, ROM, RAM ve I/O içeren bir mikrobilgisayardır. Chip üzerinde UART, MICROWIRE/PLUS interface'i içerir.

5.2 Özellikleri :

- * HALT ve IDLE modunda çok az güç tüketimi
- * 30 Mhz'lik clock kullanıldığında register komutları için 134 ns
- * 16 bit data bus, ALU ve registerlar
- * 16 bitlik wordları 8 bitlik byteları kullanarak genişletilmiş hardware
- * Genişletilmiş komut seti
- * Tek bytelık Jump'lar, Call'lar ve RAM ulaşımalarıyla yüksek kod etkinliği

- * 16x16 çarpma ve 32x16 bölme komutları
- * 8x8 ROM, 256x8 RAM (Chip üzerinde)
- * Chip dışında 64K'ya kadar RAM veya ROM erişimi
- * Memory-Mapped Register set
- * 52 I/O hattı
- * MICROWIRE/PLUS'ı kullanarak senkron seri I/O kabiliyeti
- * Full duplex UART
- * 9 adet 16 bitlik timer
- * TO Timer'ı 10 adet input Capture Register'ına sahiptir.

5.3 Registerler :

5.3.1 Accumulator (A) register'ı (00C8 Hex) Birçok komu için varış registerı

5.3.2 Adres (B) registeri (00CC Hex)

Register indirect adresleme modunda ilk adres registeri için otomatik olarak arttırılıp, azaltılabilir. Bu komutlarda B registeri K registeri ile karşılaştırılarak, b.r sınır değere ulaşıldığında dallanma işlemi yapılabilir.

5.3.3 Adress (X) register :

Indirect adreslemede kullanılabilir B register'ı gibi bazı komutlarla otomatik arttırma, azaltma yapılabilir. Fark B'deki gibi sınır testi olmamasıdır. B registeri ile beraber kullanılarak, ö.r: 3 komutla bir memory-memory blok transferi gerçekleştirilebilir.

5.3.4 Boundary Constant (K) register : (00C4) :

K registeri, B registerinin otomatik arttırma ve azaltma durumunda sınır değerin yüklenmesinde kullanılır.

5.3.5 Stack pointer (SP) register : (00C4) Stack'i adresleyen 16 bitlik register SP register her PUSH veya Subroutine Call komutlarında iki defa artırılır ve POP veya RETURN komutlarında iki defa azaltılır. Memory-mapped olarak erişilebildiği için 16 bitlik brllegin herhangi bir yerine stack'i yerleştirebilir ve belegin izin verdiği kadar uzun olabilir.

5.3.6 Program Counter (PC) register : (00C6 Hex) :

64K'lık adres aralığında, program belleğini adresler. Sadece okunabilir bir register'dir.

5.3.7 Carry (C) bit : PSW 00C0 Hex :

PSW-nin 5. bitidir. Herhangi bir toplama veya çıkarma komutundan sonra overflow manasına gelir. Byte ve word olarak uyarlanabilir. MULT ve DIV komutlarıyla carry biti clear edilir. DIVD (Divide double-word), ise bir overflow yada sıfıra bölme hatası oluştuğunda carry bitini sıfırlar aksi halde set edilebilir. Böylece genel amaçlı bir

flag olarak kullanılabilir. Shift komutlarında da destion veya source olarak kullanılabilir.

5.4 ADRESLEME MODLARI :

Adres modları iki kısma ayırmak mümkündür. Genel ve özel. Genel adres modlar çok sayıda komut için geçerlidir. Özel adres modları daha az sayıda komut için kullanılır. Adres modlarına "add. B", "source. B", "dest. B", "add. W", "source. W", "dest. W" şeklinde adresler yerlaştıırılabilir.

5.4.1 Genel Adresleme :

Bir RPC komutu yerleri adres modları ile tanımlanan bir veya iki operand'dan oluşur. "Destination" operand'ı herhangi bir sonucun yerleştirileceğine yerdir. "source" operand'ı ise üzerinde işlem yapılan, yer değiştirilen fakat içeriği değişmeyen değerdir. Adres modlarında önce "destination" daha sonra "source" operand'ı yer alır. Tek adresli genel adresleme bütün komutlar için geçerlidir. Destination A registeri olabildiği gibi "source"daki adresin aynısıdır.

Ör : LD A,;B_L.W :B registerinin içeriğini gösterdiği yerdeki bilgi word olarak A registerine atanır.

Ör : INC ;B_L.W B: registerinin gösterdiği yerdeki bilgi artırılıp aynı yere yazılır.

İki adresli genel adresleme bütün iki adres gerektiren yerlerde kullanılır.

Direct-direct mode'u kullanarak memory-memory işlemleri, immediate-direct mode'u kullanarak immediate to memory

işlemleri, Immediate mode'u kullanılarak immediate to accumulator işlemleridir.

5.4.2 Özel Adresleme :

Sınırlı sayıda komut için kullanılır. X ve B registerini otomatik artırma ve azaltma kabiliyeti, SBIT, RBIT ve IFBIT gibi bit komutlarında taban adresin SKByte'lık alanı üzerinde herhangi bir üzerinde işlem yapabilme kabiliyetleri örnek olarak verilebilir. Bazı komutlar hiçbir adres modunu kullanmazlar. Bunlara adressiz komutlar denir. Örnek olarak JUMP'lar, Subroutine RETURN ve sadece accumulator yada carry biti üzerinde işlem yapan komutlar verilebilir.

5.4.3 Tek Adresli-Genel Mod :

5.4.3.1 B Register Indirect :

Adresleme modlarının en etkin olanlarıdır. Bu adres modunu kullanan komutların hepsi sadece bir bytedir. B registeri operandın adresini içerir.

Ör: LD A,;Bç.W önce;A:0000,B:0026,;0026ç:FOF0
sonra;A:FOF0,B:0026,;002 6ç:FOF0

5.4.3.2 X Register Indirect :

X registerı operandın adresini içerir. Bu modu kullanan komutlar genelde iki bayttır.

Ör: LD A,;Xç.W önce;A:0200,X:FE0F,;FE0Fç:C003
sonra;A:C003,X:FE0F,;FE0Fç:C003

5.4.3.3 Direct :

Bu modu kullanan komutlar operandın gerçek adresini içeren 8 veya 16 bitlik adres alanı içerir.

Ör: LD A,H:F200.W önce;A:5555,;001E₂:2CFF,;2CFF₂:78
sonra;A:0078,;001E₂:2CFF,;2CFF₂:78

5.4.3.4 Indexed :

Indirect modla aynıdır. Yalnız ek olarak displacement mevcuttur. Komut 8 bitlik adres alanı ve 8 veya 16 bitlik displacement alanı içerir. operandın gerçek adresini bulmak için çift olan 8 bitlik adres ile displacement ile toplanır.

Ör:LD A,-2;H'C4.W₂.W önce;A:0000,;00C4₂:01C8,;01C6₂:23
sonra;A:2344,;00C4₂:01C8,;01C6₂:2344

5.4.4 İki Adresli-Genel Mod :

5.4.4.1 Immediate :

Bu modu kullanan komut 8 veya 16 bit değer içerirler. Bu değer source operand'dır. Destination operandı ise accumulator'dür.

Ör: LD A,\$H'B9 önce; A:5555
sonra; A:00B9

5.4.4.2 Direct memory to direct memory :

Bu mod yukarıdaki ile aynıdır. Tek fark destination'ın yerine accumulator yerine direct bir adres ile

belirtilmesidir. Komut iki adet bağımsız 8 veya 16 bitlik adres alanı içerir. İlk adres source operandının, ikinci adres ise destination'un adresini gösterir.

Ör: LD H'FF40.W,H'40.W önce; ;FF40₂:0000, ;0040₂:2826
sonra; ;FF40₂:2826, ;9949₂:2826

5.4.4.3 Immediate to direct memory :

Komut 8 veya 16 bitlik immediate değer ve 8 veya 16 bitlik adres alanı içerir. Immediate değer source operandı, adres alanında destination'un adresini gösterir. Her operand byte veya word olabilir.

Ör : LD H'DD04.W,SH'1111 önce; ;DD04₂:0000
sonra; ;DD04₂:1111

5.4.5 Özel modlar :

5.4.5.1 X Register Indirect With Auto-Increment/Decrement

Bu modda X register indirect modla aynıdır. Yalnız operanda ulaştıktan sonra x register azaltılır veya artırılır. Artırma veya azaltma özelliği programcı tarafından ;X+₂ veya ;X-₂ şeklinde seçilir. Operand byte ise X registerı üzerinde 1 ile, word ise 2 ile işlem yapılır.

Ör:LD A;X+₂.W önce; A:0000,X:FE24,;FE24₂:FCFC
sonra; A:FCFC,X:FE26,;FE24₂:FCFC
LD A,;X-₂.B önce; A:FFFF,X:F088,;F088₂:11
sonra; A:0011,X:FE87,;F088₂:11

5.4.5.2 B Register Indirect With Auto-Increment /Decrement and Conditional Skip :

Bu adres modu LSD ve XS komutlarında kullanılır. B reg.'i operandın adresi olarak kullanılır ve sonra artırılır veya azaltılır. (operanda ulaştıktan sonra). B registerı K registerı ile karşılaştırılır ve B artırıldıktan sonra K dan büyük oluyorsa veya B azaltıldıktan sonra 'dan küçük oluyorsa bir sonraki komuta atlanır. Bu komuta LDS ve XS komutlarının çevrimlerde kullanılması sağlanır. K registerına bir sınır değeri yüklenir, B registerı sınır değere ulaştığında çevrim dışına atlanır.

Ör: LDS A,;B+2.B önce; A:5555,B:00F5,K:00F6,;00F52:22
sonra; A:0022,B:00F6,K:00F6,;00F52:22
Bir sonraki komuta geçilmez. Çünkü B artırıldığında K'ya ulaşmaz.

Ör: LDS A,;B+2.W önce; A:0000,B:00F6,K:00F6,;00F62:FDFD
sonra; A:FDFD,B:00F8,K:00F6,;00F62:FDFD
Bir sonraki komuta atlanır. Çünkü B artırıldığında sonra K'dan büyük oldu.

Ör: LDS A,;B-2.W önce; A:0000,B:FFEB,K:FFE7,;FFEB2:3300
sonra; A:3300,B:FFE6,K:FFE7,;FFEB2:3300
Bir sonraki komuta geçilir. Çünkü B azatıldığında K'dan küçük oldu.

5.4.5.3 Double Register Indirect (Using the B and X register) :

Bu mod register indirect adreslemenin özel bir modudur. Bu modda bellekteki bir bytein adresini elde etmek için B registerı ve (x register)/8 toplanır. İşlem yapılmak istenen bite X registerının en az anlamlı üç biti ile ulaşılır.

```
Ör: SBIT X,;Bç.B   önce; B:F000,X:0802,;F100ç:0000
      sonra; B:F000,X:0802,;F100ç:0004
Ör: RBIT X,;Bç.B   önce; B:F000,X:0002,;F000ç:0564
      sonra; B:F000,X:0002,;F000ç:0560
```


5.5. HPC AİLESİ HARDWARE YAPISI VE ÖZELLİKLERİ

5.5.1. HPC'nin Fonksiyonel Bacak Bağlantıları ve Tanımları

Tümdevre MOS transistörler ile dizayn edilmiştir. Elektrostatik yüklerin boşalması ile meydana gelen hasarlardan korunmuş yapıya sahiptir tüm bacaklarda diyot koruması vardır. Kullanıcı çevre birimleri için 68 bacağa sahiptir.

5.5.1.1. Giriş/Çıkış (O/I) Bacakları :

A0-A15 : A portunu oluştururlar ve bu port 16 bit çift yönlü (bidirectional) yapıya sahiptir. DIRA yazmacı sayesinde yazılım yolu ile her bir bitin giriş yada çıkış olacağı seçimi yapılır. Universal peripheral interface (UPI) özelliği kazandırıldığı zaman host processor ile buz bağlantısı yapılır veri, durum ve komut transferi yapılabilir. HPC'ye ek bir dış bellek bağlandığında A port'u çoğullamalı (Multiplex) adres/veri yolu olarak kullanılır.

B0-B15 : Bu bacaklar B portunu oluştururlar. 16 bit çift yönlü (bidirectional) giriş/çıkış yapısı A portunun aynıdır. Bir data direction (DIRB) ve birde fonksiyon (BFUN) yazmaçlarına sahiptir. BFUN ile alternatif fonksiyonlar her bir bite kazandırılabilir. HPC dışarıya bağlanacak ek bir bellek ile birlikte kullanıldığında B portunun 4 biti buz kontrol görevi yüklenir. Bunlar,

B10:AL Addres Latch Enable Çıkışı

B11:WR Write Çıkışı

B12:HBE Higt Byte Enable Çıkışı

B15:RD Read Çıkışı

olmak üzere dört bittir. Bunların dışında kalan 12 bit giriş/çıkış amaçlı kullanılabilir.

10-17 : Bu bacaklar I portunun oluştururlar. 8 bitlik giriş portu olarak kullanılan bu bacaklar mikrodenetleyici tarafından yalnızca okunabilirler. Aynı zamanda sadece kullanım amaçları bilgi girişi değildir, bunun yanında alternatif fomksiyonlarını da gerçekleyebilirler.

D0-D7 : Bu bacaklar D portunu oluştururlar. 8 bitlik genel amaçlı dijital giriş portudur.

P0-P3 : P portunu oluştururlar. 4 bitlik çıkış portudur. Genel amaçlı dijital çıkış için kullanılabilir. T4 den T7'ye kadar zamanlayıcı, duty-cycle yada darbe-genişlik modülasyon çıkışı olarak da kullanılabilir.

5.5.1.2. Besleme ile ilgili bacaklar :

VCC1 : Pozitif besleme gerilimi

VCC2 : Pozitif besleme gerilimi

GND : Entegre içi lojik işlemler için toprak referansı

DGND : Çıkış bacaklarının sürücü bağlantıları için toprak referansı

VCC1 ve VCC2 uçları entegre içinde bağlıdır. Fakat GND ve DGND elektriksel olarak birbirinden izole edilmişlerdir.

5.5.1.3. Saat İşareti (clock) Bacakları :

CK1 : Osilatör girişi

CK0 : Osilatör çıkışı

CK2 : Saat İşareti çıkış (CK1'in ikiye bölünmüş halidir.)

CK1 ve CK0 genellikle dışardan bir kristale bağlanır. Harici bir osilatör bağlantısı da mümkündür.

5.5.1.4. Diğer Bacaklar :

WD : Bu bacak Open-Drain çıkış bacağıdır. Bu bacak "low" konumunda ise Watchdog lojik ile bir kural dışı durum olup olmadığı dedekte edilir.

ST1 : Okuma cycle akışını belirleyen bu bacak yeni bir instruction'ın yürürlüğe konulmuş birinci opcode byte'inin içeriğini alıp getirir.

ST2 : ALE sinyali ile genel durum içinde instruction 'ın konumunu belirler.

RESET : Low seviyede aktif olan bir giriştir. Entegreye yeniden yol vermeyi sağlar.

RDY/HLD: İki kullanımı vardır. ENIR yazmacının bit 0'ı ile seçilir. Ready giriş yavaş bellekler için bus cycle'ı geciktirir. (uzatır), HOLD isteği girişi ise DMA isteği için bus'a float konumuna alır. Herhangi bir şartlama yapılmışsa bu giriş prosessor HOLD girişi kabul eder.

EXM : External Memory (aktif high) girişidir. ROMLess modda kullanılır. ROM bellek entegre üzerinde ise bu bacak "1" yapılmalıdır.

EI : (External Maskable Interrupt)Dışarıdan engellenebilir.Kesme işareti girişidir. High/Low seviye tetiklemeli yada inen / çıkan kenar tetiklemeli olarak çalışabilmesi programlanabilir. Input Capture yazıcının 4. girişidir.

EXUI : External UART kesme girişidir. Seviyeyi fark eder ve aktif low'dur.

NC : Herhangi bir bağlantısı yoktur.

5.5.2. HPC AİLESİNİN ÇALIŞMA MODLARI :

5.5.2.1. SINGLE CHIP NORMAL MODE :

Bu çalışma modunda HPC16083 ve HPC16043 entegre devreleri kullanılır. Sadece kendi başına çalışır. Gerçeklenen tüm fonksiyon kendi sahip olduğu fonksiyonlardır. Belleğin tümü (RAM ve ROM) entegre devre üzerindedir. Onlar yalnızca kendi üzerlerindeki belleği adresleyebilirler. HPC 16083 için 8 Kbyte ROM (E000-FFFF) belleğin ve HPC 16043 için ise 4 Kbyte ROM belleğin (F000-FFFF) adreslenmesi söz konusudur. Entegre üzerindeki RAM bellek ve yazmaçlar ise her ikisinde de aynı adreslerde (0000-01FF) dir. Watchdog çıkışı (WD) aktif olur. A ve B portları giriş/çıkış fonksiyonları için kullanılır. İlave bir belleğin adreslenmesi için kullanılmaz. EXM bacağının ve PSW yazmacının EA bitinin her ikisi birden lojik "0" seviyesinde olmalıdır.

5.5.2.2. EXPANDED NORMAL MODE :

Bu çalışma modunda kendi içerisindeki RAM ve ROM belleğin yanı sıra dışarıdan ilave edilecek olan belleğide adresleme olanağı söz konusudur. Watchdog "kural dışı adreslemeyi farketme" çıkışı iptal edilmiş olur. Çünkü bu modda kural dışı adres diye birşey söz konusu değildir. PC 64 Kbyte'lık bölgeyi adresleyebilir. Expanded normal mode'da çalışabilmek için EXM bacağı lojik "0" seviyesine ve PSW yazmacının EA biti "1" konumuna set edilmelidir.

5.5.2.3. SINGLE-CHIP ROMLESS MODE :

Bu çalışma modunda entegre içinde programlanmış olan mask ROM bellek kullanılamaz. Bunu yerine dışarıdan bağlanacak olan 4 byte veya 8 byte bellek boş adres bölgesine yerleştirilir. (Tablo 3.2.1.ve 3.2.2'ye bakınız) Bu modda çalışabilmesi için EXM bacağı lojik "1" seviyesine çekilmelidir ve PSW yazmacının EA biti ise lojik "0" yapılmalıdır.

5.5.2.4. EXPANDED ROMLESS MODE :

Bu çalışma modunda Single-Chip ROMless modda olduğu gibi entegre üzerinde mask ROM kullanılmaz. 64 Kbyte ilave dış bellek bunun yerine kullanılabilir. Watchdog "kural dışı adreslemeyi farketme" çıkış ise kullanım dışıdır. Bu modun seçildiği EXM bacağının lojik "1" seviyesine bağlandığından ve aynı zamanda PSW yazmacının EA bitinin lojik "1" yapıldığından anlaşılır.

Operating Mode	EXM Pin	EA Bit	Memory Configuration
Single-Chip Normal	0	0	E000:FFFF on-chip
Expanded Normal	0	1	E000:FFFF on-chip 0200:DFFF off-chip
Single-Chip ROMless	1	0	E000:FFFF off-chip
Expanded ROMless	1	1	0200:FFFF off-chip

Tablo 5.5.2.1. HPC 16083'ün çalışma modları

Operating Mode	EXM Pin	EA Bit	Memory Configuration
Single-Chip Normal	0	0	F000:FFFF on-chip
Expanded Normal	0	1	F000:FFFF on-chip 0200:FFFF off-chip
Single-Chip ROMless	1	0	F000:FFFF off-chip
Expanded ROMless	1	1	0200:FFFF off-chip

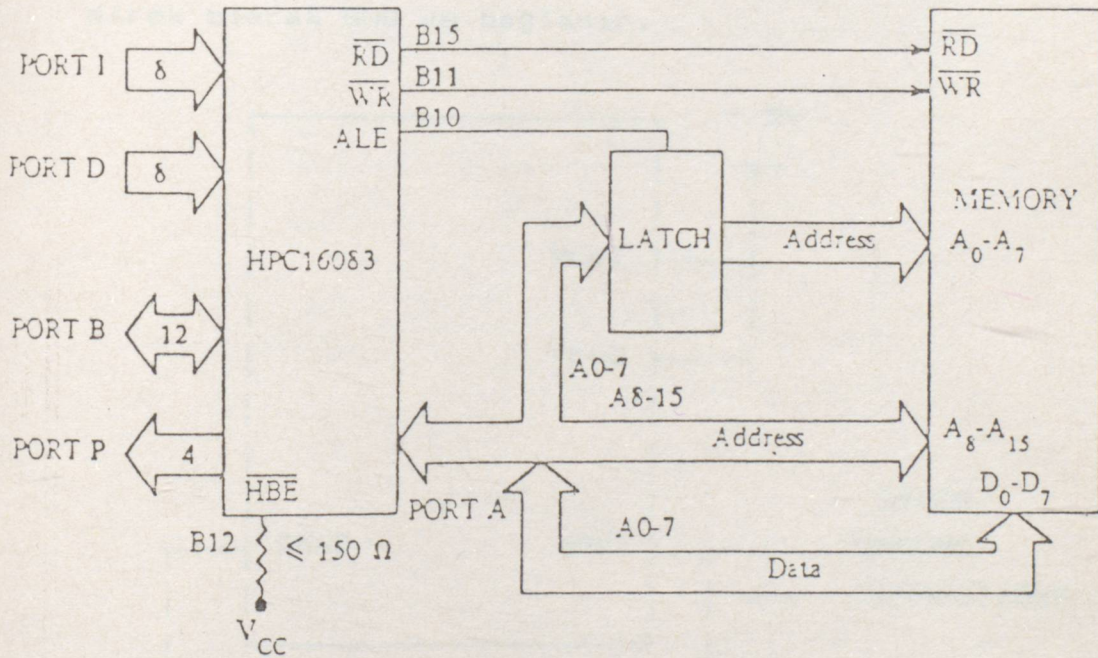
Tablo 5.5.2.2. HPC 16043'ün çalışma modları

HPC 46003 yalnızca Expanded ROMless modda geliştirilir. Çünkü üzerinde ROM bellek bulunmaktadır. Bu nedenle EXM bacağı entegre gerilim verildiğinde mutlaka lojik "1" seviyesine çekilmelidir. Dışarıya bağlanan bellek RAM yada ROM olabilir. 64 Kbyte harici bellek gözünün adreslenebilmesi söz konusudur. Reset vektörü F000-FFFF adreslerinden biri olabilir. Watchdog lojiginde, kural dışı adresin farkedilmesinin kullanım dışı bırakılması gerektiğinden, PSW yazmacının EA biti kullanıcı programının başında derhal "1" yapılmalıdır.

Operating Mode	EXM Pin	EA Bit	Memory Configuration
Expanded ROMless	1	1	0200:FFFF off-chip

Not: Entegre üzerinde RAM ve yazmaçlar (0000-01FF) adreslerindedir.

Tablo 5.5.2.3 HPC 46003 ün çalışma modu

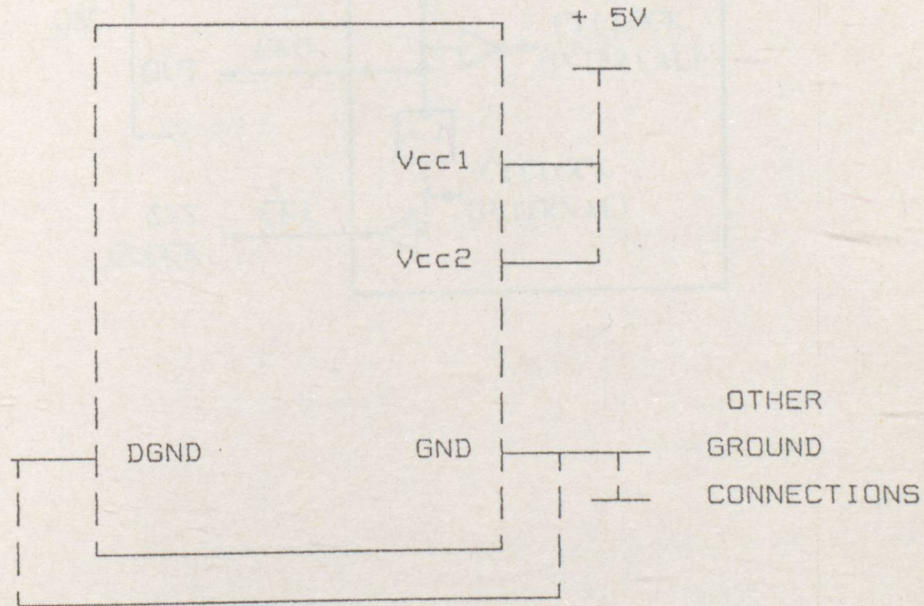


Şekil 5.5..2.4.1 HPC 46003 ile 8 bitlik blok yapısı

5.5.3 HARDWARE BAĞLANTILAR

5.5.3.1 Güç ve Topraklama :

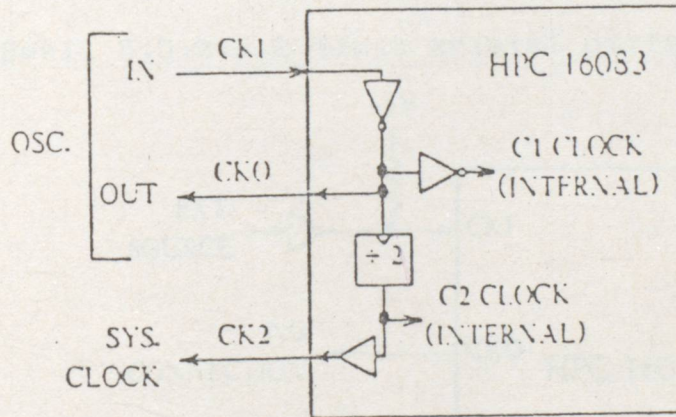
HPC tek bir besleme kaynağından çalıştırılmak istendiğinde Vcc1 ve Vcc2 bacakları şekil 5.5.3.1.1 deki gibi bağlanabilir. Bu gerilimin en uygun değeri 5 volt tur. Bunun yanında 3.5 ile 5 volt gerilim değerleri arasındada normal olarak çalışabildiği üretici firma tarafından verilmiştir. Topraklama bağlantısı içinde iki bacak vardır. Lojik toprak(GND), entegre içi lojigi için ortak toprak referansı ve sürücü toprağı (DGND) ise entegre içi çıkış süreleri için ortak toprak referansıdır. Eğer toprak yüzeyi kullanılmayacaksa DGND direk olarak GND ye bağlanır.



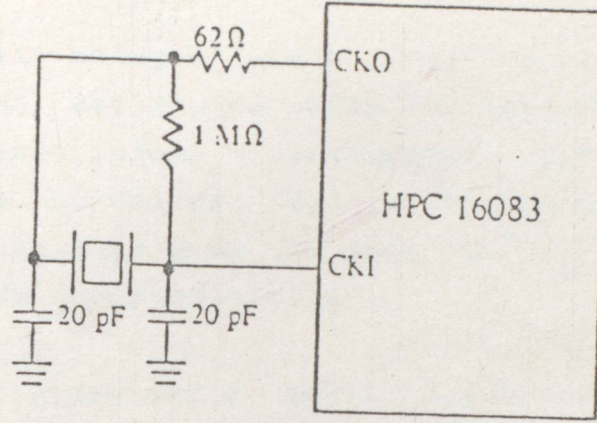
Şekil 5.5.3.1.1 Güç kaynağı bağlantısı

5.5.3.2. Saat İşareti (Clocking) :

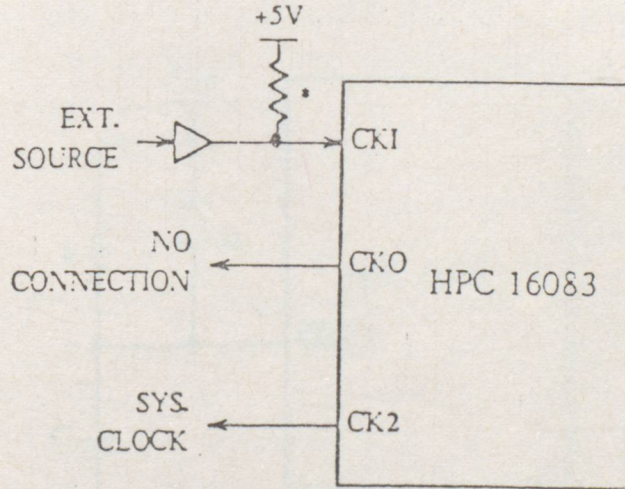
Şekil 3.3.2.1'de entegre içi saat işareti bağlantısı görülmektedir. CKI ve CKO arasında bir faz çevirici bağlantısı vardır. Osilatörden gelen işaret ikiye bölünerek CK2 elde edilir. Şekil 3.3.2.2 de kristal bağlantısı görülmektedir. Bir dış osilatör ile bağlantı ise şekil 3.3.2.3'de verilmiştir. Osilatör için en uygun duty-cycle %50 olmalıdır.



Şekil 5.5.3.2.1 Entegre içi yapılacak saat işareti (clock) devresi



Şekil 5.5.3.2.2 Tipik kristal osilatör bağlantısı



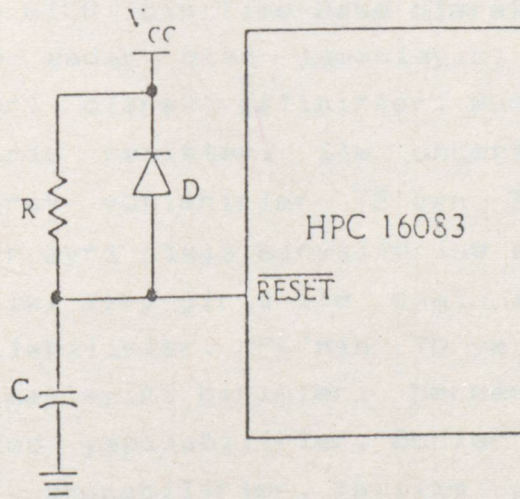
NOT: Eger HCMOS sürücü kullanılıyorsa dirence gerek yoktur. TTL sürücü için en az 500 Ω değerinde direnç kullanılmalıdır.

Şekil 5.5.3.2.3 Dışardan saat işareti bağlantısı

5.5.3.3 Reset :

Bu bacak (Reset) entegre üzeri lojik işlemlere yeniden yol verilmesini sağlar. Bu bacak low seviyeye çekilerek her zaman reset işlemi yapılabilir. CK2 işaretinin enaz 16 cycle süresinde yapılır. Watchdog özelliğinin kullanıldığı uygulamalarda ise enaz CK2 işaretinin 64 cycle süresinde gerçekleştirilir.

Reset için en uygun devre şekil 3.3.3.1'deki gibidir. Sistem besleme geriliminin kesilip tekrar gelmesi yada ilk verilisi gibi durumlar için reset bacağına basit bir devre kurukması uygundur. Bu devre RC1 güç kaynağı yükselme zamanı (rise time)nın en az 5 katı olmalı üretici firma tarafından tavsiye edilmektedir.



$$RC \geq 5 \times \text{POWER SUPPLY RISE TIME}$$

Şekil 5.5.3.3.1 Power-On Reset Devresi

5.6. HPC 46003'ÜN SAYICI/ZAMANLAYICI BİRİMLERİ

5.6.1 GİRİŞ

HPC ailesi 9 adet 16 bitlik sayıcı/zamanlayıcı birimin sahiptir. Bunlar T0 dan T8'e kadar sıralanmışlardır. T0 bir sayıcı olarak görev yapar ve I2CR, I3CR ve I4CR olmak üzere 3 adet Capture resiste sayesinde değişik zamanlarda okunabilme yeteneğine sahiptir. I3CR ve I2CR aynı zamanda T1 ve R1 yazmaçları olarak T1 zamanlayıcısı için de görev yaparlar. T8'de her zaman T0 ile aynı işerige sahiptir. T8 zamanlayıcısı 4. giriş Capture yazmacı olan EICR için Time-Base olarak hizmet verir. T1'den T7'ye kadar olan zamanlayıcı birimleri geri sayıcı (Timer) olarak çalışırlar. Bunlar R1-den R7-ye kadar olan giriş resistleri ile underflow olduklarında otomatik olarak yüklenirler T2'den T7'ye kadar olan zamanlayıcılar ayrı çıkış sinyallerine sahiptirler. T2 ve T3 dışarıdan iki ayrı giriş ile saat işareti gönderilerek saydırılabilirler. HPC'nin T0 ve T8 dışında diğer tüm sayıcı/zamanlayıcı birimleri herhangi bir zamanda start yada stop yapılabilirler. Bunlar her zaman giriş resistlerinden okunabilirler. Yazılım yoluyla okunduklarından içeriklerinin bozulmayacağı garantilidir. Sayıcı / zamanlayıcı birimleri yazılım tarafından çalışırken yada dururken register yazmaçlarına bilgi yazılabilir.

Yazılım tarafından yada otomatik olarak yükleme yapıldığında yazmaçların içeriği bozulmaz.

Sayıcı/zamanlayıcı birimleri TIMER vektörüne kesme (interrupt) üretebilme yeteneğine sahiptirler.

5.5.2. SAYICI / ZAMANLAYICI İŞLEMLERİ

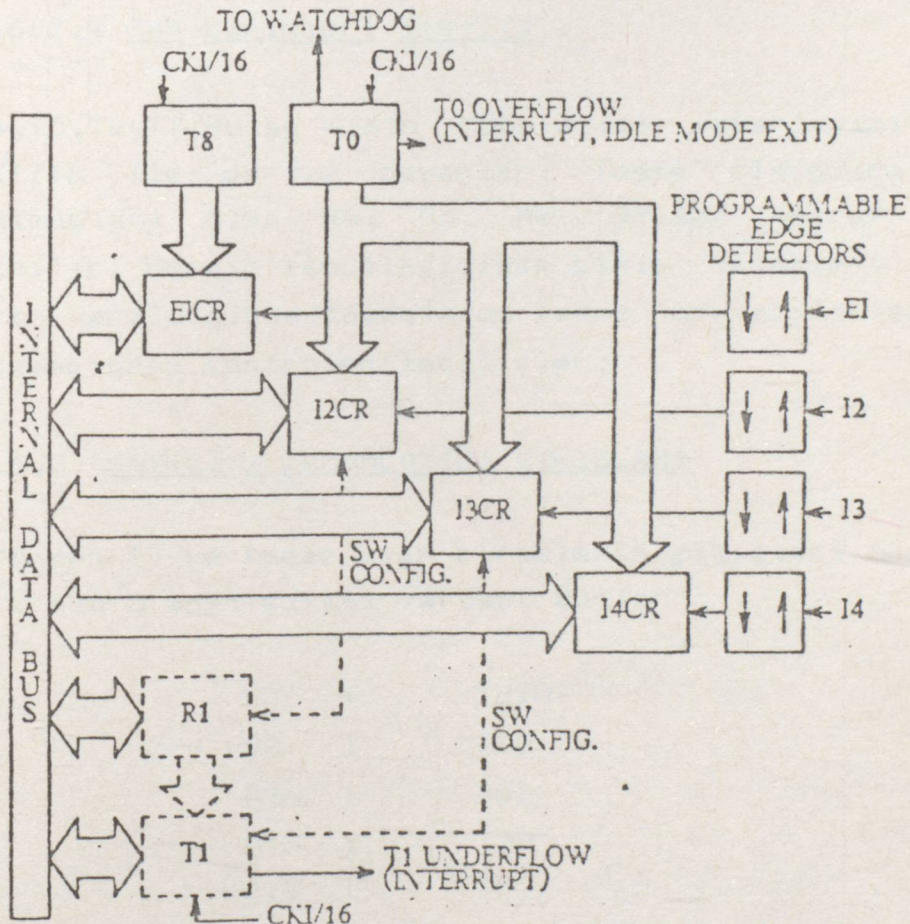
5.5.2.1 TO ve T8 birimleri :

TO, CKI/16'lık sabit bir saat işareti ile özgür çalışır. Birinci görev olarak yazılım tarafından zaman aralıkları ölçümünde kullanılır. Watchdog ve IDLE mode için referans zaman üretir. Bunların sonucu olarak TO'ı durdurmak yada üzerine yazmak mümkün değildir. Sadece okunabilir. I4CR capture yazmacına sürekli yükleme yapılabilir. Dışarıya açılan bir çıkış bacağı yoktur, fakat overflow olduğunda kesme (Interrupt) üretmesi için programlanabilir. TMMODE registerinin 0 dan 3 numaralı bitine kadar olan dört bit ile yazılım tarafından kontrol edilebilir.

TO ; I2CR, I3CR ve I4CR isimlerinde 3 adet 16 bitlik giriş Capture yazmacına sahiptir. Bu yazmaçlar I2, I3 ve I4 bacaklarından programlanabilen kenarlarda (rising / falling edge) TO'dan yüklenebilirler. Herbir bacağın inen yada çıkan kenar algılayabilmesi IRCD yazmacından programlanabilir. Bu üç bacak aynı kenarlarda kesme (Interrupt) üretebilme yetisine sahiptirler ENIR yazmacının set edilmesi ile kesme'ye izin verebilir T8'de TO gibi çalışır.

5.6.2.2 T1 Birim :

I2CR ve I3CR yazmaçları TO için görevlendirilmemiş ise T1 için giriş yazmacı R1 ve T1 olarak kullanılabilir. Bu görevlendirme TOCON yazmacının TO ORG biti ile sağlanır. TO ORG=0 yazılırsa I2CR ve I3C Capture Yazmacı, TO ORG "1" e eşitlenirse timer fonksiyonları seçilir. T1 bir geri sayıcıdır ve CKI/16 ile sayar. T1 için de TO'da olduğu gibi çıkış bacağı yoktur. Eğer izin verilirse taşma olduğunda kesme (Interrupt) üretebilir. TMMODE yazmacının 4-7 bitlerinden kontrol edilebilir.



Sekil 15.6.2.1.1 TO, T1 ve T8 Zamanlıyıcılarının Dört Giriş Capture yazmacı ile ilişkileri

5.6.2.3 T2 ve T3 Birimleri :

T2 ve T3 sayıcı/zamanlayıcı birimleri HPC'nin en esnek birimleridir. Bunlara dışarıdan saat işareti girişi mümkündür. Ayrıca CKI sistem işaretinin 14 ayrı bölücüden geçmesi de yazılım ile seçilebilir. Bu DIVBY yazmacı ile sağlanır. T2'nin senkron çıkışı T3'e bağlanacak 32 bitlik tek bir sayıcı elde edilebilir. T2, TMMODE yazmacının 8-11 bitlerinden, T3 ise 12-15 bitlerinden programlanabilir.

5.6.2.4 PWM Birimleri (T4-T7) :

T4, T5, T6, T7 Pulse Width Modulation zamanlayıcılarıdır. CKI/16 ile geriye sayarlar. Taşma olduğunda, giriş yazmaçları olan R4, R5, R6, R7'den tekrar yükleme yapılır. Herbir zamanlayıcının çıkış bacakları vardır. İzin verildiğinde taşmalarda kesme üretebilirler. PWMODE yazmacından kontroledilebilirler.

5.6.3. SAYICI / ZAMANLAYICI ÇIKIŞLARI

T2 den T7'ye kadar olan birimlerin çıkışları mevcuttur. T2'nin 5 adet çıkışı vardır. Bunlar ;

B3	:	T2I0
B8	:	TS0
B9	:	TS1
B13	:	TS2
B14	:	TS3

bacaklarıdır.

TS0-TS3 Timer Synchronous çıkışlarıdır. T3'ün yalnızca B4(T3IO) çıkışı vardır. T4-T7 ise P0(T4OUT) ve P3(T7OUT) olmak üzere dört adet çıkış ile dış dünyaya açılırlar. Şekil 5.3.1 ve 5.3.2'de bu çıkışların iç yapıları gösterilmiştir.

5.6.4 TEMEL SECTION YAZMAÇLARI

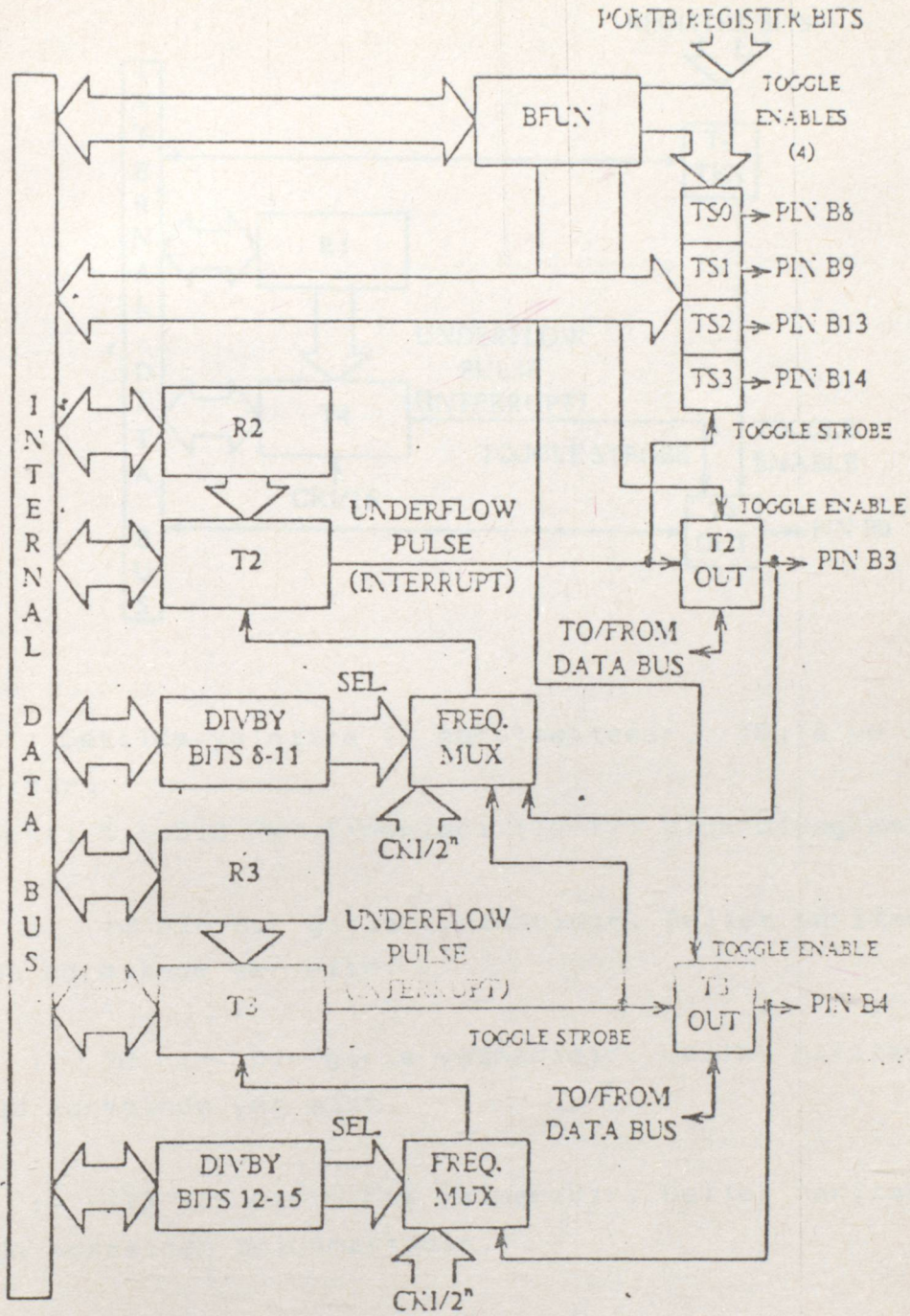
HPC, sayıcı / zamanlayıcı birimleri için 14 register ayırmıştır. T2 ve T3 zamanlayıcıları için dışarıdan giriş ve çıkışla PORT, DIRB ve BFUN yazmaçlarının kontrolundadır.

14CR : 16 bitlik Capture yazmacının adersi 0180 dir. I4 bacağı üzerinden, programlanmış olan kenardan tetiklenerek TO'dan yükleme yapılabilir. TOCON yazmacının C4F biti ile kontrol edilir.

13CR/T1 : 16 bitlik Capture yazmacının adresi 0182 dir. I3 bacağı kullanır. TOCON yazmacının TO ORG biti "1" ise T1 yazmacı olarak görev yapar.

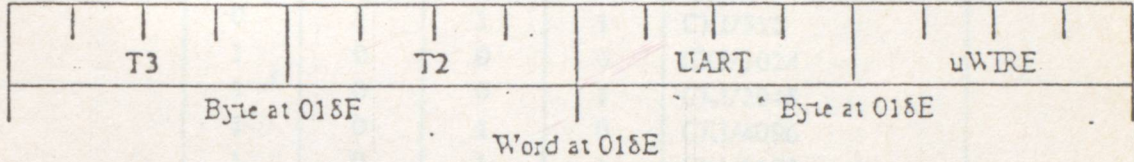
12CR/R1 : 16 bitlik Capture yazmacının adresi 0194 dür. I2 bacağı kullanır. TOCON yazmacının TO ORG biti "1" yapıldığında R1 yazmacı olarak görev yapar.

EICR : 16 bitlik Capture yazmacının adresi 015E dir. EI bacağı sayesinde TB sayıcısından yükleme yapılabilir. Yalnızca okunabilen bir yazmaçtır.



Şekil 5.6.3.1 T2 ve T3 zamanlayıcıları blok diyagramları

DIVBY Divide-By yazmacıdır. T2,T3, UART ve MICROWIRE arabirimi için saat işareti girişleri seçilebilir.



DIVBY yazmacının içeriği :

T3 : T3 zamanlayıcısının saat işareti DIVBY yazmacı 12-15 bitlerinden aşağıdaki tabloda gibi seçilebilir. Tablo 5.4.1

T2 : T2 zamanlayıcısının saat işareti DIVBY yazmacının 8-11 bitlerinden Tablo 5.4.2 deki gibi seçilebilir.

UART : DIVBY yazmacının 4-7 bitlerinden UART saat işareti seçilebilir. Tablo 5.4.3

uWIRE : MICROWIRE seri saat işareti girişi yazmacın 0-3 bitlerinden seçilebilir. Tablo 5.4.4

BIT 15	BIT 14	BIT 13	BIT 12	CLOCK INPUT TO T3
0	0	0	0	External (pin B4)
0	0	0	1	T3 Output (stops T3)
0	0	1	0	CKI/16
0	0	1	1	CKI/32
0	1	0	0	CKI/64
0	1	0	1	CKI/128
0	1	1	0	CKI/256
0	1	1	1	CKI/512
1	0	0	0	CKI/1024
1	0	0	1	CKI/2048
1	0	1	0	CKI/4096
1	0	1	1	CKI/8192
1	1	0	0	CKI/16384
1	1	0	1	CKI/32768
1	1	1	0	CKI/65536
1	1	1	1	CKI/131072

Tablo 5.6.4.1

BIT 11	BIT 10	BIT 9	BIT 8	CLOCK INPUT TO T2
0	0	0	0	External (pin B3)
0	0	0	1	T3 Output
0	0	1	0	CKI/16
0	0	1	1	CKI/32
0	1	0	0	CKI/64
0	1	0	1	CKI/128
0	1	1	0	CKI/256
0	1	1	1	CKI/512
1	0	0	0	CKI/1024
1	0	0	1	CKI/2048
1	0	1	0	CKI/4096
1	0	1	1	CKI/8192
1	1	0	0	CKI/16384
1	1	0	1	CKI/32768
1	1	1	0	CKI/65536
1	1	1	1	CKI/131072

Tablo 5.6.4.2

BIT 7	BIT 6	BIT 5	BIT 4	BAUD CLOCK (x16 Clock)	BAUD RATE 9.83 Mhz Crystal	BAUD RATE 16.88 Mhz Crystal
0	0	0	0	<--- Not Allowed --->		
0	0	0	1	<--- Defined by Timer T3 underflow --->		
0	0	1	0	CKI / 16	38400	65536
0	0	1	1	CKI / 32	19200	32768
0	1	0	0	CKI / 64	9600	16384
0	1	0	1	CKI / 128	4800	8192
0	1	1	0	CKI / 256	2400	4096
0	1	1	1	CKI / 512	1200	2048
1	0	0	0	CKI / 1024	600	1024
1	0	0	1	CKI / 2048	300	512
1	0	1	0	CKI / 4096	150	256
1	0	1	1	CKI / 8192	75	128
1	1	0	0	CKI / 16384	38	64
1	1	0	1	CKI / 32768	19	32
1	1	1	0	CKI / 65536	9.4	16
1	1	1	1	CKI / 131072	4.7	8

Table 5.6.4.3

BIT 3	BIT 2	BIT 1	BIT 0	MICROWIRE CLOCK
0	0	0	0	Not Allowed
0	0	0	1	Defined by Timer T3 underflows (Restricted; see Section 17.2)
0	0	1	0	CKI / 16
0	0	1	1	CKI / 32
0	1	0	0	CKI / 64
0	1	0	1	CKI / 128
0	1	1	0	CKI / 256
0	1	1	1	CKI / 512
1	0	0	0	CKI / 1024
1	0	0	1	CKI / 2048
1	0	1	0	CKI / 4096
1	0	1	1	CKI / 8192
1	1	0	0	CKI / 16384
1	1	0	1	CKI / 32768
1	1	1	0	CKI / 65536
1	1	1	1	CKI / 131072

Table 5.6.4.4

TOCON Timer TO Konfigürasyon Yazmacı

*	*	*	*	TO ORG X	TO C4F X	*	*
---	---	---	---	-------------	-------------	---	---

Byte at 0192

X: Reset'ten sonra durum belirsiz

*: Herhangibir görevi olmayan bit

TOC4F : 14CR Capture yazmacının özel fonksiyonu için kullanılır.

TOC4F=1 TO sayıcısının sürekli olarak 14CR'ye yükleme yapılır.

TOC4F=0 14 bacagının durumuna göre 14CR'ye yükleme yapılır.

TO ORG : TO sayıcısının organizasyonu için kullanılır.

TO ORG=0 12CR,R1 ve 13CR,T1 olarak görev yapar.

TO ORG=1 12CR ve 13CR Capture yazmacı olarak 12 ve 13 bacakları ile birlikte çalışırlar.

TMMODE : TO-T3 için Timer-Mode yazmacıdır.

T3 ACK 0W	T3 STP X	T3 TIP XF	T3 TIE X	T2 ACK 0W	T2 STP X	T2 TIP XF	T2 TIE X	T1 ACK 0W	T1 STP X	T1 TIP XF	T1 TIE X	T0 ACK 0W	*	T0 TIP XF	T0 TIE X
-----------------	----------------	-----------------	----------------	-----------------	----------------	-----------------	----------------	-----------------	----------------	-----------------	----------------	-----------------	---	-----------------	----------------

Byte at 0191 Byte at 0190

PWMODE : T4-T7 için Pulse Width Timer Mode yazmacıdır.

Word at 0150

T7 ACK OW	T4 STP X	T7 TIP XR	T7 TIE X	T6 ACK OW	T6 STP X	T6 TIP XR	T6 TIE X	T5 ACK OW	T5 STP X	T5 TIP XR	T5 TIE X	T4 ACK OW	T4 STP X	T4 TIP XR	T4 TIE X
Byte at 0151								Byte at 0150							

- 0 Reset'ten sonra "0" yapılır.
- X Reset'ten sonra konumu belirsiz.
- W Yalnızca yazılabilir.
- R Yalnızca okunabilir.
- * Görevlendirilmemiş bit

TIE : Zamanlayıcılardan ayrı ayrı interrupt gelmesine izin verir yada vermeyebilir. Bu bit "1" yapılırsa ilgili zamanlayıcıdan gelen interrupta izin verilir.

TIP : Bir interrupt pending flag'ıdır. Bir interrupt isteği için TIE ile birlikte "1" konumunda olmaları gerekir. TIP yalnızca okunabilen bir bit-tir. Herhangi bir zamanlayıcı overflow/underflow olduğunda TIP bit'i "1" olur. Bu bit'i "0" yapmak için ACK bit'ine "1" yazılmalıdır.

STP : Ayrı ayrı sayıcı/zamanlayıcıların çalıştırılması ve durdurulması için kullanılır.

STP=1 stop

STP=0 sürekli çalışır.

ACK : Timer Interrupt Acknowledge kontrol bit'idir. Bu bit yalnızca yazılabilir.

ACK=1 TIP bit'i "0" yapılır. ACK=0 bir fonksiyonu yok

5.7 KESMELER (INTERRUPT)

5.7.1 GİRİŞ

HPC 46003 sekiz kaynaktan kesme vektörlerini işler. Bu kaynaklar RESET, I1(NMI), I2, I3, I4 ve EI bacakları, Timer bölümü, UART için ise EXUI bacağıdır. İki yada daha fazla kesme isteginin bir arada olması durumu için HPC bir öncelikte birincil sırada yer alır. Onu izleyen kesmeler sırasıyla I1, I2, I3, I4 bacaklarından gelen kesmelerdir. Daha sonra Timer'lerden gelen kesmeler UART'tan yada dışarıdan EXUI bacağından gelen kesmeler sıralanırlar. En son sırada ise EI bacağından gelen kesme istediği işlenir. Tablo 5.7.1.1 de daha ayrıntılı şekilde görülmektedir.

VECTOR ADDRESS	INTERRUPT SOURCE	ARBITRATION RANKING
FFFE	Reset: resets logic while low, triggers interrupt on rising edge.	0 (Highest)
FFFC	Non-Maskable external, on rising edge of I1 pin	1
FFFA	External, on rising/falling edge of I2 pin	2
FFF8	External, on rising/falling edge of I3 pin	3
FFF6	External, on rising/falling edge of I4 pin	4
FFF4	Internal, from Timers	5
FFF2	Internal, from the UART, or external, on EXUI pin low	6
FFF0	External, on rising/falling edge or high/low level on EI pin.	7 (Lowest)

Tablo 5.7.1.1 Interrupt vektörlerinin sıralanması

RESET ve NMI engellenilmeyen kesmelerdir. Engellenebilen kesmelere ayrı ayrı yada global olarak izin verilebilir yada verilemeyebilir. ENIR kontrol yazmacı herbiri engellenebilir kesme kaynağına karşıt düşecek bitler içerir.

Tüm engellenebilir kesmelere ENIR yazmacı içiedeki Global interrupt enable (GIE) biti sayesinde izin verilebilir yada yasaklanabilir. GIE biti "0" yazıldığında bütün engellenebilir kesmeler yasaklanabilir. Ters olarak "1" yazıldığında ise tümüne izin verilmiş olur. Resetten sonra GIE biti sıfırlanır.

Reset aktif-low seviyeye duyarlılıklı bir kesmedir. NMI 12, 13, ve 14'ten gelen kesmeler ise kenar duyarlıklı kesmelerdir. Bunlardan NMI bacak üzerinde çıkan kenar duyarlıklıdır. Dışarıdan gelen engellenebilir kesmeler olan 12,13 ve 14 ise IRCD kontrol yazmacının ilgili bitlerden programlanarak inen yada çıkan kenarları algılamaları sağlayabilir. EI (External Interrupt) ise EICOM yazmacı ile programlanarak inen çıkan kenarlara yada lojik "1" - lojik "0" seviyelerine duyarlıklı hale getirebilir. Entegre devre üzerindeki çevre birimlerinden (Timers, UART) gelsen kesmeler ise seviyeye duyarlıklıdır. EXUI bacağı seviyeye duyarlıklıdır ve aktif-low seviyede kesme gönderir. HPC 46003, belleğin son kısmına yerleştirilmiş sekiz kesme vektörünü tanır. Herbir vektör 16 bit uzunluğundadır.

Bu vektörler programlayıcı tarafından kesme servis döngüsünü başlangı adresi ile doldurabilir yerine yerleştirebilir. Ancak reset ve NMI döngüleri on-chip adres bölgesi içerisinde yer almalıdır. Bunun nedeni HPC resetlendiğinde kendi başına çalışıyormuş gibi algılar. Daha sonra şartlamalar ile dışarıda bir ROM bellek bağlı

olduğunu anlar ve işleyişini buna göre düzenler. Böylece sistemin çalışması garanti edilmiş olur.

5.7.2 KESMELERİNİN (INTERRUPT) İŞLEYİŞİ

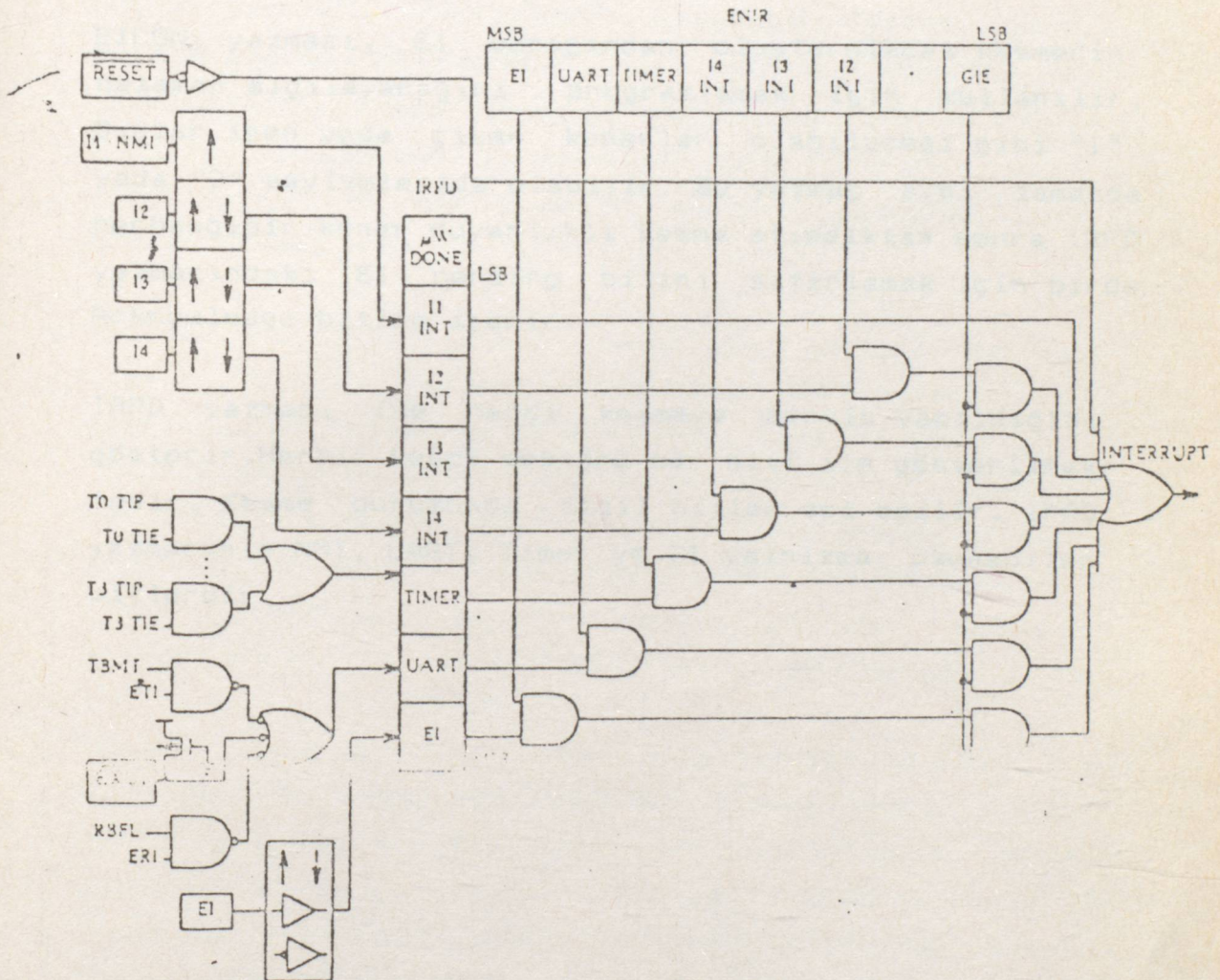
RESET dışındaki bütün kesmeler HPC işlemekte olduğu komutu tamamlandıktan sonra devreye girer. Bir kesme alındığında HPC, ENIR azmacının global interrupt enable (GIE) bitini Precessor Status Word (PSW) yazmacının CGIE bitini kopyalar. Daha sonra tüm engellenebilir kesmeler GIE bitine "0" yazılarak yasaklanır dönüş adresi stack'e yüklenerek stack pointer 2 arttırılır ve ilgili kesme vektörünün içeriği program counter'a yüklenir. Bir kesme işlemi için serbest döngüsüne gidildiğinde isteklerine izin verilmesi istiyorsa GIE biti programcı tarafından "1" yapılabilir. Eğer bu yapılmamış ise RETI komutu işlendikten sonra HPC otomatik olarak GIE'ye bitini set eder ve kesmeye izin verir. Bu komut ile (RETI) aynı zamanda program counter'a dönüş adresi stacktan yüklenir. PSW yazmacına CGIE biti engellenemeyen kesmeler dönüşte (NMI) kullanmak için düşünülmüştür. NMI servis döngüsünden dönerek PSW yazmacının CGIE biti kontrol edilmeli ve eğer bu bitin içeriği "1" ise RETI, "0" ise RET komutu kullanılmalıdır.

5.7.3 KESME KONTROL YAZMAÇLARI

HPC 46003 kesme kontrolü için 4 adet kesme kontrol yazmacı kullanılmaktadır. Bunlar :

ENIR	Interrupt enable
IRCD	Interrupt condition
EICON	EI Configirasyon
IRPD	Interrput pending yazmaçları.

ENIR yazmacı, tüm engellenebilir kesmeler için ayrı ayrı enable (izin verme) bitleri ve kesme servis döngüleri yürütülürken tüm engellenebilir kesmelere yasaklamak için kullanılan GIE (Global Interrupt Enable) bitini içerir.



Şekil 5.7.1 Kesme Lojigi Blok Diyagramı

IRCD yazmacı, 12,13 ve 14 kesmelerinin inen yada çıkan kenar gerçekleşmesini sağlamak için kullanılır. Bu yazmaç kesme ile ilgili olmayan configirasyon bitleride içerir.

EICON yazmacı, EI bacağından oluşturulacak kesmenin ne zaman algılayacağını programlamak için kullanılır. Bunlar inen yada çıkan kenarlar olabileceği gibi "1" yada "0" seviyeleride olabilir. Bu yazmaç aynı zamanda herhangibir kenar duyarlıklılı kesme alındıktan sonra IRPD yazmacındaki EI pending bitini sıfırlamak için birde Acknowledge bitide içerir.

IRPD yazmacı ise hangi kesmeye servis yapıldığını gösterir. Herbir kesme vektörü bir biti ile gösterilmektedir. Kesme durumunda ilgil bitler set edilir. IPRD yazmacının NMI, UART, Timer ve EI yalnızca okunabilen bitlerdir.

BÖLÜM 6

TASARIM

6.1 Tercih Edilen Yöntem :

Tasarım dijitale yatkın bir yöntem, dijital devrelerin endüstrideki avantajlarından faydalanabilmek için tercih edilmiştir. Bu avantajlar arasında ortam bozucu etkilerden az etkilenmesi, ucuz ve az yer kaplaması sayılabilir. Ayrıca başka bir sayısal kontrol sistemiyle uyum içinde olmasıda eklenebilir (D/A çeviriciye ihtiyaç yok). Tercih edilen yöntemin harmonik açıdanda gerekli olması gereklidir.

Yapılan araştırmada sinüs örnekleme yöntemi benimsenmiştir. Yöntem sinüsün karşılaştırdığı testere dişi dalgayla, eş frekansta örneklenmesi esasına dayanıyordu. Metotda dalgalar asimetriktir. Ama bütün bir örnekleme yönteminin mikroişlemcili tasarıma adaptasyon açısından avantajları vardır. Düşük frekans harmonikleri ağırlıklı olmak üzere bir düzelme verir. Serbest çalışma bölgesinde alt harmoniklerin elimine edilmesini sağlar.

Temelde çıkış gerilimi lineer bölgenin sonuna kadar yani kare dalga elde edilene kadar bir M modülasyon katsayısıyla kontrol edilir. Lineerden non-lineere geçişte aşırı akım dalgalanmaları oluşabilir. Bu durum pulsed torque ve zorlanmalı komutasyon inverterlerinde hatalara neden olabilir. Bundan başka geçiş bölgesinde harmonikler (3,5,7 v.b.) görülmeye başlar. Makine kayıpları artar.

Sinüs modülasyonlu dalga yerine bir kare dalga veya trapez modülasyonlu dalgada kullanımda düşünülebilirdi. Ancak bu durum, simetrik çıkış ve geriliminin kolay kontrollü gibi iyi yönlerine rağmen, harmonik çıkışı Sinüslü PWM'den daha kötüdür. Ama bu tip modülasyonla dalganın üretimi daha basittir.

6.2 Tasarımın Ana hatları

Yapılan ön araştırmalarda istenilen modülasyon yöntemlerinin gerçekleşmesinde 16 bitlik bir mikroişlemci kullanılması (özellikle bölme ve çarpma işlemleri açısından) uygun bulunmuştur. Bunun içinde HPC 46003 mikro kontroler entegresi 16 bitlik ALU, yüksek hız, çok sayıdaki sayaçları ve seri haberleşme birimi nedeniyle tercih edilmiştir.

Tasarımda istenen çıkışların elde edilmesi amacıyla HPC 46003'ün PWM sayaçları özellikle kullanılmıştır. Elde edilen matematiksel bağıntılara bağlı olarak anahtarlama elemanının açık - kapalı konumları hesap ettirilerek Timerlar belli bir interruptla devreye sokulmuştur.

Ölü zaman sorunuda yine PWM sayaçlarından birinin uygun programlanmasıyla elde edilmiştir.

Referans frekans ve genlik bilgilerinin seri haberleşme birimi yardımıyla RS-232 hattından alınması düşünülmüştür. Tasarımda bilgilerin UART vasıtası ile belirtilen şekilde bir bilgisayardan alması düşünülmüştür.

Sonuçta alınan referans bilgileri işlenerek temel faz darbe genişlik süreleri hesaplanarak uygun çıkışlar sağlanmıştır.

6.3 Güç Elektronik elemanları :

Tasarımda referans olarak bipolar transistörlerin alınması düşünülmüştür. Bunlar hakkındaki detaylı bilgi önceki bölümlerde verilmiştir. Hatırlanacağı gibi bipolar transistörler anahtarlama frekansı açısından 100kHz lere çıkabilmektedir. Bu da ms'lerle sınırlı minimum çıkışlar ifade etmektedir. Buradaki tasarımda geniş bir kullanım alanı ve üversallik açısından 10kHz frekansı baz alınmıştır. 0,1 ms altındaki aralıklar yuvarlamalarla engellenmiştir.

6.4 Çıkış Aralıkları :

Eldeki programın dengeli işleyişi ve çıkışta kullanılan anahtarlama elemanına uygun olup olmadığının anlaşılması için, yazılımın ürettiği çıkış aralıkları hakkında fikir sahibi olmak gerekli olmuştur.

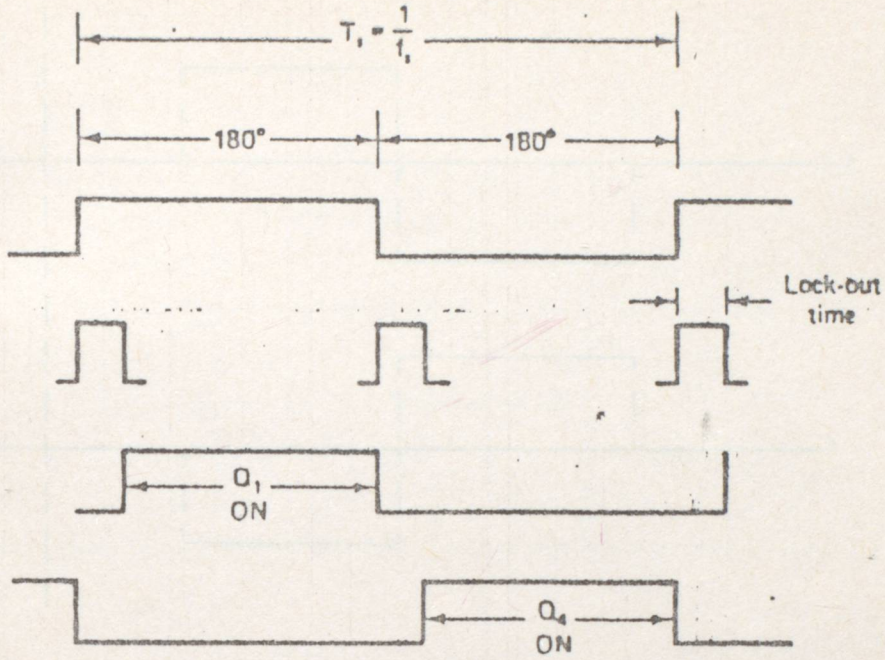
Mikroişlemci yazılımı için gerekli modellemeler yapıldıktan sonra bunlar ilgili bir yüksek seviyeli programlama diline uygulandı. Sonuçlar değerlendirilip gerekli düzenlemeler yapılmıştır. Ayrıca anahtarlama frekansının çıkış frekansı üzerindeki etkileri dolaylı olarak gözlenmiştir.

Buna göre çıkışın alacağı değerlerin aralığı hesaplandığında, tercih edilen transistör frekansının 10kHz den düşük olması nedeniyle, çıkışta hesaplanan D_x aralıklarının daha dengeli hale getirilmesi amacıyla, yuvarlanması uygun görüldü. Bu durum yazılımla denendiğinde toplam harmonik distorsiyonda olumlu yönde azalma gözlemlendi. Ayrıca programdan çıkış hassaslığı hakkında elde edilen fikir sayesinde, modellemeye sadeleştirilmeye gidilebileceği gözlenmiştir. Bu da mikroişlemci programının işleyiş süresinde azalma sağladı.

Çıkıştaki minimum aralığın belirlenmesi mikro işlemci yazılımını sınırlayan önemli bir etken oldu. Interruptlara bağlı çalışan bir mikroişlemci yazılımı, minimum interrupt çalışma süresi açısından bu zamana bağlı kaldı.

6.5 Ölü Zaman Problemi :

Eviricilerde hatırlanacağı gibi anahtar elemanların komutasyon sorunu vardır. Yani güç elektroniği elemanı iletimden kesime giderken belli bir zaman gecikmesine ihtiyaç duyar. Bu komutasyon süresi içinde o fazla ilgili diğer transistörün tetiklenmesi, komutasyonla ilgili olumsuzluklar oluşturur. Bunun için dalganın her inen kenarından sonra aynı fazı tetikleyen dalgalar arasına ölü zaman süreleri yerleştirilir. Olumsuz durumlar engellenir. Böyle bir ölü zaman devresinin üretimi bir sayıcı yardımıyla kolaylıkla yapılabilir.

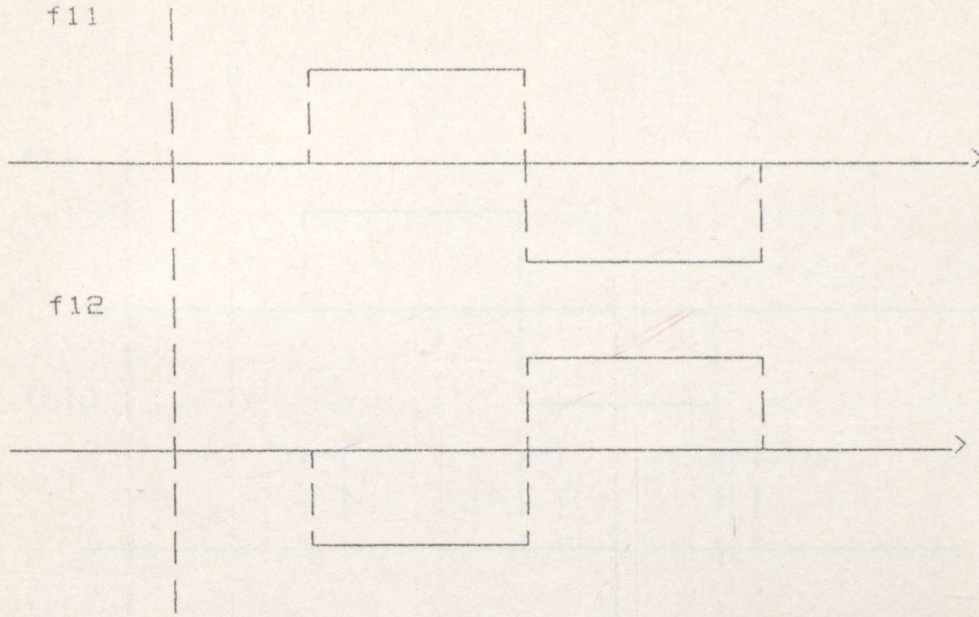


Sekil 5.1 Ölü Zaman Devresi Çıkışı

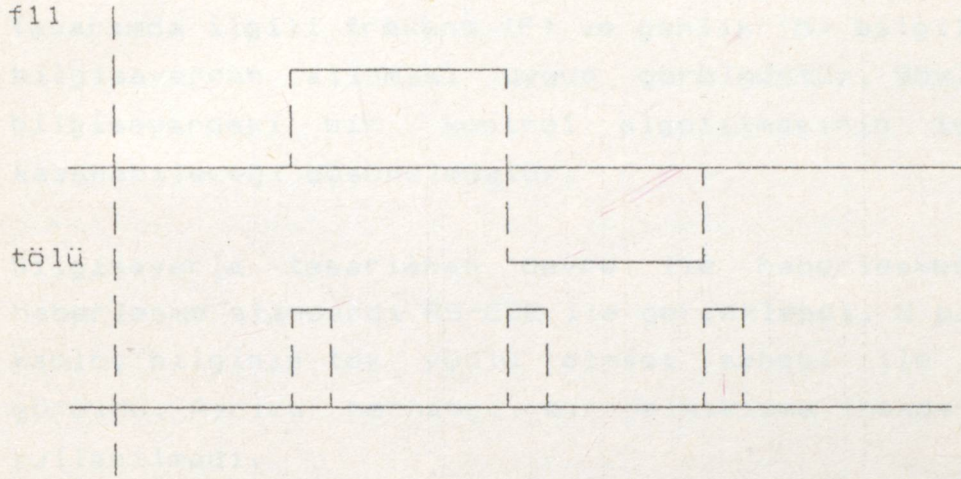
Tasarımda programlanabilen bir sayıcının faz dalga çıkışının inen ve çıkan kenarlarında devreye sokularak, ölü zaman üretmesi sağlanmıştır. Elde edilen ölü zaman çıkışı fazın çıkışlarıyla AND lenerek ölü zaman problemi halledilmiştir.

Öncelikle üç faz çiftinin birer fazı hesaplanarak sayaçlar vasıtasıyla çıkışa verilmiştir. Bunların lojik kapılar yardımı ile değilleri alınarak faz çiftleri elde edilmiştir.

Bir başka sayaçla ölü zaman süresi çıkışa verilmiş sayaç çıkışıyla dalga lojik kapılarla AND lenerek ölü zamanlı faz çifti çıkışı elde edilmiştir.



Bu arada ilgili diğer bir sayaçlarda ölü zaman süresi çıkışa verilmiş, bu çıkışlar lojik kapılarla and'lenecek ölü zamanlı faz çiftti çıkışı elde edilmiştir. Bu dediklerimiz, lojik fonksiyonlara çevirip gerekli indirgemeleri yaparsak istenilen elde edilmiş olur.



Sekil 6.3 Faz ve Ölü zaman çıkışları

Fonksiyon oluşturursak ;

$$F11 = f11 \cdot tölü = f11 \cdot tölü$$

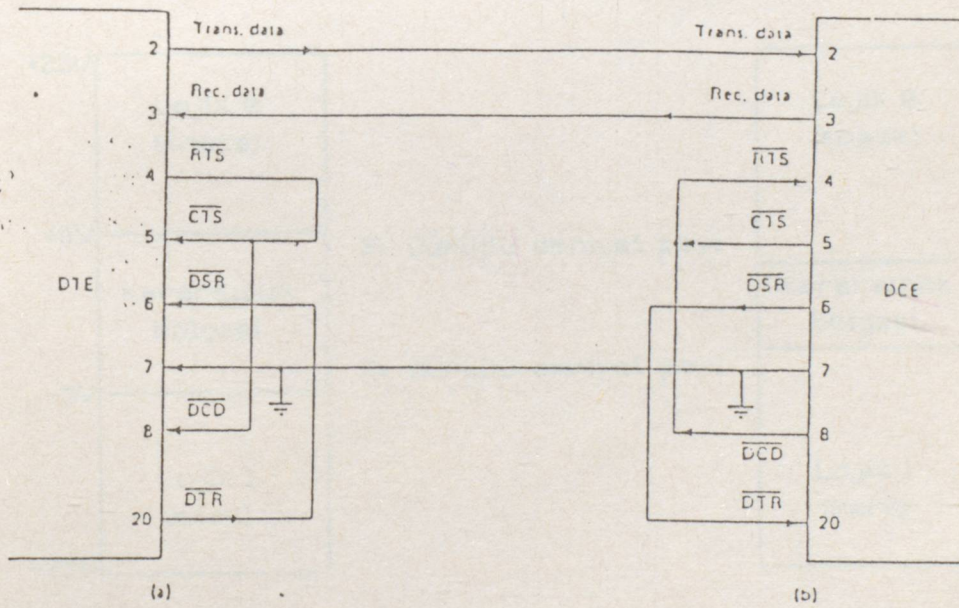
$$F12 = f11 \cdot tölü = f11 \cdot tölü$$

elde edilir. Buradan fonksiyonların OR ve AND kapılarıyla gerçekleştirilebileceği anlaşılabılır.

6.6 Referans Bilgilerinin alınması :

Tasarımda ilgili frekans (F) ve genlik (M) bilgilerinin bilgisayardan alınması uygun görülmüştür. Böylelikle bilgisayardaki bir kontrol algoritmasının işlerlik kazanabileceği düşünülmüştür.

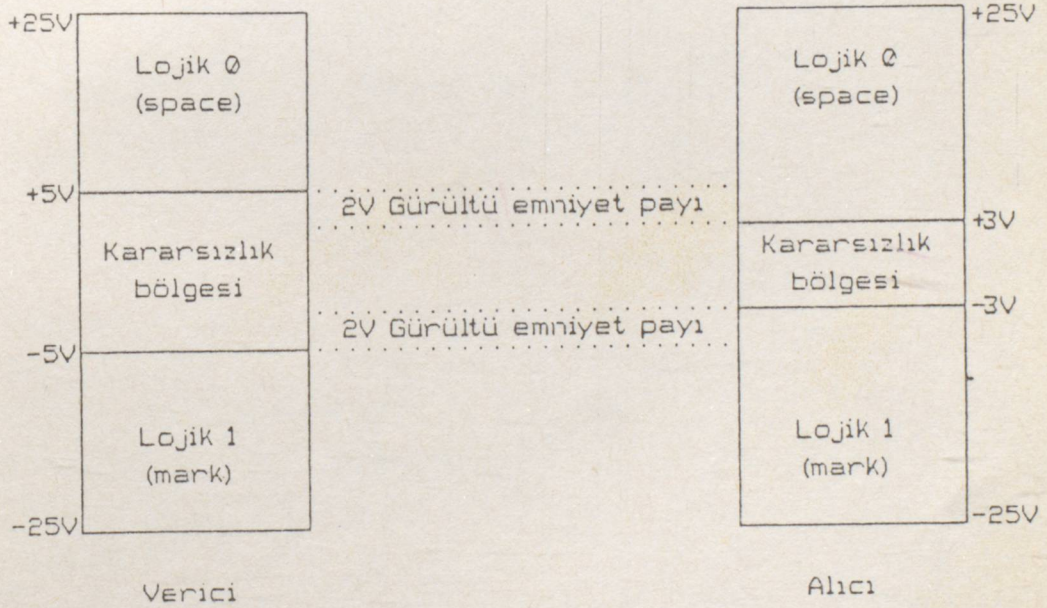
Bilgisayarla tasarlanan devre ile haberleşmesi, seri haberleşme standardı RS-232 ile gerçekleştirildi. 2 pinli bir kablo, bilginin tek yönlü olması sebebi ile yeterli görüldü. Ayrıca herhangi bir el sıkışma (handshaking) kullanılmadı.



Şekil 6.1 El sıkışmalı (handshaking) gerekli olmadığı durumlarda yapılabilen bağlantı.

Haberleşmede 8 bitlik data paketi, 1 stop bit, 2 pariti içeren haberleşme paketleri tercih edildi. Aradaki haberleşme hızı yani baud-rate 300 olarak alındı. Bütün bu şartlamalar, kullanılan mikroişlemcide yazılımla tanımlanarak yapıldı. Ayrıca bilgisayarda bilgiyi bu formatta atması için üst seviye bir dille bu şartlar tanımlandı.

Bilginin tasarlanan kart tarafından alınması için bir interrupt alt programı yazıldı. Bu aşamada 16 bitlik 2 bilginin ancak 4 pakette alınması durumuyla karşılaşıldı. Ayrıca bilginin doğruluğunun kontrolü gerekli oldu.



Şekil 6.2. RS-232C Gerilim seviyeleri

Donanımın gerekleřmesinde ise karřılařılan sorun HPC-46003'ün giriřlerinin TTL seviyesinde olması ve RS-232 standardındaki yksek gerilim seviyelerinin TTL seviyesine ekilmesi oldu. RS-232'nin 10 V'lar mertebesindeki gerilimi TTL'le indirgenmek iin MC 1483 entegredi kullanıldı. Burada yalnız bilgi alınması tasarımda kolaylık saėladı.


```

REM"          TOPLAM HARMONIK DISTORSION
CLS
LOCATE 12, 25
INPUT "Frekans ve Genlik(N) giriniz ="; F, N
IF F < 6.4 THEN P = 168: GOTO 200
IF F < 8.9 THEN P = 120: GOTO 200
IF F < 12.8 THEN P = 84: GOTO 200
IF F < 17.9 THEN P = 60: GOTO 200
IF F < 25.5 THEN P = 42: GOTO 200
IF F < 35.7 THEN P = 30: GOTO 200
IF F < 51 THEN P = 21: GOTO 200
P = 15
G = 2 * P
DIM TX(G)
DIM ARA(G)
TS = 1 / (4 * F * P)
FOR J = 1 TO G STEP 2
J11 = J - TS
Q = 2 * 3.141593 * F * J11 * (TS * 2): SIN1 = N * SIN(Q)
X1 = (2 * J - SIN1) * TS: TX(J) = X1
J2 = J + 1
X2 = (2 * J + SIN1) * TS: TX(J2) = X2
NEXT J
FOR J3 = 1 TO G - 1
ARA(J3) = TX(J3 + 1) - TX(J3)
NEXT J3
G2 = G / 2
FOR B = 1 TO G2 STEP 2
B1 = (COS(TX(B + 1)) - COS(TX(B))): B = B + B1
EF1 = (SIN(2 * TX(B)) - SIN(2 * TX(B + 1))) * .5 + TX(B + 1) - TX(B):
EFF = EFF + EF1
ARA = ARA + (ARA(B)) ^ .5
NEXT B
BN = 2 * B / 3.141593: EFF2 = (EFF / (2 * 3.141593)) ^ .5
V1EFF = BN * EFF2
VTEFF = ARA / (3.141593 ^ .5)
TOPHARDIS = ((1 - (V1EFF / VTEFF) ^ 2)) ^ .5
CLS
LOCATE 10, 27
PRINT "V1EFF="; V1EFF, "VTEFF="; VTEFF
PRINT "Toplam Harmonik Distorsion = "; TOPHARDIS

```



```
5 REM"          ARALIK HESAPLAMA YAZILIMI  "
10 CLS
20 LOCATE 12,25
30 INPUT "Frekans ve Orneklemeyi P giriniz =";F,P
40 CLS
50 DIM T(2*P)
60 TS=1/(4*F*P)
70 FOR J=1 TO 2*P STEP 2
80 J11=J-TS
90 Q=2*3.141593*F*J11*(TS*2):SIN1=SIN(Q)
100 X1=(2*J-SIN1)*TS:T(J)=X1
110 J2=J+1
120 X2=(2*J2+SIN2)*TS:T(J2)=X2:SIN2=SIN(Q)
130 NEXT J
140 PRINT"   NO          ARALIK"
150 PRINT"===== "
160 FOR B=1 TO 2*P-1
170 C=T(B+1)-T(B) :
180 PRINT B,C
190 NEXT B
200 FOR B=1 TO 2*P-1
210 C=T(B+1)-T(B) :
220 PRINT B,C
230 NEXT B
```


ASSEMBLY PWM PROGRAM1

```
.sect pwm_code,ROM16,abs=0E000
.IPT 5,TIMER
.IPT 6,UART
.DW 00,9,47,84,121,158,195,232,268,304,339,374,408,442,476,508,540,571,
601,631,659
.DW 687,714,739,764,788
.DW 810,831,852,871,888,905,920,934,947,958,968,977,984,990,995,998,
1000,1000,999
.DW 996,993,987,981,973,963,953,941,927,913,897,880,861,842,821,799,
776,752,727
.DW 700,673,645,616,586,556,524,492,459,425,391,357,321,286,250,213,
177,140,103
.DW 65,28,9,47,84,121,158,195,273,268,304,339,374,408,442,476,508,540,
571,601,631
.DW 659,687,714,739,764,788,810,831,852,871,888,905,920,934,947,958,
968,977,984
.DW 990,995,998,1000,1000,999,996,993,987,981,873,963,953,941,927,913,
897,880,842
.DW 821,821,799,776,752,727,700,673,645,616,586,556,524,492,459,425,
391,357,321
.DW 286,250,213,177,140,103,65,28,00,13,65,118,169,221,271,321,371,419,
466,511
.DW 556,598,639,679,716,752,785,817,846,872,897,919,938,955,969,981,
990,996,999,1000
.DW 998,993,986,975,962,947,929,908,885,859,831,801,769,734,698,659,
619,577,534
.DW 489,442,395,346,297,246,195,143,92,39,13,65,118,169,221,271,321,
371,419,466
.DW 511,556,598,639,679,716,752,785,817,846,872,897,919,938,955,969,
981,990,996
.DW 999,1000,998,993,986,975,962,947,929,908,885,859,831,801,769,734,
698,659,619
.DW 577,534,489,442,395,346,297,246,195,143,92,39
```



```

;*****
;***** BAŞLANGIÇ *****

```

```

RESET:      LD      0150.W,$OCDD
            LD      0152.W,$04444
            SBIT   3,00F4.W
            SBIT   5,00C0.W
;*****
            LD      018E.W,$0A
            LD      0120.B,$12
            LD      0128.B,$04
            LD      0122.B,$02
;*****
            LD      0C4.W,$00
            SBIT   0,0D4.B
            LD      0D0.B,$054
;*****
;-----ANA PROGRAM -----
XXO:        JP  XXO
            LD      075.B,$03
            LD      074.W,$130
            LD      064.W,0B2.W
            LD      066.W,0B4.W
;*****
;----- P HESAP -----
            LD      A,64.W
            LD      064.W,$168
            IFGT   A,$64
            LD      064.W,$120
            IFGT   A,$89
            LD      064.W,$84
            IFGT   A,$128
            LD      064.W,$60
            IFGT   A,$179
            LD      064.W,$42
            IFGT   A,$255

```



```

LD      064.W,$30
IFGT    A,$357
LD      064.W,$21
IFGT    A,$510
LD      064.W,$15
IFGT    A,$713
LD      064.W,$2
;*****
LD      A,$168
DIV     A,064.W
LD      06E.W,$0E000;SONADRES 11
LD      070.W,$0E072
LD      072.W,$0E0E2
LD      056.W,$0E000
LD      058.W,$0E0AA
LD      060.W,$0E150
IFEQ    00CE.W,$00
JP HANGI
LD      A,$120
DIV     A,064.W
LD      06E.W,$0E152
LD      070.W,$0E1A2
LD      072.W,$0E1F2
LD      060.W,$0E142
LD      056.W,$0E152
LD      058.W,$0E242
HANGI:  ST      A,06A.B
;*****
LD      A,$25000
DIV     A,064.W
DIV     A,060.W      ;TS/2
ST      A,06B.W
;*****
ADD     A,06E.W
ST      A,06E.W
X       A,0CC.W

```



```

LD      A,;B2.W
RC
SUBC    A,$2500
MULT    A,068.W
DIV     A,$80
JSRL   YUVARLA
ST      A,0140.W
;*****
RC
LD      A,070.W
SUBC    A,06A.B
ST      A,072.W
X       A,0CC.W
LD      A,;B2.W
MULT    A,068.W
DIV     A,$80
JSRL   YUVARLA
ST      A,0144.W
;*****
RC
LD      A,072.W
SUBC    A,06A.B
ST      A,072.W
X       A,0CC.W
LD      A,;B2.W
MULT    A,068.W
DIV     A,$80
ST      A,0148.W
;*****
SBIT    5,0D0.B
LD      A,06B.B
ST      A,014C.W
LD      0150.W,$04444
SBIT    3,0151.B

```

;----- ANA12 -----

LD 06C.W,\$0142

LD 0CC.W,\$110

LD 078.B,\$3

RC

ATLA12:

LD A,\$B2.W

ST A,OCE.W

IFC

JSRL BOS

JSRL DOLU

NOP

ADD 06C.W,\$4

ADD 0CC.W,\$2

SC

DECSZ 078.B

JP ATLA12

XX:

IFBIT 4,0153.B

JP XX

SBIT 6,0151.B

XX1:

JP XX1

LD A,\$B2.W

ST A,OCE.W

IFC

JSRL BOS

JSRL DOLU

NOP

SBIT 5,0D0.B

JSRL TIMER

XX2:

IFBIT 4,0153.B

JP XX2 ;OLU ZAMAN

SBIT 6,0151.B

JP XX1

BOS:

;*****

;----- BOS -----

```

IFEQ      OCE.W,060.W
LD        OCE.W,056.W
LD        A,iX2.W
ADD       OCE.W,06A.B
ADD       A,iX2.W
MULT      A,066.B
SHR A
SHR A
SHR A
RC
SUBC      A,$2500
IFGT      OCE.W,098.W;AD TABLO DRTASI
ADD       A,$2500

```

;*****

```

MULT      A,068.W
DIV       A,$10
IFGT      A,$49
JP        XX3

```

CLR A

XX3:

```

IFGT      A,$100
JP        XX4

```

LD A,\$100

XX4:

ST A,i06C.W2.W

LD A,OCE.W

ST A,iB2.W

RETSK

;*****

;----- DOLU -----

DOLU:

LD A,iX2.W

MULT A,066.B

SHR A

SHR A

RC

ADD A,\$2500


```

IFGT      OCE.W,098.W
SUBC      A,$2500
MULT      A,068.W
IFGT      A,$49
JP XX5
CLR A
XX5:      IFGT      A,$100
          JP        XX6
          LD        A,$100
XX6:      ST        A,;06C.W2.W
          RETSK
          ;*****
TIMER:    ;-----timer-----
          SBIT      0,ODO.B
          RBIT      5,ODO.B
          LD        014C.W,06B.B
          RBIT      6,0151.B
          IFBIT     1,0150.B
          JP TM1
          IFBIT     5,0150.B
          JP TM2
          RET
          ;-----
TM3:      LD        B,$112
          LD        06C.W,$014A
          RC
          IFBIT     1,0153.B
          SC
          SBIT      3,0151.B ;ACK ILE TIE KONT.
          RBIT      3,0151.B
          RETSK
          ;-----
TM2:      LD        B,$111
          LD        06C.W,$0146
          RC
          IFBIT     4,0152.B

```



```

SC
SBIT      7,0150.B
RBIT      7,0150.B
RETSK
;-----
TM1:      LD      B,$110
          LD      06C.W,$0142
          RC
          IFBIT    1,0151.B
          SC
          SBIT     3,0151.B
          RBIT     3,0150.B
          RETSK
          ;*****
UART:     ;----- UART -----
          ST      A,04.W
          LD      A,0124.B
          ST      A,;074.WC.B
          INC     074.W
          X       A,04.W
          DECSZ   075.B
          RETI
          IFBIT   6,0128.B
          LD      00.W,$987
          RBIT    5,0D0.B
          RETSK
          ;----- YUVARLA -----
YUVARLA: IFGT     A,$49
          JP ATLA1
          CLR A
          RET
ATLA1:   IFGT     A,$99
          RET
          LD      A,$100
          RET
.END RESET

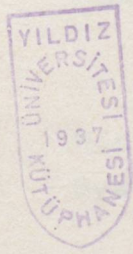
```


:02FFF400F6E332
 :02FFF20050E4D9
 :10E0000000009002F00540079009E00C300E800C2
 :10E010000C013001530176019B01BA01DC01FC01C9
 :10E020001C023B02590277029302AF02CA02E302CA
 :10E03000FC0214032A033F03540367037803890394
 :10E040009803A603B303BE03C803D103DB03DE03BA
 :10E05000E303E603E803E803E703E403E103DB038B
 :10E06000D503CD03C303B903AD039F03910381031C
 :10E0700070035D034A0335031F030803F002D70250
 :10E08000BC02A102850268024A022C020C02EC01C9
 :10E09000CB01A9018701650141011E01FA00D500EC
 :10E0A000B1008C00670041001C0009002F005400E3
 :10E0B00079009E00C30011010C013001530176016B
 :10E0C0009801BA01DC01FC011C023B0259027702F3
 :10E0D0009302AF02CA02E302FC0214032A033F03C5
 :10E0E00054036703780389039803A603B303BE03AD
 :10E0F000C803D103DB03DE03E303E603E803E80320
 :10E10000E703E403E103DB03D5036903C303B903B6
 :10E11000AD039F039103810370034A033503350365
 :10E120001F030803F002D702BC02A10285026802A5
 :10E130004A022C020C02EC01CB01A9018701650106
 :10E1400041011E01FA00D500B1008C0067004100BA
 :10E150001C00000000D0041007600A900DD000F0149
 :10E1600041017301A301D201FF012C0256027F027B
 :10E17000A702CC02F002110331034E0368038103AE
 :10E180009703AA03BB03C903D503DE03E403E70334
 :10E19000E803E603E103DA03CF03C203B303A103F9
 :10E1A0008C0375035B033F0321030103DE02BA0204
 :10E1B00093026B0241021602E901BA018B015A0176
 :10E1C0002901F600C3008F005C0027000D0041000C
 :10E1D0007600A900DD000F0141017301A301D20106
 :10E1E000FF012C0256027F02A702CC02F0021103AB
 :10E1F00031034E03680381039703AA03BB03C903DA
 :10E20000D503DE03E403E703E803E603E103DA03EF
 :10E21000CF03C203B303A1038C0375035B033F0366
 :10E2200021030103DE02BA0293026B0241021602CD
 :10E23000E901BA018B015A012901F600C3008F00E0

:10E240005C002700870CDD0150AB8744440152ABD2
:10E2500096F40B96C00D830A018EAB830C01208BC4
:10E26000830401288B830201228BB70000C496D45B
:10E27000089754D060970374978273AC8264AC841F
:10E2800066A840B700A8649D40B70078649D59B760
:10E290000054649D80B7003C649DB3B7002A649D20
:10E2A000FFB7001E64BD0165B7001564BD01FEB77Q
:10E2B000000F64BD02C9B700026490A89664FFB75E
:10E2C000E0006EB7E07270B7E0E272B7E00056B7F8
:10E2D000E0AA58B7E150608200CEFC5D9078966469
:10E2E000FFB7E1526EB7E1A270B7E1F272B7E14257
:10E2F00060B7E15256B7E242588B6AB061A89664A3
:10E30000FF9660FFAB68966EF8AB6EAECCE403860A
:10E3100009C4C8EB9668FE9F503151B60140AB036B
:10E32000A870966ACBAB72AECCE49668FE9F503173
:10E330003BB60144AB03A872966ACBAB72AECCE499
:10E340009668FE9F50B60148AB96D00D886BB6011B
:10E350004CAB8744440150ABB601510BB701426C42
:10E36000926E97037803E4ABCE073031306540827C
:10E37000046CFB8202CCF8028A7874B601531464F3
:10E38000B601510E60E4ABCE07301230464096D055
:10E390000D3063B601531464B601510E78A060CEFF
:10E3A000FCAC56CEF4806ACEF88FF89666DEC7C70E
:10E3B000C7038609C4C8EBA098CEFD8809C4966807
:10E3C000FE9F0A9D3141009D64429064AD6CABA8F4
:10E3D000CEE63DF49666DEC7C703B809C4A098CE62
:10E3E000FD8609C4C8EB9668FE9D3141009D6442DC
:10E3F0009064AD6CAB3D96D00896D01D816B014CFE
:10E40000ABB601511EB60150119430B601501556ED
:10E410003C9270B7014A6C03B601531102B6015128
:10E420000BB601511B3D926FB701466C03B601520A
:10E430001402B601500FB601501F3D926EB7014253
:10E440006C03B601511102B601510BB601501B3DD0
:10E45000AB04B6012488AD748BB973AE048A743E14
:10E46000B6012816B703DB0096D01D3D9D31420052
:07E470003C9D633C90643CFD
:02FFFE0044E2DB
:00000001FF

ÖZGEÇMİŞ

1967 yılında Zonguldak-Gökçebey'de dünyaya geldi. İlk ve orta eğitimimi burda tamamladıktan sonra 1985'de Yıldız Üniversitesi Kocaeli Müh. Fak. Elektronik ve Habeleşme Böl. girdi. 1989 yılında mezun oldu. Aynı yıl Yıldız Üniversitesi Fen bilimleri Elektronik böl. yüksek lisans yapmaya başladı. Halen Bir kamu kuruluşunda Elektronik Müh. olarak çalışmaktadır.



KAYNAKLAR

1. Metin Göktaşan Sincap Kafesli Mak. Kontrolu
Doktora Tezi İTÜ - 1989
2. İsmail Mısır K.G.K'da Harmoniklerin
Bastırılması Y.Lisans Tezi
İTÜ-1989
3. Fatih Atalay As. Motorların PWM Fr.
Çeviriciler ile Kontrolu
Y. Lisans Tezi İTÜ - 1990
4. Yaşar Demir Mikroişlemci ile Ölçme Düzenleri
Y. Lisans Tezi Yıldız - 1990
5. Atıf Ural İleri Tahrik Ders Notları
Yıldız - 1990
6. B. K. Bose Power Electronics and AC Drivers
1986
7. N. Sinha Microprocesser Based Control
System 1986
8. Kemal Sarıoğlu Elektrik Makinalarının Temelleri
C.III 1983
9. PWM - Baustein SLE - 4520
Simens 1985

