

YILDIZ TEKNİK ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

Mikro, Chpc 16003 ile kod
Çevrici Birimi Tas. ve Gerç.

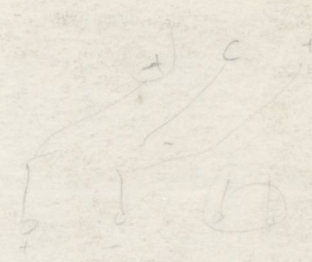
Yüksek Lisans Tezi

Ömit Aslantekin

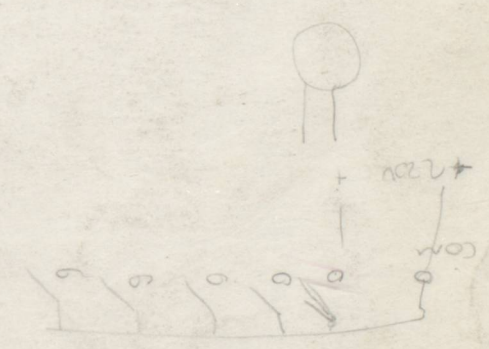
1991

173.000,

YILDIZ UNIVERSITESI
FEN BILIMLERI ENSTITUSU



MIKRODENETLEYİCİ (CHPC 16003) İLE KOD ÇEVİRİCİ BİRİMİ
TASARIMI VE GERÇEKLENMESİ



YÜKSEK LİSANS TEZİ
MUH. UMIT ASLANTEKİN

İSTANBUL 1991

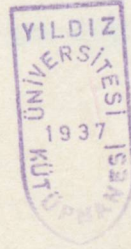
YILDIZ TEKNİK ÜNİVERSİTESİ
KÜTÜPHANE DOKÜMANTASYON
DAİRE BAŞKANLIĞI

Kot	: R 152 161
Alındığı Yer	: ...Fen.Bil.Ens.....
Tarih	: ...10.4.95.....
Fatura	:
Fiyatı	: ...173.000.-.....
Ayniyat No	: 1-6-.....
Kayıt No	: 50990.....
UDC	:
Ek	:



YILDIZ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTUSU

MİKRODENETLEYİCİ (HPC 16003) İLE KOD ÇEVİRİCİ BİRİMİ
TASARIMI VE GERÇEKLENMESİ



YÜKSEK LİSANS TEZİ
MUH. UMİT ASLANTEKİN

İSTANBUL 1991

Bu tez çalışması sırasında beni yönlendiren ve her türlü yardımda bulunan Dr.Osman Sirel ve Prof.Dr.Sezgin Alsan'a çok teşekkür ederim.Ayrıca teknik bilgi desteği sağlayan İMAT Bilgisayar AŞ. ve laboratuvar imkanlarından yararlandığım Marmara Üniversitesi Teknik Eğitim Fakültesi Elektronik ve Bilgisayar Bölümü'ne teşekkür ederim.Çalışmam sırasında yardımlarını gördüğüm tüm hoca ve arkadaşlarıma da teşekkür ederim.

İÇİNDEKİLER

ÖZET

ABSTRACT

1. GİRİŞ.....	1
2. HPC AİLESİ VE HPC 16003.....	2
2.1. GİRİŞ.....	2
2.2. HPC AİLESİNİN DONANIM ÖZELLİKLERİ.....	3
2.2.1. HPC'nin Fonksiyonel Bacak Bağlantıları.....	3
2.2.1.1. Giriş/Çıkış Bacakları.....	3
2.2.1.2. Güç Kaynağı Bacakları.....	3
2.2.1.3. Clock Bacakları.....	3
2.2.1.4. Diğer Bacaklar.....	3
2.2.2. Hardware Bağlantılar.....	6
2.2.2.1. Güç ve Topraklama.....	6
2.2.2.2. Clocking.....	7
2.2.2.3. Reset.....	8
2.2.3. HPC 16003'ün Bellek Organizasyonu.....	10
2.2.4. HPC'nin Giriş/Çıkış Portlarının Yapısı ve Özellikleri.....	12
2.2.4.1. A Portu.....	12
2.2.4.2. B Portu.....	14
2.2.4.3. I Portu.....	19
2.2.4.4. D Portu.....	20
2.2.4.5. P Portu.....	21
2.2.5. HPC Ailesinin Çalışma Modları.....	23
2.2.5.1. Single Chip Mod/Expanded Mod.....	23
2.2.5.2. Normal Mod/ROMless Mod.....	23
2.2.5.3. 8 Bit Mod/16 Bit Mod.....	24
2.3. HPC AİLESİNİN YAZILIM ÖZELLİKLERİ.....	27
2.3.1. Mimari Özellikler.....	27
2.3.2. Programlama Modeli.....	27
2.3.3. Adresleme Modları.....	28
2.3.3.1. Tek Adresli Genel Mod.....	28
2.3.3.2. İki Adresli Genel Mod.....	29
2.3.3.3. Özel Modlar.....	30
2.3.4. HPC 16003'ün Yazmaç Seti.....	31

2.3.5. HPC 16003'ün Komut Seti.....	32
2.4. KESMELER.....	34
2.4.1. Giriş.....	34
2.4.2. Kesme işlemi.....	35
2.4.3. Kesme Kontrol Yazmaçları.....	36
2.5. ZAMANLAYICILAR.....	39
2.5.1. Giriş.....	39
2.5.2. Zamanlayıcı işlemleri.....	39
2.5.3. Zamanlayıcı Çıkışları.....	43
2.5.4. Zamanlayıcı Bölüm Yazmaçları.....	44
2.6. UART.....	48
2.6.1. Giriş.....	48
2.6.2. UART'ın Çalışması.....	48
2.6.3. Çerçeve Formatları.....	50
2.6.4. Hata Flag'leri.....	51
2.6.5. Kesmeler.....	53
2.6.6. Clocking.....	54
2.6.7. Wake-up Modu.....	55
2.6.8. UART Kontrol Yazmaçları.....	55
3. VİDEOTEKS HABERLEŞMESİ VE MİNİTEL.....	57
3.1. VİDEOTEKS HABERLEŞMESİ.....	57
3.2. V.23 MODEM VE MİNİTEL.....	60
3.2.1. CCITT V.23 Modem Özellikleri.....	60
3.2.2. Minitel.....	62
4. KOD ÇEVİRİCİ BİRİMİ.....	68
4.1. GİRİŞ.....	68
4.2. ASENKRON SERİ HABERLEŞME.....	69
4.2.1. EIA RS-232 C Standardı.....	69
4.3. MİNİTEL TARAFINDAN GÖNDERİLEN BİLGİ.....	71
4.4. HPC GELİŞTİRME KİTİNİN KULLANIMI.....	74
4.5. HPC 16003 İLE GERÇEKLENEREN KOD ÇEVİRİCİ.....	76
4.5.1. Kod Çeviricinin Çalışması.....	79
4.5.2. Akış Diyagramları.....	80
4.5.3. Program Dökümü.....	85
5. SONUÇ.....	93
EK-A HPC 16003.....	94

EK-B MİNİTEL.....	95
KAYNAKLAR.....	96
ÖZGEÇMİŞ.....	97

ÖZET

Bu tez çalışmasında bir videoteks haberleşme terminali olan Minitel'in, bir main frame bilgisayar sistemine VT100 uyumlu asenkron seri bir terminal olarak bağlanabilmesi için bir kod çevirici birimi tasarlanmış ve gerçekleştirilmiştir. Kod çevirici birimin temelini 16 bit HPC 16003 mikrodenetleyicisi oluşturmaktadır.

Mikrodenetleyiciler bir merkezi işlem birimi ve onun çevresinde yer alan RAM ve/veya ROM bellek ,dış dünya ile iletişimi sağlayan giriş/çıkış portları,sayıcı/zamanlayıcı gibi çevre birimlerinden oluşan tek yonga mikrobilgisayarlardır. Bu yapıları ile günümüz elektronik endüstrisinde büyük bir kullanım alanı bulmuşlardır. Daha önceden ayrı elektronik devrelerle gerçekleştirilen fonksiyonlar bir tek yonga ile sağlandığından elektronik devrelerin boyutları küçülmüştür. Ayrıca mikroişlemci temelli devreler ile çıkılamayan çalışma frekanslarına çıkmak mümkün olmuştur. Bu çalışmada kullanılan HPC 16003 256 byte RAM,5 giriş/çıkış portu,9 sayıcı/zamanlayıcı, full-duplex UART, MICROWIRE/PLUS birimlerini içeren 16 bit HPC ailesinden bir mikrodenetleyicidir.

Yapılan çalışmada içersinde V.23 modem bulunan Minitel terminali 'mixed' modda kullanılmaktadır. Bu modda 'ascii' veri işleme modundaki özelliklere ek olarak videoteks protokolu ve videoteks fonksiyon tuşlarıaktiftir. Bu çalışmada VT100 terminalinde bulunan ekran ve klavye özelliklerinden Minitel'de bulunmayanlar birkod çevirici birim ile sağlanmıştır. Bu birim Minitel'in telefon hatlarından gönderdiği bilgiyi alan bir V.23 modem ile Main Frame arasında yer almaktadır.

Kod çevirici birim Minitel'in gönderdiği 1200 baud hızında RS-232 C standardında asenkron seri bilgiyi almakta bir çevrim tablosuna göre değerlendirmekte ve çıkışında istenen şekle dönüştürülmüş yine aynı standartdaki bilgiyi sisteme göndermektedir.

Gerçekleştirilen bu kod çevirici birimi yalnızca bu

amaçla değil , benzer şekilde farklı haberleşme hız ve standartlarındaki birimlerin birbirleriyle haberleşebilmesi için bir arabirim olarak (Kod çevirici içindeki yazılım değiştirilerek) kullanılabilir.

Main Frame computer system. The receiver is built around a 16 bit 8001 100K microcontroller.

Microcontroller, which contains a central processing unit (CPU), RAM and/or ROM, input/output ports, Timers, is a single chip microcomputer. Microcontrollers have found an ever increasing application in industry today. Today's technology has made it possible to fit all the main functions of controller in a single integrated circuit. This has reduced the size of the controlling system without compromising the efficiency. One can also operate these devices at much higher speeds than was attainable by the microprocessor based electronic controlling devices. The 8001 100K used in this study which contains 2048 bytes RAM, 8 1/2 ports, 8 Timers, 100K, MICROCONTROLLER is a member of 8001 microcontroller family.

The Minitel used in this work contains 256 words is configured to operate in such a way that we have constructed a code converter for Minitel to simulate any keyboard and screen functions exist in VT100 but not in Minitel itself. This unit is placed between 256 words which receives over the telephone and the minifram.

The code converter receives data which is 1200 baud, asynchronous serial in RS-232C standard, at the output of the modem. It operates receiving data with respect to a conversion table and converts data in the same standards to the system. Configured this code converter is not only for this purpose. Also it can be used to communicate the units which have different standards and rates. The software of the code converter must be changed.

ABSTRACT

In this thesis, we have constructed a code converter which makes a Minitel terminal to operate as a VT100 asynchronous serial terminal, when it is connected to a Main Frame computer system. The converter is built around a 16 bits HPC 16003 microcontroller.

Microcontroller, which contains a central processing unit(CPU), RAM and/or ROM, Input/Output ports, Timers is a single chip microcomputer. Microcontrollers have found an ever increasing applications in industry today. Today's technology has made it possible to fit all the main functions of controller in to single integrated circuits. This has reduced the size of the controlling devices considerably and also made it more cost efficient. One can also operate these device in range frequencies which were not attainable by the microprocessor based electronic controlling devices. The HPC 16003 used in this study which contains 256 bytes RAM, 5 I/O Ports, 9 Timers, UART, MICROWIRE/PLUS is a member of HPC microcontroller family.

The Minitel used in this work contains V.23 modem is configured to operate in mixed mode. We have constructed a code converter for Minitel to simulate many keyboard and screen functions exist in VT100 but not in Minitel itself. This unit is placed between V.23 modem which receives over the phonelines and the mainframe.

The code converter receives data which is 1200 baud, asynchronous serial in RS-232 C standart, on the output of the modem. It appraises receiving data with respect to a conversion table and transmits data in the same standards to the system. Constructed this code converter is not only for this purpose. Also, it can be used to communicate the units which have different standards and rates (The software of the code converter must be changed) .

1. GİRİŞ

Bu çalışmada bir videoteks haberleşme terminali olan Minitel'in bir Main Frame bilgisayar sistemine VT100 uyumlu asenkron seri terminal olarak bağlanabilmesi için 16 bit HPC 16003 mikrodenetleyicisi kullanılarak bir kod çevirici birimi yapılmıştır.

Çalışma sırasında içersinde V.23 modem bulunan Minitel terminalinin çalışma ve özellikleri incelenmiş ve Minitel'in mixed (karma) modda çalışması uygun bulunmuştur. Bu modda aktif olan videoteks fonksiyon tuşları ve diğer bazı alfanumerik tuşlar kullanılarak Minitel'in VT100'den farklı veya eksik klavye ve ekran özellikleri kod çevirici aracılığı ile sağlanmıştır.

Kod çevirici birim Minitel'in gönderdiği RS-232C standardında asenkron seri bilgiyi değerlendirip, gerekli çevrimleri yaparak sisteme göndermektedir. Yapılan çalışmada kod çeviricinin çalışması kod çevirici Minitel ile bir PC arasına yerleştirilerek test edilmiştir. Kod çeviricinin temelini oluşturan HPC 16003 mikrodenetleyicisi ile program ve devre geliştirirken HPC geliştirme kiti kullanılmıştır. HPC geliştirme kiti HPC ailesi mikrodenetleyiciler ile sistem geliştirmek için tasarlanmıştır.

Bu tezde 2.bölümde ayrıntılı olarak HPC ailesi ve HPC 16003 mikrodenetleyicisinin yazılım ve donanım özellikleri anlatılmıştır. 3.Bölümde videoteks haberleşmesi ve Minitel 4.Bölümde ise HPC 16003 ile tasarlanan kod çevirici birimin çalışması ve özellikleri anlatılmıştır.

2. HPC AİLESİ VE HPC 16003

2.1. GİRİŞ

HPC 16003 mikrodeneleyicisi özel amaçlı bir çok uygulamalarda kontrol fonkiyonlarını yerine getirmek için tasarlanmış gerekli sistem saati,iç lojik, RAM bellek ve giriş/çıkış birimlerini içeren tam bir mikro bilgisayardır. HPC ailesi aynı temel birimler etrafında kurulmuştur. Ancak yonga üzerinde bulunan ROM bellek kapasitesi farklılık gösterir:

HPC 16083 : 8 KByte ROM

HPC 16043 : 4 KByte ROM

HPC 16003 : ROM bellek bulunmaz(ROMless).

HPC ailesinin tüm üyeleri microCMOS teknolojisi ile tasarlanmıştır. HPC ailesinin sahip olduğu genel özellikler aşağıda sıralanmıştır:

CMOS yapı nedeniyle HALT ve IDLE modlarında çok düşük güç tüketimi.

30 MHz clock kullanıldığında yazmaç komutları için 134 ns.

16 bit data bus, ALU ve yazmaçlar.

16 bit'lik word'ler 8 bit'lik byte'lar ile genişletilmiş mimari.

Genişletilmiş komut seti.

Tek byte'lık jump'lar, call'lar ve RAM erişimleri ile yüksek kod etkinliği.

16*16 çarpma ve 32*16 bölme komutları.

Yonga üzerinde 256 byte RAM bellek olanağı.

Yonga üzerinde 8 KByte ROM bellek (HPC 16083), 4 KByte ROM bellek (HPC 16043) veya ROMless (HPC 16003) olanağı.

Yonga dışında 64 KByte'a kadar genişleme olanağı (RAM veya ROM).

16 bit stack pointer yazmacı.

Memory mapped yazmaç seti.

52 giriş/çıkış hattı.

MICROWIRE/PLUS kullanımı ile senkron giriş/çıkış yeteneği.

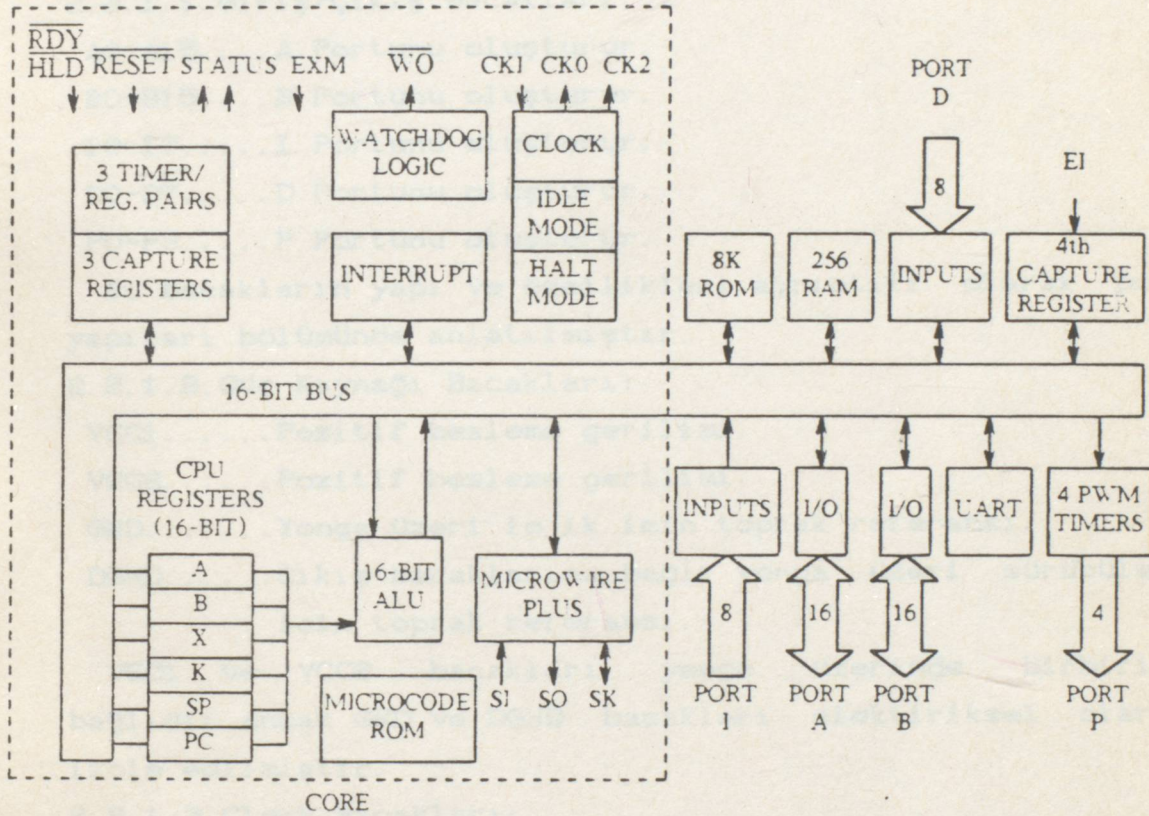
Full duplex UART (programlanabilir alıcı&gönderici baud

rate'leri).

9 tane 16 bit zamanlayıcı.

T0 zamanlayıcısı 3 tane giriş capture yazmacına sahiptir.

Watchdog özelliği.



Şekil.2.1.HPC 16003'ün blok diyagramı.

2.2.HPC AİLESİNİN DONANIM ÖZELLİKLERİ

2.2.1.HPC'nin Fonksiyonel Bacak Bağlantıları

Entegre devre MOS tranzistorlar ile tasarlanmıştır. HPC üzerindeki lojik, elektrostatik boşalmaların zarar verici etkisinden korunmuştur.Entegrenin tüm bacaklarında diyod koruması vardır.HPC kullanıcı birimlerine 68 bacak ile erişir.(Şekil 2.2)

2.2.1.1.Giriş/Çıkış Bacakları:

- A0-A15....A Portunu oluşturur.
- B0-B15....B Portunu oluşturur.
- I0-I7.....I Portunu oluşturur.
- D0-D7.....D Portunu oluşturur.
- P0-P3.....P Portunu oluşturur.

Bu bacakların yapı ve özellikleri ayrıntılı olarak port yapıları bölümünde anlatılmıştır.

2.2.1.2.Güç Kaynağı Bacakları:

- VCC1.....Pozitif besleme gerilimi.
- VCC2.....Pozitif besleme gerilimi.
- GND.....Yonga üzeri lojik için toprak referansı.
- DGND.....Çıkış bacaklarına bağlı yonga üzeri sürücüler için toprak referansı.

VCC1 ve VCC2 bacakları yonga üzerinde birbirine bağlıdır.Ancak GND ve DGND bacakları elektiriksel olarak izole edilmiştir.

2.2.1.3.Clock Bacakları:

- CKI.....Osilatör girişi.
- CKO.....Osilatör çıkışı.
- CK2.....Clock çıkışı (CKI/16).

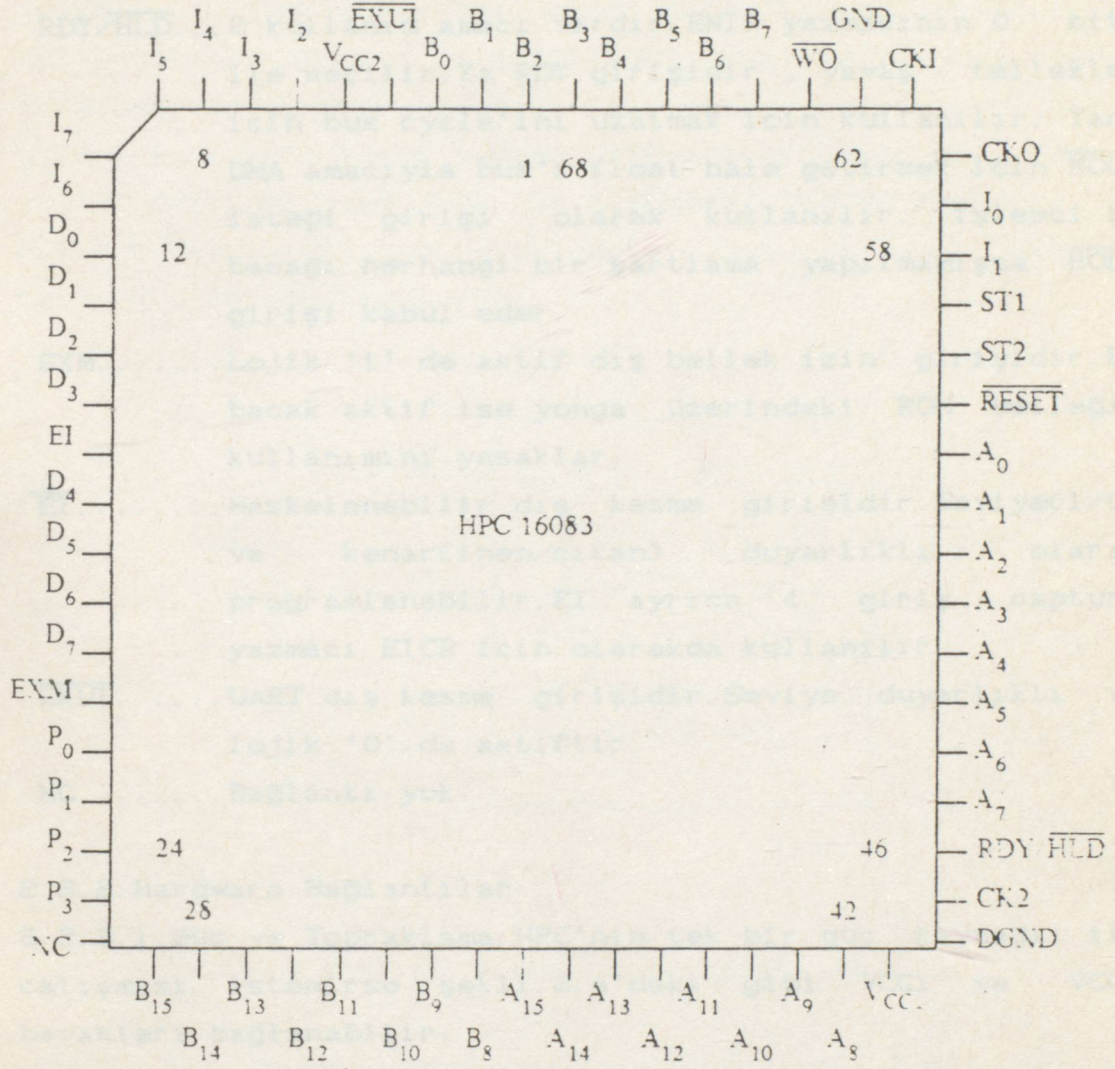
CKI ve CKO genellikle bir harici kristale bağlanır.

2.2.1.4.Diğer Bacaklar:

$\overline{WO}$Bu bacak bir open-drain çıkıştır.Watchdog lojiği tarafından geçersiz bir durum sezildiğinde çıkış lojik '0' olur.

ST1.....Yeni bir komutun ilk byte'ının alınması için güncel okuma çevriminin yürütüldüğünü gösterir.

ST2.....ALE işareti ile birlikte komut durmunu gösterir.



Şekil.2.3.68 Pin PLCC ve LCC paketler için HPC 16003 pin diyagramı.

RESET.....Lojik '0' da aktif bir giriştir.Yongayı reset eder.

RDY/HLD...2 kullanım amacı vardır.ENIR yazmacının 0. biti ile seçilir.Ya RDY girişidir , yavaş bellekler için bus cycle'ını uzatmak için kullanılır. Yada DMA amacıyla bus'ı float hale getirmek için HOLD isteği girişi olarak kullanılır. İşlemci bu bacağı herhangi bir şartlama yapılmamışsa HOLD girişi kabul eder.

EXM.....Lojik '1' de aktif dış bellek izin girişidir.Bu bacak aktif ise yonga üzerindeki ROM belleğin kullanımını yasaklar.

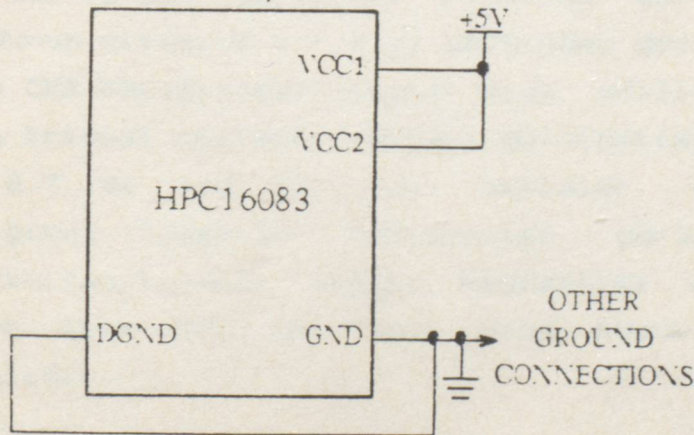
EI.....Maskelenebilir dış kesme girişidir.Seviye(1/0) ve kenar(inen/çıkan) duyarlıklı olarak programlanabilir.EI ayrıca 4. giriş capture yazmacı EICR için olarakda kullanılır.

EXUI.....UART dış kesme girişidir.Seviye duyarlıklı ve lojik '0' da aktiftir.

NC.....Bağlantı yok.

2.2.2.Hardware Bağlantılar

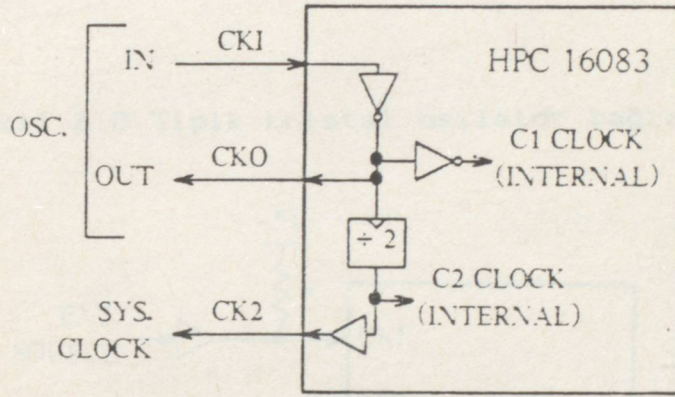
2.2.2.1.Güç ve Topraklama:HPC'nin tek bir güç kaynağı ile çalışması istenirse şekil.2.4'deki gibi VCC1 ve VCC2 bacakları bağlanabilir.



Şekil.2.4. Güç kaynağı bağlantıları

Bu gerilimin nominal değeri 5 V dur. Ancak 3.5 ile 5 V arası gerilim değerlerinde de normal olarak çalışabilir. Topraklama bağlantısı için 2 bacak ayrılmıştır. Lojik toprak (GND) yonga üzerindeki lojik için genel toprak referansıdır. Sürücü toprağı ise yonga üzerindeki çıkış buffer'ları için genel toprak referansıdır. Eğer bir toprak yüzeyi kullanılmışsa DGND bir iletkenle GND'ye bağlanır.

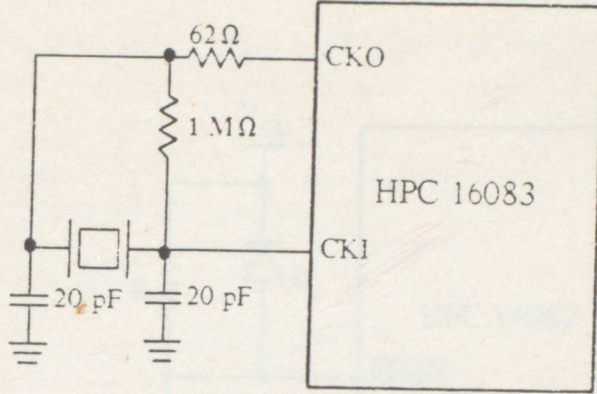
2.2.2.2. Clocking: Yonga üzerindeki saat işareti devresi şekil.2.5 de görülmektedir.



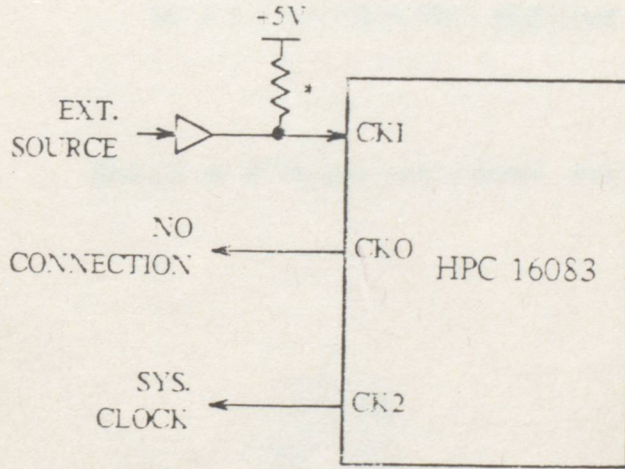
Şekil.2.4. Yonga üzeri saat işareti devresi

Devre CKI ve CKO bacakları arasında bir faz çevirici içerir. Bunun çıkışıda bir 2'ye bölücüden geçirilerek dahili clock ve CK2 bacağındaki işaret elde edilir. Şekil.2.6 de HPC için kristal osilatör devresi görülmektedir.

Şekil.2.7 da ise bir dış osilatör çıkışı HPC'ye uygulandığında yapılan bağlantılar görülmektedir. HCMOS sürücü kullanılıyorsa direnç bağlantısı gereksizdir. TTL sürücüler için 500 ohm veya daha küçük bir direnç bağlanmalıdır.



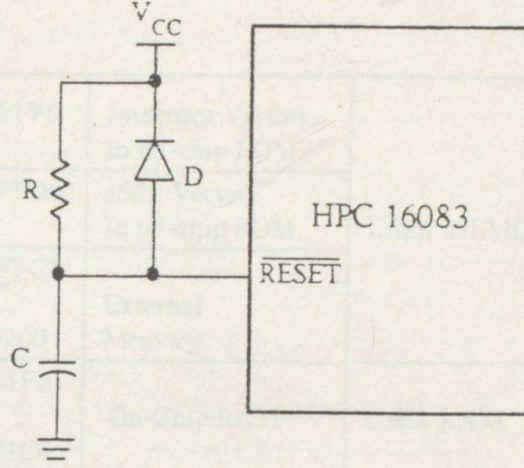
Şekil.2.6.Tipik kristal osilatör bağlantıları



Şekil.2.7.Dış clock bağlantıları

2.2.2.3. Reset: RESET bacağı yonga üzerindeki lojiğe yeniden yolvermeyi sağlar. HPC en az CK2 clock'unun 16 çevrimi kadar reset bacağından uyarıldığında reset edilebilir. Watch lojiğinin kullanıldığı uygulamalarda ise reset işlemi için CK2 clock'unun 64 çevrimi süre gereklidir. Yongaya ilk elektirik verilişi veya kesilip tekrar gelmesi durumları için RESET bacağına bir RC şebekesi bağlamak uygun

olur. Burada RC güç kaynağı yükselme zamanının en az 5 katı olmalıdır.



$$RC \geq 5 \times \text{POWER SUPPLY RISE TIME}$$

Şekil.2.8.Power-on reset devresi



2.2.3. HPC 16003'ün Bellek Organizasyonu

HPC 16003'ün bellek haritası tablo. 2.1 de görülmektedir.

Tablo.2.1.HPC 16003'ün bellek haritası

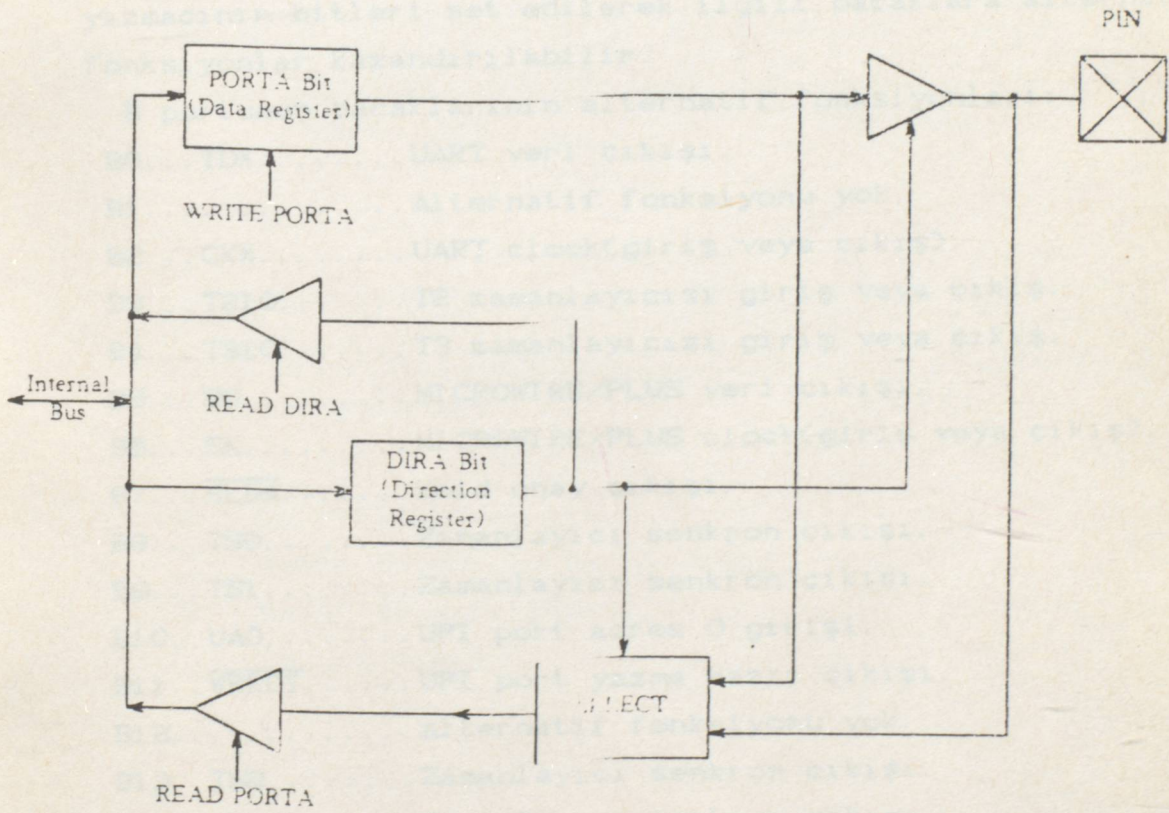
FFFF:FFF0	Interrupt Vectors in off-chip ROM	USER MEMORY
FFEF:FFD0	JSRP Vectors in off-chip ROM	
FFCF:FFCE : 0201:0200	External Memory	
01FF:01FE : 01C1:01C0	On-Chip RAM	USER RAM
0195:0194	Watchdog Register	Watchdog Logic
0192 0191:0190 018F:018E 018D:018C 018B:018A 0189:0188 0187:0186 0185:0184 0183:0182 0181:0180 015F:015E 015C	TOCON Register TMMODE Register DIVBY Register T3 Timer R3 Register T2 Timer R2 Register I2CR Register/ R1 I3CR Register/ T1 I4CR Register EICR Register EICON Register	Timer Block T0:T3
0153:0152 0151:0150 014F:014E 014D:014C 014B:014A 0149:0148 0147:0146 0145:0144 0143:0142 0141:0140	PORTP Register PWMODE Register R7 Register T7 Timer R6 Register T6 Timer R5 Register T5 Timer R4 Register T4 Timer	Timer Block T4:T7
0128 0126 0124 0122 0120	ENUR Register TBUF Register RBUF Register ENUI Register ENU Register	UART

Tablo. 2.1. Devam

0104	PORTD Input Register	PORT D
0104 00F5:00F4 00F3:00F2 00F1:00F0	PORTD Input Register BFUN Register DIRB Register DIRA Register / IBUF	PORT D PORTS A & B CONTROL
00E6	UPIC register	UPI CONTROL
00E3:00E2 00E1:00E0	PORTB PORTA Register / OBUF	PORTS A & B
00DE 00DD:00DC 00D8 00D6 00D4 00D2 00D0	Microcode ROM Dump Halt Enable Register PORTI Input Register SIO Register IRCD Register IRPD Register ENIR Register	PORT I, CONTROL & INTERRUPT CONTROL REGISTERS
00CF:00CE 00CD:00CC 00CB:00CA 00C9:00C8 00C7:00C6 00C5:00C4 00C3:00C2 00C0	X Register B Register K Register A Register PC Register SP Register (reserved) PSW Register	HPC CORE REGISTERS
00BF:00BE : 0001:0000	On-Chip RAM	USER RAM

Word at 00F0															
A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Byte at 00F1							Byte at 00F0								

- 0 Reset de sıfırlanır.
X Reset de durumu belli değil.



Şekil.2.8.A portunun yapısı

2.2.4.2.B Portu: B portu 16 bacadan oluşur. Bunlardan 12 tanesi genel amaçlı çift yönlü G/Ç bacağıdır. Kalan 4 bacak ise (B10,B11,B12,B15) yalnız çıkış olabilir. Giriş olarak yazılım tarafından programlandıklarında float olurlar. B portu 16 bitlik bir veri yazmacı (PORTB, 00E2 adresinde), bir yön yazmacı (DIRB, 00F2 adresinde) ve bir alternatif fonksiyon yazmacına (BFUN, 00F4 adresinde) sahiptir. PORTB ve DIRB yazmaçlarının çalışması A portundaki gibidir. Ancak DIR B yazmacının 10,11,12,15. bitleri ile aynı nolu bacaklar ya float yada çıkış olarak programlanabilir. BFUN yazmacının bitleri set edilerek ilgili bacaklara alternatif fonksiyonlar kazandırılabilir.

B portunun bacaklarının alternatif fonksiyonları:

- B0...TDX.....UART veri çıkışı.
- B1....-.....Alternatif fonksiyonu yok.
- B2...CKX.....UART clock(giriş veya çıkış).
- B3...T2IO.....T2 zamanlayıcısı giriş veya çıkış.
- B4...T3IO.....T3 zamanlayıcısı giriş veya çıkış.
- B5...SO.....MICROWIRE/PLUS veri çıkışı.
- B6...SK.....MICROWIRE/PLUS clock(giriş veya çıkış).
- B7... $\overline{\text{HLDA}}$Hold onay çıkışı.
- B8...TS0.....Zamanlayıcı senkron çıkışı.
- B9...TS1.....Zamanlayıcı senkron çıkışı.
- B10..UA0.....UPI port adres 0 girişi.
- B11.. $\overline{\text{WRDY}}$UPI port yazma hazır çıkışı.
- B12...-.....Alternatif fonksiyonu yok.
- B13..TS2.....Zamanlayıcı senkron çıkışı.
- B14..TS3.....Zamanlayıcı senkron çıkışı.
- B15.. $\overline{\text{RDRDY}}$UPI port okuma hazır çıkışı.

B portunun tüm bacakları aynı yapıya sahip değildir. B portunun bacak yapıları şekil.2.9 , 2.10 , 2.11 da görülmektedir.

Yonga dışında bellek kullanıldığında B portunun B10,B11 ve B15 numaralı bacakları sırasıyla ALE, $\overline{\text{WR}}$ ve $\overline{\text{RD}}$ bus kontrol işaretleri olarak görev yapar. B12 bacağı ise $\overline{\text{HBE}}$ olarak çalışır. Bu durumda diğer bacaklar genel amaçlı veya

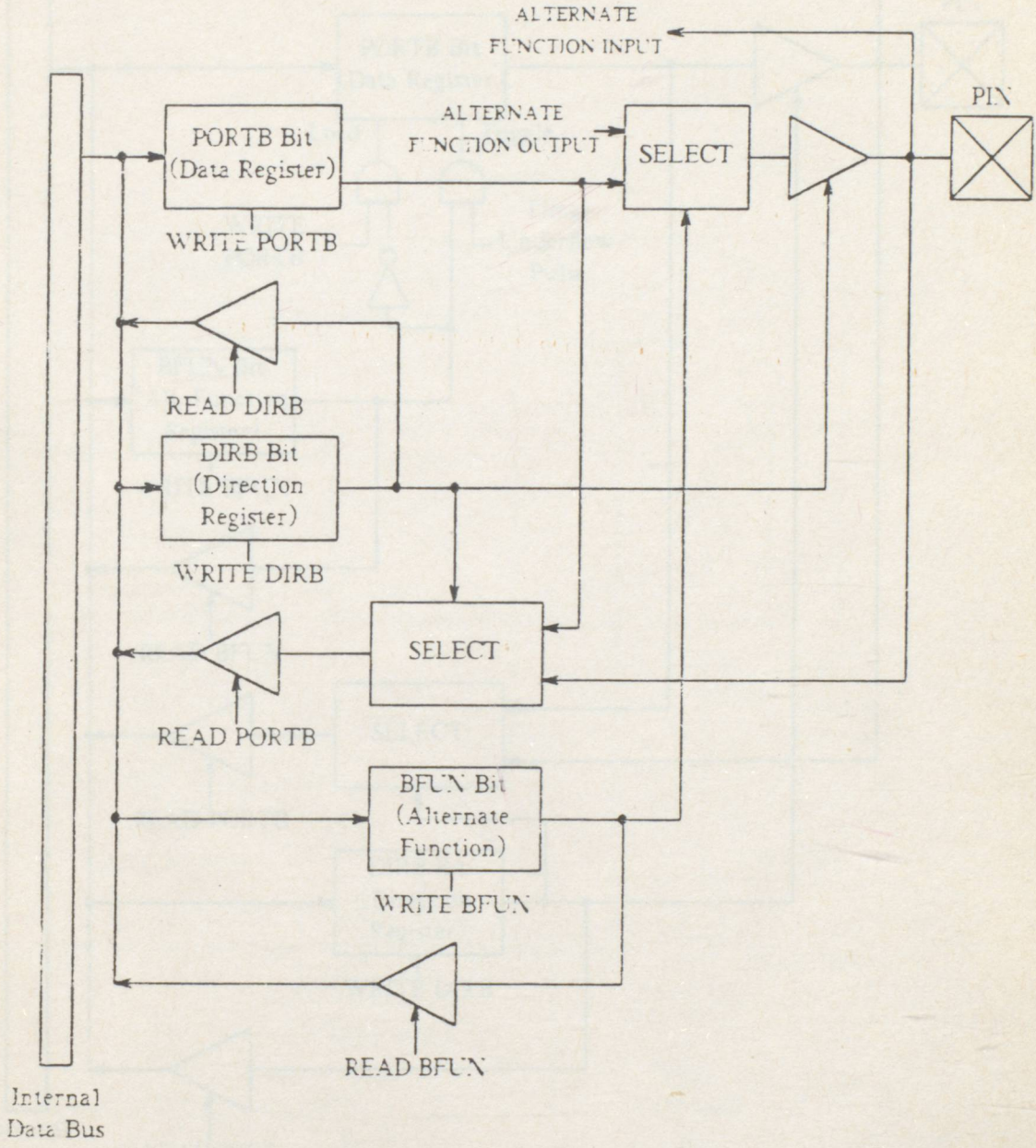
alternatif fonksiyonları yerine getirmek için kullanılabilir. B portuna ait yazmaçların bit haritaları ve reset halindeki durumları aşağıda görülmektedir.

Word at 00E2																
PORTB	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
	Xo	X	X	Xo	Xo	Xo	X	X	X	X	X	X	X	X	X	X
Byte at 00E3								Byte at 00E2								

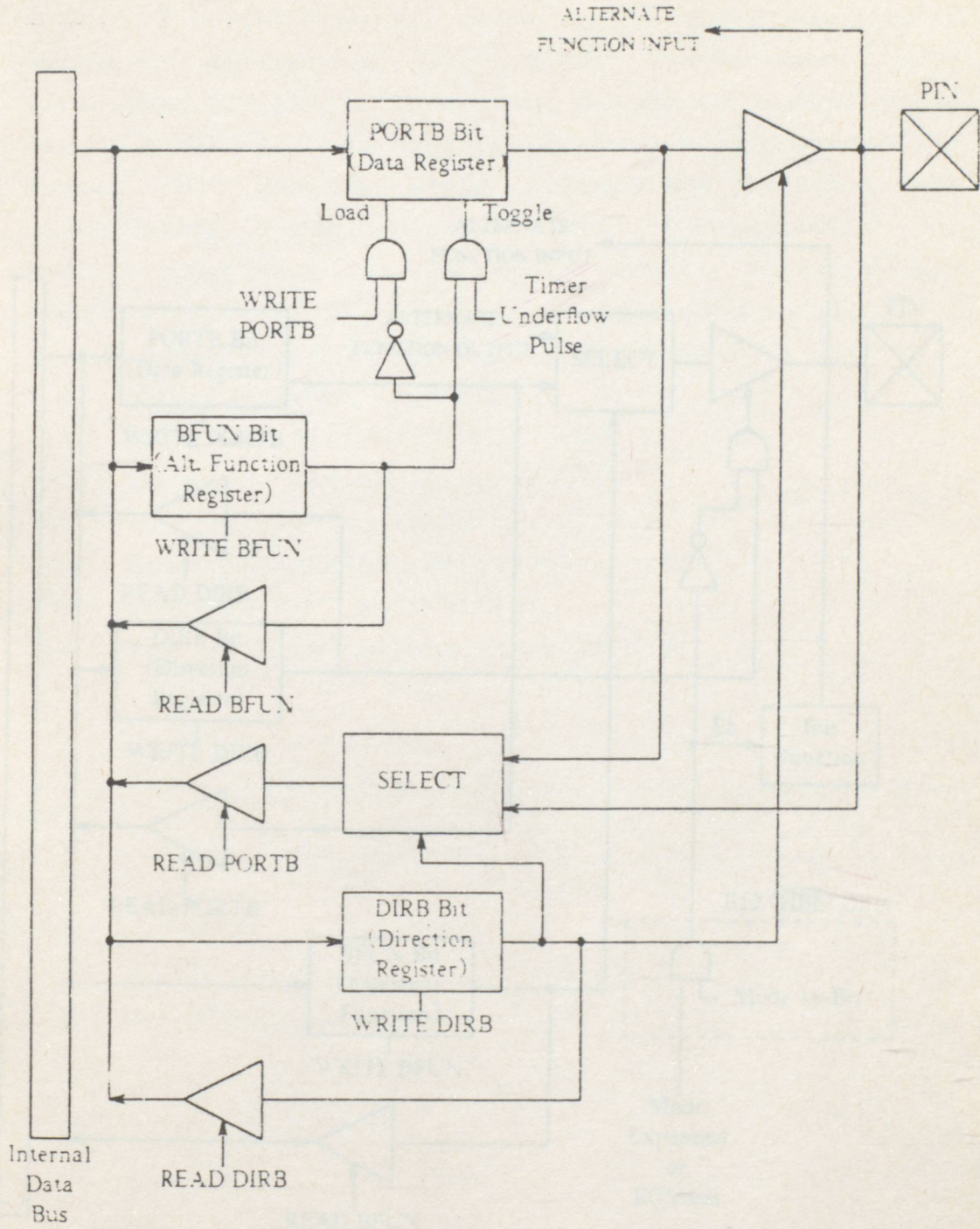
Word at 00F2																
DIRB	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Byte at 00F3								Byte at 00F2								

Word at 00F4																
BFUN	RDRDY	TS3	TS2	—	WRRDY	—	TS1	TS0	HLDA	SK	SO	TS10	TS11	CKN	—	TDN
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Byte at 00F5									Byte at 00F4							

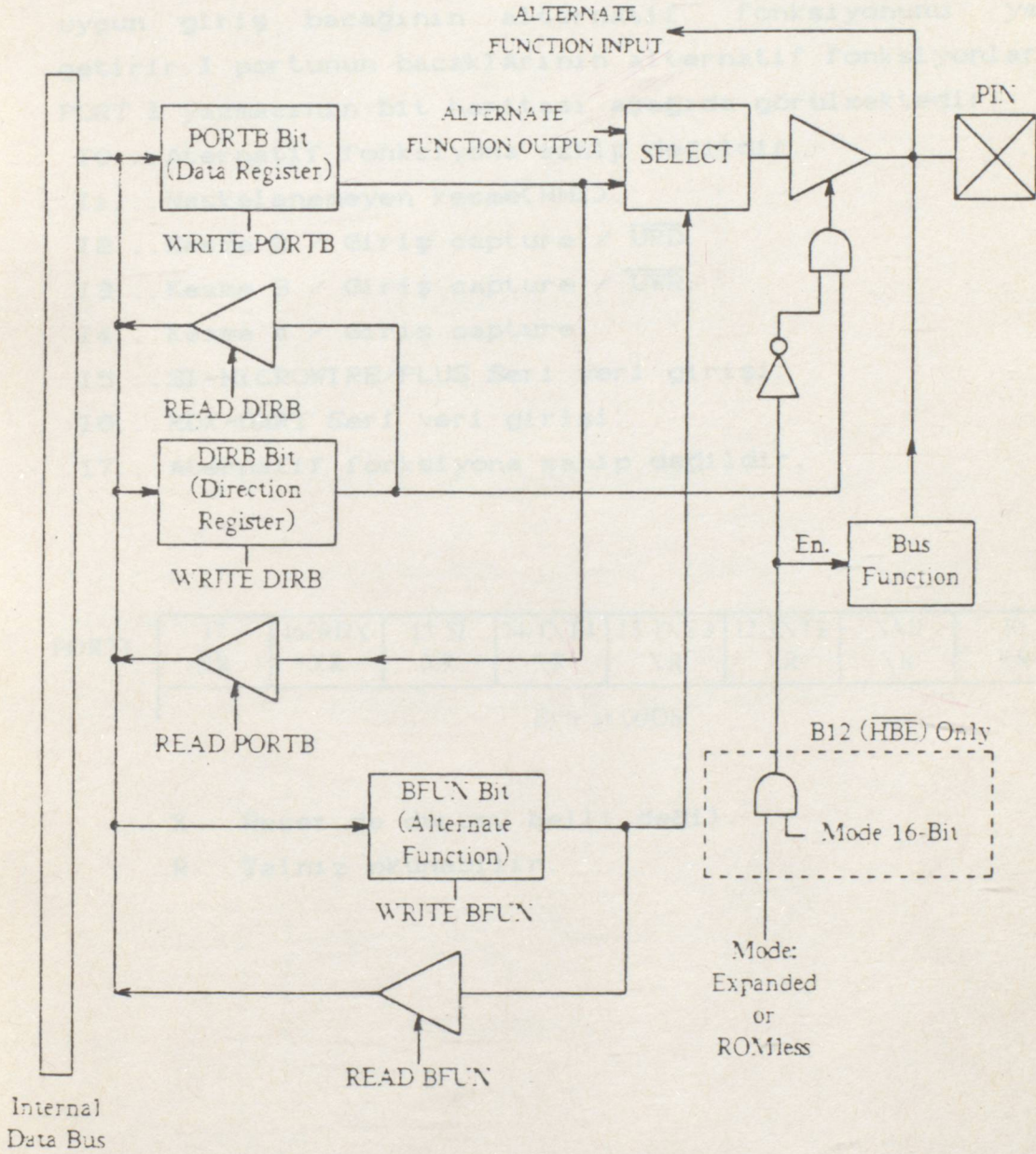
- ** Görevi olmayan bit.
- X Reset de durumu belli değil.
- 0 Reset de sıfırlanır.
- o Yalnız çıkış.



Şekil.2.9. B portunun B0,B1,B2,B5,B6 ve B7 pinlerinin yapısı.



Şekil.2.10. B portunun B3,B4,B8,B9,B13 ve B14 pinlerinin yapısı.



Şekil. 2.11. B portunun B10, B11, B12 ve B15 pinlerinin yapısı.

2.2.4.3.I Portu:8 bacaklı genel amaçlı giriş portudur.00D8 adresinde bulunan 8 bit PORTI yazmacından yazılım tarafından okunabilir.I portunun alternatif fonksiyonları da vardır.Ancak bir alternatif fonksiyon yazmacına sahip değildir.Bir özellik aktif edildiğinde otomatik olarak uygun giriş bacağının alternatif fonksiyonunu yerine getirir.I portunun bacaklarının alternatif fonksiyonları ve PORT I yazmacının bit haritası aşağıda görülmektedir.

I0...Aternatif fonksiyona sahip değildir.

I1...Maskelenemeyen kesme(NMI).

I2...Kesme 2 / Giriş capture / $\overline{URD}$.

I3...Kesme 3 / Giriş capture / $\overline{UWR}$.

I4...Kesme 4 / Giriş capture.

I5...SI-MICROWIRE/PLUS Seri veri girişi.

I6...RDX-UART Seri veri girişi.

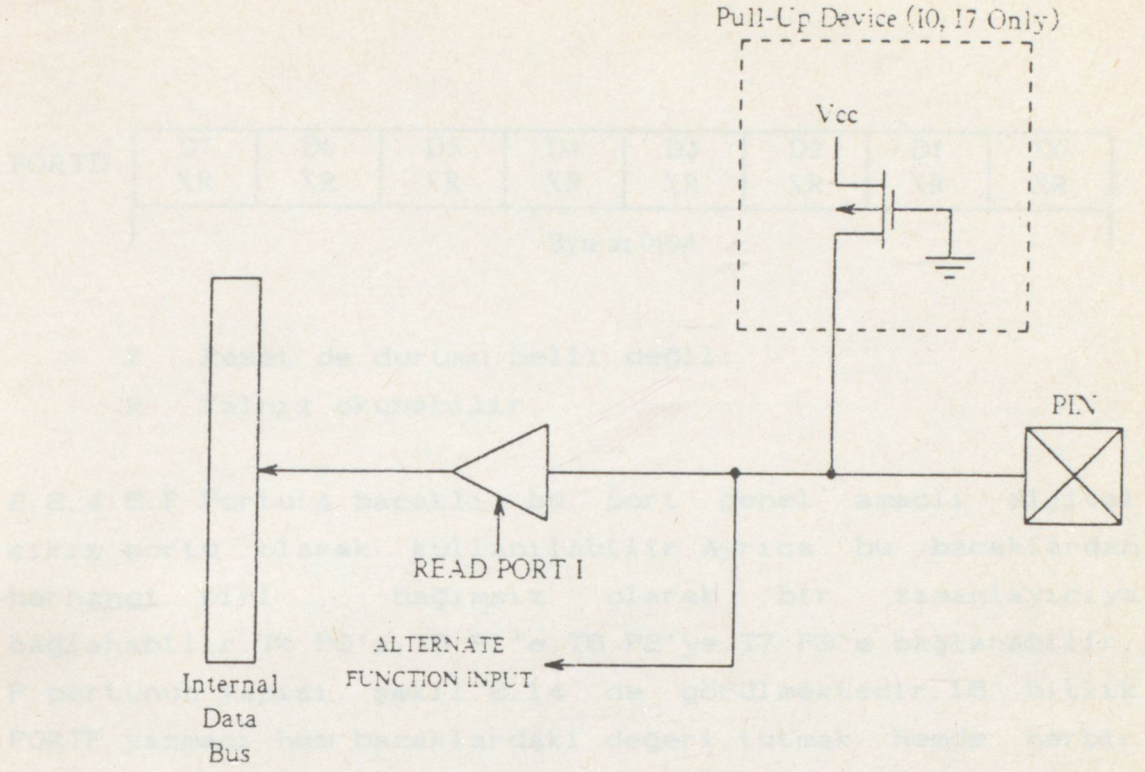
I7...Aternatif fonksiyona sahip değildir.

PORTI

I7 XR	I6/RDX XR	I5 SI XR	I4 INT4 XR	I3 INT3 XR	I2 INT2 XR	NMI XR	I0 XR
Byte at 00D8							

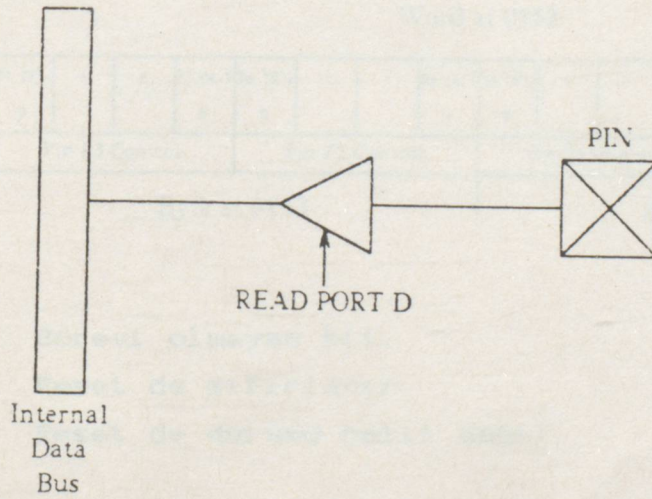
X Reset de durumu belli değil.

R Yalnız okunabilir.



Şekil.2.12.I portunun yapısı.

2.2.4.4.D Portu:8 bit genel amaçlı dijital giriş portudur.0104 adresinde bulunan 8 bitlik PORTD yazmacı aracılığı ile okunabilir.D portunun yapısı ve PORTD yazmacının bit haritası aşağıda görülmektedir.



Şekil.2.13.D portunun yapısı.

PORTD	D7	D6	D5	D4	D3	D2	D1	D0
	XR	XR	XR	XR	XR	XR	XR	XR
Byte at 0104								

X Reset de durumu belli değil.

R Yalnız okunabilir.

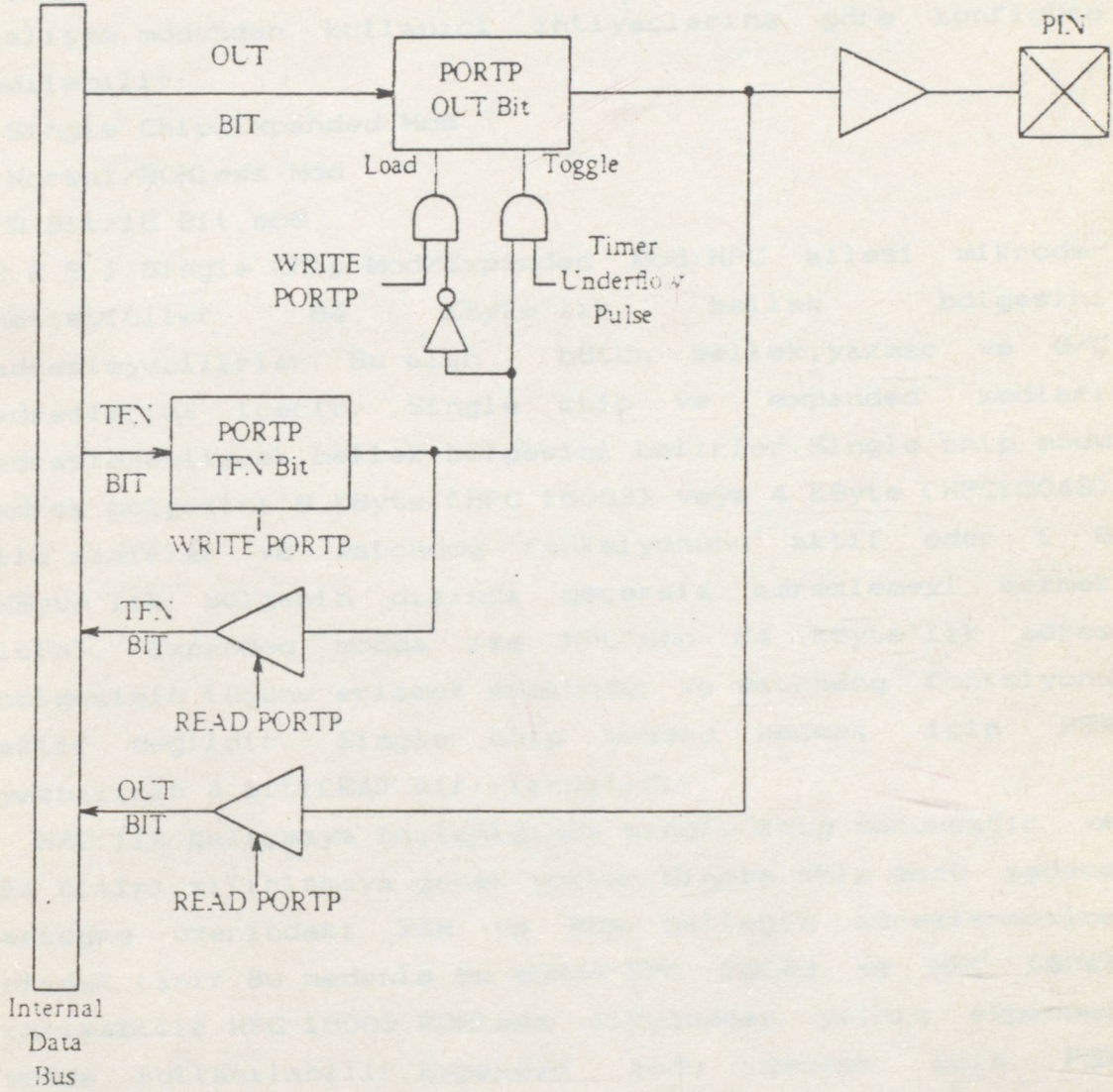
2.2.4.5.P Portu:4 bacaklı bu port genel amaçlı dijital çıkış portu olarak kullanılabilir.Ayrıca bu bacaklardan herhangi biri bağımsız olarak bir zamanlayıcıya bağlanabilir.T4 P0'a,T5 P1'e,T6 P2'ye,T7 P3'e bağlanabilir. P portunun yapısı şekil.2.14 de görülmektedir.16 bitlik PORTP yazmacı hem bacaklardaki değeri tutmak hemde her bir bacağın fonksiyonunu belirlemek için kullanılır.Bir pin bir zamanlayıcıya bağlı iken PORTP veri bitleri yazılım tarafından yalnız okunabilir.Reset durumunda P portunun pinleri lojik '0' a çekilir.PORTP yazmacının bit haritası ve reset halinde bitlerinin durumu aşağıda gösterilmiştir.

Word at 0152																
PORTP	T7 IFN	*	*	T7 OUT	T6 IFN	*	*	T6 OUT	T5 IFN	*	*	T5 OUT	T4 IFN	*	*	T4 OUT
	0			0	0			0	0			0	0			0
Pin P3 Control				Pin P2 Control				Pin P1 Control				Pin P0 Control				
Byte at 0153								Byte at 0152								

* Görevi olmayan bit.

0 Reset de sıfırlanır.

X Reset de durumu belli değil.



Şekil.2.14.P portunun yapısı.

2.2.5.HPC Ailesinin Çalışma Modları

Entegre dışına bellek veya bir çevre birimi bağlandığında A portu çoğullamalı adres/veri yolu olarak ve B portunun B10,B11,B12 ve B15 nolu bacakları ise sırasıyla bus kontrol işaretleri ALE, $\overline{WR}$, $\overline{HBE}$ ve $\overline{RD}$ olarak görev yapar. HPC 3 ayrı çalışma modundan kullanıcı ihtiyaçlarına göre konfigüre edilebilir:

Single Chip/Expanded Mod

Normal/ROMless Mod

8 Bit/16 Bit mod

2.2.5.1.Single Chip Mod/Expanded Mod:HPC ailesi mikrodeneleyiciler 64 KByte'lık bellek bölgesini adresleyebilirler. Bu alan bütün bellek,yazmaç ve G/Ç adreslerini içerir. Single chip ve expanded modları adreslenebilecek bellek bölgesini belirler.Single chip modu adres bölgesini 8 KByte (HPC 16083) veya 4 KByte (HPC16043) ile sınırlar ve watchdog fonksiyonunu aktif eder (8 KByte'lık bölgenin dışında geçersiz adreslemeyi sezme için). Expanded modda ise HPC'nin 64 KByte'lık adres bölgesinin tümüne erişmek mümkündür ve watchdog fonksiyonu aktif değildir. Single chip modunu seçmek için PSW yazmacının 4.biti(EA) sıfırlanmalıdır.

HPC ilk çalışmaya başladığında single chip modundadır ve EA bitini sıfırlamaya gerek yoktur.Single chip modu sadece entegre üzerindeki RAM ve ROM belleğin adreslenmesine olanak tanır.Bu nedenle bu modda HPC 16083 ve HPC 16043 çalışabilir.HPC 16003 ROMless olduğundan yalnız expanded modda kullanılabilir.Expanded modu seçmek için PSW yazmacının EA bitini set edilmelidir.Bu işlemin kullanıcı programı tarafından en başta yapılması gereklidir.

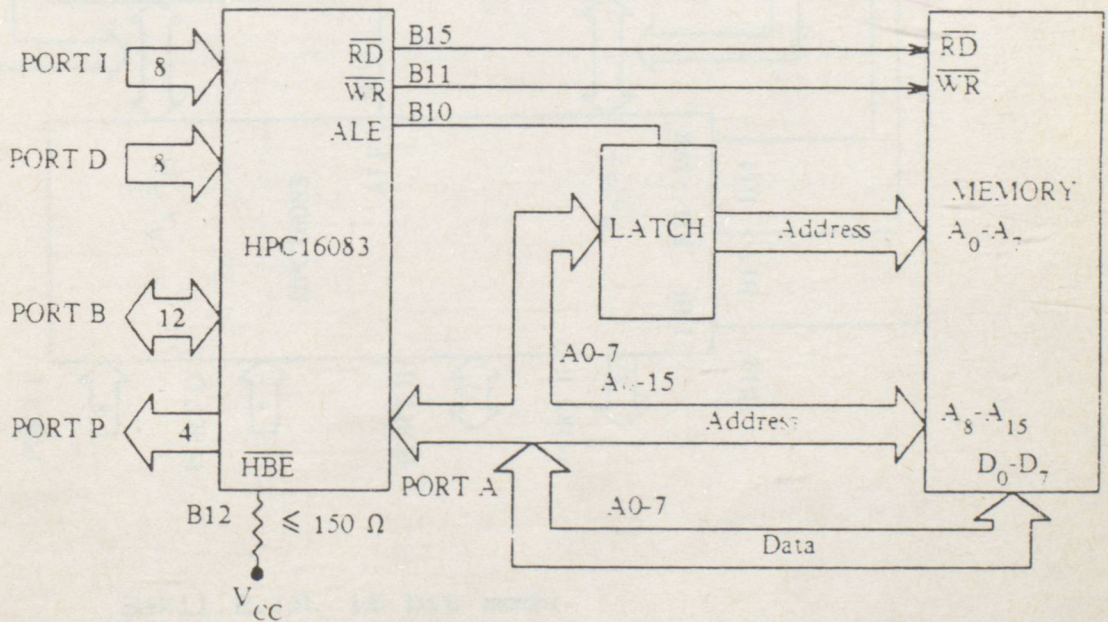
2.2.5.2.Normal Mod/ROMless Mod:Bu modlar entegre üzerinde ROM belleğin kullanılıp kullanılmamasını belirler. Normal modun seçilebilmesi için EXM bacağıнын lojik '0' seviyesine çekilmesi gereklidir.Bu durumda entegre devre üzerindeki ROM bellek kullanılır.EXM bacağı lojik '1' e çekilmiş ise bunun anlamı entegre devre ROMless moddadır ve entegre

üzerinde bulunan ROM bellek yerine dış bellek kullanılır. HPC 16003 ROMless modda çalışmaktadır.

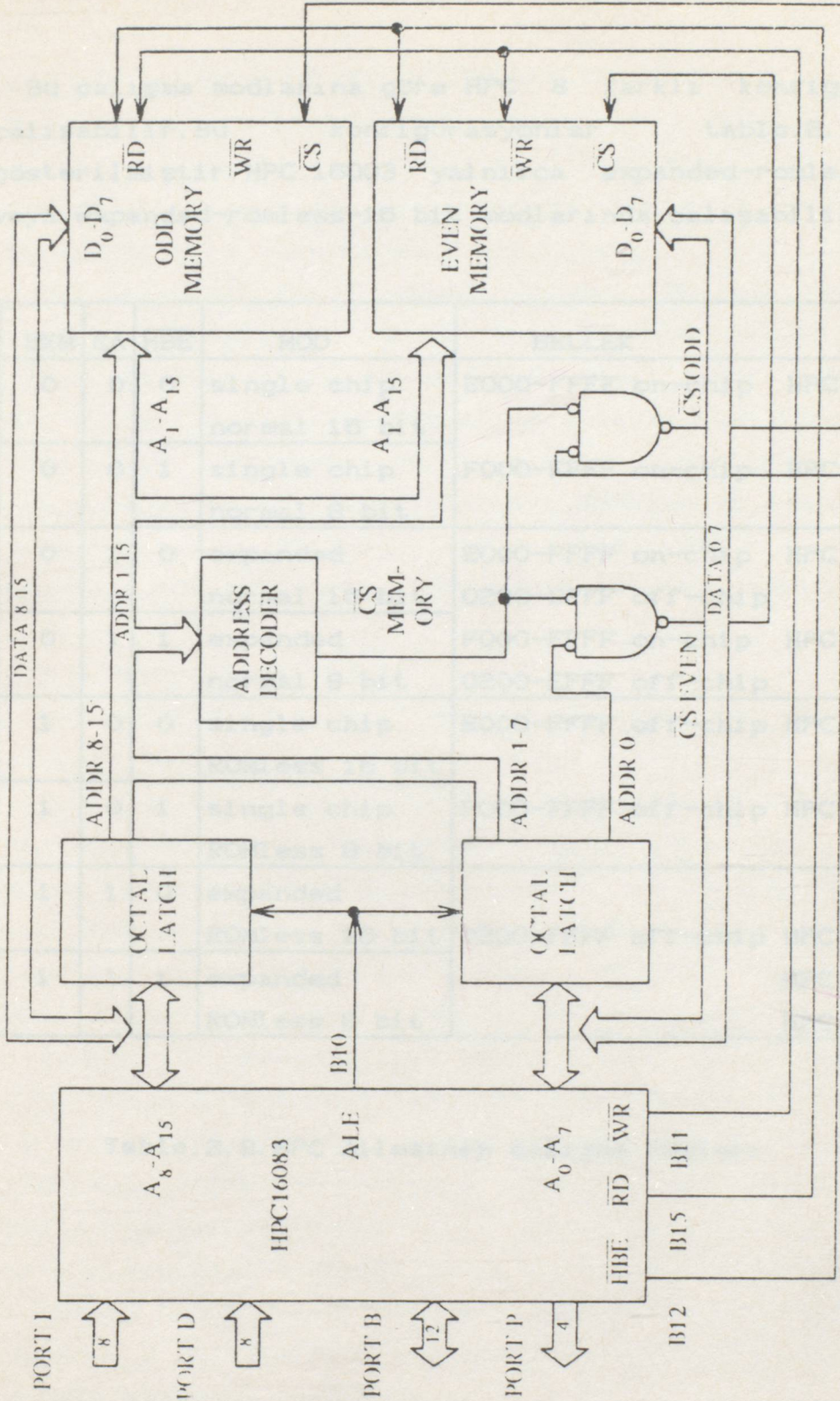
2.2.5.3.8 Bit Mod/16 Bit Mod:16 bit modunda A portunun bütün pinleri veri transferi ve adresleme için kullanılır.HPC'nin gönderdiği adresi tutmak için 2 octal latch kullanılır.ALE işareti HPC tarafından latch'lere clock işareti girişi olarak yollanır.(Şekil.2.15)

8 bit modunda A portunun yalnız A0-A7 bacakları veri transferi için kullanılır.A8-A15 bacakları sürekli olarak adresin en ağırlıklı 8 bitini tutar.Bunların latch edilmesine gerek yoktur.8 bit mod etkili bir çalışma modudur.Sadece 1 octal latch'e ihtiyaç vardır.(Şekil.2.16) Burada dış bellek yalnız 8 bit genişliğindedir.8 bit modunda yonga dışındaki belleğe 8 bitlik değerler ile erişilir.Yonga üzerindeki belleğe ise 8 veya 16 bit olarak erişmek mümkündür.

HPC'nin 8 veya 16 bit çalışması $\overline{HBE}$ (B12) bacağı tarafından belirlenir. $\overline{HBE}$ lojik '1' seviyesine çekilmişse HPC 8 bit modunda, lojik '0' seviyesinde ise 16 bit modunda çalışır. $\overline{HBE}$ 'ye hiç bir bağlantı yapılmamışsa HPC 16 bit modunda çalışır.



Şekil.2.15. 8 bit modu.



Şekil.2.16. 16 bit modu.

Bu çalışma modlarına göre HPC 8 farklı konfigürasyonda çalışabilir. Bu konfigürasyonlar tablo.2.1 de gösterilmiştir. HPC 16003 yalnızca expanded-romless-8 bit veya expanded-romless-16 bit modlarında çalışabilir.

EXM	EA	$\overline{HBE}$	MOD	BELLEK
0	0	0	single chip normal 16 bit	E000-FFFF on-chip HPC 16083
0	0	1	single chip normal 8 bit	F000-FFFF on-chip HPC 16043
0	1	0	expanded normal 16 bit	E000-FFFF on-chip HPC 16083 0200-DFFF off-chip
0	1	1	expanded normal 8 bit	F000-FFFF on-chip HPC 16043 0200-EFFF off-chip
1	0	0	single chip ROMless 16 bit	E000-FFFF off-chip HPC 16083
1	0	1	single chip ROMless 8 bit	F000-FFFF off-chip HPC 16043
1	1	0	expanded ROMless 16 bit	0200-FFFF off-chip HPC 16083
1	1	1	expanded ROMless 8 bit	HPC 16043 HPC 16003

Tablo.2.2.HPC Ailesinin çalışma modları.

2.3.HPC AİLESİNİN YAZILIM ÖZELLİKLERİ

2.3.1.Mimari Özellikler:HPC ailesinin mimari felsefesi çeşitli kaynaklardan alınmıştır.Kod etkinliği özelliği COP400 ailesine diğer özellikler de tipik 8 veya 16 bit (hatta 32 bit) mikroişlemcilere aittir.

HPC ailesinin komut belleği ve veri belleği aynı adres alanında yer alır.Bu durum Von Neumann bellek mimarisi olarak bilinir.İlave olarak bütün yazılım veri yazmaçları, G/Ç kontrol ve veri yazmaçlarına onların bellek adresleri ile byte ve/veya word olarak erişilebilir.Bu da memory-mapping olarak bilinir.Von Neumann ve memory-mapping felsefelerinin birarada kullanılması HPC'nin 8 bitlik opcode'ları ile güçlü bir komut setine sahip olmasını sağlar.

2.3.2.Programlama Modeli

HPC yazılım için genel amaçlı 6 adet 16 bitlik temel yazmaca ve C bitine sahiptir.

Akümülatör (A) Yazmacı:OOC8 adresindedir.16 bitlik A yazmacı pek çok komut için default hedef yazmacıdır.

Adres (B) Yazmacı:OOCB adresindedir. 16 bitlik B yazmacı indirect adresleme için kullanılır. Bazı komutlarda bellek tablolarını ve dizilerini hareket ettirmek için otomatik olarak arttırılıp azaltılabilir.Bu komutlarda B yazmacı K yazmacı ile karşılaştırılarak sınıra ulaşıldığında bir çevrimin dışına çıkmak için bir skip komutu tetiklenebilir.

Adres (X) Yazmacı:OOCE adresindedir.16 bitlik X yazmacı indirect adresleme için B yazmacı ile benzer amaçla kullanılabilir.O da belirli komutlarda otomatik olarak arttırılıp azaltılabilir.Ancak sınır testi yoktur.

Boundary Constant (K) Yazmacı:OOCA adresindedir.16 bitlik K yazmacı B yazmacı otomatik arttırılıp azaltıldığında sınır değeri yüklemek için kullanılır.

Stack Pointer (SP) Yazmacı:OOC4 adresindedir.16 bitlik SP yazmacı yığın (stack) bölgesini adresler.SP yazmacı her push veya subroutine call komutları ile 2 arttırılır ve pop veya return komutları ile 2 azaltılır.Kesmelerde 16 bitlik

dönüş adresini yığına iter.SP yazmacı yazılım yoluyla okunabilir veya yazılabilir.Bu nedenle yığın 16 bitlik belleğin herhangi bir yerine yerleştirilebilir ve belleğin izin verdiği ölçüde uzun olabilir.

Program Counter (PC) yazmacı:00C6 adresindedir.16 bitlik PC yazmacı 64 KByte'lık bellek bölgesini adresler.Yalnız okunabilir.

Carry (C) Biti:PSW yazmacının (00C0 adresinde) 5. bitidir.Bu bit bir toplama veya çıkarma komutundan sonra bir işaretsiz taşma(overflow) veya borç(borrow) durumu olup olmadığını gösterir.Hem byte hemde word carry'leri carry bitini etkileyebilir.

2.3.3.Adresleme Modları

HPC'nin adresleme modları 2 guruba ayrılır,genel ve özel olmak üzere.Genel adresleme modları çok sayıda komut için geçerlidir.Genel adresleme moduda tek adresli ve iki adresli genel mod olarak ikiye ayrılır.Özel adresleme modları az sayıda komut için geçerlidir.Bir HPC komutu adresleme moduna göre yerleri belirlenen bir veya iki operand'den oluşur.Hedef (destination) operand'i sonucun yerleştirileceği yerdir. Kaynak (source) operand'i ise üzerinde işlem yapılan yer değiştirilen ancak içeriği değişmiyen operand'dir. Adresleme modlarında önce hedef sonra kaynak operand'i yer alır.

2.3.3.1.Tek Adresli Genel Mod:

B Register Indirect:En etkili adresleme modudur.Hemen hemen bütün komutlar bu modu kullanır.Yalnız bir byte uzunluğundadır.B yazmacı operand'in adresini tutar.

Örnek: LD A,[B].W Önce: A:0000 , B:0120 , 0120:C004
sonra: A:C004 , B:0120 , 0120:C004

X Register Indirect:X yazmacı operand'in adresini içerir. Bu modu kullanan komutlar genelde iki byte uzunluğundadır. Ancak bazı komutlar (LD,X) yalnız bir byte'tır.

Örnek: LD A,[X].W Önce: A:00FF , X:E010 , E010:2000
sonra: A:2000 , X:E010 , E010:2000

Direct: Bu adresleme modunu kullanan komutlar 8 bit veya 16 bit adres alanı içerir. Bu adres operand'ın adresidir.

örnek: LD A, H'D3FF.W önce: A: 30C4 , D3FF: 00A1
sonra: A: 00A1 , D3FF: 00A1

Indirect: Bu modu kullanan komutlar 8 bit adres alanı içerir. Bu alan Base Page'de (0000-00FF) bir pointer word'ü adresler. Pointer'ın içeriği operand'ın adresidir. Pointer çift olmalıdır.

örnek: LD A, [H'2A.W].B önce: A: CCC0 , 002A: E000
E000: 44
sonra: A: 0044 , 002A: E000
E000: 44

Indexed: Indirect mod ile benzerdir. Yalnız 8 bit adres alanına ilave olarak 8 veya 16 bitlik displacement alanı mevcuttur. Pointer'ın içeriğine displacement eklenerek operand'ın adresi elde edilir.

örnek: LD A, -2[H'D2.W].W önce: A: 0013 , 00D2: 01E6
01E4: 1B34
sonra: A: 1B34 , 00D2: 01E6
01E4: 1B34

2.3.3.2. İki Adresli Genel Mod:

Immediate: Bu modu kullanan komutlar 8 veya 16 bit immediate değer içerir. Bu değer kaynak operand'dır. Akümülatör ise hedef operand'dır.

örnek: LD A, #H'FF önce: A: D016
sonra: A: 00FF

Direct Memory to Direct Memory: Bu modu kullanan komutlar 8 veya 16 bit 2 bağımsız adres alanı içerir. Birincisi hedef operand'ın adresi , ikincisi ise kaynak operand'ın adresidir. Her iki operand byte veya word olabilir.

örnek: LD H' B3EE.W, H'24.W önce: B3EE: 0222 , 0024: C296
sonra: B3EE: C296 , 0024: C296

Immediate to Direct Memory: Bu komutlar 8 veya 16 bit immediate değer ve adres alanı içerir. Immediate değer kaynak operand'dır. Adres alanı operand'ın adresini içerir. Her iki operand'de byte veya word olabilir.

örnek: LD H'COFF.W,#H'1234 önce: COFF:0000

sonra: COFF:1234

2.3.3.3.Özel Modlar:

X Register Indirect with Auto-Increment/Decrement: Bu adresleme modu 2 veri hareket komutu LD ve X ile mevcuttur. X Register Indirect mod ile benzerdir. Ancak burada operand'e ulaşıldığında X yazmacı otomatik olarak arttırılıp azaltılır. Bu programcı tarafından [X+] ve [X-] durumu ile seçilir. Operand byte ise arttırma veya azaltma miktarı bir word ise ikidir.

örnek: LD A,[X+].W

önce: A:0000 , X:EE12 , EE12:B100

sonra: A:B100 , X:EE14 , EE12:B100

B Register Indirect with Auto-Increment/Decrement and Conditional Skip: Bu mod LDS ve XS komutları ile mevcuttur.

B yazmacı hedef operand'i adreslemek için kullanılır. Operand'e ulaşıldığında operand'in byte veya word oluşuna göre B yazmacının içeriği 1 veya 2 arttırılır veya azaltılır. Sonra K yazmacı ile karşılaştırılır. B yazmacı arttırılmış ve K'dan büyükse sonraki komut atlanır. B yazmacı azaltılmış ve K'dan küçükse yine sonraki komut atlanır. Aksi halde bir sonraki komut yürütülür.

örnek: LDS A,[B-].W

önce: A:0000 , B:FF16 , K:FF15

FF16:0120

sonra: A:0120 , B:FF14 , K:FF15

FF16:0120

B azaltıldığında K'dan küçük olduğu için sonraki komut bir atlanır.

Double Register Indirect(Using the B and X Registers): Bu mod register indirect adreslemenin özel bir halidir. Bit komutları RBIT,SBIT ve IFBIT ile kullanılır. Bu modda B yazmacı ve (X yazmacı+8) toplanarak bellekteki bir byte'ın adresi elde edilir. Üzerinde işlem yapılacak bit ise X yazmacının enaz ağırlıklı 3. biti ile belirlenir.

örnek: SBIT X,[B].B

önce: B:E000 , X:0802 , E100:0000

sonra: B:E100 , X:0802 , E100:0004

2.3.4.HPC 16003'ün Yazmaç Seti

A	Accumulator
B	Primary Adress Register
X	Secondary Adress Register
K	Boundary Register
PC	Program Counter
SP	Stack Pointer
PSW	Processor Status Word
DIRA	Port A Direction Register
PORTA	Port A Data Register
DIRB	Port B Direction Register
PORTB	Port B Data Register
BFUN	Port B Alternate Function Register
PORTI	Port I Data Input Register
PORTD	Port D Data Input Register
PORTP	Port P Data and Control Register
WATCHDOG	Watchdog Timer Register
HALT	Halt Enable Control Register
IRCD	Interrupt/Input Capture Register
ENIR	Interrupt Enable Register
IRPD	Interrupt Pending Register
TOCON	Timer T0 Configuration Register
EICON	EI Configuration Register
TMMODE	Configuration Register for Timers T0-T3
PWMODE	Configuration Register for Timers T4-T7
DIVBY	Timer Rate Control Register
SIO	MICROWIRE/PLUS Serial Input/Output Register
TBUF	UART Transmitter Buffer Register
RBUF	UART Receiver Buffer Register
ENUR	UART Receive Control and Status Register
ENU	UART Control and Status Register
ENUI	UART Interrupt and Clock Source Register
IBUF	UPI Data Input Register
OBUF	UPI Data Output Register
UPIC	UPI Control Register

Tablo.2.3.HPC 16003'ün yazmaç seti

2.3.5. HPC 16003'ün Komut Seti

HPC 16003'ün komutları ve işlevleri tablo.2.4'de görülmektedir.

Tablo.2.4. HPC 16003 Komut Seti

Register Load Immediate instructions		
LD B	Load B immediate	$B \leftarrow \text{imm}$
LD K	Load K immediate	$K \leftarrow \text{imm}$
LD X	Load X immediate	$X \leftarrow \text{imm}$
LD BK	Load B and K immediate	$B \leftarrow \text{imm}, K \leftarrow \text{imm}$
Accumulator and C instructions		
CLR A	Clear A	$A \leftarrow 0$
INC A	Increment A	$A \leftarrow A+1$
DEC A	Decrement A	$A \leftarrow A-1$
COMP A	Complement A	$A \leftarrow \text{one's complement of } A$
SWAP A	Swap nibbles of A	$A15..12 \leftarrow A11..8 \leftarrow A7..4 \leftarrow A3..0$
RRC A	Rotate A right thru C	$C \rightarrow A15 \rightarrow \dots \rightarrow A0 \rightarrow C$
RLC A	Rotate A left thru C	$C \leftarrow A15 \leftarrow \dots \leftarrow A0 \leftarrow C$
SHR A	Shift A right	$0 \rightarrow A15 \rightarrow \dots \rightarrow A0 \rightarrow C$
SHL A	Shift A left	$C \leftarrow A15 \leftarrow \dots \leftarrow A0 \leftarrow 0$
SC	Set C	$C \leftarrow 1$
RC	Reset C	$C \leftarrow 0$
IFC	IF C	Do next if $C = 1$
IFNC	IF not C	Do next if $C = 0$
Control Transfer instructions		
JSRP†	Jump subroutine from table	$W(SP) \leftarrow PC, SP \leftarrow SP+2$ $PC \leftarrow W(\text{table}\#)$
JSR	Jump subroutine relative	$W(SP) \leftarrow PC, SP \leftarrow SP+2, PC \leftarrow PC+\#$ (# is +1025 to -1023)
JSRL	Jump subroutine long	$W(SP) \leftarrow PC, SP \leftarrow SP+2, PC \leftarrow PC+\#$
JP	Jump relative short	$PC \leftarrow PC+\#$ (# is +32 to -31)
JMP	Jump relative	$PC \leftarrow PC+\#$ (# is +257 to -255)
JMPL	Jump relative long	$PC \leftarrow PC+\#$
JID	Jump indirect at PC + A	$PC \leftarrow PC+1+A + M(PC+1+A)$
JIDW	Jump indirect at PC + A	$PC \leftarrow PC+1+A + W(PC+1+A)$
NOP	No Operation (= JP next)	$PC \leftarrow PC+1$
RET	Return	$PC \leftarrow W(SP), SP \leftarrow SP-2$
RETSK	Return then skip next	$PC \leftarrow W(SP), SP \leftarrow SP-2, \& \text{ skip}$
RETI	Return from interrupt	$PC \leftarrow W(SP), SP \leftarrow SP-2, \text{ interrupts}$ reenabled
† JSRP is not an assembler mnemonic. Use "JSR", after declaring the subroutine name with the ".SPT" assembler directive.		

Tablo. 2. 4. Devam

Arithmetic instructions			
ADD	Add	$MA \leftarrow MA + MemI$	$C \leftarrow \text{carry}$
ADC	Add with carry	$MA \leftarrow MA + MemI + C$	$C \leftarrow \text{carry}$
ADDS	Add short imm8	$A \leftarrow A + \text{imm8}$	$C \leftarrow \text{carry}$
DADC	Decimal add with carry	$MA(\text{decimal}) \leftarrow MA + MemI + C$	$C \leftarrow \text{carry}$
SUBC	Subtract with carry	$MA \leftarrow MA - MemI + C$	$C \leftarrow \text{carry}$
DSUBC	Decimal subtract w/carry	$MA(\text{decimal}) \leftarrow MA - MemI + C$	$C \leftarrow \text{carry}$
MULT	Multiply (unsigned)	$MA \ \& \ X \leftarrow MA * MemI, K \leftarrow 0$	$C \leftarrow 0$
DIV	Divide (unsigned)	$MA \leftarrow MA / MemI, X \leftarrow \text{rem.}, K \leftarrow 0$	$C \leftarrow 0$
DIVD	Divide double word	$MA \leftarrow (MA \ \& \ X) / MemI,$ $X \leftarrow \text{rem.}, K, C \leftarrow 0$	$C \leftarrow 1 \text{ if ovf. or divide by } 0$
IFEQ	If equal	Compare MA & MemI, Do next if equal	
IFGT	If greater than	Compare MA & MemI, Do next if $MA > MemI$	
AND	Logical and	$MA \leftarrow MA \text{ and } MemI$	
OR	Logical or	$MA \leftarrow MA \text{ or } MemI$	
XOR	Logical exclusive-or	$MA \leftarrow MA \text{ xor } MemI$	
Memory Modify instructions			
INC	Increment	$Mem \leftarrow Mem + 1$	
DECSZ	Decrement, skip if 0	$Mem \leftarrow Mem - 1, \text{Skip next if } Mem = 0$	
Bit instructions			
SBIT	Set bit	$Mem.\text{bit} \leftarrow 1$	bit = 0 to 7 immediate, or dynamic: M(B).X
RBIT	Reset bit	$Mem.\text{bit} \leftarrow 0$	
IFBIT	If bit	If Mem.bit is true, do next instr.	
Memory Transfer instructions			
LD	Load	$MA \leftarrow MemI$	
ST	Store to memory	$A \rightarrow Mem$	
X	Exchange	$A \longleftrightarrow Mem$	
PUSH	Push memory to stack	$W(SP) \leftarrow W, SP \leftarrow SP + 2$	
POP	Pop stack to memory	$W \leftarrow W(SP), SP \leftarrow SP - 2$	
LDS	Load A, incr/decr B, Skip on condition	$A \leftarrow Mem(B), B \leftarrow B \pm 1(\text{or } 2),$ Skip next if B greater/less than K	
XS	Exchange,incr/decr B, Skip on condition	$A \longleftrightarrow Mem(B), B \leftarrow B \pm 1(\text{or } 2)$ Skip next if B greater/less than K	
LD	Load, incr/decr X	$A \leftarrow Mem(X), X \leftarrow X \pm 1(\text{or } 2)$	
X	Exchange, incr/decr X	$XA \longleftrightarrow Mem(X), X \leftarrow X \pm 1(\text{or } 2)$	

2.4. KESMELER

2.4.1. Giriş: HPC 16003 sekiz kaynaktan vektörlenmiş kesmeleri destekler. Bu kaynaklar RESET bacağı, NMI (I1) bacağı, I portunun I2, I3 ve I4 nolu bacakları, EI bacağı, zamanlayıcılar ve UART'dır.

HPC aynı anda 2 veya daha fazla kesme isteği geldiğinde ilk olarak hangi isteğe hizmet vereceğini belirlemek için karar lojisi içerir. Kesmeler için öncelik sırası tablo.2.5. de görülmektedir.

VECTOR ADDRESS	INTERRUPT SOURCE	ARBITRATION RANKING
FFFE	Reset: resets logic while low, triggers interrupt on rising edge.	0 (Highest)
FFFC	Non-Maskable: external, on rising edge of I1 pin	1
FFFA	External, on rising/falling edge of I2 pin	2
FFF8	External, on rising/falling edge of I3 pin	3
FFF6	External, on rising/falling edge of I4 pin	4
FFF4	Internal, from Timers	5
FFF2	Internal, from the UART, or external, on <u>EXU</u> pin low	6
FFF0	External, on rising/falling edge or high/low level on EI pin.	7 (Lowest)

Tablo.2.5. Kesme öncelik sırası.

RESET ve NMI maskelenemeyen kesmelerdir. Maskelenebilir kesmelere birbirinden bağımsız olarak izin verilebilir veya yasaklanabilir. ENIR kontrol yazmacı maskelenebilir her kesme kaynağı için bir bit içerir. Bir kesme isteğine izin vermek için ilgili bit set, yasaklamak için reset edilir. HPC 16003 ayrıca ENIR yazmacı içindeki Global Interrupt Enable (GIE) biti ile maskelenebilir kesmeleri global olarak yasaklayabilir veya izin verebilir. GIE biti reset

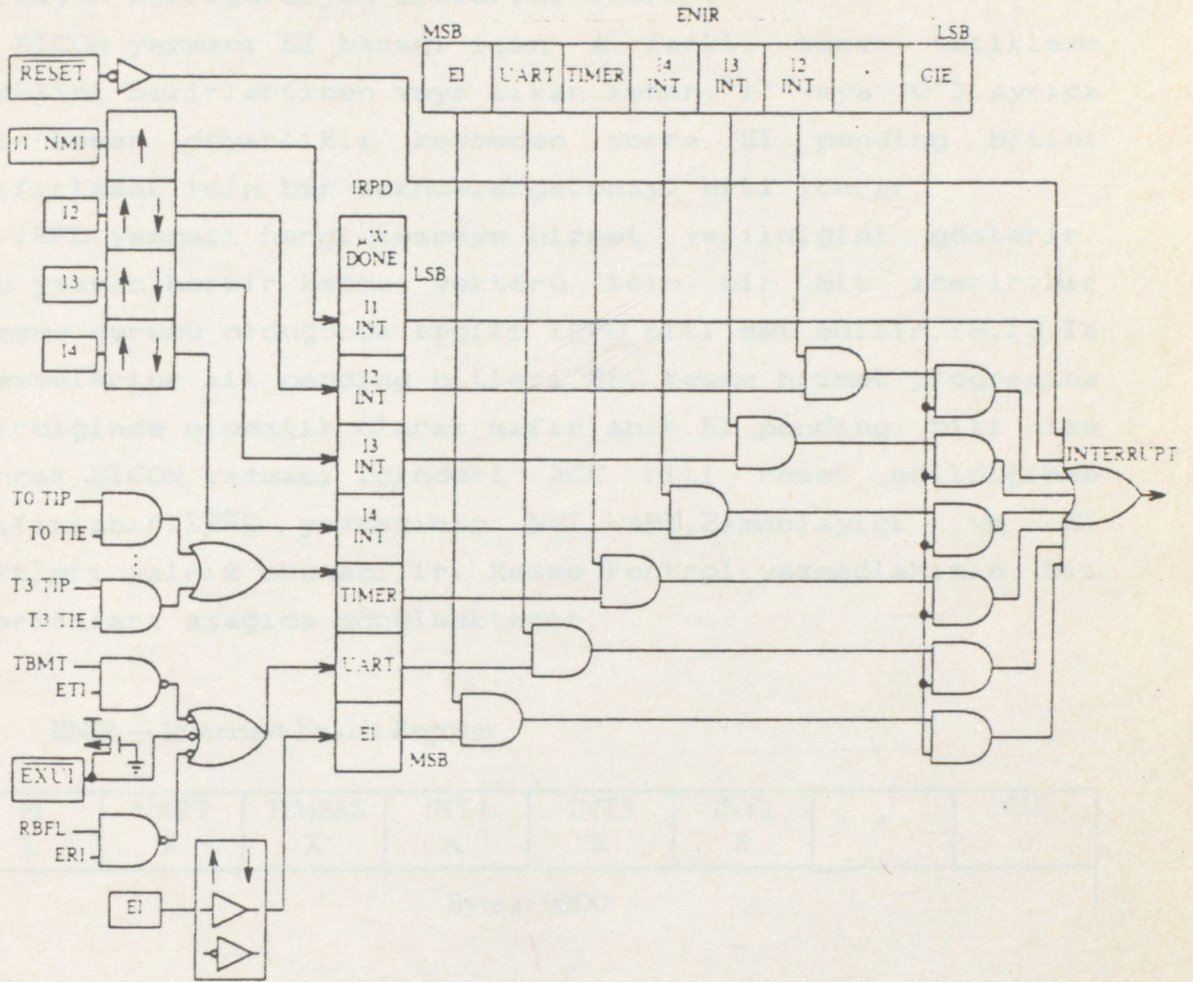
sırasında sıfırlanır.

RESET seviye duyarlıklı ve lojik '0' da aktif bir kesmedir. NMI, I2, I3, I4 kesmeleri kenar duyarlıklıdır. NMI çıkan kenar duyarlıklıdır. I2, I3, I4 kesmeleri ise IRCD yazmacı ile inen veya çıkan kenar duyarlıklı olarak programlanabilir. EI bacağındaki kesme ise EICON yazmacı ile seviye veya inen veya çıkan kenar duyarlıklı olarak programlanabilir. Zamanlayıcı ve UART kesmeleri seviye duyarlıklıdır.

HPC 16003 belleğin sonunda bulunan 8 kesme vektörünü tanır. Herbir vektör 16 bit uzunluğundadır ve programcı tarafından ilgili kesme hizmet programının başlangıç adresi ile doldurulur. Reset ve NMI hariç bütün kesme hizmet programları 64 KByte'lık adres alanının herhangi bir bölümüne yerleştirilebilir.

2.4.2. Kesme işlemi: Reset dışında bütün kesmelere HPC yürüttüğü komutu tamamladıktan sonra hizmet verir. Bir kesmenin alınması üzerine HPC ENIR yazmacı içindeki GIE bitini PSW yazmacının CGIE bitine kopyalar. Bütün maskelenebilir kesmeleri yasaklamak için GIE biti reset edilir. Dönüş adresi yığına itilir ve Stack Pointer iki arttırılır. Program Counter ilgili kesme hizmet programının başlangıç adresi ile yüklenir.

Kesmelere kesme hizmet programı içinde GIE biti set edilerek yada RETI (Return From Interrupt) komutunun yürütülmesiyle GIE biti otomatik olarak set edilerek tekrar izin verilebilir. Bu komut dönüş adresini yığından çekerek Program Counter'a yükler ve işlemci kaldığı yerden programı yürütmeye devam eder. PSW yazmacının CGIE biti NMI kesme isteğinden dönüşte kullanılır. Dönüş için NMI hizmet programı CGIE bitini kontrol etmeli, eğer bit set edilmişse RETI komutunu reset edilmişse RET komutunu kullanmalıdır. HPC 16003'ün kesme lojiği şekil.2.17 'de görülmektedir.



Şekil.2.17.HPC 16003 kesme lojigi

2.4.3.Kesme Kontrol Yazmaçları:HPC kesmeleri kontrol etmek için 4 yazmaç içerir.Bu yazmaçlar: ENIR(Interrupt Enable), IRCD(Interrupt Condition),EICON(EI Configuration) ve IRPDC Interrupt Pending)'dir.

ENIR yazmacı bütün maskelenebilir kesmeler için bağımsız enable bitleri ve kesme hizmet programı yürütülürken bütün maskelenebilir kesmeleri yasaklamak için GIE biti içerir.

IRCD yazmacı I2,I3 ve I4 kesmelerini tetiklemek için kullanılacak kenar tipini(çinen veya çıkan) belirler.Bu kenar ayrıca zamanlayıcı bölümünde ilgili capture yazmacını tetiklemek içinde kullanılır.IRCD yazmacı kesme ile ilgisi

olmayan konfigürasyon bitleride içerir.

EICON yazmacı EI bacağı için 4 farklı kesme tetikleme şeklini belirler (inen veya çıkan kenar, '1' veya '0'). Ayrıca bir kenar duyarlıklı kesmeden sonra EI pending bitini sıfırlamak için bir acknowledge (onay) biti içerir.

IRPD yazmacı hangi kesmeye hizmet verildiğini gösterir. Bu yazmaç her bir kesme vektörü için bir bit içerir. bir kesme durumu olduğunda ilgili IRPD bit set edilir. I2, I3, I4 kesmelerine ait pending bitleri HPC kesme hizmet programına girdiğinde otomatik olarak sıfırlanır. EI pending biti ise ancak EICON yazmacı içindeki ACK bit reset edildiğinde sıfırlanır. IRPD yazmacının NMI, UART, Zamanlayıcı ve EI bitleri yalnız okunabilir. Kesme kontrol yazmaçlarının bit haritaları aşağıda görülmektedir.

ENIR — Interrupt Enable Register

EI	UART	TIMERS	INT4	INT3	INT2	*	GIE
X	X	X	X	X	X		0

Byte at 00D0

X Reset de durumu belli değil.

0 Reset de sıfırlanır.

15.5.2 IRCD — Interrupt Condition Register

**	**	**	I4 POL	I3 POL	I2 POL	uWMODE	RDY HLD
0	0	0	0	0	0	0	0

Byte at 00D4

0 Reset de sıfırlanır.

** Görevi olmayan bit.

EICON — EI Configuration Register

*	*	*	*	*	ACK	MODE	POL
					1W	0	0

Byte at 015C

1 Bu bit reset de birlenir.

0 Bu bit reset de sıfırlanır.

IRPD — Interrupt Pending Register

EI XR	UART XR	TIMERS XR	INT4 XC	INT3 XC	INT2 XC	NMI XR	uWDONE XR
Byte at 00D2							

X Reset de durumu belli değil.

R Yalnız okunabilir.

C Sıfır yazıldığında reset edilir. Bir etkilemez.

2.5. ZAMANLAYICILAR

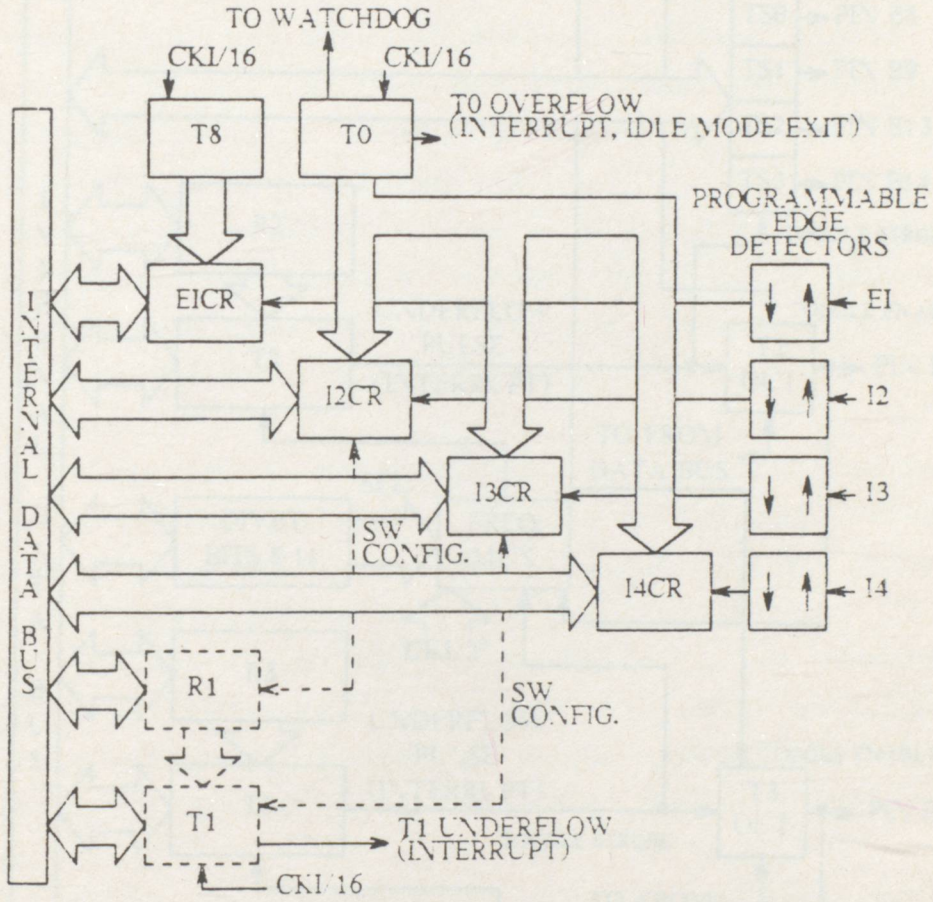
2.5.1. Giriş: HPC 16003 9 tane 16 bitlik zamanlayıcı birimine sahiptir. T0 zamanlayıcısı bir ileri sayıcıdır. I2CR, I3CR, ve I4CR olmak üzere 3 tane capture yazmacına sahiptir. I3CR ve I2CR uygun konfigüre edildiklerinde T1 zamanlayıcısı ve onun giriş yazmacı R1 olarak hizmet verirler. T8 zamanlayıcısı her zaman T0 ile aynı değeri içerir. T8 4. giriş capture yazmacı olan EICR için time base olarak hizmet verir. T1'den T7'e kadar zamanlayıcılar R1'den R7'ye giriş yazmaçları ile geri sayıcıdırlar. Underflow olduklarında otomatik olarak giriş yazmaçlarından yüklenirler. T2'den T7'e kadar zamanlayıcılar bağımsız çıkışlara sahiptir. T2 ve T3 zamanlayıcılarına dışardan 2 ayrı giriş ile clock işareti verilebilir.

HPC 16003 T0 ve T8 zamanlayıcıları dışında bütün zamanlayıcıların herhangi bir anda durdurulup başlatılmasına izin verir. Bu zamanlayıcılar ve giriş yazmaçları herhangi bir anda okunabilir. Yazılım tarafından okunduklarında içerikleri bozulmaz. Benzer şekilde zamanlayıcılara ve giriş yazmaçlarına yazmak da mümkündür. Bir zamanlayıcının otomatik olarak veya yazılım tarafından yüklenmesi giriş yazmacını etkilemez.

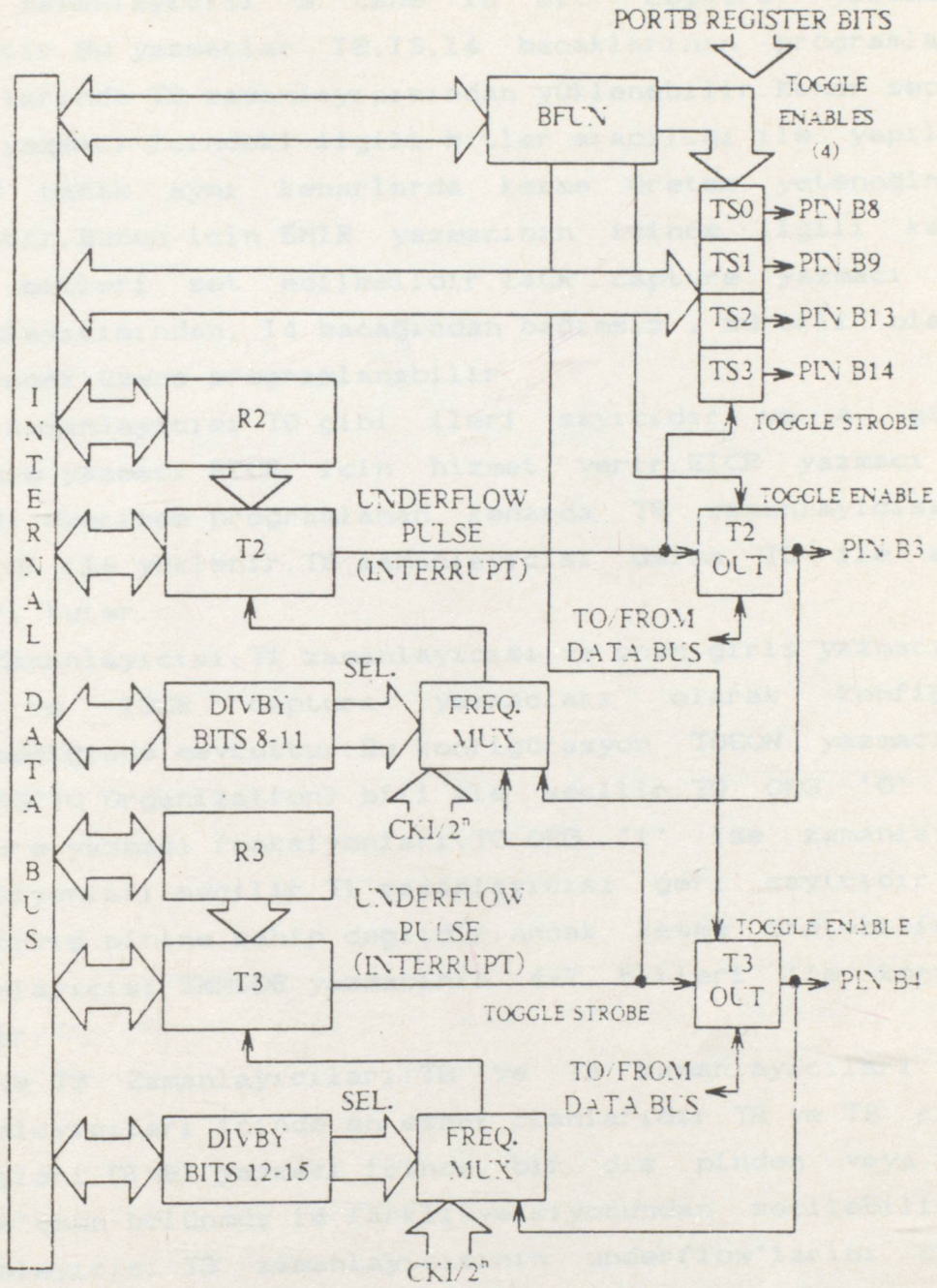
Bütün zamanlayıcılar zamanlayıcı vektörüne kesme üretme kabiliyetine sahiptir.

2.5.2. Zamanlayıcı işlemleri:

T0 ve T8 Zamanlayıcıları: T0 zamanlayıcısı CKI/16 sabit clock'uyla serbest çalışan bir zamanlayıcıdır. Yazılım tarafından zaman aralıkları ölçümünde kullanılır. Bununla beraber T0 zamanlayıcısı watchdog lojiği ve idle güç koruma modları için zaman referansı sağlar. Bu nedenlerle T0 zamanlayıcısını durdurmak (halt modu dışında) veya içeriğini değiştirmek mümkün değildir. Ancak I4CR capture yazmacı ile dolaylı olarak okunabilir. T0 zamanlayıcısı bir çıkış bacağına sahip değildir ama overflow durumunda kesme üretebilir.



Şekil.2.18. T0, T1 ve T8 Zamanlayıcıları ve Capture yazmaçları blok diyagramı.



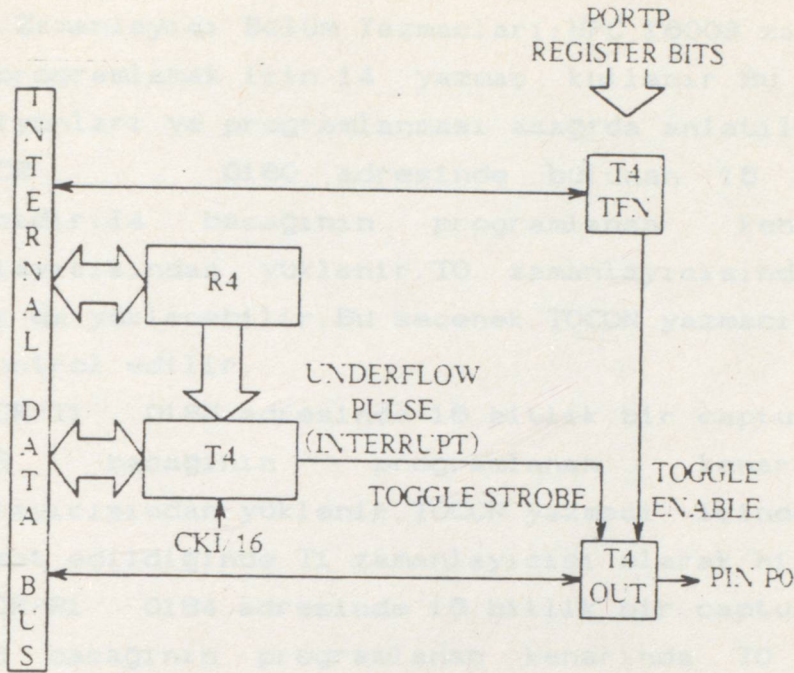
Şekil.2.19. T2 ve T3 Zamanlayıcıları blok diyagramı.

TO zamanlayıcısı 3 tane 16 bit capture yazmacına sahiptir. Bu yazmaçlar I2, I3, I4 bacaklarının programlanan kenarlarında TO zamanlayıcısından yüklenebilir. Kenar seçimi IRCD yazmacı içindeki ilgili bitler aracılığı ile yapılır. Bu 3 bacak aynı kenarlarda kesme üretme yeteneğindedir. Bunun için ENIR yazmacının içinde ilgili kesme izin bitleri set edilmelidir. I4CR capture yazmacı TO zamanlayıcısından, I4 bacağından bağımsız, sürekli olarak yüklenmek üzere programlanabilir.

T8 zamanlayıcısı TO gibi ileri sayıcıdır ve 4. giriş capture yazmacı EICR için hizmet verir. EICR yazmacı EI bacağı üzerinde programlanan kenarda T8 zamanlayıcısının içeriği ile yüklenir. T8 zamanlayıcısı daima TO ile aynı değeri tutar.

T1 Zamanlayıcısı: T1 zamanlayıcısı ve onun giriş yazmacı R1 I2CR ve I3CR capture yazmaçları olarak konfigüre edilmediğinde mevcuttur. Bu konfigürasyon TOCON yazmacının TO ORG (TO Organization) biti ile seçilir. TO ORG '0' ise capture yazmacı fonksiyonları, TO ORG '1' ise zamanlayıcı fonksiyonları seçilir. T1 zamanlayıcısı geri sayıcıdır ve bir çıkış pinine sahip değildir. Ancak kesme üretebilir. T1 zamanlayıcısı TMMODE yazmacının 4-7 bitleri ile kontrol edilir.

T2 ve T3 Zamanlayıcıları: T2 ve T3 zamanlayıcıları HPC zamanlayıcıları içinde en esnek olanlarıdır. T2 ve T3 clock girişleri DIVBY yazmacı içinde, bir dış pinden veya CKI clock'unun bölünmüş 14 farklı versiyonundan seçilebilir. T2 zamanlayıcısı T3 zamanlayıcısının underflow'larını clock girişi olarak kabul edebilir. Böylece 32 bitlik bir sayıcı elde edilebilir. T2 ve T3 zamanlayıcılarına dış girişler B portunun B3 ve B4 bacaklarıdır ve zamanlayıcı inen kenarlarda azaltılır. T2 zamanlayıcısı TMMODE yazmacının 8-11 ve T3 zamanlayıcısı da 12-15 numaralı bitleri ile kontrol edilir.



Şekil.2.20. PWM(T4-T7) Zamanlayıcıları blok diyagramı.

PWM Zamanlayıcıları(T4-T7):T4'den T7'ye kadar zamanlayıcılar darbe genişlik modülasyonu (PWM) zamanlayıcıları olarak kullanılabilir.Bu amaçla kullanıldıklarında CKI/16'lık sabit clock ile geriye sayarlar ve her underflow'da R4-R7 giriş yazmaçlarından yüklenirler.Her bir zamanlayıcı bir çıkış pinine sahiptir.Bu zamanlayıcılar kesme üretme yeteneğine sahiptir.T4-T7 Zamanlayıcıları PWMODE yazmacının ilgili bitleri ile kontrol edilir.

2.5.3.Zamanlayıcı Çıkışları:T2'den T7'ye kadar olan zamanlayıcılar çıkış işaretleri üretir.T2 zamanlayıcısı bağımsız olarak seçilebilen 5 çıkış bacağına sahiptir: B3(T2IO),B8(TS0),B9(TS1),B13(TS2) ve B14(TS3).TS0-TS3 pinleri 'timer synchronous' çıkışlarıdır.T3 zamanlayıcısı tek çıkış bacağına B4(T3IO) sahiptir.T4-T7 Zamanlayıcıları POC(T4OUT)'dan P3(T7OUT)'e herbiri bir çıkış bacağına sahiptir.

Bu bacaklar alternatif zamanlayıcı fonksiyonları için konfigüre edildiğinde ilgili zamanlayıcının her underflow'unda toggle olurlar.Bu arada B ve P portlarının ilgili bitleri bunun için uygun değerlere set edilmelidir.

2.5.4. Zamanlayıcı Bölüm Yazmaçları: HPC 16003 zamanlayıcılarını programlamak için 14 yazmaç kullanır. Bu yazmaçların fonksiyonları ve programlanması aşağıda anlatılmıştır.

I4CR 0180 adresinde bulunan 16 bit capture yazmacıdır. I4 bacağının programlanan kenarında TO zamanlayıcısından yüklenir. TO zamanlayıcısından sürekli olarak da yüklenebilir. Bu seçenek TOCON yazmacının C4F biti ile kontrol edilir.

I3CR/T1 0182 adresinde 16 bitlik bir capture yazmacıdır. I3 bacağının programlanan kenarında TO zamanlayıcısından yüklenir. TOCON yazmacı içindeki TO ORG biti set edildiğinde T1 zamanlayıcısı olarak hizmet verir.

I2CR/R1 0184 adresinde 16 bitlik bir capture yazmacıdır. I2 bacağının programlanan kenarında TO yazmacından yüklenir. TOCON yazmacının TO ORG biti set edilmişse T1 zamanlayıcısının R1 giriş yazmacı olarak hizmet verir.

EICR 015E adresinde 16 bitlik capture yazmacıdır. EI bacağının programlanan kenarında T8 zamanlayıcısından yüklenir. Bu yazmaç sadece okunabilir.

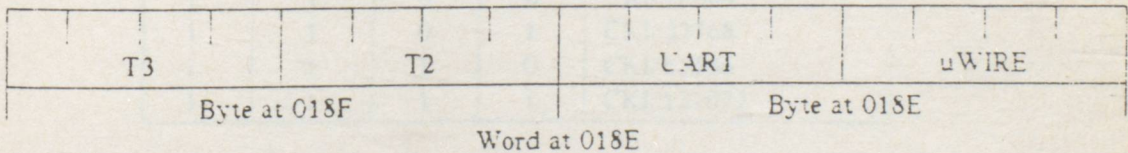
R2 0186 adresinde T2 zamanlayıcısının giriş yazmacıdır.

T2 0188 adresinde T2 zamanlayıcısıdır.

R3 018A adresinde T3 zamanlayıcısının giriş yazmacıdır.

T3 018C adresinde T3 zamanlayıcısıdır.

DIVBY Divide-By yazmacı. T2, T3, UART VE MICROWIRE arabirimleri için clock girişini belirler.



T3 zamanlayıcısı için DIVBY yazmacının 12-15 bitleri clock girişini belirler.

BIT 15	BIT 14	BIT 13	BIT 12	CLOCK INPUT TO T3
0	0	0	0	External (pin B4)
0	0	0	1	T3 Output (stops T3)
0	0	1	0	CKI/16
0	0	1	1	CKI/32
0	1	0	0	CKI/64
0	1	0	1	CKI/128
0	1	1	0	CKI/256
0	1	1	1	CKI/512
1	0	0	0	CKI/1024
1	0	0	1	CKI/2048
1	0	1	0	CKI/4096
1	0	1	1	CKI/8192
1	1	0	0	CKI/16384
1	1	0	1	CKI/32768
1	1	1	0	CKI/65536
1	1	1	1	CKI/131072

T2 zamanlayıcısı için DIVBY yazmacının 7-11 bitleri clock girişini belirler.

BIT 11	BIT 10	BIT 9	BIT 8	CLOCK INPUT TO T2
0	0	0	0	External (pin B3)
0	0	0	1	T3 Output
0	0	1	0	CKI/16
0	0	1	1	CKI/32
0	1	0	0	CKI/64
0	1	0	1	CKI/128
0	1	1	0	CKI/256
0	1	1	1	CKI/512
1	0	0	0	CKI/1024
1	0	0	1	CKI/2048
1	0	1	0	CKI/4096
1	0	1	1	CKI/8192
1	1	0	0	CKI/16384
1	1	0	1	CKI/32768
1	1	1	0	CKI/65536
1	1	1	1	CKI/131072

TOCON TO zamanlayıcısı için konfigürasyon yazmacı.

*	*	*	*	TO ORG	TO C4F	*	*
				X	X		

Byte at 0192

X Reset de durumu belli deęil.

* Görevi olmayan bit.

TO C4F=1 I4CR TO zamanlayıcısından sürekli yük-
lenir.

TO C4F=0 I4CR I4 bacağında programlanan kenarda
TO zamanlayıcısından yüklenir.

TO ORG=1 I2CR ve I3CR sırasıyla R1 ve T1 olarak
tanımlanır.

TO ORG=0 I2CR ve I3CR capture yazmacı olarak
görev yaparlar.

EICON EI konigürasyon yazmacı. EI pininin kesme
şartlarını kontrol eder.

*	*	*	*	*	ACK 1W	MODE 0	POL 0
---	---	---	---	---	-----------	-----------	----------

Byte at 015C

1 Reset de birleşir.

0 Reset de sıfırlanır.

W Bu bit yalnız okunabilir.

ACK EI kesme onay bitidir. Sıfır yazıldığında IRPD
yazmacının EI bitini sıfırlar.

MODE Bu bit EI kesmesinin seviye veya kenar
duyarlıklı oluşunu tanımlar.

POL Bu bit EI kesmesinin inen/çıkan kenar veya
1/0 seviyelerinden hangisinde aktif olduğunu
belirler.

TMMODE Zamanlayıcı mod yazmacı, T0-T3 zamanlayıcılarını kontrol eder.

Word at 0190															
T3	T3	T3	T3	T2	T2	T2	T2	T1	T1	T1	T1	T0	*	T0	T0
ACK	STP	TIP	TIE	ACK	STP	TIP	TIE	ACK	STP	TIP	TIE	ACK		TIP	TIE
OW	X	XR	X	OW	X	XR	X	OW	X	XR	X	OW		XR	X
Byte at 0191								Byte at 0190							

PWMODE Darbe genişlik modülasyonu zamanlayıcıları mod yazmacı, T4-T7 zamanlayıcılarını kontrol eder.

Word at 0150															
T7	T4	T7	T7	T6	T6	T6	T6	T5	T5	T5	T5	T4	T4	T4	T4
ACK	STP	TIP	TIE	ACK	STP	TIP	TIE	ACK	STP	TIP	TIE	ACK	STP	TIP	TIE
OW	X	XR	X	OW	X	XR	X	OW	X	XR	X	OW	X	XR	X
Byte at 0151								Byte at 0150							

- O Reset de sıfırlanır.
- X Reset de durumu belli değil.
- W Yalnız yazılabilir.
- R Yalnız okunabilir.

- TIE Belirli bir zamanlayıcı için kesmeye izin verir veya yasaklar. Bu bit set edilmişse ilgili zamanlayıcı için kesmeye izin verilir.
- TIP Belirli bir zamanlayıcı için kesme pending bitidir. Kesme isteği bu bit ve TIE biti set edildiği sürece aktif kalır. Yalnız okunabilir. Zamanlayıcı underflow/overflow 'unda set edilir. Bu bit ACK bitine 1 yazarak reset edilir.
- STP STP=1 Zamanlayıcı durur.
STP=0 Sürekli çalışır.
- ACK Zamanlayıcı kesme onay kontrol biti. Bu bite '1' yazıldığında ilgili zamanlayıcının TIP bitini sıfırlar. Yalnız yazılabilir.

B portu ve P portunun özellikleri daha önceki bölümlerde anlatılmıştır.

2.6. UART

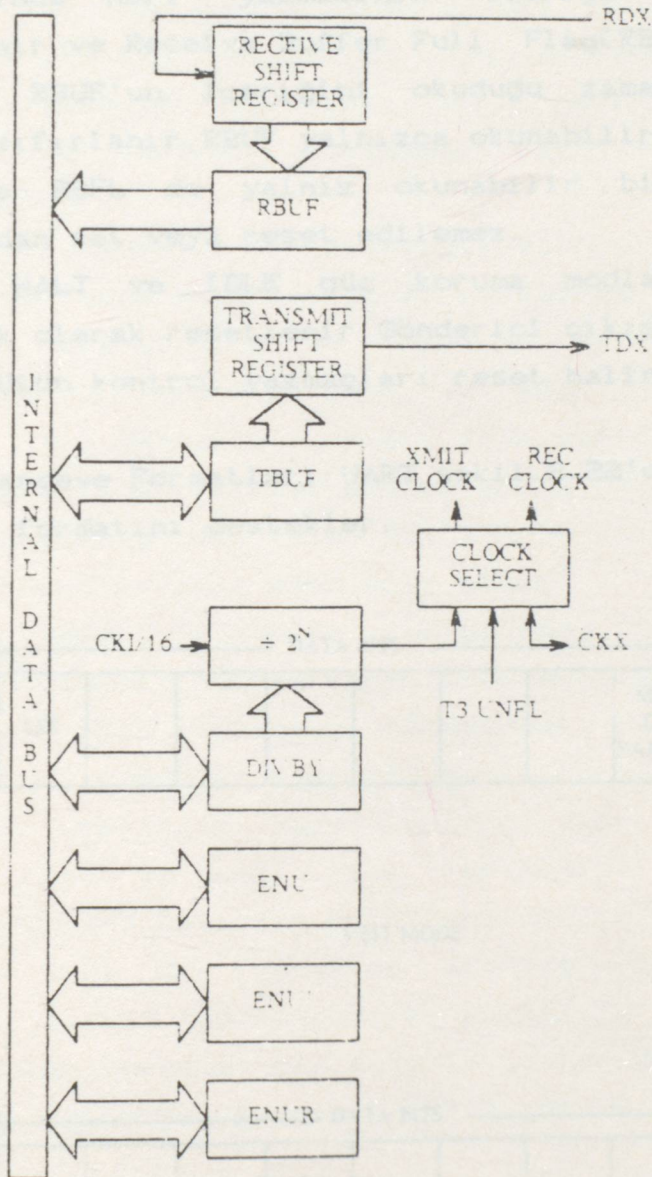
2.6.1. Giriş: HPC yonga üzerinde yazılım tarafından programlanabilir bir UART birimi içerir. UART için veri TDX pini ile gönderilir ve RDX pini ile alınır. TDX B portunun B0 pininin alternatif fonksiyonudur. BFUN ve DIRB yazmaçlarının 0. bitlerinin set edilmesiyle seçilir. RDX ise I portunun I6 pininin alternatif fonksiyonudur. Setup'a gerek yoktur. RDX pininin normal durumu MARK (lojik '1') seviyesidir.

UART için clock yonga üzerinde üretilebilir veya bir dış kaynaktan alınabilir. B portunun B2 pininin alternatif fonksiyonu CKX fonksiyonudur. BFUN yazmacının 2. bitinin set edilmesi ile seçilir. DIRB yazmacının 2. biti ile giriş veya çıkış olarak programlanabilir. Giriş ise alıcı ve gönderici bölümleri için seçilen clock işaretini kabul eder. Çıkış ise UART tarafından kullanılan clock işaretini kullanıcılara sunar.

2.6.2. UART'ın Çalışması: Şekil. 2.21'de UART'ın blok diyagramı görülmektedir. UART temel olarak bir alıcı ve bir gönderici bölümünden oluşmuştur. 5 tane adreslenebilir yazmaca: TBUF, RBUF, ENU, ENUR, ENUI sahiptir. Bu yazmaçlar 8 bit genişliğindedir. 2 tanede adreslenemeyen shift yazmacı vardır (RSFT ve TSFT).

ENU, ENUR ve ENUI yazmaçları UART için kontrol ve durum bitlerini içerir. UART'ın gönderici kısmında TSFT yazmacı , TDX pini üzerinden gönderilecek karakteri shift ederken TBUF yazılım tarafından gönderilecek bir sonraki byte ile yüklenebilir. TSFT güncel karakteri göndermeyi bitirdiğinde TBUF'un içeriği TSFT'e yazmacına transfer edilir ve Transmit Buffer Empty Flag (TBMT) set edilir. UART TBUF yazmacına yeni bir karakter yüklendiğinde TBMT flag otomatik olarak resetlenir. TBUF yazmacına hem yazılabilir hemde içeriği okunabilir.

UART alıcı bölümü sürekli RDX pini üzerindeki işareti izler. Bir inen kenar sezildiğinde bir bit süresinin yarısı kadar bekler ve yeniden örnekler. Eğer RDX pini hala '0'

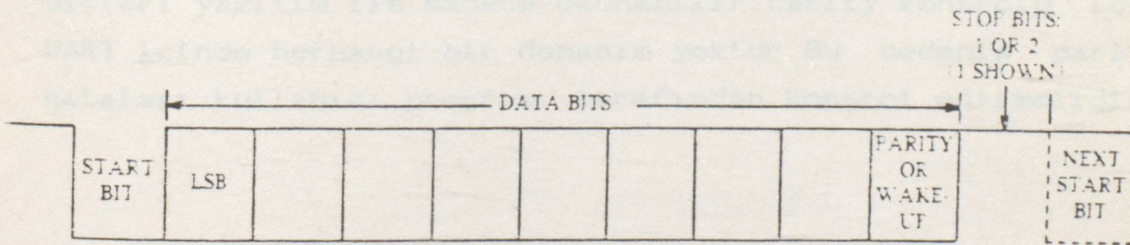
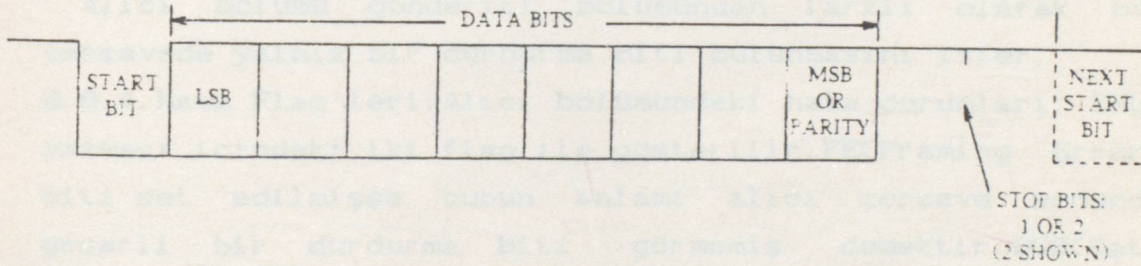


Şekil.2.21.UART'ın blok diyagramı.

seviyesinde ise bu geçerli bir başlangıç(start) biti kabul edilir ve diğer bitler örneklenir.RDX pini üzerindeki seri bilgi RSFT yazmacına shift edilir.Tam bir karakter alındığında RSFT yazmacının içeriği RBUF yazmacına kopyalanır ve Receive Buffer Full Flag(RBFL) set edilir. Yazılım RBUF'un içeriğini okuduğu zaman RBFL otomatik olarak sıfırlanır.RBUF yalnızca okunabilir bir yazmaçtır. TBMT ve RBFL de yalnız okunabilir bitlerdir.Kullanıcı tarafından set veya reset edilemez.

UART HALT ve IDLE güç koruma modları girildiğinde otomatik olarak resetlenir.Gönderici çıkışı son durumunda kalır.Bütün kontrol yazmaçları reset halindeki değerlerini alır.

2.6.3.Çerçeve Formatları:UART şekil.2.22'de görülen 2 seri çerçeve formatını destekler.



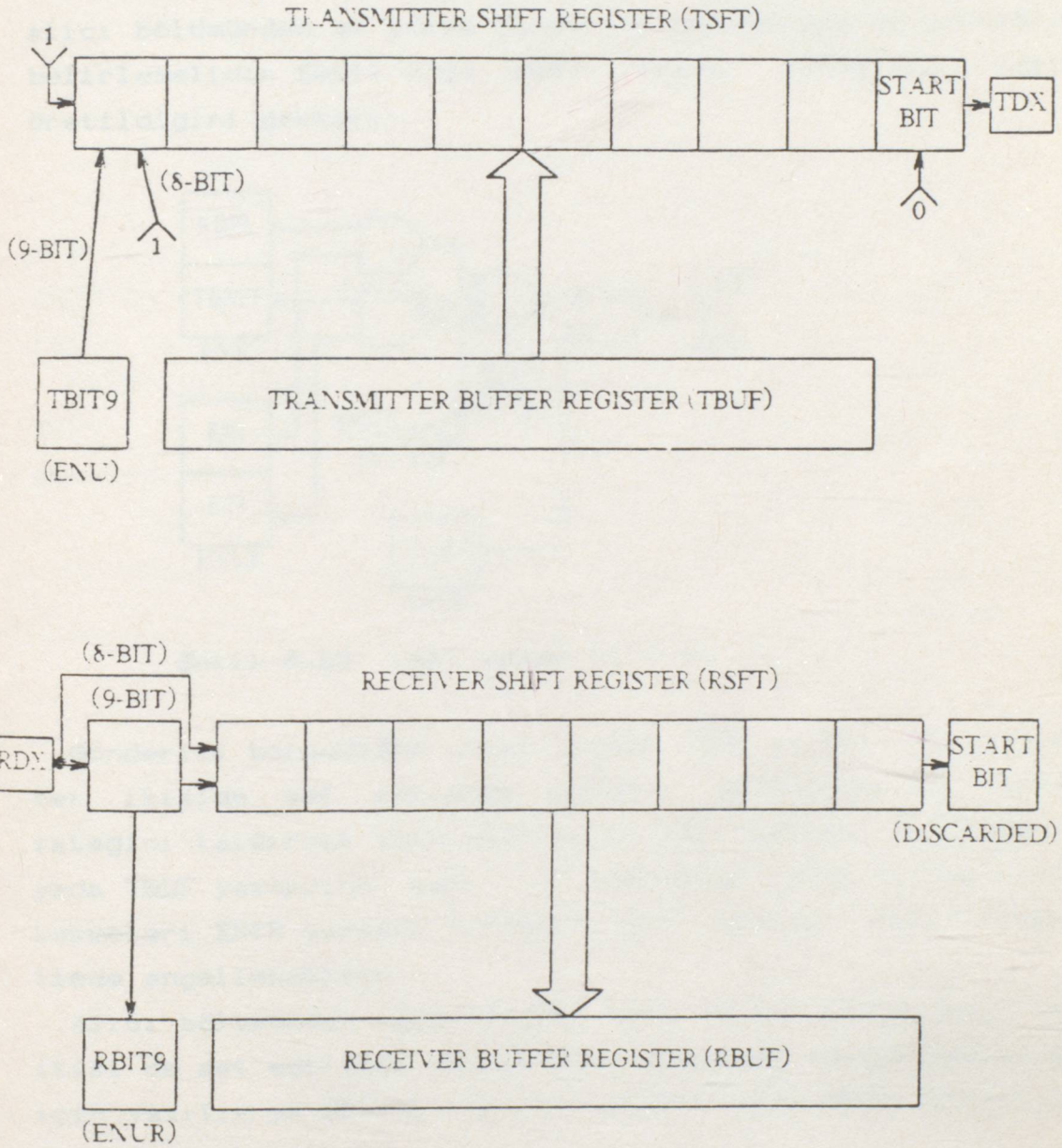
Şekil.2.22.Karakter çerçeve formatları.

Bu formatlar ENU yazmacı içindeki 8OR9 biti ile seçilir. Birinci format (8OR9=0) 1 başlangıç biti, 8 veri biti ve 1 veya 2 durdurma bitinden (durdurma biti ENUI yazmacının 2STP seçilir) oluşur. Bu format parity'siz 8 bit karakter transferini veya parity ile 7 bit karakter transferini destekler. Parity kullanılan uygulamalarda TBUF ve RBUF yazmaçlarının en ağırlıklı biti parity bitidir. Parity üretimi ve kontrolü kullanıcı tarafından yazılım ile yapılmalıdır.

2. Format (8OR9=1) bir başlangıç biti, 9 veri biti ve 1 veya 2 durdurma biti içerir. Bu format parity biti ile 8 bit karakter transferini ve UART'ın 'wake-up' özelliğini destekler. Bu formatta TBUF ve RBUF yazmaçlarının tüm bitleri veri bitleridir. 9. Bit veya parity biti XBIT9 ve RBIT9 bitlerine transfer edilir. XBIT9 ENU yazmacı içindedir ve gönderilen 9. biti tutar. RBIT9 ENUR yazmacı içindedir ve alınan karakter için aynı biti tutar.

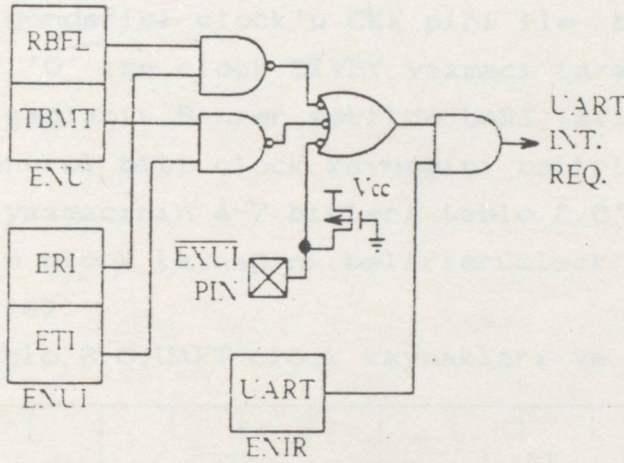
Alıcı bölümü gönderici bölümünden farklı olarak bir çerçevede yalnız bir durdurma biti bulunmasını ister.

2.6.4. Hata Flag'leri: Alıcı bölümündeki hata durumları ENUR yazmacı içindeki iki flag ile gösterilir. FE (Framing Error) biti set edilmişse bunun anlamı alıcı çerçeve sonunda geçerli bir durdurma biti görmemiş demektir. DOE (Data Overrun Error) biti set edilmişse önceki karakter okunmadan üzerine yeni bir karakter alınmış demektir. FE ve DOE bitleri yazılım ile sadece okunabilir. Parity kontrolü için UART içinde herhangi bir donanım yoktur. Bu nedenle parity hataları kullanıcı programı tarafından kontrol edilmelidir.



Şekil.2.23. TSFT/RSFT ve diğer yazmaçlar arasında veri akışı.

2.6.5. Kesmeler: UART kesme isteği üretme yeteneğine sahiptir. Alıcı ve gönderici bölümlerinden kesmelere ENUI yazmacı içindeki ETI ve ERI bitleri kullanılarak birbirinden bağımsız olarak izin verilebilir veya yasaklanabilir. Her iki kesmeye izin verildiğinde UART kesme hizmet programı RBFL ve TBMT flag'lerini sınavarak kesmenin alıcı bölümünden mi yoksa gönderici bölümünden mi geldiğini belirlemelidir. Şekil.2.24 UART kesme isteğinin nasıl üretildiğini gösterir.



Şekil.2.24. UART kesme üretimi.

Gönderici bölümünden kesme isteği TBMT ve ETI bitlerinin her ikisinde set edildiği sürece geçerlidir. Bu kesme isteğini kaldırmak için yazılım ya ETI bitini sıfırlamalı ya da TBUF yazmacına yeni bir karakter yazılmalıdır. UART kesmeleri ENIR yazmacı içindeki UART bitinin sıfırlanması ile de engellenebilir.

Alıcı bölümünden kesme isteği RBFL ve ERI bitlerinin her ikisi de set edildiği sürece geçerlidir. Bu isteği kaldırmak için yazılım ya ERI bitini sıfırlamalı ya da RBUF yazmacının içeriğini okumalıdır.

UART kesmesi EXUI pini ile de tetiklenebilir. Bu pin seviye duyarlıklı bir giriştir ve lojik '0' da kaldığı sürece bir kesme ister. Bu pin UART'a ihtiyaç olmayan ancak ilave kesme girişi isteyen uygulamaları desteklemek için

yapılmıştır. Kesme isteğini yasaklamak için bu pin lojik '1' seviyesine çekilebilir veya ENIR yazmacı içindeki UART biti reset edilebilir.

2.6.6. Clocking: UART'ın alıcı ve gönderici bölümlerine clock girişleri CKX pini üzerinde bir dış kaynaktan veya DIVBY yazmacı ile yonga üzerinde bağımsız olarak seçilebilir. Bu seçim ENUI yazmacı içindeki XTCLK ve XRCLK bitleri ile gerçekleştirilir. UART giriş frekansı istenen baud rate'in 16 katı olmalıdır.

XTCLK kontrol biti UART gönderici clock'unu seçer. Bu bit '1' ise gönderici clock'u CKX pini ile bir dış kaynaktan sağlanır. '0' ise clock DIVBY yazmacı tarafından tanımlanan değerde sağlanır. Benzer şekilde UART alıcı bölümü içinde XRCLK kontrol biti clock kaynağını belirler.

DIVBY yazmacının 4-7 bitleri tablo.2.6'de görüldüğü gibi UART için clock kaynağını belirler (clock bir dış kaynaktan gelmiyorsa).

Tablo.2.6. UART clock kaynakları ve DIVBY yazmacı

T3	T2	UART	uWIRE
Byte at 018F		Byte at 018E	

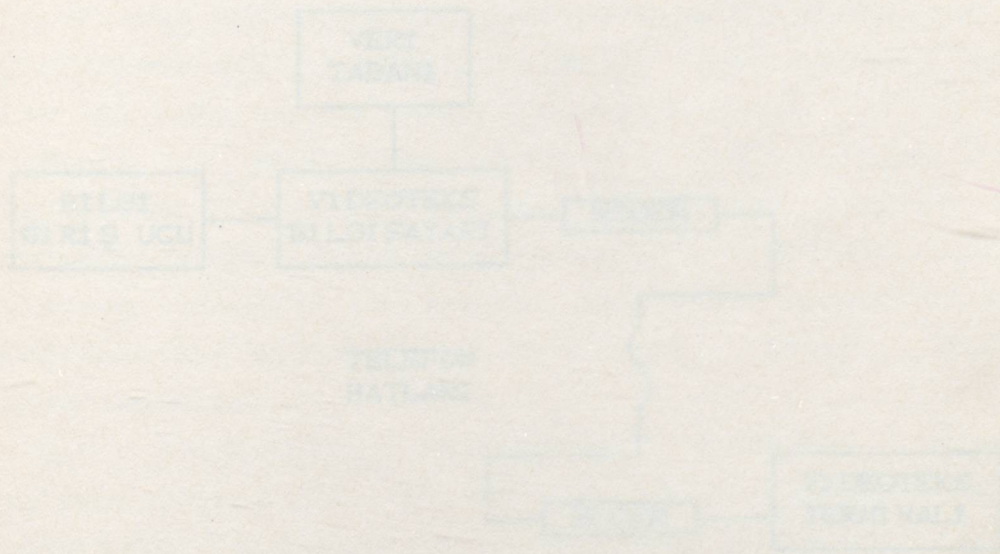
DIVBY: Word at 018E

BIT 7	BIT 6	BIT 5	BIT 4	BAUD CLOCK (x16 Clock)	BAUD RATE 9.83 Mhz Crystal	BAUD RATE 16.88 Mhz Crystal
0	0	0	0	<-- Not Allowed -->		
0	0	0	1	<-- Defined by Timer T3 underflow -->		
0	0	1	0	CKI / 16	38400	65536
0	0	1	1	CKI / 32	19200	32768
0	1	0	0	CKI / 64	9600	16384
0	1	0	1	CKI / 128	4800	8192
0	1	1	0	CKI / 256	2400	4096
0	1	1	1	CKI / 512	1200	2048
1	0	0	0	CKI / 1024	600	1024
1	0	0	1	CKI / 2048	300	512
1	0	1	0	CKI / 4096	150	256
1	0	1	1	CKI / 8192	75	128
1	1	0	0	CKI / 16384	38	64
1	1	0	1	CKI / 32768	19	32
1	1	1	0	CKI / 65536	9.4	16
1	1	1	1	CKI / 131072	4.7	8

- * Görevi olmayan bit.
- 0 Reset de sıfırlanır.
- 1 Reset de birleşir.
- R Yalnız okunabilir.
- D Yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır.

Yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır. Bu bit, yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır. Bu bit, yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır.

Yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır. Bu bit, yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır. Bu bit, yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır.



Şekil 2.1 Video Yeri Algoritması

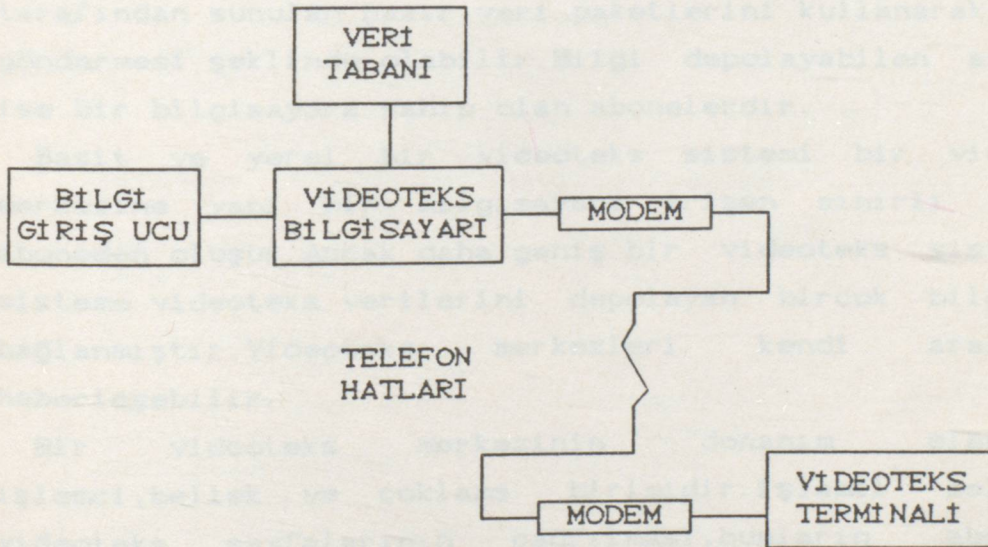
Yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır. Bu bit, yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır. Bu bit, yazılım tarafından bir kere okunduğunda otomatik olarak sıfırlanır.

3. VIDEOTEKS HABERLEŞMESİ VE MİNİTEL

3.1. VIDEOTEKS HABERLEŞMESİ

Videoteks haberleşmesi bir veri haberleşmesi yöntemidir. Bu yöntemde bir bilgisayarda depolanan metin ve basit grafik bilgileri videoteks abonelerinin isteği üzerine abonenin ekranına yollanmaktadır. Abone ile bilgisayar arasındaki bağlantı telefon hatları üzerinden sağlanmaktadır. Sayısal verilerin telefon hatlarından gönderilecek hale gelmesi için modem kullanılır. Abone ekranı bir terminal veya televizyon ekranı olabilir. Ancak televizyon ekranı kullanıldığında bir videoteks kod çevirici birimine ihtiyaç vardır.

Videoteks haberleşme sistemi Şekil.3.1 den de görüldüğü gibi iki temel bölümden oluşur. Birinci bölüm abonelerin hizmetinde olan ve sisteme erişip bilgi çağırmakta kullanılan abone cihazları, ikinci bölüm ise videoteks verilerinin depolandığı bilgisayarlardır.



Şekil.3.1. Videoteks düzeni.

Videoteks abone cihazları bir modem ile telefon hattına bağlanan terminallerdir. Abone terminalin tuş takımını kullanarak telefon hatları üzerinden kullanıcı terminaline erişir ve istediği bilgileri çağırabilir. Modem videoteks

verilerinin telefon hatları üzerinden gönderilebilmesi için kullanılır. Videoteks haberleşmesi için hazırlanmış bazı özel terminallerde modem terminalin içinde bulunmaktadır. Bazı uygulamalarda ise terminal yerine bir videoteks kod çevirici birimi içeren televizyon alıcısı kullanılmaktadır. Bu durumda abonenin videoteks merkezi ile haberleşebilmesi için üzerinde ek veri tuşları bulunan bir telefon cihazı kullanılmaktadır. Videoteks kod çevirici bir bellek ve kontrol biriminden oluşan küçük bir bilgisayardır. Bellek bir videoteks sayfasını saklayabilecek kapasitededir. Kontrol birimi belleğin içeriğini saniyede 50 defa ekrana aktararak titreşimsiz bir görüntü elde edilir. Abone terminallerine yazıcı bağlanabilir.

Bir videoteks sistemine bağlı aboneler sadece bilgi çağırabilen aboneler, aynı zamanda bilgileri değiştirebilen aboneler veya bunun yanında bilgi gönderip depolama yapabilen aboneler olabilir. Abonenin bilgi göndermesi tuş takımını kullanarak bilgi göndermesi veya videoteks merkezi tarafından sunulan hazır veri paketlerini kullanarak bilgi göndermesi şeklinde olabilir. Bilgi depolayabilen aboneler ise bir bilgisayara sahip olan abonelerdir.

Basit ve yerel bir videoteks sistemi bir videoteks merkezine yani bir bilgisayara erişen sınırlı sayıda aboneden oluşur. Ancak daha geniş bir videoteks sisteminde sisteme videoteks verilerini depolayan birçok bilgisayar bağlanmıştır. Videoteks merkezleri kendi aralarında haberleşebilir.

Bir videoteks merkezinin donanım elemanları işlemci, bellek ve çoklama birimidir. İşlemci bellekten videoteks sayfalarının çağırılması, bunların abonelere gönderilmesi veya başka videoteks merkezlerine aktarılması, abonelerin erişim izni olup olmadığını kontrol etmek için kullanılır. Bellek videoteks veri tabanını ve videoteks sistemi işletim programlarını depolar. Çoklama birimi ise bu videotek merkezine bağlı olan her abone için bir telefon hattı ve modem içerir. Videoteks merkezine aynı anda

bağlanabilecek abone sayısı çoklame biriminin yapısına bağlıdır. Videoteks merkezinin yazılımı abonelerin gönderdiği verileri metin ve grafik bilgilerini saklayan veri tabanı için erişim komutları haline çeviren erişim programlarından oluşur. Ayrıca abone erişim haklarını kontrol etmek, ücretleri hesaplamak ve diğer videoteks merkezleri ile haberleşmek için kullanılan özel programlar içeririr.

Bugün İngiltere'de Prestel, Kanada'da Telidon, Japonya'da Captain, Fransa'da Teletel adında videoteks sistemleri kurulmuş bulunmaktadır. Temel teknikleri aynı olsada farklı uygulamalarda farklı ekran formatları, iletişim hızları, karakter ve grafik standartları kullanılmaktadır. Avrupa ülkeleri kendi aralarında, Amerika ülkeleri kendi aralarında uyum sağlamaya çalışmaktadır. Avrupa videoteks

Aktarım Hızı	
Aboneden videoteks merkezine:	75 bps
Videoteks merkezinden aboneye:	1200 bps
Aktarım Özellikleri	
1) Seri bit aktarımı	
2) Asenkron aktarım	
3) Simetrik olmayan full-duplex iletişim	
Aktarım Güvenliği	
Karakter bazında parity biti kontrolü	
Karakter Formatı	
Başlangıç biti:	1 bit
Karakter bitleri:	7 bit
Parity biti:	1 bit
Durdurma biti:	1 bit
Karakter Seti	
Harf ve semboller:	74 tane
Rakamlar:	10 tane
Noktalama işaretleri:	14 tane
Grafik semboller:	64 tane
Kontrol komut kodları:	28 tane
Görüntü özellikleri:	28 tane
Karakter Gösterilimi	
Bir sayfada maksimum karakter sayısı:	960
Bir sayfada maksimum satır sayısı:	25
Bir satırdaki maksimum	

Tablo.3.1. Videotex standardına ait bazı değerler.

standardı olan CEPT'in kabul ettiđi standartlardan biri olan TELETEL'e ait bazı deđerler tablo.3.1 de g r lmektedir.CEPT standartlarında ayrıca videoteks aboneli ekranında bir karakter i in kullanılabilecek piksel sayısı,uluslararası bir harf katalođu,renk ve  zel i aretler gibi kullanılabilecek  zellikler ve gelecekte kullanılabilecek protokol  zellikleri belirlenmi tir.

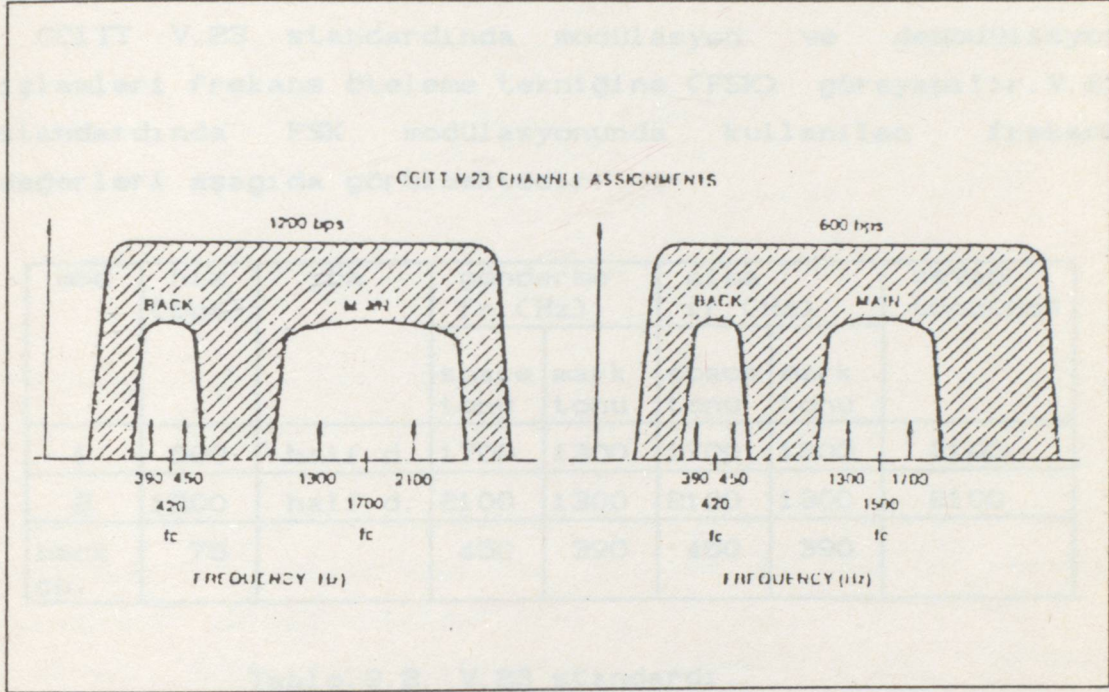
Bu konuda  alı malar T rkiye'de PTT tarafından ba latılmı tır.D nyadaki geli meler g z n ne alınarak Teletel standardı se ilmi  ve 2 adet IBM PC  zerinde bir bilgi bankası kurulmu tur.Bu konuda  alı malar devam etmektedir.

Videoteks haberle mesinin toplum hayatına katkıları b y kt r.Bu y ntem  imdiye kadar az sayıda ki inin sınırlı konularda kullandığı bilgisayarların telefon veya televizyon gibi herkes tarafından kullanılmasına olanak sađlar.Videoteks u larıyla elektronik mektupla ma, evlere bankacılık servisi , her t rl  habercilik , g nl k gazete, haftalık dergi servisi, her t rl  katalog, bro  r, indeks, rehber,  e itli oyunlar, kendi kendine eđitim, her konuda reklamlar m mk n olacaktır.B ylece videoteks aboneleri evlerinden  ıkmadan daha  nce ayrı bir zaman ve enerji isteyen bu i leri bir ka  tu a basarak ger ekle tirebileceklerdir.

3.2. V.23 MODEM VE MINITEL

3.2.1.CCITT V.23 Modem  zellikleri:Modemler sayısal i aretlerin telefon  ebekesi  zerinden iletilebilecek hale gelmesi i in gerekli mod lasyon ve demod lasyon i lemlerini ger ekle tiren cihazlardır. CCITT V serisi tavsiyeleri modemlerin  zelliklerini belirlemektedir. CCITT V.23 standardı modemler 600-1200 bps iletim hızında half duplex (tek y nl )  alı ırlar.Yani 1200 veya 600 bps 'de aynı anda g nderme ve alma i lemi yapılamaz, sırayla yapılır. Ancak V.23 standardı bir y nde veri aktarımı yapılırken aynı anda ters y nde de iletim yapılabilmesi i in daha d   k hızda

alıřan bir arka kanal(back channel) tanımlar. CCITT V.23 standardı iin 1200 ve 600 bps'lik iletim hızlarında kanal daėılımları Őekil.3.2 de gsterilmiřtir.



Őekil.3.2. CITT V.23 standardı iin kanal daėılımları

1200 bps 'de kullanılacak tařıyıcı frekansı 1700 Hz , alt ve st modlasyon frekansları 1300 Hz ve 2100 Hz olarak belirlenmiřtir.Bu durumda kaplanan band $1700+600$ Hz yani 1100-2300 Hz olmaktadır.

V.23 tavsiyelerine gre kt hatlarda 1200 bps ile iletiřimin ařırı hatalara yol aması halinde hız 600 bps'e dřrlebilir.Bu durumda kullanılacak tařıyıcı frekansı 1500 Hz ,alt ve st modlasyon frekansları ise 1300 Hz ve 1700 Hz 'dir.Gerekli band ise 1200-1800 Hz olmaktadır.

Her iki iletim hızında da aynı hızda 2.bir kanal iin yer kalmamaktadır.CITT V.23 standardı dřk hızlı bir arka kanal tanımlamıřtır.Bu kanal 1 KHz'in altındaki boř blgeye yerleřtirilmiřtir.CITT bu amala 75 bps'lik bir hız ngrmřtr.Tařıyıcı frekansı 420 Hz ,modlasyon frekansları 390 Hz ve 450 Hz ve kaplanan band sınırları

420+37.5 yani 457.5-382.5 Hz olmaktadır. Açıkırtı ki bu kanalın hızı normal bir iletişim için yeterli değildir. Yalnızca bir takım protokol ve mesajların iletilmesi için veya bir telgraf kanalı olarak veya özel amaçlı uygulamalar için kullanılır.

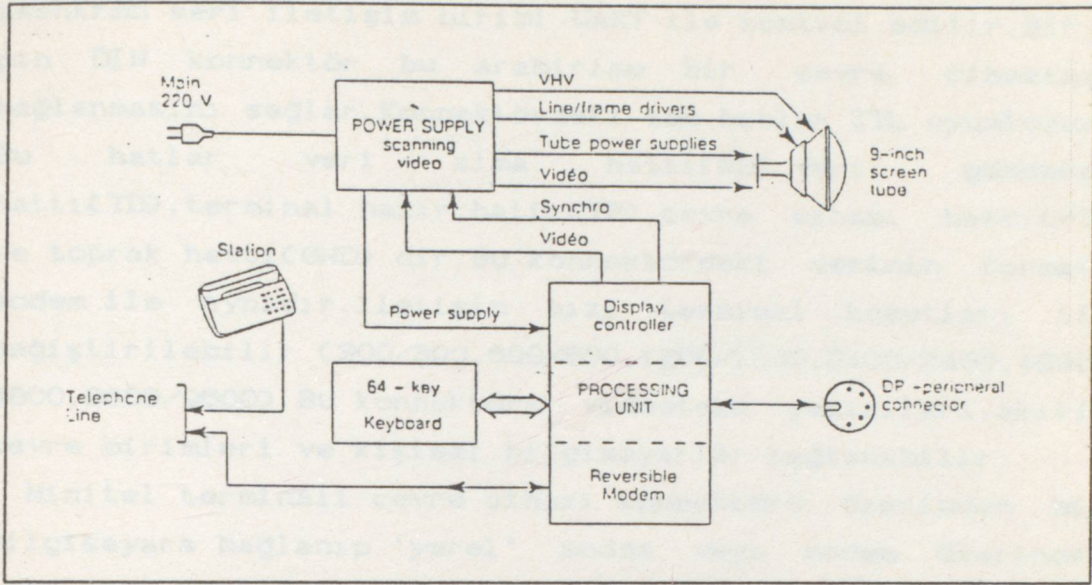
CCITT V.23 standardında modülasyon ve demodülasyon işlemleri frekans öteleme tekniğine (FSK) göre yapılır. V.23 standardında FSK modülasyonunda kullanılan frekans değerleri aşağıda görülmektedir.

mod	hız (bps)	yön	gönderme fr. (Hz)		alma fr. (Hz)		cevap tonu (Hz)
			space tonu	mark tonu	space tonu	mark tonu	
1	600	half d.	1700	1300	1700	1300	2100
2	1200	half d.	2100	1300	2100	1300	2100
back ch.	75		450	390	450	390	

Tablo.3.2. V.23 standardı.

3.2.2. Minitel: Bu terminal videoteks haberleşmesi için Fransa'da Telic-Alcatel tarafından geliştirilmiştir. Aralarında bazı farklılıklar olan çeşitli modelleri mevcuttur. Bilgi bankalarına erişmek için kullanılan bu terminaller CCITT V.23 modem içeren ROM temelli bilgisayarlardır.

Minitel ekran ve ekran denetleyicisi, merkezi işlem birimi ve onun kontrolündeki bir tuş takımı ve terminalin içine monte edilmiş bir modemden oluşur. Bu modem sayesinde terminal doğrudan doğruya telefon hatlarına bağlanabilir. Merkezi işlem ünitesi bir mikrodenetleyici, bir bellek ve ayrıca modem kontrolü, ekran kontrolü, ve tuş takımı kontrolü için devrelerden oluşur. Şekil.3.3 de Minitel 1B'nin blok diyagramı görülmektedir.



Şekil.3.3. Minitel 1B'nin blok diyagramı.

Ayrıca Minitel'in içinde bir videoteks terminali olarak çalışmasını sağlayan özel bir yazılım bulunur. Bu yazılım 'protokol' olarak adlandırılır.

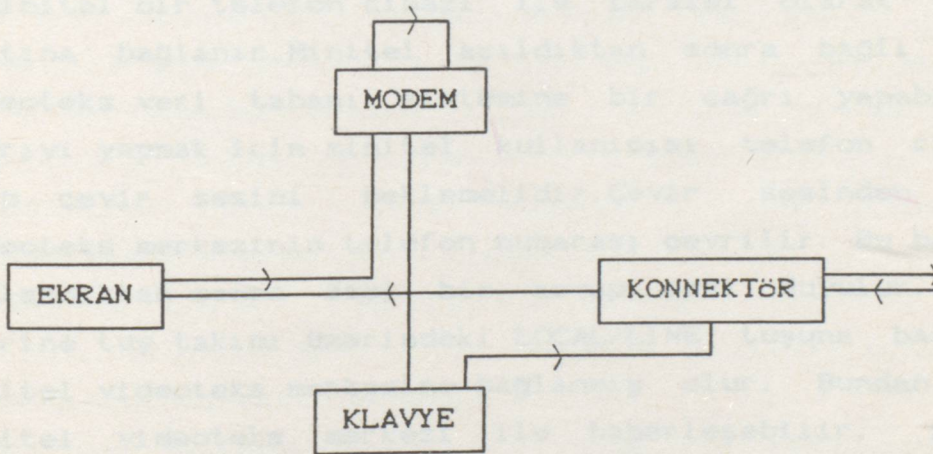
Ekran denetleyicisi, karakter üretici ve gerekli senkronizasyon devrelerini içeren bir ekran işlemcisi ve bir ekran belleğinden oluşur. Ekran belleğine sayfa belleği de denir ve 2 KByte kapasitesindedir. Herhangi bir anda ekranda bulunan bilgileri içerir.

Modem tüm modülasyon ve demodülasyon işlemlerini yerine getirir. Modülasyon frekans öteleme tekniği (FSK) ile ve CCITT V.23 standardına uygun şekilde yapılmaktadır. Telefon hattından modeme veri iletim hızı 1200 baud, ters yönde ise 75 baud'dur. Bu hızlar Minitel'e verilecek bir komutla tersine çevrilebilir. Telefon hattı üzerinden verilerin aktarımı asenkron seri modda ve yazılımla oluşturulmuş olan bir asenkron iletişim birimi kontrolunda yapılmaktadır. Her karakter bir başlangıç biti, 7 veri biti, bir çift parity biti olmak üzere 10 bitten oluşur. Yani Minitel 1200 baud'da saniyede 120 karakter alabilir ve 75 baud'da 7.5 karakter gönderebilir.

Çevre cihazı arabirimi mikrodenetleyici içindeki bir

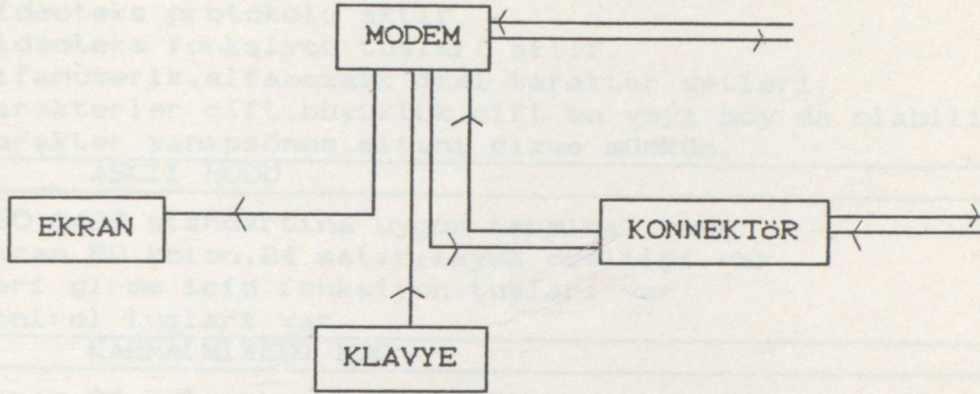
asenكرون seri iletisim birimi UART ile kontrol edilir. Bir 5 pin DIN konnektör bu arabirime bir çevre cihazının bağlanmasını sağlar. Konnektördeki tüm hatlar TTL uyumludur. Bu hatlar veri alma hattı(RD), veri gönderme hattı(TD), terminal hazır hattı(TP), çevre cihazı hattı(PT) ve toprak hattı(GND) dir. Bu konnektördeki verinin formatı modem ile aynıdır. İletişim hızı terminal komutları ile değiştirilebilir (300/300, 600/600, 1200/1200, 2400/2400, 4800/4800, 9600/9600). Bu konnektöre videoteks yazıcıları, akıllı çevre birimleri ve kişisel bilgisayarlar bağlanabilir.

Minitel terminali çevre cihazı konnektörü üzerinden bir bilgisayara bağlanıp 'yerel' modda veya modem üzerinden telefon hatları aracılığı ile videoteks merkezine bağlanarak yani 'bağlantı' modunda kullanılabilir. Yerel modda iken Minitel'in çeşitli bölümleri arasındaki bağlantılar şekil.3.4. de görülmektedir.



Şekil.3.4. Yerel modda standart anahtarlama.

Bu durumda tuş takımından girilen veriler konnektöre yollanır ve modemin çıkışı kendi girişine bağlı olduğu için bu veriler ekrana da gelir. Bağlantı modunda birimler arasındaki ilişki ise şekil.3.5 da gösterilmiştir.



Şekil.3.5.Bağlantı modunda standart anahtarlama.

Telefon hattı üzerinden gelen veriler hem ekrana gelir hem de konnektörden çevre birimine yollanır.Konnektörden gelen veriler ise modeme gönderilir.Minitel ilk açıldığında yerel modda çalışır.

Minitel bir telefon cihazı ile paralel olarak telefon hattına bağlanır.Minitel açıldıktan sonra bağlı olduğu videoteks veri tabanı sistemine bir çağrı yapabilir.Bu çağrıyı yapmak için minitel kullanıcısı telefon cihazını açıp çevir sesini beklemelidir.Çevir sesinden sonra videoteks merkezinin telefon numarası çevrilir. Bu bağlantı sağlandıktan sonra özel bir cevap sesi duyulur. Bunun üzerine tuş takımı üzerindeki LOCAL/LINE tuşuna basılarak Minitel videoteks merkezine bağlanmış olur. Bundan sonra minitel videoteks merkezi ile haberleşebilir. Minitel kullanıcısı tekrar 2 defa LOCAL/LINE tuşuna basarak veya Minitel'i kapatırsa bağlantı çözülür. Çevre cihazı konnektöründen gelen bir komutlada bağlantı çözülebilir.

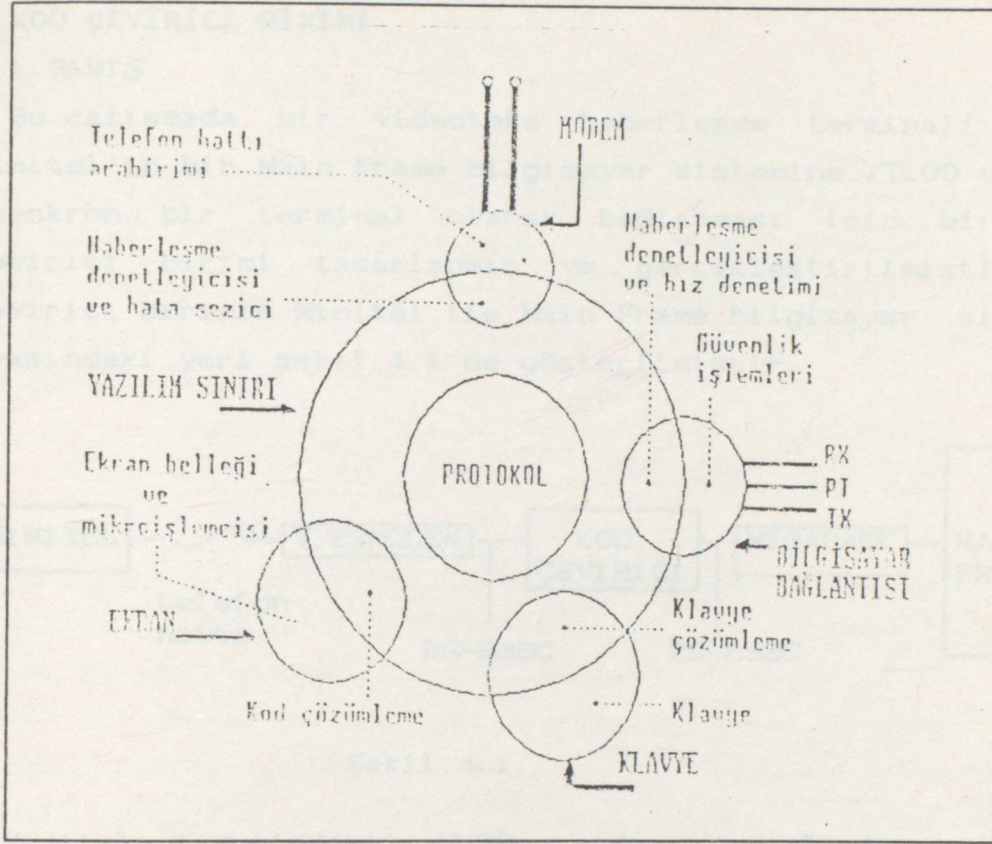
Çalışma Modları:Minitel terminalinin 3 çalışma modu vardır.Bunlar videoteks modu,ascii veri işleme modu ve mixed(karma) mod'dur. Bu modların özellikleri tablo.3.3 de verilmiştir.

VIDEOTEKS MODU
Ekran 40 kolon. Videoteks protokolu aktif. Videoteks fonksiyon tuşları aktif. Alfanumerik,alfamozaiik özel karakter setleri. Karakterler çift büyüklük,çift en veya boy da olabilir. Karakter yanıpşönme,altını çizme mümkün.
ASCII MODU
ISO 6429 standartına uygun terminal modu. Ekran 80 kolon,24 satır,kayma özelliği var. Veri girme için fonksiyon tuşları var. Kontrol tuşları var.
KARMA(MIXED) MOD
Ekran 80 kolon,kayma özelliği var. Videoteks protokolu aktif. Videoteks fonksiyon tuşları aktif. Veri girme ve fonksiyon tuşları aktif.

Tablo.3.3.Minitel'in çalışma modları.

Minitel ilk açıldığında videoteks modundadır.Fonksiyon tuşları kullanılarak diğer modlara geçilebilir.Normalde videoteks haberleşmesi için bu mod kullanılır.Bu modda ekran 40 kolondur.Alfanümerik karakterlerin yanında grafik için kullanılan alfamozaiik karakterlerde mevcuttur.Karakterler çift yükseklik,genişlik ve büyüklükte gösterilebilir.Videoteks hizmetinde kullanılmayan özel fonksiyon tuşları vardır.Minitel'deki protokol denen yazılım videoteks modu ve karma modda aktiftir.Ascii veri işleme modunda aktif değildir.

Protokol yazılımı Minitel'in ekran,tuş takımı,modem ve çevre birimi konnektörü bölümlerini yönetir.Bu bölümler arası veri iletimini ve bazı özel terminal işlemlerininin başlatılmasını sağlar.Protokol yazılımına gelen komutlar veya protokol tarafından üretilen mesajlar duruma göre 2,3, 4 veya 5 byte'lık diziler halindedir.Bu diziler ESC veya SEP karakterleri ile başlar.Protokol yazılımına gelen komutlar telefon hattı üzerinden veya çevre cihazı konnektöründen gelebilir.Bu komutlar protokol yazılımı



Şekil.3.6. Minitel mimarisi

tarafından yürütülür, Minitelin başka bölümlerine yollanmazlar. Genelde protokol yazılımı komutu gönderene cevap dizileri yollar. Protokol ile belirlenen fonksiyonlar Minitel kapanana kadar etkili olur. Minitel tekrar açıldığında bu komutların tekrar verilmesi gerekir.

Ascii veri işleme modunda Minitel bir veri işleme terminali gibidir. Protokol yazılımı aktif değildir. 80 kolon kullanan ascii data base'lere erişilebilir. Videoteks fonksiyon tuşları aktif değildir.

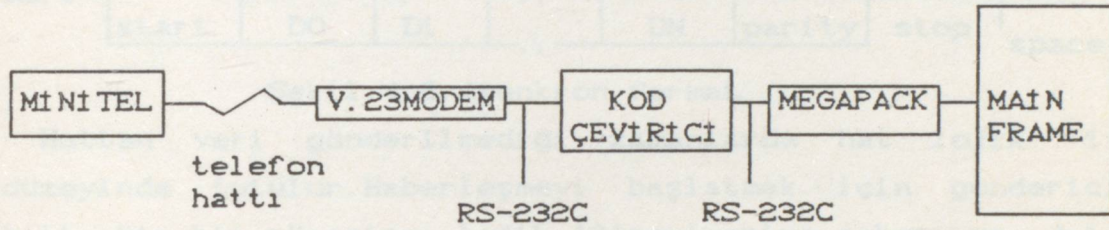
Mixed(karma) mod ascii veri işleme ve videoteks modlarının bir karışımıdır. Videoteks protokolu hala aktiftir. Ancak ekran 80 kolon ve display standardı ISO 6429 'dur. Videoteks fonksiyon tuşları aktiftir.

Minitel ile ilgili teknik bilgiler EK-B de verilmiştir.

4. KOD ÇEVİRİCİ BİRİMİ

4.1. GİRİŞ

Bu çalışmada bir videoteks haberleşme terminali olan Minitel'in bir Main Frame bilgisayar sistemine VT100 uyumlu asenkron bir terminal olarak bağlanması için bir kod çevirici birimi tasarlanmış ve gerçekleştirilmiştir. Kod çevirici birimin Minitel ile Main Frame bilgisayar sistemi arasındaki yeri şekil.4.1 de gösterilmiştir.



Şekil.4.1.

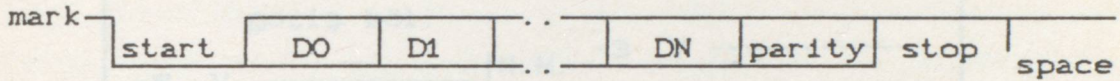
Minitel içersindeki V.23 modem tarafından analog işaretlere çevrilen ikili sayısal bilgiler telefon hattı aracılığı ile karşı tarafa gönderilir. Burada bir V.23 modem tarafından alınan analog bilgiler modem çıkışında RS-232C standardında asenkron seri bilgi olarak kod çevirici birimine girer. Kod çevirici çıkışında çevrim tablosuna göre dönüştürülmüş yine RS-232C standardındaki seri bilgi Megapack adlı birim aracılığı ile Main Frame'e ulaşır.

Yapılan çalışmada Minitel'in VT100 terminalinden farklı ve eksik özellikleri bir kod çevirici birim aracılığı ile gerçekleştirilmiştir. Kod çevirici birimin temelini oluşturan HPC 16003 mikrodenetleyicisinin çalışma ve özellikleri araştırılarak kod çevirici birimin donanım yapısı ve gerçekleştirilecek yazılım belirlenmiştir. Çalışma sırasında HPC ailesi mikrodenetleyiciler ile sistem ve yazılım geliştirilmesi için yapılmış HPC geliştirme kiti kullanılmıştır. Tasarlanan kod çevirici birimin çalışması kod çevirici Minitel ile bir kişisel bilgisayar arasına

yerleştirilerek test edilmiştir.

4.2. ASENKRON SERİ HABERLEŞME

Bu haberleşmede veri bitleri tek bir hat üzerinden karakterler halinde sıra ile gönderilir. Gönderilen karakterler arasındaki süre sabit uzunlukta değildir. Her bir karakter başlangıç ve durdurma bitleri, hata kontrolü için parity bit'i ve veri bitlerinden oluşur. Asenkron haberleşmede kullanılan çerçeve formatı şekil.4.2 de görülmektedir.



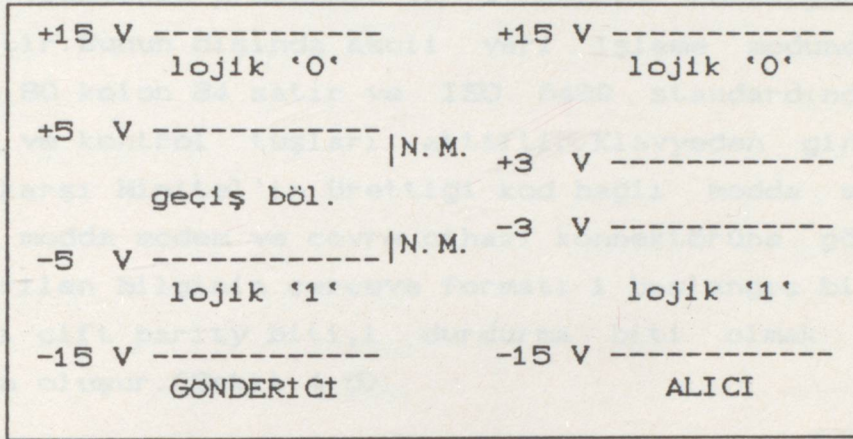
Şekil.4.2. Asenkron format

Hattan veri gönderilmediği zamanlarda hat lojik '1' düzeyinde tutulur. Haberleşmeyi başlatmak için gönderici hattı bir bit süresince lojik '0' seviyesine çeker ve daha sonra sırasıyla veri bitleri, parity bit'i ve durdurma bit'i gönderilir. Veri bitleri 5-8 bit uzunluğunda olabilir. En yaygın uzunluk 7 veya 8 bittir. Veri bitlerini kodlamak için en çok 7 bit ASCII (American Standart Code for Information Interchange) ve 8 bit EBCDIC (Extended Binary Coded Decimal Interchange Code) kodlamaları kullanılır. Gönderilen ve alınan bilgilerin iletim ortamından kaynaklanan nedenlerle hatalı iletilmesi olasılığına karşı parity kontrol bit'i kullanılır. Çift parity'de '1' düzeyindeki bitlerin sayısı parity bitide dahil çifttir. Tek parity'de ise '1'lerin sayısı tekdir. Formatın en sonunda ise alıcıya karakterin bittiğini gösteren 1,1.5,2 bitlik daima '1' düzeyindeki durdurma bitleri yer alır.

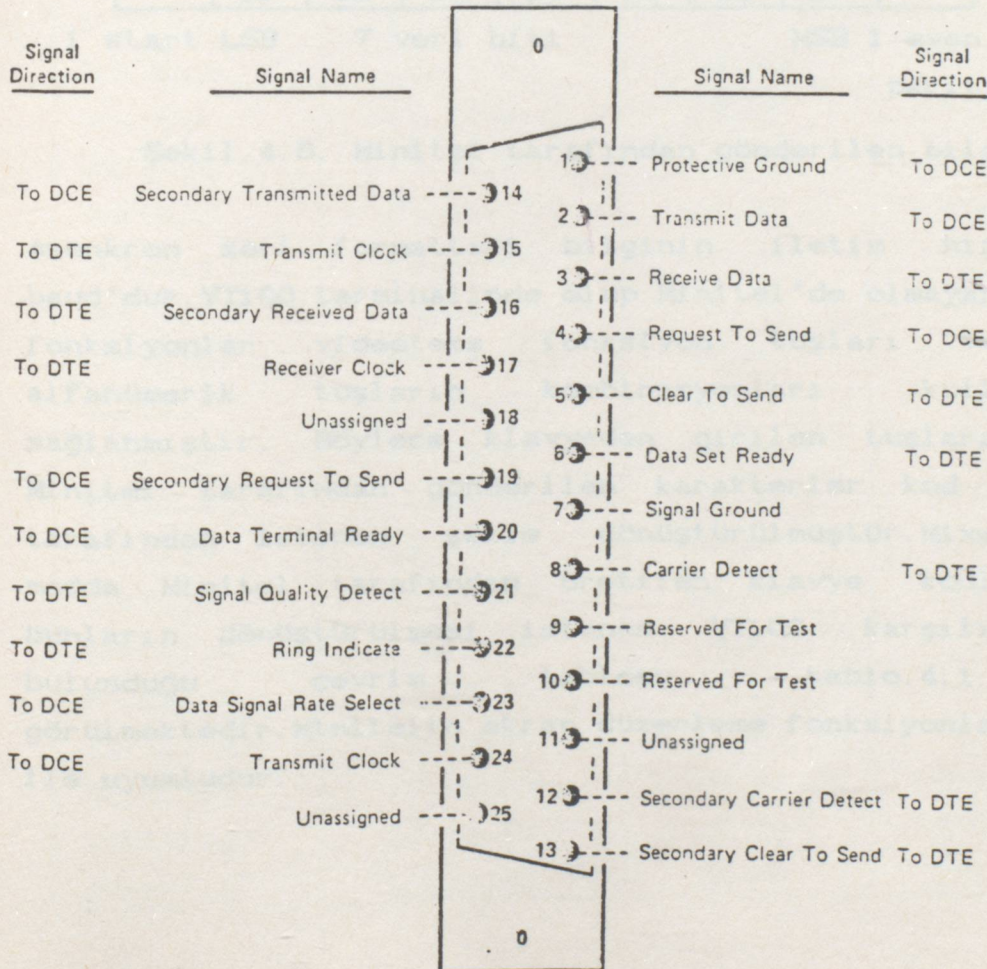
4.2.1. EIA RS-232C Standardı: 1969 yılında EIA (Electronic Industries Association) tarafından yayınlanmış bir standarttır. Veri terminal cihazları (DTE) ile veri haberleşme cihazları (DCE) arasındaki arabirimin elektriksel özelliklerini belirler. RS Recommended Standart'ın kelimelerinin kısaltması, 232 tanıtıcı numara, C ise versiyondur.

RS-232C'nin lojik seviyeleri TTL uyumlu değildir. Bir

RS-232C, alıcı gerilim -3 V'dan daha negatif ise lojik '1', +3 V'dan daha pozitif ise lojik '0' kabul eder. Bir RS-232C gönderici, lojik '1' için -5 V'dan daha negatif, lojik '0' için +5 V'dan daha pozitif gerilim üretir. RS-232C 'nin lojik seviyeleri şekil.4.3 de görülmektedir.



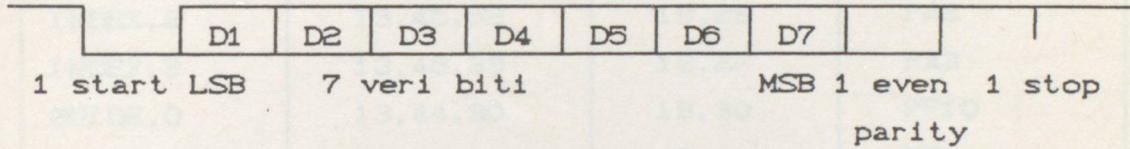
Şekil.4.3.RS-232C Lojik seviyeleri.



RS-232C' nin pin düzenlemesi bu standardın mekanik arabirimi haline gelmiş DB 25 konnektörü üzerinde gösterilmiştir.(Şekil.4.4)

4.3.MİNİTEL TARAFINDAN GÖNDERİLEN BİLGİ

Bu çalışmada Minitel mixed(karma) modda çalışmaktadır.Bu modda videoteks protokolu ve videoteks fonksiyon tuşları aktiftir.Bunun dışında ascii veri işleme modundaki gibi ekran 80 kolon 24 satır ve ISO 6429 standardındadır.Veriler girme ve kontrol tuşları aktiftir.Klavyeden girilen her tuşa karşı Minitel'in ürettiği kod bağlı modda modeme ve yerel modda modem ve çevre cihazı konnektörüne gönderilir.Gönderilen bilginin çerçeve formatı 1 başlangıç biti,7 veri biti,1 çift parity biti,1 durdurma biti olmak üzere 10 bitten oluşur.(Şekil.4.5)



Şekil.4.5. Minitel tarafından gönderilen bilgi

Asenkron seri formattaki bilginin iletim hızı 1200 baud'dur.VT100 terminalinde olup Minitel'de olmayan tuş ve fonksiyonlar videoteks fonksiyon tuşları ve diğer alfanümerik tuşların kombinasyonları kullanılarak sağlanmıştır. Böylece klavyeden girilen tuşlara karşı Minitel tarafından gönderilen karakterler kod çevirici tarafından istenen şekle dönüştürülmüştür.Mixed(karma) modda Minitel tarafından üretilen klavye kodları ve bunların dönüştürülmesi istenen VT100 karşılıklarının bulunduğu çevrim tablosu tablo.4.1 de görülmektedir.Minitelin ekran düzenleme fonksiyonları VT100 ile uyumludur.

Tablo. 4.1. Çevrim tablosu

Klavyeden Girilen (hex)	Minitel'den Gönderilen (hex)	VT100 Eşdeğeri (hex)	IBM fonksiyonu
SEND	13,41	0A	NEWLINE
CANCEL	13,45	0C	CLEAR
CORRECTION	13,47	08	CURSOR LEFT
NEXT	13,48	1B,09	FIELD TAB
PREVIOUS	13,42	1B,08	BACK TAB
INDEX,E	13,46,45	1B,7F	ERASE TO EOF
INDEX,I	13,46,49	1B,0C	ERASE INPUT
INDEX,R	13,46,52	1B,27,2E	SYSTEM REQ
INDEX,1	13,46,31	1B,2C	PA1
INDEX,2	13,46,32	1B,2E	PA2
INDEX,3	13,46,33	1B,2F	PA3
GUIDE,0	13,44,30	1B,30	PF10
GUIDE,1	13,44,31	1B,31	PF1
GUIDE,2	13,44,32	1B,32	PF2
GUIDE,3	13,44,33	1B,33	PF3
GUIDE,4	13,44,34	1B,34	PF4
GUIDE,5	13,44,35	1B,35	PF5
GUIDE,6	13,44,36	1B,36	PF6
GUIDE,7	13,44,37	1B,37	PF7
GUIDE,8	13,44,38	1B,38	PF8
GUIDE,9	13,44,39	1B,39	PF9
GUIDE,*	13,44,2A	1B,2D	PF11
GUIDE,#	13,44,23	1B,3D	PF12
REPEAT,0	13,43,30	1B,29	PF22
REPEAT,1	13,43,31	1B,21	PF13
REPEAT,2	13,43,32	1B,40	PF14
REPEAT,3	13,43,33	1B,23	PF15
REPEAT,4	13,43,34	1B,24	PF16
REPEAT,5	13,43,35	1B,25	PF17

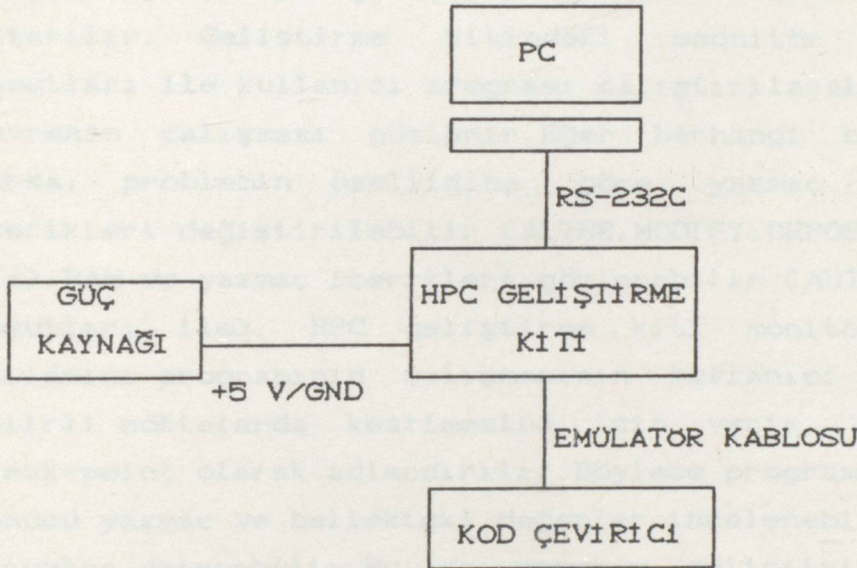
REPEAT,6	13,43,36	1B	PF18
REPEAT,7	13,43,37	1B,26	PF19
REPEAT,8	13,43,38	1B,2A	PF20
REPEAT,9	13,43,39	1B,28	PF21
REPEAT,*	13,43,2A	1B,5F	PF23
REPEAT,#	13,43,23	1B,2B	PF24

Tablo.4.1.Devam

Diğer alfanumerik karakterler,kontrol ve fonksiyon tuşları VT100 uyumludur.Minitel'in klavye kodlamaları ve ekran düzenleme fonksiyonları ayrıntılı olarak EK-B de verilmiştir.

4.4. HPC GELİŞTİRME KİTİNİN KULLANIMI

Bu çalışmada kod çevirici için devre ve yazılım geliştirirken HPC geliştirme kiti kullanılmıştır. HPC geliştirme kiti HPC ailesinden mikrodenetleyiciler için program ve sistem geliştirmek amacıyla HPC'yi kullanıcı sisteminde emüle eder. HPC ile sistem geliştirirken kullanılan düzenek şekil.4.6 da görülmektedir.



Şekil.4.6

HPC geliştirme kiti üzerinde, kullanıcı programlarını ve geliştirme kitinin monitör programını yürütmek için bir ROMless HPC yongası, kullanıcı programlarını tutmak için 8 KByte emülasyon RAM'i, monitör programını tutan 32 KByte monitör ROM'u, bir terminal ve host ile haberleşmek için dual UART ve kullanıcı sisteminde HPC'nin yerini alan 68 pinli emülasyon kablosu ve soketi yer alır. Burada PC kullanıcı programlarını yazmak, geliştirmek ve depolamak için kullanılır. HPC geliştirme kiti ile sistem geliştirilirken kullanıcı önce prototip devresini tasarlar ve HPC haric gerçekleştirir. Kullanıcı devresinde HPC entegresi yerine 68 pinli grid array soket kullanılır.

Sokete HPC geliştirme kitinin emülasyon kablosu bağlanır. HPC geliştirme kiti üzerindeki ROMless HPC, kullanıcı devrsinde sanki entegre varmış gibi HPC'yi emüle eder. PC'de yazılan assembly dilinde program hatasız olarak derlenir ve sonra link edilir. Bu arada HPC C derleyicisi ile derlenmiş C programlama dilinde yazılmış programları da assembler edebilir. Elde edilen Hex file PC-TALK haberleşme programı yardımıyla geliştirme kitinin emülasyon RAM'ine aktarılır. Geliştirme kitindeki mmonitör programının komutları ile kullanıcı programı çalıştırılarak tasarlanan devrenin çalışması gözlenir. Eğer herhangi bir problem varsa, problemin özelliğine göre yazmaç ve bellek içerikleri değiştirilebilir (ALTER, MODIFY, DEPOSIT komutları ile). RAM ve yazmaç içerikleri gözlenebilir (AUTOPRINT, LIST, komutları ile). HPC geliştirme kiti monitör programı, kullanıcı programının çalışmasının kullanıcı kontrolünde belirli noktalarda kesilmesine izin verir. Bu noktalar break-point olarak adlandırılır. Böylece programın çalışması sonucu yazmaç ve bellekteki değerler incelenebilir. Çeşitli durumlar denenebilir. Bu da program geliştirirken oluşan hataların tespit ve düzeltilmesinde büyük kolaylık sağlar. Monitor programı kullanıcıya programını adım adım (single-step) yürütme olanağınada tanır. Ancak break-point işlemi sırasında gerçek zamanlı(real time) emülasyon kayıptır. Ayrıca bir tek satır assembler komutu (PUT) ile kullanıcı PC'ye geri dönmeden programında belli bölümleri assembly dilinde değiştirebilir. Bu işlemler sonucu kullanıcı devre ve programının hatasız olarak çalıştığı belirlenince geliştirilen yazılım bir EPROM'a aktarılarak kullanıcı devresinde bir ROMless HPC ile birlikte kullanılır.

Yapılan çalışmada yukarıda anlatıldığı şekilde kod çevirici için program ve devre geliştirilmiştir.

4.5. HPC 16003 İLE GERÇEKLEŞTİRİLEN KOD ÇEVİRİCİ

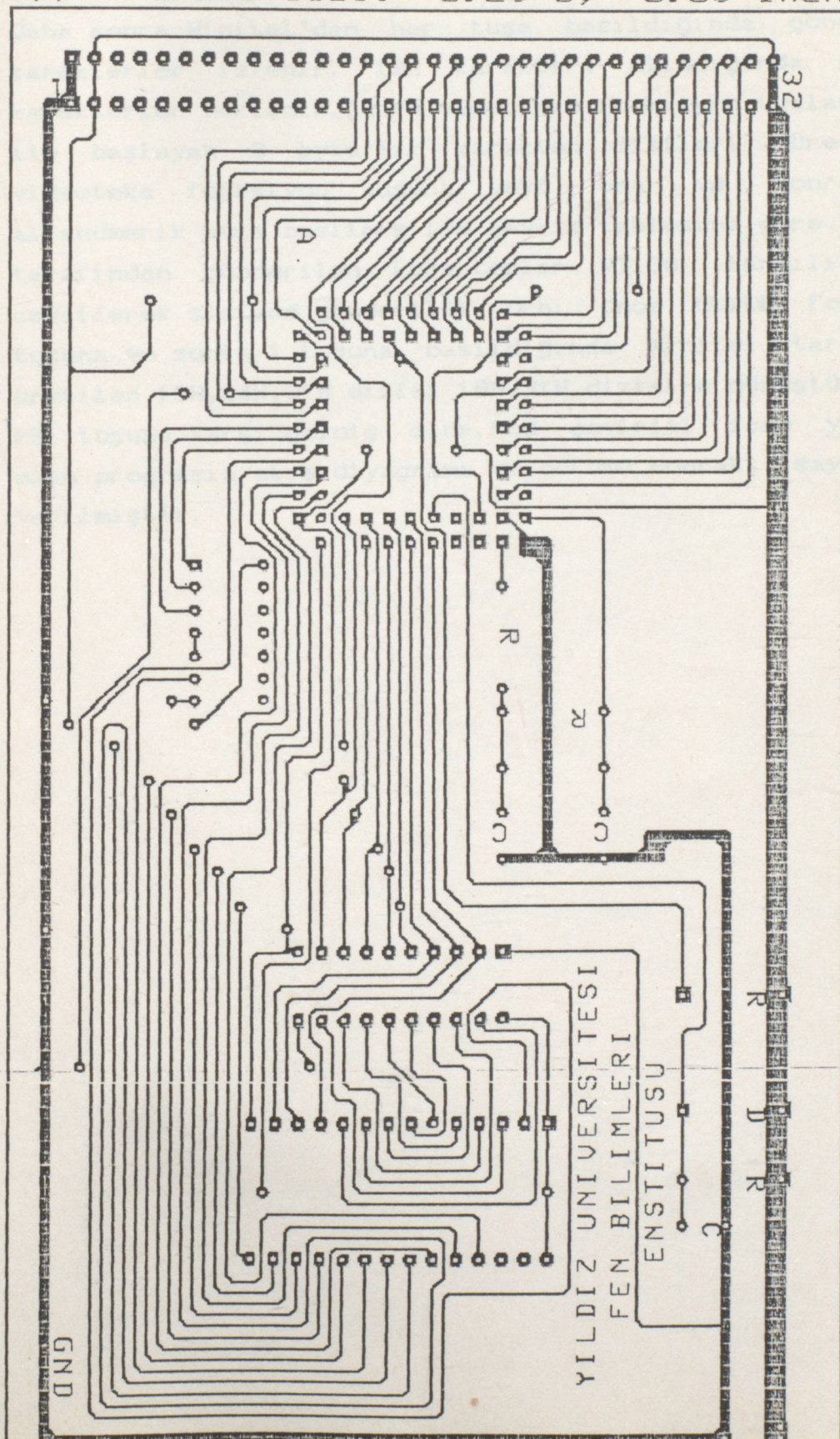
Kod çeviricinin devre şeması şekil.4.7 de görülmektedir. Kod çevirici devresinde HPC 16003 8 bit modunda kullanılmaktadır. HPC 16003'e dışarıdan 8 KByte 2764 EPROM entegresi bağlanmıştır. Bu nedenle EXM bacağı lojik '1' seviyesine çekilmiştir. Bu durumda A portu çoğullamalı adres/veri yolu olarak kullanılır. B portunun B10(ALE), B11(WR) ve B15(RD) nolu bacakları ise bus kontrol işaretleri olarak görev yapar. B12 bacağı da HBE (High Byte Enable) ucudur. 8 bit modunda çalışıldığı için bu bacak lojik '1' seviyesine çekilmiştir. HPC 16003 için clock işareti 17 MHz lik bir kristal osilatörden sağlanır. Entegre devre içinde yer alan full-dublex UART Minitel'den gelen bilgiyi almak ve sisteme göndermek için kullanılır. B portunun B0 pini UART için TXD çıkışı ve I portunun I6 pini RXD girişidir. B portunun B8 pini ise Minitel'e 1200 baud asenkron seri bilgi göndermek için kullanılmaktadır. 2764 EPROM entegresi HPC bellek haritesinde E000-FFFF arasında 8 KByte'lık bölgeye yerleştirilmiştir. EPROM'u seçmek için A13, A14, A15 adres bacaklarını seçmek yeterlidir.

A15	A14	A13		A1	
1	1	0		0	E000
.	.	.		.	
1	1	1		1	FFFF

Bu 3 bacakta bir olduğunda ve EPROM'a RD işareti gönderildiğinde EPROM seçilir ve içeriği HPC tarafından okunabilir.

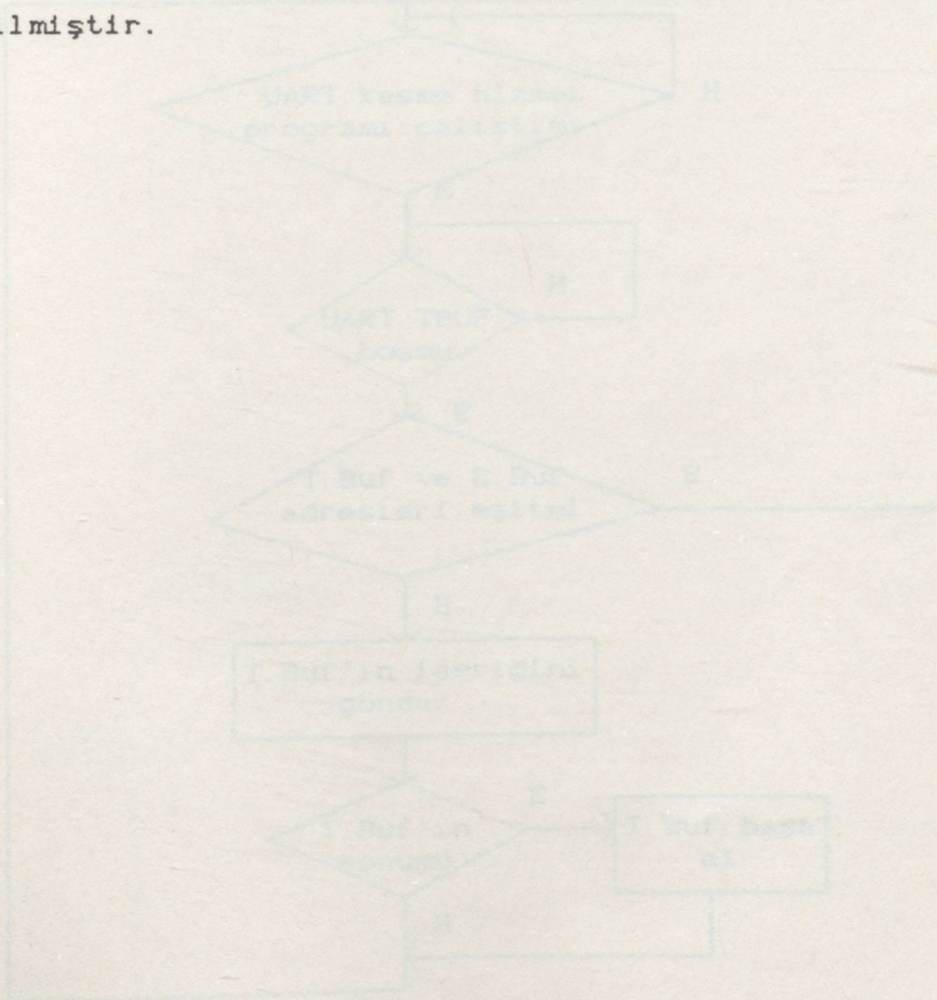
Bu çalışmada kod çevirici birimi Minitel ile PC arasına yerleştirilerek çalışması test edilmiştir. Oluşturulan bu test düzeneğinde Minitel yerel moddadır. Minitel'in 5 pinli çevre cihazı konnektöründen çıkan bilgi kod çeviriciye girilmiştir. Buradaki işaretler TTL seviyesindedir. Kod çevirici çıkışındaki TTL bilgi TSC 232 entegre devresi aracılığı ile RS-232C seviyelerine dönüştürülerek bir PC'nin seri portuna girilmiştir. PC üzerinde bir basic program ile gelen ve giden bilgiler test edilmiştir.

2X checkplot 30 Sep 91 21:38:46
uhpc.pcb
v1.4 r0 holes: 245 ; component side
approximate size: 6.20 by 3.50 inches



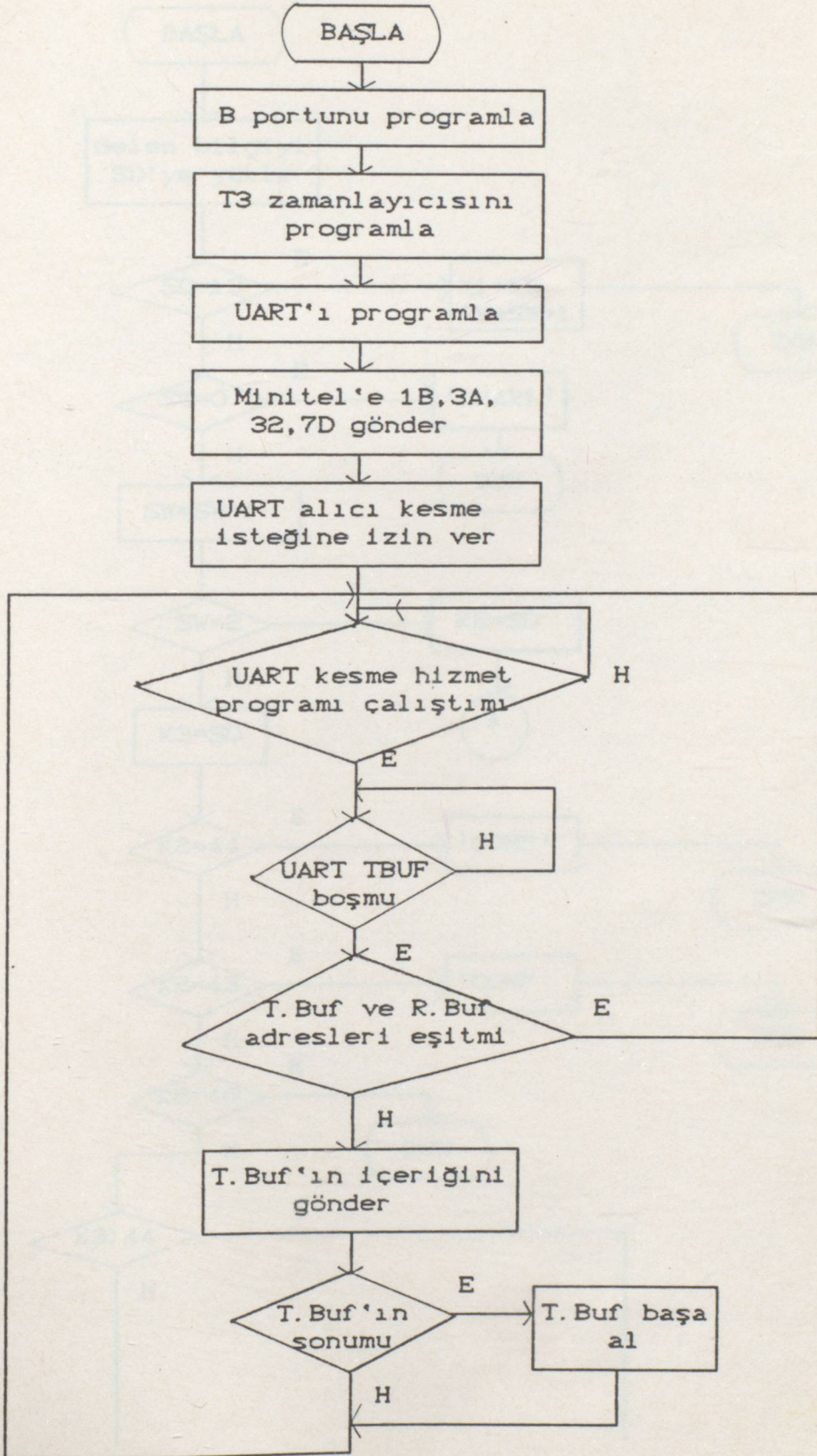
4.5.2. Akış Diyagramları

4.5.1. Kod Çeviricinin Çalışması: Kod çevirici çalışmaya başladığında ilk olarak Minitel'e 1BH,32H,3AH,7DH karakter dizisini göndererek Minitel'i mixed(karma) mod'a geçirir. Daha sonra Minitel'den her tuşa basıldığında gönderilen karakterler izlenir. 13H karakteri alındığında sonraki karakterler beklenir. Çünkü videoteks fonksiyon tuşları 13H ile başlayan 2 byte'lık karakter dizileri üretir. Bir videoteks fonksiyon tuşuna veya ona ve sonra bir alfanümerik tuşa basılmış ise çevrim tablosuna göre Minitel tarafından gönderilen karakterler VT100 karşılıklarına çevrilerek sisteme gönderilir. Örn: Önce GUIDE fonksiyon tuşuna ve sonra 1 tuşuna basıldığında Minitel tarafından üretilen 13H,44H,31H dizisi 1BH,31H dizisine dönüştürülerek PF1 tuşuna karşı gelmiş olur. Kod çevirici için yazılmış olan programın akış diyagramı ve dökümü sonraki sayfalarda verilmiştir.

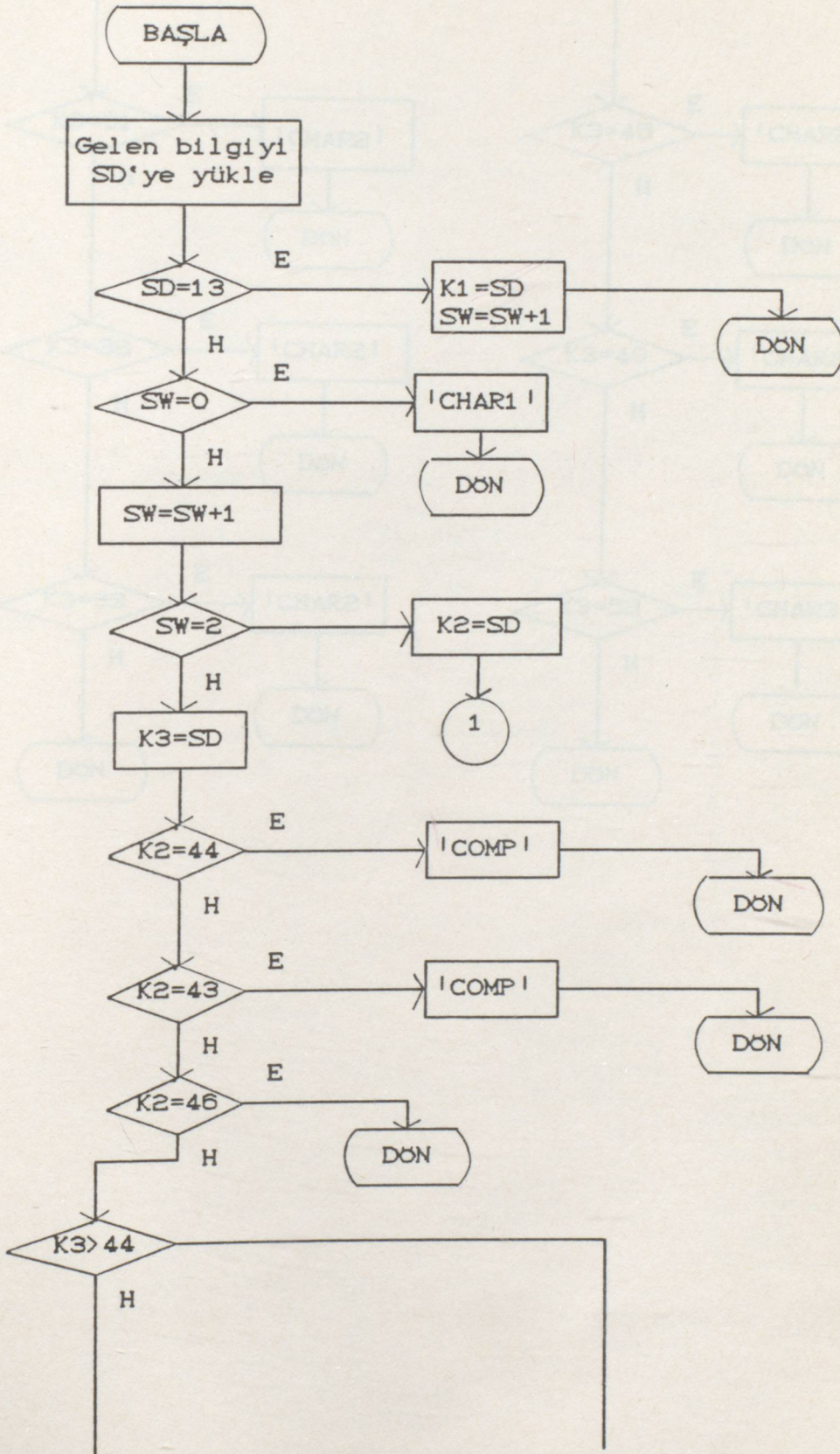


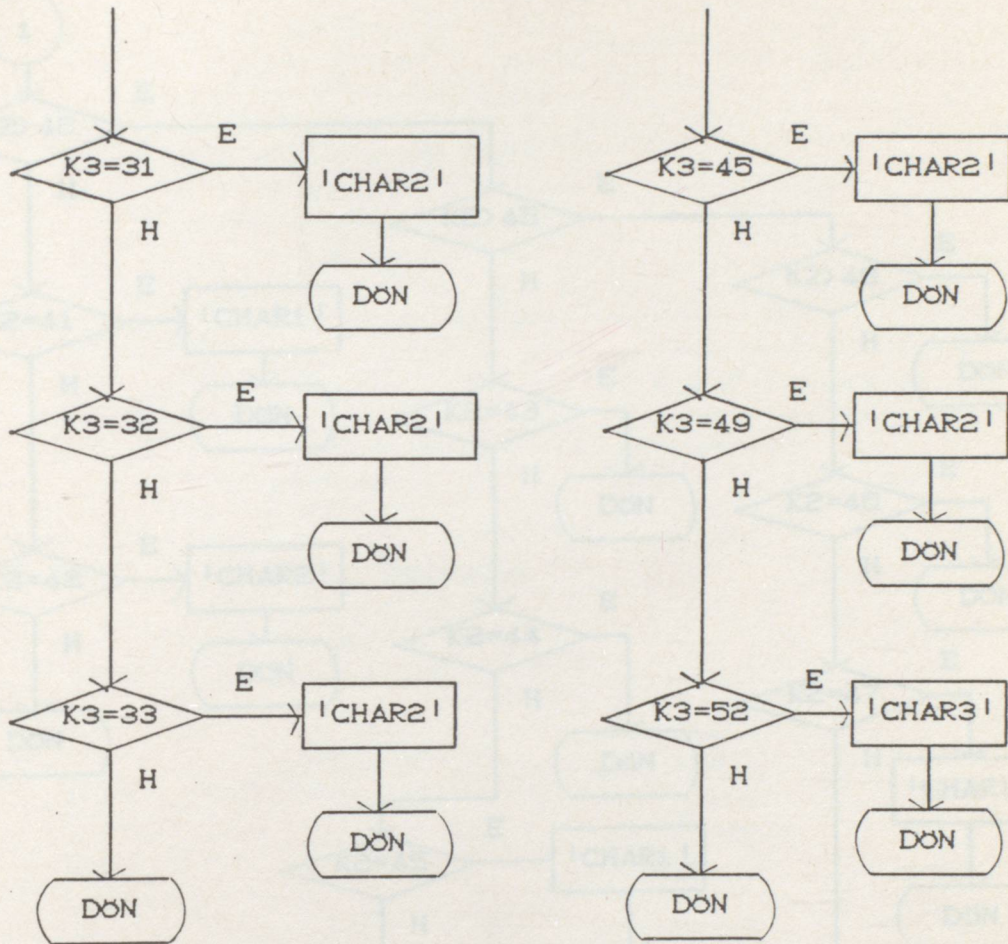
4.5.2. Akış Diyagramları

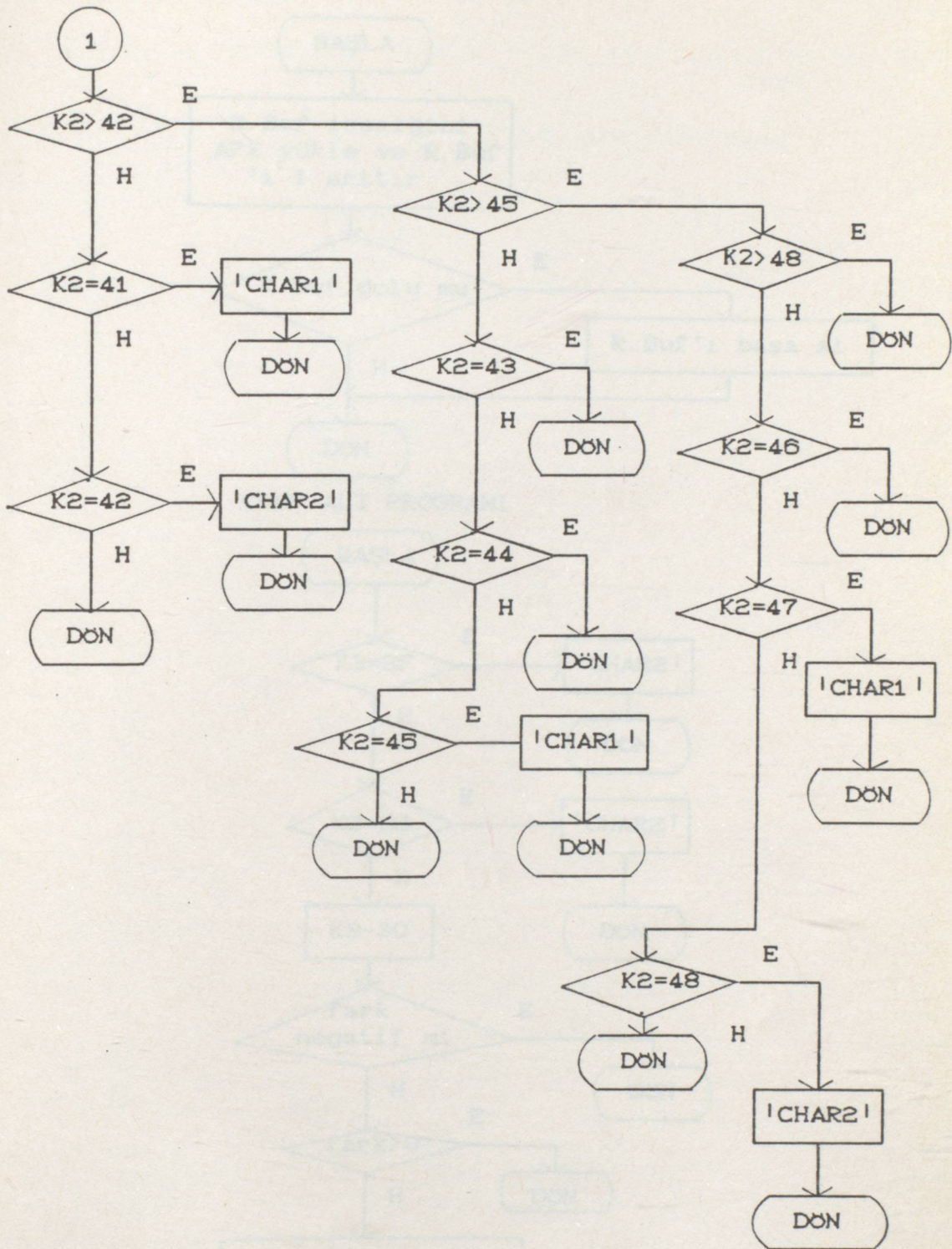
ANA PROGRAM AKIŞ DİYAGRAMI



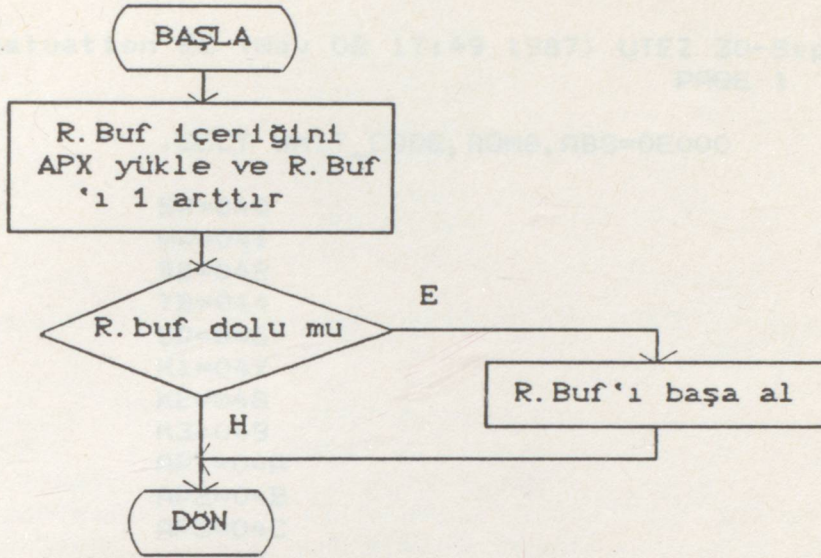
UART KESME HİZMET PROGRAMI



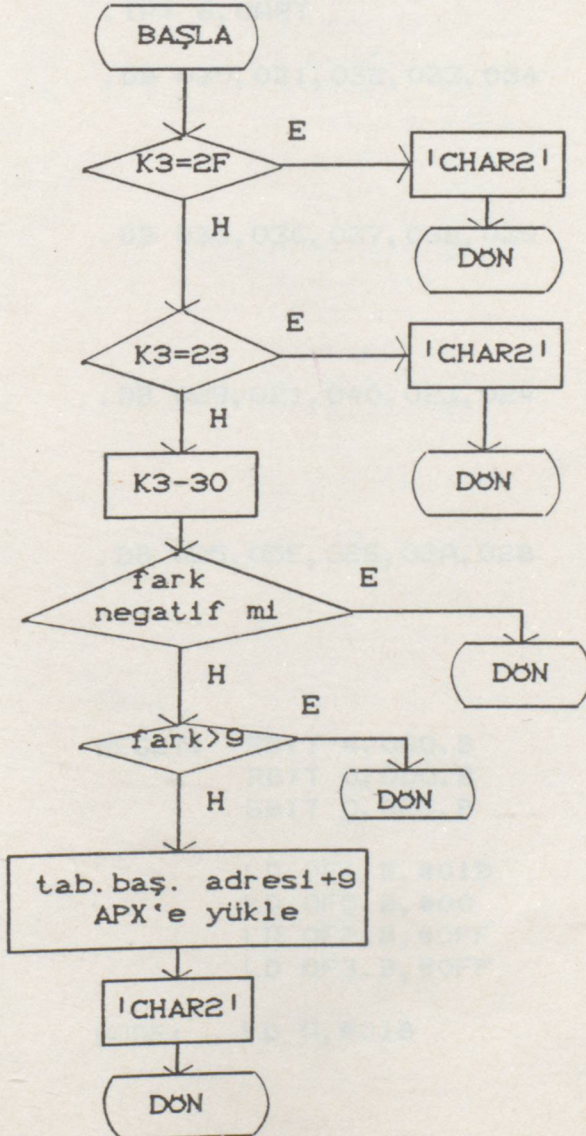




CHAR1 ALT PROGRAMI



COMP ALT PROGRAMI



4.5.3. Program Dökümü

NSC ASMHPC, Evaluation E2 (Nov 02 17:49 1987) UTEZ 30-Sep-91
PAGE 1

```
1 E000          .SECT UMIT_CODE, ROM8, ABS=0E000
2
3 0040          SW=040
4 0041          MW=041
5 0042          RB=042
6 0044          TB=044
7 0046          SD=046
8 0047          K1=047
9 0048          K2=048
10 0049         K3=049
11 004A         AP1=04A
12 004B         AP2=04B
13 004C         AP3=04C
14 004E         KT=04E
15
16 FFF2 02E1     .IPT 6, UART
17
18 E000 30       .DB 030, 031, 032, 033, 034
   E001 31
   E002 32
   E003 33
   E004 34
19 E005 35       .DB 035, 036, 037, 038, 039
   E006 36
   E007 37
   E008 38
   E009 39
20 E00A 29       .DB 029, 021, 040, 023, 024
   E00B 21
   E00C 40
   E00D 23
   E00E 24
21 E00F 25       .DB 025, 05E, 026, 02A, 028
   E010 5E
   E011 26
   E012 2A
   E013 28
22
23 E014 96C00C   RESET:  SBIT 4, 0C0.B
24 E017 96D018   RBIT 0, 0D0.B
25 E01A 96E308   SBIT 0, 0E3.B
26
27 E01D 971DF4   LD 0F4.B, #01D
28 E020 9700F5   LD 0F5.B, #00
29 E023 97FFF2   LD 0F2.B, #OFF
30 E026 97FFF3   LD 0F3.B, #OFF
31
32 E029 901B     MODE:   LD A, #01B
```


33	E02B	30AF	JSR MIXED
34	E02D	903A	LD A, #03A
35	E02F	30AB	JSR MIXED
36	E031	90B2	LD A, #0B2
37	E033	30A7	JSR MIXED
38	E035	907D	LD A, #07D
39	E037	30A3	JSR MIXED
40			

NSC ASMHPC, Evaluation E2 (Nov 02 17:49 1987) UTEZ 30-Sep-91
PAGE 2

41	E039	B601201C	RBIT 4, 0120.B
42	E03D	B601281A	RBIT 2, 0128.B
43	E041	830201228B	LD 0122.B, #02
44	E046	834001908B	LD 0190.B, #040
45	E04B	834401918B	LD 0191.B, #044
46	E050	40	NOP
47	E051	40	NOP
48	E052	83C001908B	LD 0190.B, #0C0
49	E057	83CC01918B	LD 0191.B, #0CC
50	E05C	8310018E8B	LD 018E.B, #010
51	E061	8322018F8B	LD 018F.B, #022
52	E066	8337018C8B	LD 018C.B, #037
53	E06B	8300018D8B	LD 018D.B, #00
54	E070	8337018A8B	LD 018A.B, #037
55	E075	8300018B8B	LD 018B.B, #00
56	E07A	B601911E	RBIT 6, 0191.B
57			
58	E07E	970040	LD SW.B, #00
59	E081	970041	LD MW.B, #00
60	E084	B7008042	LD RB.W, #080
61	E088	B7008044	LD TB.W, #080
62	E08C	9741D0	LD ODO.B, #041
63			
64	E08F	820041DC	TRANS: IFEQ MW.B, #00
65	E093	64	JP TRANS
66	E094	B6012010	TR1: IFBIT 0, 0120.B
67	E098	41	JP TR2
68	E099	65	JP TR1
69	E09A	A04442FC	TR2: IFEQ RB.W, TB.W
70	E09E	6A	JP TR1
71	E09F	AD4488	LD A, [TB.W].B
72	E0A2	9200	LD B, #00
73	E0A4	9100	LD K, #00
74	E0A6	C7	SHIFT: SHR A
75	E0A7	07	IFC
76	E0AB	A9CA	INC K
77	E0AA	A9CC	INC B
78	E0AC	8208CCFC	IFEQ B, #08
79	E0B0	41	JP PARITY
80	E0B1	6B	JP SHIFT
81	E0B2	A8CA	PARITY: LD A, K

82 EOB4 C7		SHR A
83 EOB5 E7		SHL A
84 EOB6 96CAFC		IFEQ A, K
85 EOB9 41		JP EK
86 EOBA 48		JP NEK
87 EOBB AD4488	EK:	LD A, [TB.W].B
88 EOBE B601268B		ST A, 0126.B
89 EOC2 4A		JP KAR
90 EOC3 AD4488	NEK:	LD A, [TB.W].B
91 EOC6 96C80F		SBIT 7, A
92 EOC9 B601268B		ST A, 0126.B
93 EOC D 8944	KAR:	INC TB.B
94 EOCF 82C044FC		IFEQ TB.W, #0C0
95 EOD3 42		JP TR3
96 EOD4 9540		JP TR1

NSC ASMHPC, Evaluation E2 (Nov 02 17:49 1987) UTEZ 30-Sep-91
PAGE 3

97 EOD6 B7008044	TR3:	LD TB.W, #080
98 EODA 9546		JP TR1
99		
100 EODC 9300	MIXED:	LD X, #00
101 EODE 96E318		RBIT 0, OE3.B
102 EOE1 3015		JSR DELAY
103 EOE3 8BE3		ST A, OE3.B
104 EOE5 3011	MIX1:	JSR DELAY
105 EOE7 C7		SHR A
106 EOE8 8BE3		ST A, OE3.B
107 EOEA A9CE		INC X
108 EOEC 8208CEFC		IFEQ X, #8
109 EOF0 41		JP MIX2
110 EOF1 6C		JP MIX1
111 EOF2 96E308	MIX2:	SBIT 0, OE3.B
112 EOF5 3001		JSR DELAY
113 EOF7 3C		RET
114		
115 EOF8 9100	DELAY:	LD K, #00
116 EOFA A9CA	LAY:	INC K
117 EOF C 8274CAFC		IFEQ K, #074
118 E100 3C		RET
119 E101 67		JP LAY
120		
121 E102 840124468B	UART:	LD SD.B, 0124.B
122 E107 970141		LD MW.B, #01
123 E10A 827F46D9		AND SD.B, #07F
124 E10E 821346DC		IFEQ SD.B, #013
125 E112 41		JP SEP
126 E113 47		JP NSEP
127 E114 8C4647	SEP:	LD K1.B, SD.B
128 E117 970140		LD SW.B, #01
129 E11A 3E		RETI
130 E11B 820040DC	NSEP:	IFEQ SW.B, #00

131 E11F 41		JP SIF
132 E120 52		JP NSIF
133 E121 8846	SIF:	LD A,SD.B
134 E123 AD428B		ST A,[RB.W].B
135 E126 8942		INC RB.B
136 E128 82C042FC		IFEQ RB.W,#0C0
137 E12C 41		JP SON
138 E12D 3E		RETI
139 E12E B7008042	SON:	LD RB.W,#080
140 E132 3E		RETI
141 E133 8940	NSIF:	INC SW.B
142 E135 820240DC		IFEQ SW.B,#02
143 E139 42		JP IKI
144 E13A 947A		JP NIKI
145 E13C 8C4648	IKI:	LD K2.B,SD.B
146 E13F 824248DD		IFGT K2.B,#042
147 E143 42		JP BD1
148 E144 944C		JP NBD1
149 E146 824548DD	BD1:	IFGT K2.B,#045
150 E14A 42		JP BD2
151 E14B 942F		JP NBD2
152 E14D 824848DD	BD2:	IFGT K2.B,#048

NSC ASMHPC,Evaluation E2 (Nov 02 17:49 1987) UTEZ 30-Sep-91
PAGE 4

153 E151 41		JP BD3
154 E152 49		JP NBD3
155 E153 8C474A	BD3:	LD AP1.B,K1.B
156 E156 8C484B		LD AP2.B,K2.B
157 E159 310D		JSR CHAR2
158 E15B 3E		RETI
159 E15C 824648DC	NBD3:	IFEQ K2.B,#046
160 E160 3E		RETI
161 E161 824748DC		IFEQ K2.B,#047
162 E165 41		JP X1
163 E166 46		JP NX1
164 E167 97084A	X1:	LD AP1.B,#08
165 E16A 30E9		JSR CHAR1
166 E16C 3E		RETI
167 E16D 824848DC	NX1:	IFEQ K2.B,#048
168 E171 41		JP X2
169 E172 3E		RETI
170 E173 971B4A	X2:	LD AP1.B,#01B
171 E176 97094B		LD AP2.B,#09
172 E179 30ED		JSR CHAR2
173 E17B 3E		RETI
174 E17C 824348DC	NBD2:	IFEQ K2.B,#043
175 E180 3E		RETI
176 E181 824448DC		IFEQ K2.B,#044
177 E185 3E		RETI
178 E186 824548DC		IFEQ K2.B,#045
179 E18A 41		JP BES

180 E18B 3E		RETI
181 E18C 970C4A	BES:	LD AP1.B,#0C
182 E18F 30C4		JSR CHAR1
183 E191 3E		RETI
184 E192 824148DC	NBD1:	IFEQ K2.B,#041
185 E196 41		JP A1
186 E197 46		JP NA1
187 E198 970A4A	A1:	LD AP1.B,#0A
188 E19B 30B8		JSR CHAR1
189 E19D 3E		RETI
190 E19E 824248DC	NA1:	IFEQ K2.B,#042
191 E1A2 41		JP A2
192 E1A3 49		JP NA2
193 E1A4 971B4A	A2:	LD AP1.B,#01B
194 E1A7 97084B		LD AP2.B,#08
195 E1AA 30BC		JSR CHAR2
196 E1AC 3E		RETI
197 E1AD 8C474A	NA2:	LD AP1.B,K1.B
198 E1B0 8C484B		LD AP2.B,K2.B
199 E1B3 30B3		JSR CHAR2
200 E1B5 3E		RETI
201 E1B6 8C4649	NIKI:	LD K3.B,SD.B
202 E1B9 824448DC		IFEQ K2.B,#044
203 E1BD 41		JP W1
204 E1BE 47		JP NW1
205 E1BF B7E0004E	W1:	LD KT.W,#0E000
206 E1C3 30F6		JSR COMP
207 E1C5 3E		RETI
208 E1C6 824348DC	NW1:	IFEQ K2.B,#043

NSC ASMHPC,Evaluation E2 (Nov 02 17:49 1987) UTEZ 30-Sep-91
PAGE 5

209 E1CA 41		JP W2
210 E1CB 47		JP NW2
211 E1CC B7E00A4E	W2:	LD KT.W,#0E00A
212 E1D0 30E9		JSR COMP
213 E1D2 3E		RETI
214 E1D3 824648DC	NW2:	IFEQ K2.B,#046
215 E1D7 41		JP W3
216 E1D8 3E		RETI
217 E1D9 824449DD	W3:	IFGT K3.B,#044
218 E1DD 42		JP BE1
219 E1DE 943C		JP NBE1
220 E1E0 824549DC	BE1:	IFEQ K3.B,#045
221 E1E4 41		JP KI1
222 E1E5 49		JP NKI1
223 E1E6 971B4A	KI1:	LD AP1.B,#01B
224 E1E9 977F4B		LD AP2.B,#07F
225 E1EC 307A		JSR CHAR2
226 E1EE 3E		RETI
227 E1EF 824949DC	NKI1:	IFEQ K3.B,#049
228 E1F3 41		JP KI2

229	E1F4	49		JP	NKI2
230	E1F5	971B4A	KI2:	LD	AP1.B, #01B
231	E1F8	970C4B		LD	AP2.B, #0C
232	E1FB	306B		JSR	CHAR2
233	E1FD	3E		RETI	
234	E1FE	825249DC	NKI2:	IFEQ	K3.B, #052
235	E202	41		JP	KI3
236	E203	4C		JP	NKI3
237	E204	971B4A	KI3:	LD	AP1.B, #01B
238	E207	97274B		LD	AP2.B, #027
239	E20A	972E4C		LD	AP3.B, #02E
240	E20D	307B		JSR	CHAR3
241	E20F	3E		RETI	
242	E210	8C474A	NKI3:	LD	AP1.B, K1.B
243	E213	8C484B		LD	AP2.B, K2.B
244	E216	8C494C		LD	AP3.B, K3.B
245	E219	306F		JSR	CHAR3
246	E21B	3E		RETI	
247	E21C	823149DC	NBE1:	IFEQ	K3.B, #031
248	E220	41		JP	OT1
249	E221	49		JP	NOT1
250	E222	971B4A	OT1:	LD	AP1.B, #01B
251	E225	972C4B		LD	AP2.B, #02C
252	E228	303E		JSR	CHAR2
253	E22A	3E		RETI	
254	E22B	823249DC	NOT1:	IFEQ	K3.B, #032
255	E22F	41		JP	OT2
256	E230	49		JP	NOT2
257	E231	971B4A	OT2:	LD	AP1.B, #01B
258	E234	972E4B		LD	AP2.B, #02E
259	E237	302F		JSR	CHAR2
260	E239	3E		RETI	
261	E23A	823349DC	NOT2:	IFEQ	K3.B, #033
262	E23E	41		JP	OT3
263	E23F	49		JP	NOT3
264	E240	971B4A	OT3:	LD	AP1.B, #01B

C ASMHPC, Evaluation E2 (Nov 02 17:49 1987) UTEZ 30-Sep-91
PAGE 6

265	E243	972F4B		LD	AP2.B, #02F
266	E246	3020		JSR	CHAR2
267	E248	3E		RETI	
268	E249	8C474A	NOT3:	LD	AP1.B, K1.B
269	E24C	8C484B		LD	AP2.B, K2.B
270	E24F	8C494C		LD	AP3.B, K3.B
271	E252	3036		JSR	CHAR3
272	E254	3E		RETI	
273					
274	E255	884A	CHAR1:	LD	A, AP1.B
275	E257	AD428B		ST	A, [RB.W].B
276	E25A	8942		INC	RB.B
277	E25C	82C042FC		IFEQ	RB.W, #0C0

278 E260 B7008042		LD RB.W,#080
279 E264 970040		LD SW.B,#00
280 E267 3C		RET
281		
282 E268 884A	CHAR2:	LD A,AP1.B
283 E26A AD428B		ST A,[RB.W].B
284 E26D 8942		INC RB.B
285 E26F 82C042FC		IFEQ RB.W,#0C0
286 E273 B7008042		LD RB.W,#080
287 E277 884B		LD A,AP2.B
288 E279 AD428B		ST A,[RB.W].B
289 E27C 8942		INC RB.B
290 E27E 82C042FC		IFEQ RB.W,#0C0
291 E282 B7008042		LD RB.W,#080
292 E286 970040		LD SW.B,#00
293 E289 3C		RET
294		
295 E28A 884A	CHAR3:	LD A,AP1.B
296 E28C AD428B		ST A,[RB.W].B
297 E28F 8942		INC RB.B
298 E291 82C042FC		IFEQ RB.W,#0C0
299 E295 B7008042		LD RB.W,#080
300 E299 884B		LD A,AP2.B
301 E29B AD428B		ST A,[RB.W].B
302 E29E 8942		INC RB.B
303 E2A0 82C042FC		IFEQ RB.W,#0C0
304 E2A4 B7008042		LD RB.W,#080
305 E2A8 884C		LD A,AP3.B
306 E2AA AD428B		ST A,[RB.W].B
307 E2AD 8942		INC RB.B
308 E2AF 82C042FC		IFEQ RB.W,#0C0
309 E2B3 B7008042		LD RB.W,#080
310 E2B7 970040		LD SW.B,#00
311 E2BA 3C		RET
312		
313 E2BB 822A49DC	COMP:	IFEQ K3.B,#02A
314 E2BF 41		JP 01
315 E2C0 58		JP N01
316 E2C1 824448DC	01:	IFEQ K2.B,#044
317 E2C5 41		JP GE1
318 E2C6 49		JP NGE1
319 E2C7 971B4A	GE1:	LD AP1.B,#01B
320 E2CA 972D4B		LD AP2.B,#02D

NSC ASMHPC,Evaluation E2 (Nov 02 17:49 1987) UTEZ 30-Sep-91
PAGE 7

321 E2CD 3465		JSR CHAR2
322 E2CF 3C		RET
323 E2D0 971B4A	NGE1:	LD AP1.B,#01B
324 E2D3 975F4B		LD AP2.B,#05F
325 E2D6 346E		JSR CHAR2
326 E2D8 3C		RET


```

327 E2D9 822349DC      NO1:      IFEQ K3.B,#023
328 E2DD 41              JP 02
329 E2DE 58              JP NO2
330 E2DF 824448DC      02:      IFEQ K2.B,#044
331 E2E3 41              JP GE2
332 E2E4 49              JP NGE2
333 E2E5 971B4A          GE2:      LD AP1.B,#01B
334 E2E8 973D4B          LD AP2.B,#03D
335 E2EB 3483            JSR CHAR2
336 E2ED 3C              RET
337 E2EE 971B4A          NGE2:      LD AP1.B,#01B
338 E2F1 972B4B          LD AP2.B,#02B
339 E2F4 348C            JSR CHAR2
340 E2F6 3C              RET
341 E2F7 8C49CC          NO2:      LD OCC.B,K3.B
342 E2FA 02              SC
343 E2FB 8230CCCB        SUBC OCC.B,#030
344 E2FF 96CC17          IFBIT 7,OCC.B
345 E302 41              JP 03
346 E303 4C              JP NO3
347 E304 8C474A          03:      LD AP1.B,K1.B
348 E307 8C484B          LD AP2.B,K2.B
349 E30A 8C494C          LD AP3.B,K3.B
350 E30D 3483            JSR CHAR3
351 E30F 3C              RET
352 E310 8209CCDD        NO3:      IFGT OCC.B,#09
353 E314 70              JP 03
354 E315 AC4ECE          LD X,KT.W
355 E318 80CCCEF8        ADD X,OCC.B
356 E31C 971B4A          LD AP1.B,#01B
357 E31F D4              LD A,[X].B
358 E320 8B4B            ST A,AP2.B
359 E322 34BA            JSR CHAR2
360 E324 3C              RET
361
362 E325                  .END RESET

```

*** Errors: 0, Warnings: 0

5. SONUÇ

Yapılan bu çalışmada bir videoteks terminali olan Minitel'in bir Main Frame bilgisayar sistemine bağlanabilmesi için bir kod çevirici birimi gerçekleştirilmiştir. Gerçekleştirilen bu birimin çalışması Minitel ile PC arasına yerleştirilerek başarı ile test edilmiştir.

Kod çevirici birimin tasarlanması ve gerçekleştirilmesi aşamalarında HPC geliştirme kiti kullanılmıştır. HPC geliştirme kiti HPC ailesi mikrodenetleyiciler ile sistem ve program geliştirilmesi için yapılmıştır. Çalışmalar sırasında her aşamada büyük kolaylık sağlamıştır.

Gerçeklenen kod çevirici birimi yalnız burada değil farklı hız ve standartlardaki birimlerin birbirine bağlanabilmesi için bir arabirime ihtiyaç duyulan her yerde kullanılabilir. Benzer şekilde istenmeyen bilgilerin filtre edilmesi için de kullanılabilir. Bunun için kod çevirici birimin içersinde yer alan EPROM daki yazılımı değiştirmek yeterli olacaktır.

EK-A HPC 16003

HPC 16003 RECORDS BY NAME

NAME

AGE

NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

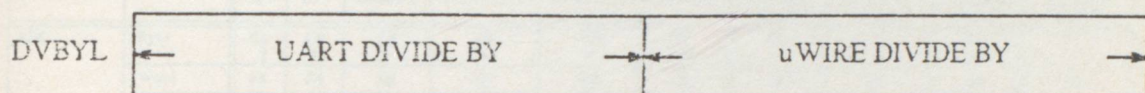
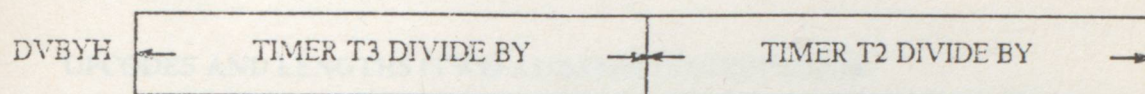
NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

NAME	AGE	SEX	RACE	RELIGION	EDUCATION	EMPLOYMENT	RESIDENCE	STATUS
AL	25	M	W	C	HS	U	U	U

HPC16083 REGISTER BIT MAPS

	MSB				LSB			
PSW	* X	CGIE X R	C X	EA 0	WAIT1 0	WAIT0 0	HLT/IDL 0	EH1 0
BFUNL	HLDA 0	SK 0	SO 0	TM3 I/O 0	TM2 I/O 0	CKX 0	* 0	TDX 0
BFUNH	$\overline{\text{RDRDY}}$ 0	TS3 0	TS2 0	* 0	$\overline{\text{WRRDY}}$ 0	* 0	TS1 0	TS0 0
ENIR	EI X	UART X	TIMERS X	INT4 X	INT3 X	INT2 X	* X	GLOBAL 0
IRCD	* 0	* 0	* 0	14 POL 0	13 POL 0	12 POL 0	μ W MODE 0	RDY/HLD 0
IRPD	EI XR	UART XR	TIMERS XR	INT4 XC	INT3 XC	INT2 XC	NMI XR	μ W DONE XR
ENU	* 0	* 0	XBIT9 0	8OR9 0	* 0	* 0	RBFL 0 R	TBMT 1 R
ENUR	DOE 0D	FE 0D	* 0	* 0	RBIT9 0 R	WAKEUP 0	* 0	* 0
ENUI	2STP 0	* 0	* 0	* 0	XRCLK 0	XTCLK 0	ERI 0	ETI 0
UPIC	Q XR	Q XR	Q XR	8OR16 0	UPIEN 0	LA0 R	$\overline{\text{RDRDY}}$ 1R	$\overline{\text{WRRDY}}$ 0R



TOCON

*	*	*	*	T0 ORG X	T0 C4F X	*	*
---	---	---	---	-------------	-------------	---	---

TMMDL

T1 ACK 0W	T1 STP X	T1 TIP XR	T1 TIE X	T0 ACK 0W	*	T0 TIP XR	T0 TIE X
--------------	-------------	--------------	-------------	--------------	---	--------------	-------------

TAMMDH

T3 ACK 0W	T3 STP X	T3 TIP XR	T3 TIE X	T2 ACK 0W	T2 STP X	T2 TIP XR	T2 TIE X
--------------	-------------	--------------	-------------	--------------	-------------	--------------	-------------

PWMMDL

T5 ACK 0W	T5 STP X	T5 TIP XR	T5 TIE X	T4 ACK 0W	T4 STP X	T4 TIP XR	T4 TIE X
--------------	-------------	--------------	-------------	--------------	-------------	--------------	-------------

PWMMDH

T7 ACK 0W	T7 STP X	T7 TIP XR	T7 TIE X	T6 ACK 0W	T6 STP X	T6 TIP XR	T6 TIE X
--------------	-------------	--------------	-------------	--------------	-------------	--------------	-------------

PRTPL

T5 TFN 0	*	*	T5 OUT 0	T4 TFN 0	*	*	T4 OUT 0
-------------	---	---	-------------	-------------	---	---	-------------

PRTPH

T7 TFN 0	*	*	T7 OUT 0	T6 TFN 0	*	*	T6 OUT 0
-------------	---	---	-------------	-------------	---	---	-------------

EICON

*	*	*	*	*	ACK 1W	MODE 0	POL 0
---	---	---	---	---	-----------	-----------	----------

OPCODES AND LENGTHS (TWO-ADDRESS INSTRUCTIONS)

MNEMONIC	OPERAND SIZE	TO ACCUMULATOR						TO MEMORY			
		[B]	[X]	DIRECT	INDIRECT	INDEXED	IMMED.	DIRECT SOURCE BYTE	DIRECT SOURCE WORD	IMMED. SOURCE BYTE	DIRECT SOURCE WORD
ADC	Byte	C8 1	C8 *	C8 *	C8 *	C8 *	E8 *	C8 *	-	C8 *	-
	Word	E8 1	E8 *	E8 *	E8 *	E8 *	E8 *	E8 *	E8 *	E8 *	E8 *
ADD	Byte	D8 1	D8 *	D8 *	D8 *	D8 *	B8 3	D8 *	-	D8 *	-
	Word	F8 1	F8 *	F8 *	F8 *	F8 *	B8 3	F8 *	F8 *	F8 *	F8 *
AND	Byte	D9 1	D9 *	D9 *	D9 *	D9 *	99 2	D9 *	-	D9 *	-
	Word	F9 1	F9 *	F9 *	F9 *	F9 *	B9 3	F9 *	F9 *	F9 *	F9 *
DADC	Byte	C9 1	C9 *	C9 *	C9 *	C9 *	E9 *	C9 *	-	C9 *	-
	Word	E9 1	E9 *	E9 *	E9 *	E9 *	E9 *	E9 *	E9 *	E9 *	E9 *
DIV	Byte	DF 1	DF *	DF *	DF *	DF *	9F 2	DF *	-	DF *	-
	Word	FF 1	FF *	FF *	FF *	FF *	BF 3	FF *	FF *	FF *	FF *
DIVD	Byte	CF 1	CF *	CF *	CF *	CF *	CF *	CF *	-	CF *	-
	Word	EF 1	EF *	EF *	EF *	EF *	EF *	EF *	EF *	EF *	EF *
DSUBC	Byte	CA 1	CA *	CA *	CA *	CA *	EA *	CA *	-	CA *	-
	Word	EA 1	EA *	EA *	EA *	EA *	EA *	EA *	EA *	EA *	EA *
IFEQ	Byte	DC 1	DC *	DC *	DC *	DC *	9C 2	DC *	-	DC *	-
	Word	FC 1	FC *	FC *	FC *	FC *	BC 3	FC *	FC *	FC *	FC *
IFGT	Byte	DD 1	DD *	DD *	DD *	DD *	9D 2	DD *	-	DD *	-
	Word	FD 1	FD *	FD *	FD *	FD *	BD 3	FD *	FD *	FD *	FD *
LD	Byte	C4 1	D4 1	88, 88 2 *	88 *	88 *	90 2	8C, 8B 3 *	-	97, 8B 3 *	-
	Word	E4 1	F4 1	A8, A8 2 *	A8 *	A8 *	B0 3	AB *	AC, AB 3 *	AB *	E7, AB 4 *
MULT	Byte	DE 1	DE *	DE *	DE *	DE *	9E 2	DE *	-	DE *	-
	Word	FE 1	FE *	FE *	FE *	FE *	BE 3	FE *	FE *	FE *	FE *
OR	Byte	DA 1	DA *	DA *	DA *	DA *	9A 2	DA *	-	DA *	-
	Word	FA 1	FA *	FA *	FA *	FA *	BA 3	FA *	FA *	FA *	FA *
SUBC	Byte	CB 1	CB *	CB *	CB *	CB *	EB *	CB *	-	CB *	-
	Word	EB 1	EB *	EB *	EB *	EB *	EB *	EB *	EB *	EB *	EB *
XOR	Byte	DB 1	DB *	DB *	DB *	DB *	9B 2	DB *	-	DB *	-
	Word	FB 1	FB *	FB *	FB *	FB *	BB 3	FB *	FB *	FB *	FB *

OPCODES AND LENGTHS (ONE-ADDRESS INSTRUCTIONS)

MNEMONIC	OPERAND SIZE	[B]	[X]	DIRECT	INDIRECT	INDEXED	X,[B]B
DECSZ	Byte	8A† *	8A *	8A, 2	8A *	8A *	-
	Word	AA† *	AA *	AA, 2	AA *	AA *	-
IFBIT		10-1F 1	10-1F *	10-1F *	10-1F *	10-1F *	3A 1
INC	Byte	89† *	89 *	89, 2	89 *	89 *	-
	Word	A9† *	A9 *	A9, 2	A9 *	A9 *	-
RBIT		18-1F 1	18-1F *	18-1F *	18-1F *	18-1F *	38 1
SBIT		08-0F 1	08-0F *	08-0F *	08-0F *	08-0F *	39 1
ST	Byte	C6 1	D6 1	8B, 2	8B *	8B *	-
	Word	E6 1	F6 1	AB, 2	AB *	AB *	-
X	Byte	C5 1	D5 1	8E, 2	8E *	8E *	-
	Word	E5 1	F5 1	AE, 2	AE *	AE *	-

OPCODES AND LENGTHS (SPECIALIZED INSTRUCTIONS)

IMMEDIATE TO REGISTER		
MNEMONIC	IMMEDIATE	
	BYTE	WORD
LD B,#bval	92 2	B2 3
LD X,#xval	93 2	B3 3
LD K,#kval	91 2	B1 3
LD BK,#bval,#kval	8D 3	A7 5
ADDS A,#value	98 2	-

AUTO-INCREMENT/AUTO-DECREMENT

X REGISTER			
MNEMONIC		BYTE	WORD
LD A,____	[X+]	D0 1	F0 1
	[X-]	D2 1	F2 1
X A,____	[X+]	D1 1	F1 1
	[X-]	D3 1	F3 1

B REGISTER WITH CONDITIONAL SKIP			
MNEMONIC		BYTE	WORD
LDS A, _____	[B+]	C0 1	E0 1
	[B-]	C2 1	E2 1
XS A, _____	[B+]	C1 1	E1 1
	[B-]	C3 1	E3 1

STACK POINTER	
Mnemonic	Direct, Base, Word
POP	3F 2
PUSH	AF 2

INSTRUCTIONS WITH INHERENT OPERANDS	
CLR A	00 1
INC A	04 1
DEC A	05 1
COMP A	01 1
SWAP A	3B 1
RRC A	D7 1
RLC A	F7 1
SHR A	C7 1
SHL A	E7 1
IFC	07 1
IFNC	06 1
SC	02 1
RC	03 1

INSTRUCTIONS THAT TRANSFER CONTROL	
JSRP	20-2F† 1
JSR	00110ddd dddddddd 2 †
JSRL	B5 3
JP	01dddddd † 1
JMP	1001010d dddddddd 2 †
JMPL	B4 3
JID	CC 1
JIDW	EC 1
RET	3C 1
RETI	3E 1
RETSK	3D 1
NOP	40 1

HPC OPCODE MAP

LSB / MSB →

	0	1	2	3	4	5	6	7
0	CLR A	IFBIT 0	JSRP 0	JSR +	JP +1*	JP +17	JP 0	JP -16
1	COMP A	IFBIT 1	JSRP 1	JSR +	JP +2	JP +18	JP -1	JP -17
2	SC	IFBIT 2	JSRP 2	JSR +	JP +3	JP +19	JP -2	JP -18
3	RC	IFBIT 3	JSRP 3	JSR +	JP +4	JP +20	JP -3	JP -19
4	INC A	IFBIT 4	JSRP 4	JSR -	JP +5	JP +21	JP -4	JP -20
5	DEC A	IFBIT 5	JSRP 5	JSR -	JP +6	JP +22	JP -5	JP -21
6	IFNC	IFBIT 6	JSRP 6	JSR -	JP +7	JP +23	JP -6	JP -22
7	IFC	IFBIT 7	JSRP 7	JSR -	JP +8	JP +24	JP -7	JP -23
8	SBIT 0	RBIT 0	JSRP 8	RBIT X	JP +9	JP +25	JP -8	JP -24
9	SBIT 1	RBIT 1	JSRP 9	SBIT X	JP +10	JP +26	JP -9	JP -25
A	SBIT 2	RBIT 2	JSRP 10	IFBIT X	JP +11	JP +27	JP -10	JP -26
B	SBIT 3	RBIT 3	JSRP 11	SWAP A	JP +12	JP +28	JP -11	JP -27
C	SBIT 4	RBIT 4	JSRP 12	RET	JP +13	JP +29	JP -12	JP -28
D	SBIT 5	RBIT 5	JSRP 13	RETSK	JP +14	JP +30	JP -13	JP -29
E	SBIT 6	RBIT 6	JSRP 14	RETI	JP +15	JP +31	JP -14	JP -30
F	SBIT 7	RBIT 7	JSRP 15	POP	JP +16	JP +32	JP -15	JP -31
	8	9	A	B	C	D	E	F
0	Dir-Dir	LD A,i	Dir-Dir	LD A,ii	LDS [B+].b	LD [X+].b	LDS [B+].w	LD [X+].w
1	Dir-Dir	LD K,i	Dir-Dir	LD K,ii	XS [B+].b	X [X+].b	XS [B+].w	X [X+].w
2	Imm-Dir	LD B,i	Index	LD B,ii	LDS [B-].b	LD [X-].b	LDS [B-].w	LD [X-].w
3	Imm-Dir	LD X,i	—	LD X,ii	XS [B-].b	X M[X-].b	XS [B-].w	X [X-].w
4	Dir-Dir	JMP+	Dir-Dir	JMPL	LD [B].b	LD [X].b	LD [B].w	LD [X].w
5	Dir-Dir	JMP-	Dir-Dir	JSRL	X [B].b	X [X].b	X [B].w	X [X].w
6	Imm-Dir	Direct	Index	Direct	ST [B].b	ST [X].b	ST [B].w	ST [X].w
7	Imm-Dir	LD bd,i	LD BK,ii	LD wd,ii	SHR A	RRC A	SHL A	RLC A
8	LD A,bd	ADD A,i	LD A,wd	ADD A,ii	ADC A,b	ADD A,b	ADC A,w	ADD A,w
9	INC bd	AND A,i	INC wd	AND A,ii	DADC A,b	AND A,b	DADC A,w	AND A,w
A	DECSZ bd	OR A,i	DECSZ wd	OR A,ii	DSUBC A,b	OR A,b	DSUB A,w	OR A,w
B	ST A,bd†	XOR A,i	ST A,wd†	XOR A,ii	SUBC A,b	XOR A,b	SUBC A,w	XOR A,w
C	LD bd,bd	IFEQ A,i	LD wd,wd	IFEQ A,ii	JID	IFEQ A,b	JIDW	IFEQ A,w
D	LD BK,i	IFGT A,i	Indirect	IFGT A,ii	—	IFGT A,b	—	IFGT A,w
E	X A,bd	MULT A,i	X A,wd	MULT A,ii	—	MULT A,b	—	MULT A,w
F	XIndirect	DIV A,i	PUSH	DIV A,ii	DIVD A,b	DIV A,b	DIVD A,w	DIV A,w

— means opcode is reserved for future use.

b = byte of memory

w = word of memory

bd = direct byte of memory

wd = direct word of memory

i = 8-bit immediate value

ii = 16-bit immediate value

Dir-Dir, Imm-Dir, Index, Direct, Indirect and XIndirect are all

Addressing Mode directives. See Section C.2.

EK-B MINITEL

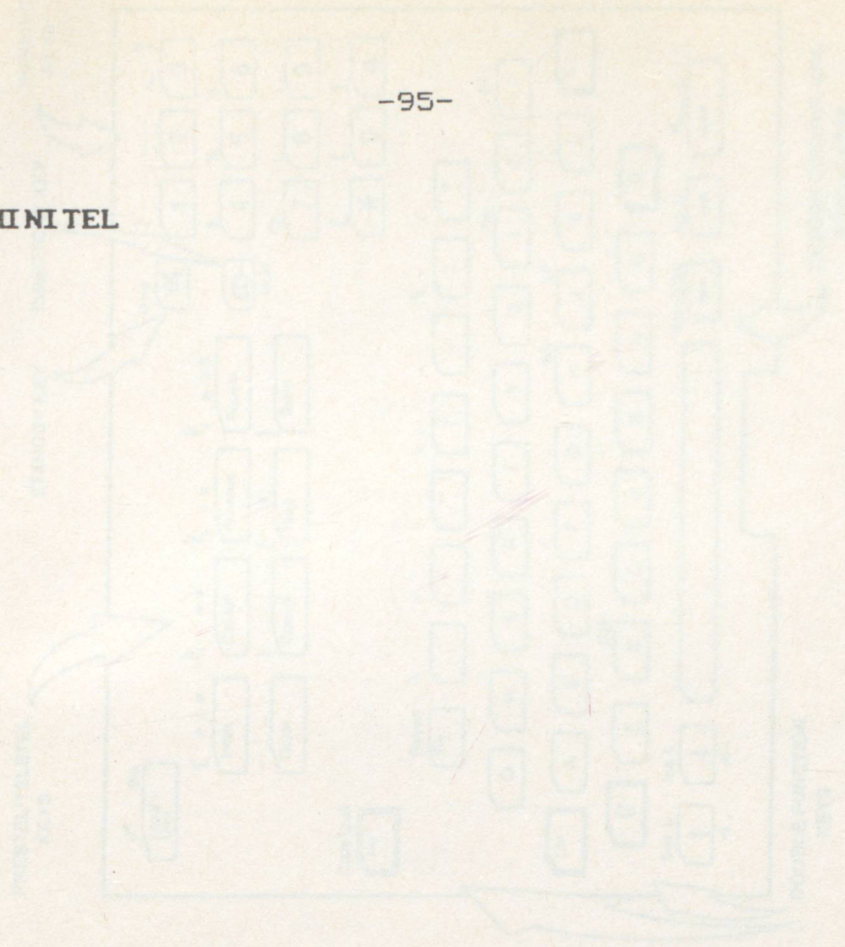
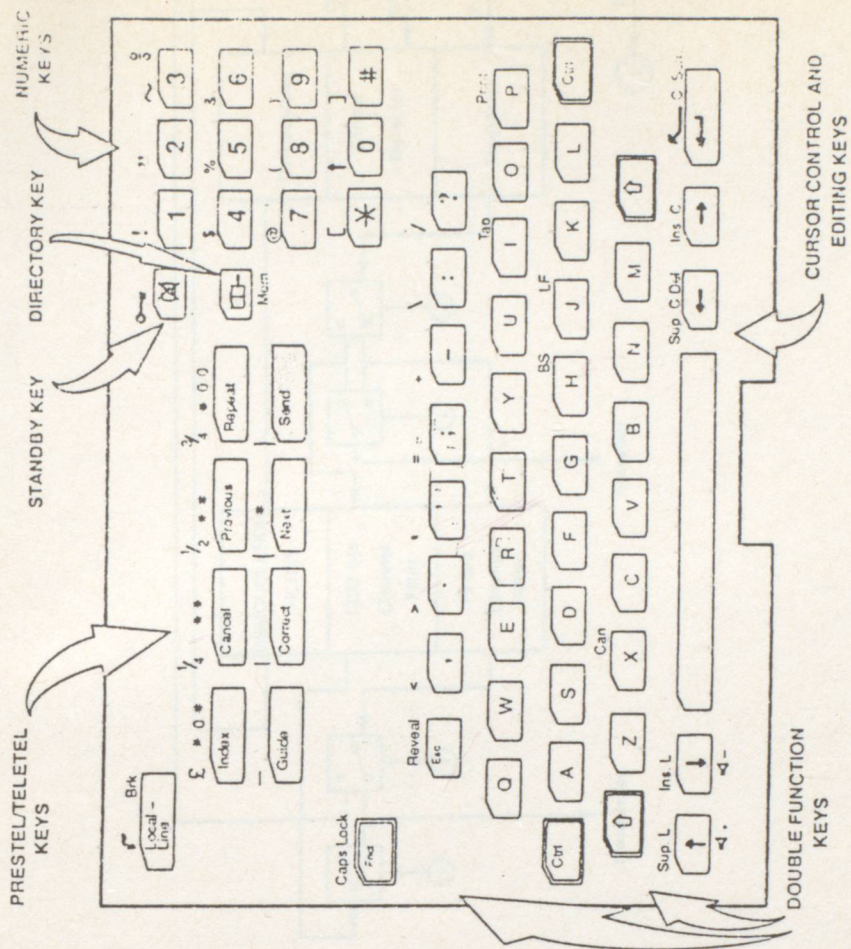
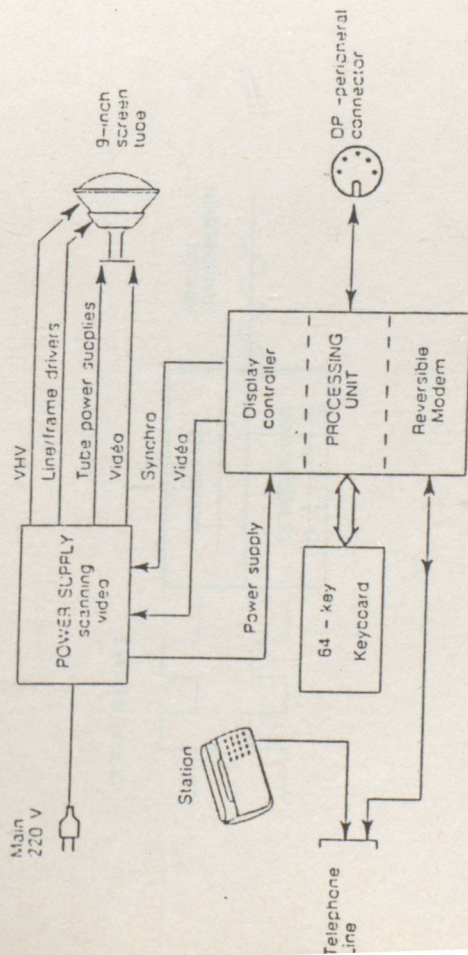


DIAGRAM OF TERMINAL MTE

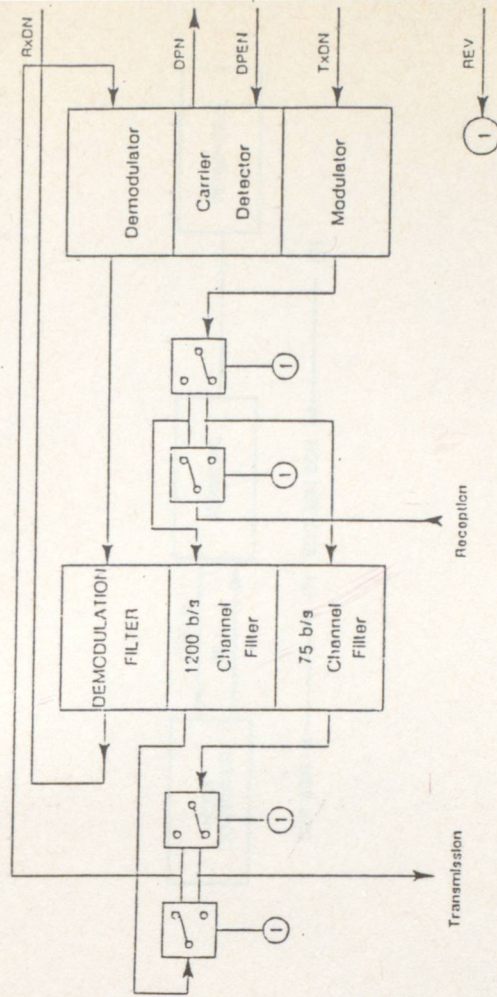


DIAGRAM OF TERMINAL M1B



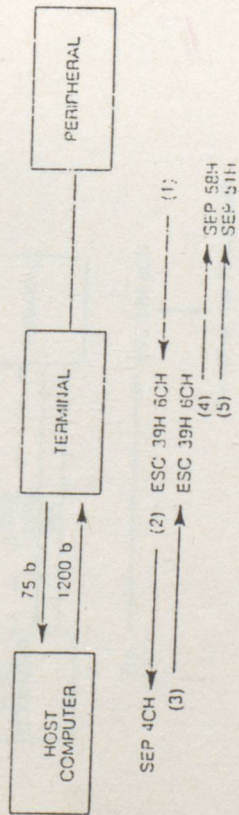
MODEM

MODEM BLOCK DIAGRAM



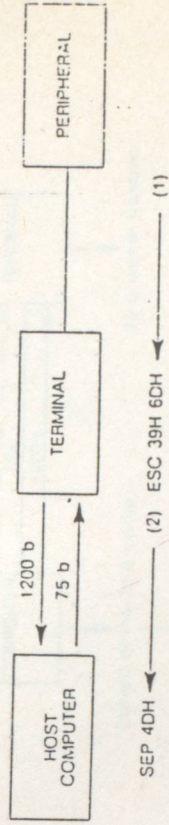
TURNAROUND INITIALIZED BY A PERIPHERAL

TERMINAL TRANSMISSION IS AT 75 BAUDS
(standard state)



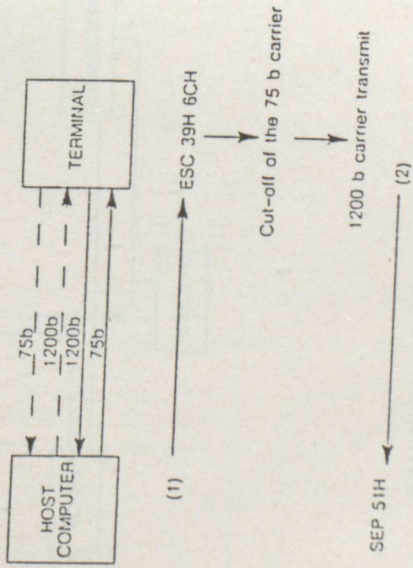
TURNAROUND INITIALIZED BY A PERIPHERAL

TERMINAL TRANSMISSION IS AT 1200 BAUDS
(turned around)



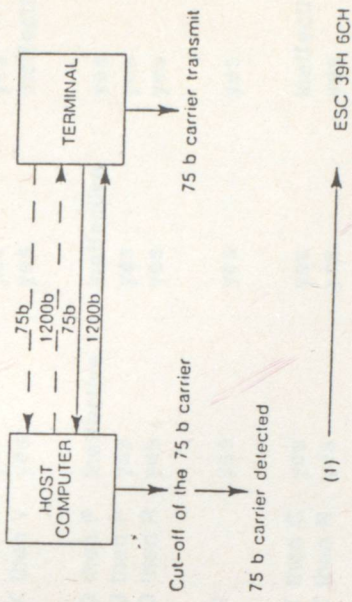
TURNAROUND INITIALIZED BY THE DATA BASE

TERMINAL TRANSMISSION IS AT 75 BAUDS
(standard state)



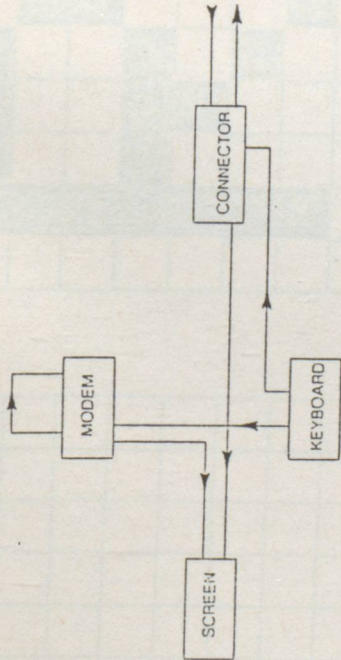
TURNAROUND INITIALIZED BY THE DATA BASE

TERMINAL TRANSMISSION IS AT 1200 BAUDS
(turned around)

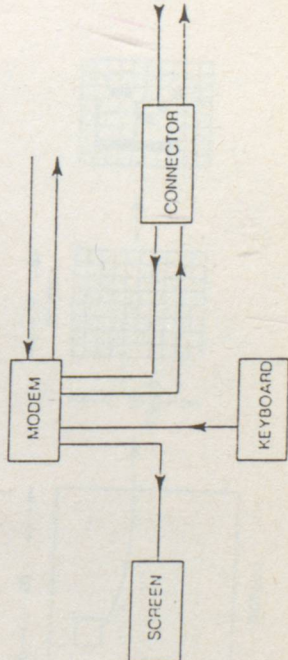


PROTOCOL FUNCTIONS RELATED TO THE MODULES

STANDARD SWITCHING IN LOCAL MODE



STANDARD SWITCHING IN CONNECTED MODE

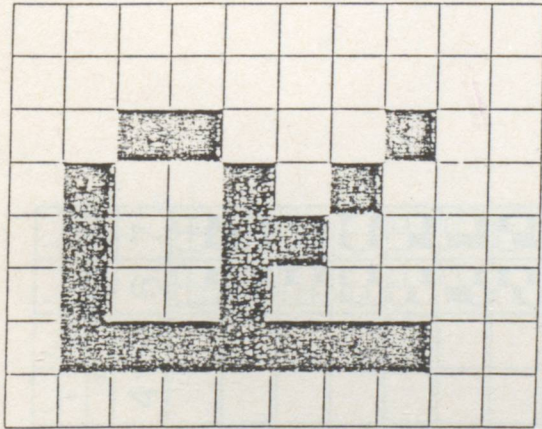
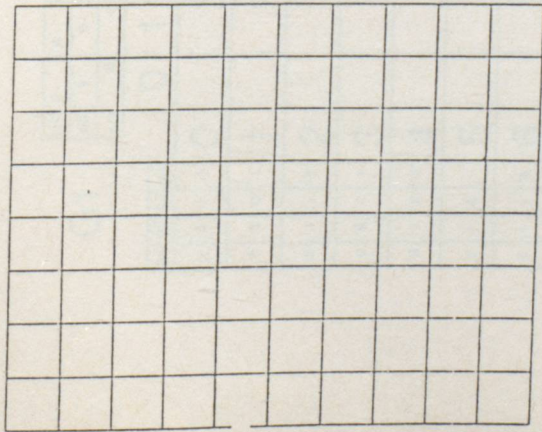


ACTIVITIES OF THE FNCT COMMANDS

COMMANDS	VIDEOTEX Mode	MIXED Mode	DATA PROCESSING Mode
Fnct K then C	yes	Ineffective	Ineffective
Fnct K then E	yes	yes	Ineffective
Fnct K then M	yes	yes	yes
Fnct K then V	yes	yes	Ineffective
Fnct D then F	Ineffective	Ineffective	yes
Fnct D then P	yes	yes	yes
Fnct D then R	yes	yes	yes
Fnct P	yes	yes	yes
Fnct T then C	yes	yes	Ineffective
Fnct T then R	yes	yes	yes
Fnct S	yes	yes	yes
Fnct B then 3	yes	yes	yes
Fnct B then 1	yes	yes	yes
Fnct B then 4	yes	yes	yes
Fnct M then A	yes	yes	yes
Fnct M then E	yes	yes	yes
Fnct M then V	yes	yes	yes

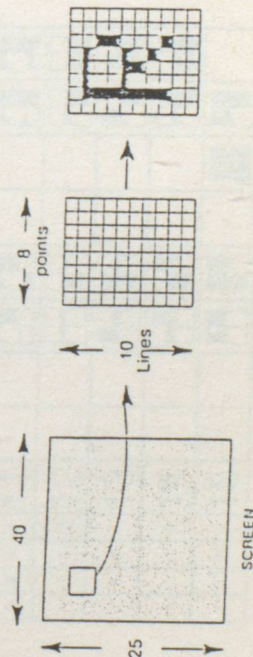
CHARACTER FORMAT

SCREEN 40 COLUMNS FORMAT



GO SET

GO							
b7	b6	b5		0	1	2	3
1	0	1	0	0	1	1	1
0	1	0	1	0	1	0	1
2	3	4	5	6	7		
				0	@	P	p
				1	A	Q	q
				2	B	R	r
				3	C	S	s
				4	D	T	t
				5	E	U	u
				6	F	V	v
				7	G	W	w
				8	H	X	x
				9	I	Y	y
				10	J	Z	z
				11	K	L	k
				12	<		
				13	=		m
				14	>		n
				15	?	o	



NORMAL AND DISJOINTING SEMI - GRAPHIC

Normal Semi-graphic

Disjointing Semi-graphic

G2 SET

G2				b7				b6				b5			
				b4				b3				b2			
				b1											
				0				1				2			
				3				4				5			
				6				7				8			
				9				10				11			
				12				13				14			
				15											

DATA PROCESSING CODES AND DISPLAYABLE CHARACTERS US (ASCII)

765 — BITS — 4321	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	'	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	-	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	u	U
0110	ACK	SYN	&	6	F	V	v	v
0111	BEL	ETB	.	7	G	W	w	w
1000	BS	CAN	(	8	H	X	x	x
1001	HT	SS2	)	9	I	Y	y	y
1010	LF	SUB	.	:	J	Z	z	z
1011	VT	ESC	+	;	K	[	{	{
1100	FF	F3	.	<	L	\		
1101	CR	SS3	-	=	M	]	~	~
1110	SO	RS	.	>	N	_	o	o
1111	SI	US	/	?	O	-	o	DEL

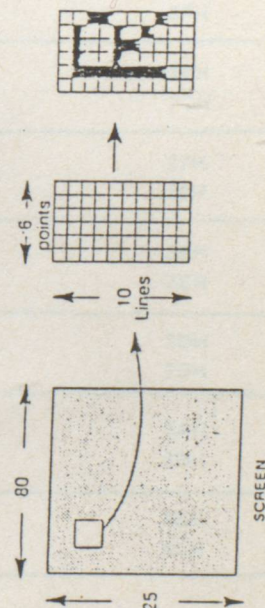
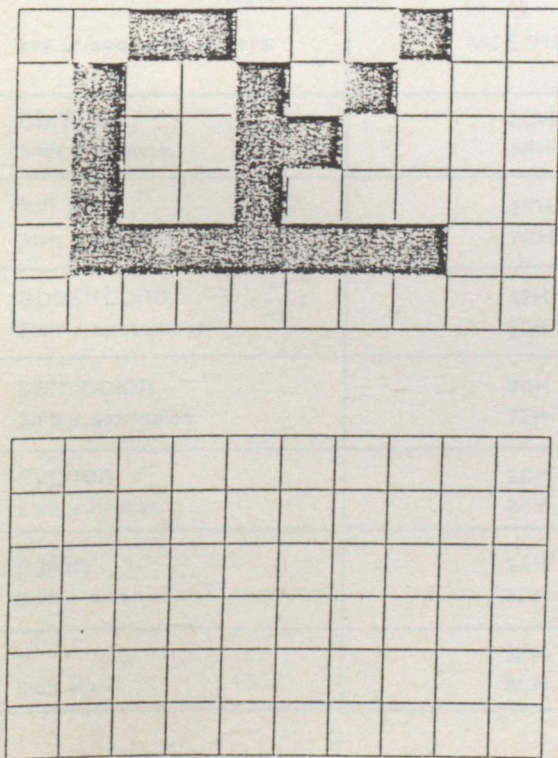
0 1 2 3 4 5 6 7 8 9 A B C D E F

CO SET

C0				b7	0	0
				b6	0	0
				b5	0	1
b4	b3	b2	b1	0 1		
0	0	0	0	0	NUL	DLE
0	0	0	1	1	SOH	DC1
0	0	1	0	2	STX	Rep
0	0	1	1	3	ETX	Spp
0	1	0	0	4	EOT	DC4
0	1	0	1	5	ENQ	NACP
0	1	1	0	6	SYN	
0	1	1	1	7	BEL	
1	0	0	0	8	BS	CAN
1	0	0	1	9	HT	SS2
1	0	1	0	10	LF	SUB
1	0	1	1	11	VT	ESC
1	1	0	0	12	FF	
1	1	0	1	13	CR	
1	1	1	0	14	SO	RS
1	1	1	1	15	SI	US

CHARACTER FORMAT

SCREEN 80 COLUMNS FORMAT



CODES GENERATED BY THE KEYBOARD KEYS

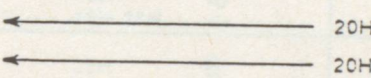
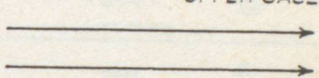
THE ALPHABETICAL KEYS

KEY	CODE	DATA POSITION
A-Z	001-026	001-026
DEL	027	027
SPACE	028	028
CR	029	029

THE FUNCTION KEYS

CODES GENERATED BY THE KEYBOARD KEYS

• THE ALPHABETICAL KEYS :

key or sequence of keys	VIDEOTEX mode	DATA PROCESSING or MIXED mode
A to Z Shift + A to Z SPACE, Shift SPACE and Ctrl SPACE	41H to 5AH UPPER CASE 61H to 7AH lower case 	61H to 7AH lower case 41H to 5AH UPPER CASE 

• THE PUNCTUATION KEYS :

key or sequence of keys	VIDEOTEX mode	DATA PROCESSING or MIXED mode
, comma Shift + comma	2CH , 5FH _	2CH , 5FH _
. full stop Shift + full stop	2EH . 7CH	2EH . 7CH
' apostrophe Shift + apostrophe	27H ' 60H _	27H ' 60H ' (quotation mark)
; semicolon Shift + semicolon	3BH ; 7EH _	3BH ; 7EH - (hyphen)
- hyphen Shift + hyphen	2DH - 2BH +	2DH - 2BH +
: colon Shift + colon	3AH : 3DH =	3AH : 3DH =
> Shift + >	3EH < 3CH >	3EH > 3CH <

• THE NUMERICAL KEYS :

key or sequence of keys	VIDEOTEX mode	DATA PROCESSING or MIXED mode
1 Shift + 1 Ctrl + 1	31H 1 21H ! 19H 41H	31H 1 21H ! nothing
2 Shift + 2 Ctrl + 2	32H 2 22H " 19H 42H ,	32H 2 22H " nothing
3 Shift + 3 Ctrl + 3	33H 3 3FH ? 19H 43H	33H 3 3FH ? nothing
4 Shift + 4 Ctrl + 4	34H 4 24H \$ 19H 48H ..	34H 4 24H \$ nothing
5 Shift + 5 Ctrl + 5	35H 5 25H % 60H —	35H 5 25H % 60H —
6 Shift + 6 Ctrl + 6	36H 6 26H & 5FH —	36H 6 26H & 5FH —
7 Shift + 7 Ctrl + 7	37H 7 40H @ 19H 38H ÷	37H 7 40H @ nothing
8 Shift + 8 Ctrl + 8	38H 8 28H (19H 2CH ←	38H 8 28H (nothing
9 Shift + 9 Ctrl + 9	39H 9 29H) 19H 2EH →	39H 9 29H) nothing
0 Shift + 0 Ctrl + 0	30H 0 5EH ↑ 19H 3CH ○	30H 0 5EH ↑ nothing
* Shift + * Ctrl + *	2AH * 5BH [19H 31H +/-	2AH * 5BH [nothing
# Shift + # Ctrl + #	23H # 5DH] 19H 2FH I	23H # 5DH] nothing

• TELETEL FUNCTION KEYS

key or sequence of keys	VIDEOTEX mode or MIXED mode	DATA PROCESSING mode
• Send Shift + Send Ctrl + Send	SEP 41H 7DH 19H 7DH §	ESC O M 7DH nothing } (F8)
• Previous Ctrl + Previous	SEP 42H 19H 6AH OE	ESC O R nothing (F3)
• Repeat Ctrl + Repeat	SEP 43H 19H 7AH oe	ESC O S nothing (F4)
Guide Shift + Guide	SEP 44H 5CH \	ESC O m 5CH \ (F5)
• Cancel Ctrl + Cancel	SEP 45H 19H 23H £	ESC O Q nothing (F2)
Index	SEP 46H	ESC O P (F1)
• Correction Shift + Correction Ctrl + Correction	SEP 47H 2FH 19H 64H / ¢	ESC O I 2FH nothing / (F6)
• Next Shift + Next Ctrl + Next	SEP 48H 7BH 19H 7BH β	ESC O n 7BH nothing { (F7)
Local/Line	SEP 49H	1BH 29H 34H 0DH to modem in connected mode
Shift + Local/Line	SEP 49H to connector in local or connected	1BH 29H, 34H 0DH to connector in local
Ctrl + Local/Line	BREAK to modem if connected and to connector in local	

The TELETEL function keys, when depressed along with Shift and Ctrl in VIDEOTEX mode, generate characters of the G2 set.

• The Ctrl + TELETEL key commands generate nothing in MIXED mode.

• Encoding of function keys in VIDEOTEX and MIXED and PAD X3 compatible mode

key	PAD X3 compatible state
Send	1/B, 2/1, 3/4, 0/D
Previous	1/B, 2/2, 3/4, 0/D
Repeat	1/B, 2/3, 3/4, 0/D
Guide	1/B, 2/4, 3/4, 0/D
Cancel	1/B, 2/F, 3/4, 0/D
Index	1/B, 2/6, 3/4, 0/D
Correction	1/B, 2/7, 3/4, 0/D
Next	1/B, 2/8, 3/4, 0/D
Local / Line	1/B, 2/9, 3/4, 0/D to the modem
Shift Local / Line	1/B, 2/9, 3/4, 0/D to the connector

• THE EDITING KEYS

key or sequence of keys	VIDEOTEX MODE	DATA PROCESSING or MIXED mode
↑ Shift + ↑ = Del L	ESC [A or 0BH (VT) or nothing ESC [M	ESC [A ESC [M
↓ Shift + ↓ = Ins L	ESC [B or 0AH (LF) or nothing ESC [L	ESC [B ESC [L
→ Shift + → = start then end Ins C	ESC [C or 09H (HT) or nothing ESC [4 h ESC [4 l	ESC [C ESC [4 h ESC [4 l
← TS + ← = Del C Ctrl + ←	ESC [D or 08H or nothing ESC [P 7FH (DEL)	ESC [D ESC [P 7FH (DEL)
← Shift + ← (cursor home) Ctrl + ← (clear page)	0DH (CR) ESC [H or 1EH (RS) ESC [2 J or 0CH (FF)	0DH (CR) ESC [H ESC [2 J

• THE DATA PROCESSING FUNCTION KEYS

key or sequence of keys	VIDEOTEX, MIXED and DATA PROCESSING mode
Ctrl ' ' (apostrophe)	00H (NUL)
Ctrl A	01H (SOH)
Ctrl B	02H (STX)
Ctrl C	03H (ETX)
Ctrl D	04H (EOT)
Ctrl E	05H (ENQ)
Ctrl F	06H (ACK)
Ctrl G	07H (BEL)
Ctrl H	08H (BS)
Ctrl I	09H (HT)
Ctrl J (or :)	0AH (LF)
Ctrl K (or ;)	0BH (VT)
Ctrl L	0CH (FF)
Ctrl M (↵)	0DH (CR)
Ctrl N	0EH (SO)
Ctrl O	0FH (SI)
Ctrl P	10H (DLE)
Ctrl Q	11H (DC1)
Ctrl R	12H (DC2)
Ctrl S	13H (DC3)
Ctrl T	14H (DC4)
Ctrl U	15H (NAK)
Ctrl V	16H (SYN)
Ctrl W	17H (ETB)
Ctrl X	18H (CAN)
Ctrl Y	19H (EM)
Ctrl Z	1AH (SUB)
ESC	1BH (ESC)
Ctrl , (comma)	1CH (FS)
Ctrl - (hyphen)	1DH (GS)
Ctrl . (period)	1EH (RS)
Ctrl > (greater-than)	1FH (US)

• SEQUENCES GENERATED BY THE FNCT 0 TO 9 COMMANDS

key or sequences of keys	VIDEOTEX or MIXED mode	DATA PROCESSING mode
Funct 0	nothing	ESC O p
Funct 1	nothing	ESC O q
Funct 2	nothing	ESC O r
Funct 3	nothing	ESC O s
Funct 4	nothing	ESC O t
Funct 5	nothing	ESC O u
Funct 6	nothing	ESC O v
Funct 7	nothing	ESC O w
Funct 8	nothing	ESC O x
Funct 9	nothing	ESC O y

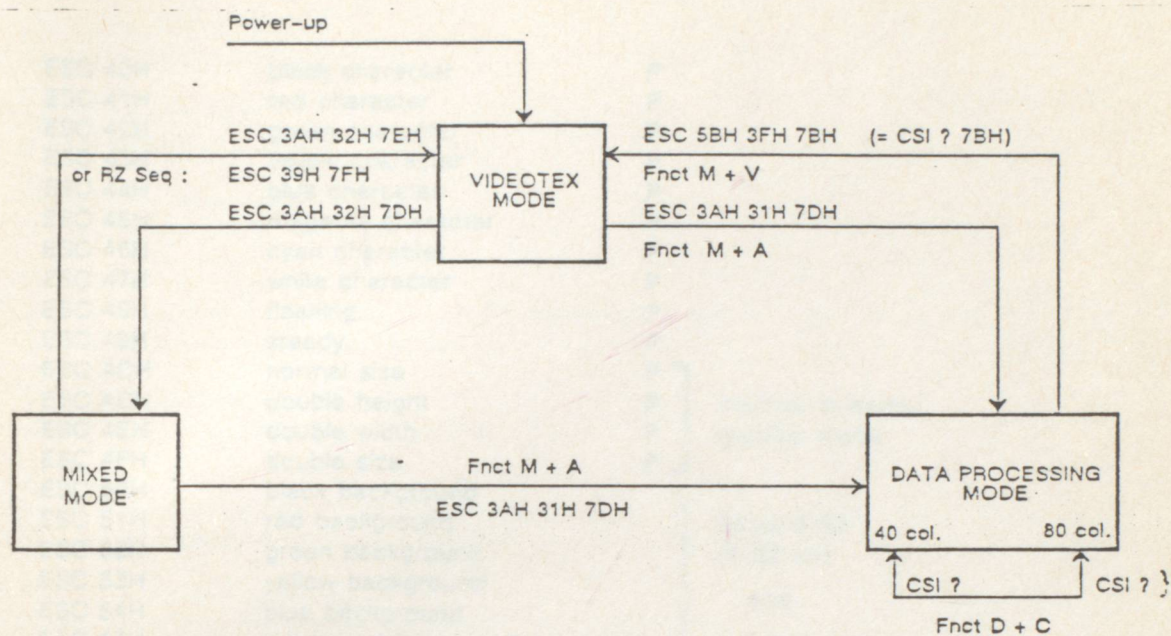
• SEQUENCES GENERATED BY THE TELETTEL KEYS

keys	VIDEOTEX or MIXED mode	DATA PROCESSING mode
Send	SEP 41H	ESC O M (F8)
Previous	SEP 42H	ESC O R (F3)
Repeat	SEP 43H	ESC O S (F4)
Guide	SEP 44H	ESC O m (F5)
Cancel	SEP 45H	ESC O Q (F2)
Index	SEP 46H	ESC O P (F1)
Correction	SEP 47H	ESC O I (F6)
Next	SEP 48H	ESC O n (F7)

• ACTIVITIES OF THE FNCT COMMANDS

COMMANDS	VIDEOTEX mode	MIXED mode	DATA PROCESSING mode
Fnct K then C	yes	ineffective	ineffective
Fnct K then E	yes	yes	ineffective
Fnct K then S	yes	yes	yes
Fnct K then V	yes	yes	ineffective
Fnct D then C	ineffective	ineffective	yes
Fnct D then P	yes	yes	yes
Fnct D then S	yes	yes	yes
Fnct P	yes	yes	yes
Fnct T then C	yes	yes	ineffective
Fnct T then R	yes	yes	yes
Fnct S	yes	yes	yes
Fnct B then 3	yes	yes	yes
Fnct B then 1	yes	yes	yes
Fnct B then 4	yes	yes	yes
Fnct M then A	yes	yes	yes
Fnct M then E	yes	yes	yes
Fnct M then V	yes	yes	yes
Fnct M then Shift *	yes	yes	ineffective

• CHANGE OF MODE SEQUENCES



• ENCODING OF DISPLAY ATTRIBUTES

SEQUENCES	DISPLAY ATTRIBUTES	PARALLEL or SERIAL
ESC 40H	black character	P
ESC 41H	red character	P
ESC 42H	green character	P
ESC 43H	yellow character	P
ESC 44H	blue character	P
ESC 45H	magenta character	P
ESC 46H	cyan character	P
ESC 47H	white character	P
ESC 48H	flashing	P
ESC 49H	steady	P
ESC 4CH	normal size	P
ESC 4DH	double height	P
ESC 4EH	double width	P
ESC 4FH	double size	P
ESC 50H	black background	} Serial if G0 or G2 set and Parallel if G1 set
ESC 51H	red background	
ESC 52H	green background	
ESC 53H	yellow background	
ESC 54H	blue background	
ESC 55H	magenta background	} available for G0 and G1 (S for G0, P for G1)
ESC 56H	cyan background	
ESC 57H	white background	
ESC 58H	masking	
ESC 59H	end of underlining	
ESC 5AH	start of underlining	} inactive in semi-graphic mode
ESC 5BH = CSI : ISO 6429 Escape	normal background	
ESC 5CH	normal background	P
ESC 5DH	reversed background	P
ESC 5FH	demasking	S

- PAGE MAKE-UP FUNCTIONS ENCODED BY A C0 CHARACTER

- BS (08H) Back Space :
cursor moves one position to the left
- HT (09H) Horizontal Tab. :
cursor moves one position to the right
- LF (0AH) Line feed :
cursor moves one position downwards
- VT (0BH) Vertical Tab. :
cursor moves one position upwards
- FF (0CH) Form Feed :
cursor returns to first position in row 01, the whole screen having been cleared.
This code is also an article separator.
- CR (0DH) Carriage Return :
cursor returns to beginning of the line
- CAN (18H) :
spaces possessing present display attribute fill the row from the cursor onwards.
This code cannot be used as a delimiter.
- RS (1EH) Record separator :
cursor returns to first position in row 01. This code is an article separator.
- US (1FH) Unit Separator :
separates sub-articles

- PAGE MAKE-UP FUNCTIONS ENCODED BY A CSI COMMAND SEQUENCE, RESPECTING ISO 6429

- CSI Pn A :
CUU ; cursor moves Pn rows upwards. Stops at the top of the screen.
- CSI Pn B :
CUD ; cursor moves Pn rows downwards. Stops at the bottom of the screen.
- CSI Pn C :
CUF ; cursor moves Pn columns to the right. Stops at the right-hand edge of the screen.
- CSI Pn D :
CUB ; cursor moves Pn columns to the left. Stops at the left-hand edge of the screen.
- CSI Pr ; Pc H :
CUP ; positioning of the cursor. The active position is moved to row r and column c. The default values (1,1) of the couple (Pr, Pc) determine the so-called "home" position.

- CLEARING FUNCTIONS ENCODED BY A CSI COMMAND SEQUENCE RESPECTING ISO 6429

- CSI 0 J (ED) :

Clearing starting at and including the cursor position and continuing until the end of the screen

- CSI 1 J :

Clearing starting at the beginning of the screen, continuing until and including the cursor position

- CSI 2 J :

Clearing of the whole screen. The position of the cursor is not modified.

- CSI 0 K (EL) :

Clearing, beginning at and including the cursor, until the end of the row

- CSI 1 K :

Clearing, starting at the beginning of the row and continuing until, and including, the cursor

- CSI 2 K ;

Total clearing of the cursor row. The cursor position remains unchanged.

- EDITING FUNCTIONS ENCODED BY A CSI COMMAND SEQUENCE RESPECTING ISO 6429

- CSI 4 h :

SM4 ; start of character insertion mode

- CSI 4 l :

RM4 ; end of character insertion mode

- CSI Pn L :

IL ; prepares the insertion of Pn rows by placing the active row and the n-1 rows into the cleared state. The previous contents of the active row and the adjacent rows are shifted and distanced from the active row. The contents of n rows at the end of the shifted part are lost. The cursor returns to column 1 of the active part.

- CSI Pn M :

DL ; deletion of Pn rows beginning with the one in which the cursor is positioned. The contents of the active row and the next n-1 rows are deleted. The contents of the adjacent rows are shifted towards the active row. The cursor returns to column 1 of the active row.

- CSI Pn P :

DCH ; deletion of Pn characters beginning at the cursor position. The contents of the active position and the next n-1 positions are deleted. The contents of the active adjacent positions are moved towards the active position. The active position is not modified.

- MISCELLANEOUS FUNCTIONS

- REP (12H)

This code, followed by a character from columns 4 to 7, indicating the number of repetitions in binary form on 6 useful bits, repeats the last character displayed, using the attributes of the active writing position.

- NUL (00H)

Used as fill-in character with no effect on the screen module.

- SP (20H)

Shifts active position one character location. The freed position adopts the colour of the screen background.

- DEL (7FH)

Shifts active position one character location. The freed position is replaced by the colour of the current character.

- BEL (07H)

Triggers an audible signal.

- CODE EXTENSION FUNCTIONS

- S0 (0EH) : access to G1 set

- S1 (0FH) : return to G0 set

- SS2 (19H) : call from single G2 character

- ESC (1BH) : escape and access to C1 grid

- CURSOR DISPLAY

- DC1 (11H)

Displays present active position of cursor by flashing character location.

- DC4 (14H)

Stops display of cursor.

US ASCII TABLE

	765	000	001	010	011	100	101	110	111
	BITS 4321	0	1	2	3	4	5	6	7
0	0000	NUL	DLE	SP	0	@	P	'	p
1	0001	SOH	DC1	!	1	A	Q	a	q
2	0010	STX	DC2	"	2	B	R	b	r
3	0011	ETX	DC3	#	3	C	S	c	s
4	0100	EOT	DC4	\$	4	D	T	d	t
5	0101	ENQ	NAK	%	5	E	U	e	u
6	0110	ACK	SYN	&	6	F	V	f	v
7	0111	BEL	ETB	'	7	G	W	g	w
8	1000	BS	CAN	(	8	H	X	h	x
9	1001	HT	SS2	)	9	I	Y	i	y
A	1010	LF	SUB	*	:	J	Z	j	z
B	1011	VT	ESC	+	;	K	[	k	{
C	1100	FF	F3	,	<	L	\	l	
D	1101	CR	SS3	-	=	M	]	m	}
E	1110	SO	BS	.	>	N	^	n	-
F	1111	SI	US	/	?	O	_	o	DEL

• DISPLAY ATTRIBUTE SEQUENCES

- CSI 0 m : no attribute validated
- CSI 1 m : overbrightness
- CSI 4 m : underlined
- CSI 5 m : flashing
- CSI 7 m : negative (background reversed)
- CSI 22 m : normal brightness
- CSI 24 m : not underlined
- CSI 25 m : not flashing
- CSI 27 m : positive (normal background)

- PAGE MAKE-UP FUNCTIONS ENCODED BY A C0 CHARACTER

BS (08H) :

moves cursor one position to the left

HT (09H) :

moves cursor to next tabulation mark

LF (0AH) :

moves to next row. When the cursor is on row 24 this code moves it onto the next page in page mode, or the next scroll in scroll mode

VT (0BH) :

same effect as LF

FF (0CH) :

same effect as LF

CR (0DH) :

returns the cursor to the left margin of the current row

- PAGE MAKE-UP FUNCTIONS ENCODED BY A C1 SEQUENCE

ESC D :

IND ; provokes an LF with possible scroll

ESC E :

NEL ; provokes a CR LF with possible scroll

ESC M :

RI ; moves the cursor upwards with possible scroll

- PAGE MAKE-UP FUNCTIONS ENCODED BY A COMMAND SEQUENCE

CSI Pn A :

CUU ; moves cursor Pn rows upwards. Stops at top of the screen.

CSI Pn B :

CUD ; moves cursor Pn rows downwards. Stops at the bottom of the screen.

CSI Pn C :

CUF ; moves cursor Pn columns to the right. Stops at right-hand edge of the screen.

CSI Pn D :

CUB ; moves cursor Pn columns to the left. Stops at left-hand edge of the screen.

CSI Pr ; Pc H :

CUP ; positions the cursor. The active position is moved to row r and column c. The default values (1,1) of the couple (Pr, Pc) define the so-called "home" position.

- ERASING FUNCTIONS ENCODED BY A COMMAND SEQUENCE

CSI 0 J (ED) :

erasing beginning at and including the cursor position and continuing until the end of the screen

CSI 1 J :

erasing from the beginning of the screen, continuing until and including the cursor

CSI 2 J :

erasing of whole screen. The position of the cursor is not modified.

CSI 0 K (EL) :

erasing, beginning at and including the cursor, and continuing until the end of the row

CSI 1 K :

erasing, starting at the beginning of the row and continuing until, and including, the cursor.

CSI 2 K :

total erasing of the cursor row. The cursor position remains unchanged.

- EDITING FUNCTIONS ENCODED BY A COMMAND SEQUENCE

CSI 4 h :

SM4 ; start of character insertion mode

CSI 4 l :

RM4 ; end of character insertion mode

CSI Pn L :

IL ; prepares the insertion of Pn rows by placing the active row and the following n-1 rows into the erased state. The previous contents of the active and adjacent rows are shifted and distanced from the active row. The contents of n rows at the end of the shifted part are lost. The cursor returns to column 1 of the active row.

CSI Pn M :

DL ; deletion of Pn rows beginning with the one on which the cursor is positioned. The contents of the active row and the next n-1 rows are deleted. The contents of the adjacent rows are shifted towards the active row. The cursor returns to column 1 of the active row.

CSI Pn P :

DCH ; deletion of Pn characters beginning at the cursor position. The contents of the active position and the next n-1 positions are deleted. The contents of the active adjacent positions are moved towards the active position. The active position is not modified.

• OTHER PAGE MAKE-UP FUNCTIONS

ESC 7 :

memorizes the position of the cursor, the attributes and the character set

ESC 8 :

restores the cursor position, the attributes and the character set which were saved on the reception of ESC 7. If these details have not been memorized, the following can be found :

- cursor positioned in row 01, column 01
- attributes inactive
- US set (G0) active.

ESC c :

returns the terminal to its initial state, erasing the screen and returning the cursor to the 01-01 position. The attributes are inactive and the active character set is the US type (G0). Esc c is the same as the Fnct M + A command.

• PARTICULAR FUNCTIONS ENCODED BY A CO CHARACTER

NUL (00H) =

filling character, ignored by the screen

BEL (07H) =

provokes an audible beep

SO (0EH) =

move from G0 to G1

SI (0FH) =

move from G1 to G0

DC1 (11H) =

provokes an XON, in screen recopy

DC3 (13H) =

provokes an XOFF, in screen recopy

CAN (18H) =

displays the substitution character (character location filled, in case of error) and, if received within an ESCape sequence, cancels this command

SUB (1AH) =

the same effect as CAN

ESC (1BH) =

introduces a command sequence

- PARTICULAR FUNCTIONS ENCODED BY A COMMAND SEQUENCE

CSI i :

screen print-out on ASCII printer (only active when connected at host computer)

CSI 2 h :

SM2 ; keyboard blocked 2 l RM2 ; keyboard unblocked

CSI ? { :

return to VIDEOTEX mode

CSI ? | :

selects 40-column screen format

CSI ? } :

selects 80-column screen format

KAYNAKLAR

1. Computer Communications
(K. G Beauchamp, Chapman and Hall, 1990)
2. Communications and Networking for IBM PC and Compatibles
(Larry Jordan and Bruce Churchill, Brady, 1990)
3. HPC 16083/HPC 16043/HPC 16003 User's Manual
4. HPC Development Board User's Manual
5. HPC Assembler/Linker/Librarian User's Manual
6. Minitel 1B-US Technical Manual
7. Kişisel Bilgisayarda Kurulu Olan Bir Videoteks
Veri Tabanı Sistemi için Çoklama Birimi Tasarımı
(Gül Oğan, Yüksek Lisans Tezi, 1990)
8. Bilgi Bankası Donanımları ve Minitel
(Prof. Dr. Sezgin Alsan, Makale, 1991)

ÖZGEÇMİŞ

1968 Yılında İstanbul'da doğdu. İlk ve orta öğrenimini sırasıyla Kartal Tuzla ilkokulu ve Kartal Tuzla Lisesi'nde tamamladı. 1985 yılında girdiği Yıldız Üniversitesi Elektronik ve Haberleşme Mühendisliği Bölümü'nden 1989 yılında mezun oldu. Aynı yıl Yıldız Üniversitesi Fen Bilimleri Enstitüsü'nde yüksek lisansa başladı. Halen Marmara Üniversitesi Bilgisayar Merkezi'nde görev yapmaktadır.



