

R.
152
73

YILDIZ TEKNİK ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

İbm pc İçin Çevre Birimi Uyg.

Yüksek Lisans Tezi

Gökhan Göğüşoğlu

1987

Ref
EHM
231
1987

152
73

Elk. Hab. Elk

YILDIZ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

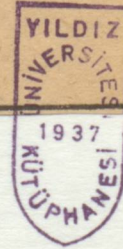
IBM PC İÇİN ÇEVRE BİRİMİ UYGULAMASI

YÜKSEK LİSANS TEZİ
MÜH. GÖKHAN GÖĞÜŞOĞLU

İSTANBUL 1987

YILDIZ ÜNİVERSİTESİ
GENEL KİTAPLIĞI

Kot : R 152
Alındığı Yer : Fen Bil. Ens. 73
Tarih : 9.12.1988
Fatura :
Fiatı : 3000 TL
Ayniyat No : 1/21
Kayıt No : 45767
UDC : 001.64
Ek : 378.242



29
YILDIZ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

YILDIZ ÜNİVERSİTESİ
D.B. No 43548

IBM PC İÇİN ÇEVRE BİRİMİ UYGULAMASI

YÜKSEK LİSANS TEZİ

MÜH. GÖKHAN GÖÇÜŞOĞLU

İSTANBUL 1987

İÇİNDEKİLER

GİRİŞ	2
BİRİNCİ BÖLÜM	
İBN Fİ DÖNEMİ	
1. GİRİŞ	2
2. DİM (Doğru-Ölçü Harflemesi)	3
3. KESİNTİ LİSTESİ	4
4. HARİFA DİZİSİ	5
5. ÖNE KESİNTİ LİSTESİ VE ÖNE HARİFA	6
6. İYİ KESİNTİ LİSTESİ	7
7. 6036 DÖNEM KESİNTİ LİSTESİ	8
8. SİSTEM BELLEK HARİFASI	9
8.1.16/64X SİSTEM KARTI İÇİN BELLEK HARİFASI	9
8.2.64/25— SİSTEM KARTI İÇİN BELLEK HARİFASI	10

Mühendislik eğitimim ve tez çalışmalarım süresince değerli destek ve katkılarını esirgemeyen hocam ve yürütücüm Sayın Doç.Dr. Sezgin ALSAN'a teşekkürü bir borç bilirim.

2. DİM	14
3. KESİNTİ LİSTESİ	15
4. HARİFA DİZİSİ	16
5. ÖNE KESİNTİ LİSTESİ VE ÖNE HARİFA	17
6. İYİ KESİNTİ LİSTESİ	23
7. 6036 DÖNEM KESİNTİ LİSTESİ	23
8. SİSTEM BELLEK HARİFASI	24

İÇİNDEKİLER

GİRİŞ	1
-------------	---

BİRİNCİ BÖLÜM

IBM PC DONANIMI

1.GİRİŞ	3
2.DMA(Doğrudan Hafıza Erişimi) KANALI	3
3.KESİNTİ İSTEĞİ	4
4.HAFIZA BİRİMİ	5
5.SES KASETİ SİSTEMİ VE TUŞ TAKIMI	6
6.I/O ADRES HARİTASI	7
7.8088 DONANIM KESİNTİ LİSTESİ	8
8.SİSTEM BELLEK HARİTASI	9
8.1.16/64K SİSTEM KARTI İÇİN BELLEK HARİTASI	9
8.2.64/256K SİSTEM KARTI İÇİN BELLEK HARİTASI	10

İKİNCİ BÖLÜM

I/O KANALI

1.GİRİŞ	13
1.1.ÖZELLİKLER	13
2.I/O KANAL ŞEMASI	14
3.I/O KANALININ TANIMLANMASI	15

ÜÇÜNCÜ BÖLÜM

OYUN KONTROL ADAPTÖRÜ

1.GİRİŞ	23
1.1.ADRES KODUNUN ÇÖZÜLMESİ	23
1.2.OYUN KONTROL ADAPTÖRÜ BLOK ŞEMASI	24

1.3.VERİ YOLU TAMPONU VE SÜRÜCÜSÜ	25
1.4.TETİK DÜĞMELERİ	25
1.5.OYUN ÇUBUĞU KONUMLARI	25
2.I/O KANAL TANIMLAMALARI	26
3.ARA BAĞLANTI TANIMLAMASI	27
4.D TİP KONNEKTÖRÜN BACAK TANIMLAMASI	29
5.OYUN KONTROL ADAPTÖRÜ AÇIK ŞEMASI	30
5.1.DEVRENİN ÇALIŞMASI	31
6.558 DÖRTLÜ ZAMANLAYICI	31
6.1.ÖZELLİKLERİ	32
6.2.UYGULAMA ALANLARI	32
6.3.558'İN ÇALIŞMASI	33
6.4.558'İN ÇIKIŞ KATININ YAPISI	33
6.5.SIFIRLAMA(RESET)	33
6.6.KONTROL GERİLİMİ	34
6.7.558'İN TEKKARARLI OLARAK KULLANILMASI	34
7.BASKILI DEVRE	36
8.YERLEŞTİRME PLANI	37
9.BOYUTLAR	37

DÖRDÜNCÜ BÖLÜM

YAZILIM DESTEĞİ

1.GİRİŞ	44
2.STICK FONKSİYONU	44
3.STRIG KOMUTU	45
3.1.STRIG FONKSİYONU	45
4.UYGULAMALAR	46

SONUÇ 48

KAYNAKLAR 49

ÖZGEÇMİŞ 50

ÖZET

IBM PC için bir çevre birimi uygulaması olan oyun kontrol adaptörü; oyun çubuklarının konumlarının tayin edilebilmesi için, oyun çubuklarının konumları ile orantılı sürelerle sahip darbeler üreterek işlem ünitesine gönderir.

İşlem ünitesine gönderilen bu darbeler, işlem ünitesi tarafından okunarak değerlendirilir ve böylece oyun çubuklarının konumları belirlenmiş olur.

Okuma ve değerlendirme işlemi kısaca şu şekilde gerçekleştirilir. IBM PC BASIC'indeki STICK fonksiyonu, oyun kontrol adaptörünün yerleştirildiği 201H I/O adresinden okuma yaparak bu darbeleri alır ve süresini ölçer. STRIG fonksiyonu ise yine bu adresten okuma yaparak oyun kontrol düğmelerinin basılmış veya basılmamış olduğunu bildirir.

Sonuçta elde edilen bu veriler değişik kontrol uygulamalarında kullanılabilir.

a useful tool for different control applications.

SUMMARY

The Game Control adapter, a peripheral interfacing application, has the task of generating pulses with variable durations according to the joystick positions, and sending these pulses to the CPU unit.

The pulses sent to the CPU, are then read and processed by the system, therefore, the positions of joysticks are determined.

The reading and processing operation is carried out as follows; The STICK function of the IBM PC BASIC, reads the control pulses through the H201 I/O port address where the adapter unit is connected, and measures the pulse durations. The STRIG function uses the same port address to read whether the game control button(s) on the control unit is pressed.

The result of this operation provide the user with a useful tool for different control applications.

GİRİŞ

Bu tez çalışmasında amaç; IBM PC donanımının ve mikroişlemcisinin incelenmesi, giriş çıkış olanaklarının araştırılması ve dökümanı bulunabilen bir giriş çıkış biriminin (Game Control Adapter) verilen teknik bilgilerden faydalanılarak üretiminin yapılmasıdır.

IBM PC donanımının ve mikroişlemcisinin tanıtıldığı bölümde; merkezi işlem birimi ve destek elemanları, ROM sistemi, Oku/Yaz (R/W) bellek sistemi, tümleşik Giriş/Çıkış (I/O) adaptörleri ve I/O kanalı incelenecektir.

Giriş çıkış olanaklarının tanıtıldığı bölümde; I/O kanal şeması verilecek ve I/O kanal tanımlaması yapılacaktır.

Oyun kontrol adaptörünün (Game Control Adapter) tanıtıldığı bölümde ise; adaptörün çalışması incelenecek, blok ve açık şemalar verilecek ve oyun kontrol adaptörü ile ilgili birkaç uygulama örneği verilecektir.

1.GİRİŞ

Sistem kartı bag işlev bölgesinden oluşur.Merkezi iş-
lem birimi ve destek elemanları,ROM sistemi,Oku/Yaz(R/W)
bellek alt sistemi,tümleşik I/O adaptörleri ve I/O kanalı.

Sistem kartının kalbi Intel'in 8088 mikroişlemcisidir.
Bu işlem birimi aynı firmanın 16 bitlik 8086 mikroişlemci-
sinin 8 bit veri yolu olan bir özenelemesi olup 8088 ile
yazılım uyumludur.Buna göre 8088 mikroişlemcisi çarpma ve
bölme işlemleri içeren 16 bitlik işlem ve 20 bitlik adresleme(1MByte
adres kapasitesi) yeteneğine sahiptir.Ayrıca bir yan işlem-
ci Ünitesiyle de çalışabilir.işlem Ünitesi 4.77MHz'de çalış-
tır.14.31818 MHz'lik bir kristalle çalıştırılan salınımın fre-
kansı işlemcinin saat devresi olarak kullanılır.3'e, ve diğer devre
tarafından da renkli televizyon gerekliliği olan 3.58
MHz'lik renk uyumsuzluk taşıyıcısı ile çalıştırılabilir.4'e bölün-
mür.

BİRİNCİ BÖLÜM

IBM PC DONANIMI

4.77MHz saat hızında 8088 veri yolu periyotları 840
ns veya 210 ns'lik 4 varyasyon oluşur.I/O periyotları ise
bey 210 ns varyasyon yani 1.05µs sürer.

İşlem ünitesi 20 bitlik doğrudan hafıza erişimi(DMA)
canal 4 kanal,16 bitlik zamanlama sayma kanalları ve 8 adet
öncelikli kesinti seviyesi içerir.

2.DMA(Doğrudan Hafıza Erişimi) KANALI

Hart DMA kanalının 8 varyasyonu I/O yolu üzerinde olup
işlem ünitesinin araya girme gereği bırakmadan I/O cana-
lları ile hafıza Ünitesi arasında yüksek hızlı veri ile-
tim sağlar.Düğümlenmiş DMA kanalı ise dinamik hafızaları ve

1.GİRİŞ

Sistem kartı beş işlev bölgesinden oluşur.Merkezi işlem birimi ve destek elemanları,ROM sistemi,Oku/Yaz(R/W) bellek alt sistemi,tümleşik I/O adaptörleri ve I/O kanalı.

Sistem kartının kalbi Intel'in 8088 mikroişlemcisidir. Bu işlem birimi aynı firmanın 16 bitlik 8086 mikroişlemcisinin 8 bit veri yolu olan bir düzenlemesi olup 8086 ile yazılım uyumludur.Buna göre 8088 mikroişlemcisi çarpma ve bölmeyi içeren 16 bitlik işlem ve 20 bitlik adresleme(1Mbyte adres kapasitesi) yeteneğine sahiptir.Ayrıca bir yan işlemci ünitesiyle de çalışabilir.İşlem ünitesi 4.77MHz'de çalışır.14.31818 MHz'lik bir kristalden üretilen salınının frekansı işlemcinin saat devresi tarafından 3'e, ve dış devre tarafından da renkli televizyonlar için gerekli olan 3.58 MHz'lik renk eşzamanlama işareti üretmek için de 4'e bölünür.

4.77MHz saat hızında 8088 veri yolu periyotları 840 nS veya 210 nS'lik 4 vuruştan oluşur.I/O periyotları ise beş 210 nS vuruşu yani 1.05µS sürer.

İşlem ünitesi 20 bitlik doğrudan hafıza erişimi(DMA) olan 4 kanal,16 bitlik zamanlama-sayma kanalları ve 8 adet öncelikli kesinti seviyesi içerir.

2.DMA(Doğrudan Hafıza Erişimi) KANALI

Dört DMA kanalının üç tanesi I/O yolu üzerinde olup işlem ünitesinin araya girmesine gerek bırakmadan I/O cihazları ile hafıza ünitesi arasında yüksek hızlı veri iletimi sağlar.Dördüncü DMA kanalı ise dinamik hafızaları ta-

zelemek üzere programlanmıştır. Bu işlem zamanlayıcı-sayıcı devresine bir kanal programlayarak bir boş hafıza erişimi (dummy transfer) gerçekleştirmesini sağlamak suretiyle yapılır. Bu yapıldığında hem sistem kartı hem de sistem genişletme bağlantıları üzerinde dinamik hafıza tazelemesini gerçekleştiren bir hafıza okuma çevrimi oluşur. Tüm DMA veri iletimleri için hafıza tazeleme kanalı dışında 210'ar nS'lik 5 saat vuruşu (1.05µS'lik) gereklidir. Ancak bu işlem ünitesine ait "READY" hattının susturulmamış olmasına bağlıdır. Hafıza tazeleme için kullanılan DMA çevrimleri 210'ar nS'lik 4 saat vuruşu gerektirir.

Üç adet programlanabilir zamanlama-sayma ünitesi sistem tarafından şu şekilde kullanılır:

0 Nolu kanal bir gerçek zaman saati elde etmek için gerekli, sürekli ve düzgün zaman aralıklarını elde etmek için, genel amaçlı zamanlayıcı olarak kullanılır.

1 Nolu kanal DMA kanalında zamanlama ve tazeleme işlemleri çağrısı elde etmek için kullanılır.

2 Nolu kanal ise ses hoparlörü için ton üretici olarak kullanılır. Her bir kanal enaz 1.05µS'lik bir zamanlama çözömlemesine (resolution) sahiptir.

3. KESİNTİ İSTEĞİ

Sekiz adet öncelikli kesinti seviyesinin altısı dış fonksiyon kartlarının bağlandığı sistem genişletme bağlantıları için gereken yolları oluşturur. Diğer ikisi ise sistem kartı üzerinde kullanılır. En yüksek önceliğe sahip olan "0" nolu kesinti seviyesi gerçek zaman saatine bağlı-

dır.1 nolu kesinti seviyesi ise tuş takımı adaptörüne bağlı olup tuş takımı tarafından gönderilin her bir tarama kodu için bir kesinti isteği alır.Maskelenemeyen kesinti(NMI) ise hafıza parite hatalarını bildirmede kullanılır.

4.HAFIZA BİRİMİ

Sistem kartı hem ROM hem de RAM hafızaları kullanır. Hafızanın 8'er bitlik 48K'sı ROM veya EPROM'lar içindir. Bunlar herbiri 8'er bitlik 8K kapasiteli hafıza elemanlarını alabilen 6 adet soket olarak düzenlenmiştir.Bu ROM, kaset basic yorumlayıcısını,kaset işletim sistemini,iç test fonksiyonunu,I/O sürücülerini,grafik modda 128 adet nokta matris tanımlarını ve bir disket sistem yükleyicisini içerir.Bu ünite 24 uçlu modül olarak yapılmış olup 250nS erişim süresi ve 375nS'lik çevrim zamanına sahiptir.

İki ayrı sistem katındaki RAM'ların arasındaki farklılıklar aşağıdaki tabloda belirtilmiştir.

Sistem Kartı	En Küçük Kapasite	En Büyük Kapasite	Hafıza Modül.	Lehimli Grup 0	Soketli Grup 1-3
16/64K	16K	64K	1'er bitlik 16K	9'ar bitlik 1 Grup	9'ar bitlik 3 Grup
64/256 K	64K	256K	1'er bitlik 64K	9'ar bitlik 1 Grup	9'ar bitlik 3 Grup

Bu sistem kartlarının herhangi birinin en büyük kapasitesinden daha geniş bir hafıza,ancak sistem genişletme bağlantıları üzerinden eklenecek hafıza kartlarıyla ger-

çekleřtirilebilir.Bu kartların üzerindeki hafızanın tümünün parite kontrolu yapılır ve kartlar, 1'er bitlik 16K veya 1'er bitlik 64K'lık 250nS erişim zamanı ve 410nS çevrim zamanı olan tümleşik hafıza devreleri içerir.

5.SES KASETİ SİSTEMİ VE TUŞ TAKIMI

Sistem kartı bir ses kaseti sistemi,hoparlör,tuş takımı bağlantıları ve ilgili devreleri içerir.Kaset adaptörü,iyi kaliteli herhangi bir kaset teyp cihazına kulaklık çıkışı ve mikrofon girişı vasıtasıyla bağlanma olanağı sağlar.Bu bağlantı ünitesi,teyp ünitesinin motorunun program kontrolu altında çalıştırılıp durdurulmasına olanak sağlayan bir motor kontrol hattında sahiptir.Kasete yazma ve okuma 1000 ve 2000 Baud'luk hızlarda gerçekleştirilebilir.Baud oranı(iletim hızı) deęişken olup iletilen verinin içeriğine baęlıdır.Çünkü iletilen verideki "0" ve "1" seviyelerine karşı düşen iletim zamanları farklıdır.Sistemin kendi kendini kontrol etmesi gerektięi durumlarda kaset bağlantı ünitesi okuma ve yazma fonksiyonlarını sırayla uygulayarak sistem kartının üzerindeki devreleri kontrol etme imkanı da sağlayabilir.ROM'daki kaset fonksiyonlarının yazılımı,kaset üzerindeki veriyi kontrol etmek amacıyla bu veriyi bloke edip bir tekrarlı kontrol çevrimi oluşturur.

Sistem kartı,tuş takımı ile bir seri ara bağlantı sağlamaya yarayan adaptör devrelerini de içerir.Bu devreler tam bir tarama kodu alındığında,işlem ünitesinde bir kesinti oluşturur.Bu bağlantı ünitesi tuş takımında bir iç kontrol işlemi isteęide oluşturabilir.

Kaset ve tuş takımı bağlantıyı sistem kartı üzerinde

5 uçlu DIN konnektörleri ile sağlanır ve yerleri arka paneli üzerindedir. Sistem 6.5 cm çaplı bir ses hoparlörüne de sahiptir.

6.1/0 ADRES HARİTASI

16'lık Adres Alanı	Kullanım
000-00F	8237A-5 DMA devresi için
020-021	8259A Kesinti için
040-043	8253-5 Zamanlayıcı için
060-063	PPI 8255A-5
080-083	DMA Sayfa kaydediciler
0Ax ⁺	NMI Maskeleye kaydedicisi
0Cx	Sistem için ayrılmıştır
0Ex	Sistem için ayrılmıştır
100-1FF	Kullanılamaz
200-20F	Oyun kontrol adaptörü
210-217	Sistem genişletme
220-24F	Sisteme ayrılmış
278-27F	Sisteme ayrılmış
2F0-2F7	Sisteme ayrılmış
2F8-2FF	Asenkron haberleşme(ikincil)
300-31F	Prototip kartı
320-32F	Sabit disk Ünitesi
378-37F	Yazıcı
380-38C ⁺⁺	SDLC haberleşme
380-389 ⁺⁺	İkili tabanda senkron haberleşme (ikincil)

3A0-3A9	İkili tabanda senkron haberleşme (birincil)
3B0-3BF	IBM tekrenkli ekran/yazıcı
3C0-3CF	Sisteme ayrılmış
3D0-3DF	Renkli ekran/grafik
3E0-3F7	Sisteme ayrılmış
3F0-3F7	Disket
3F7-3FF	Asenkron haberleşme(birincil)

+:Sisteme güç uygulandığında 8088'deki maskelenemeyen kesinti(NMI) serbest bırakılır.Maskeleme biti sistem yazılımı vasıtasıyla "1"'e veya "0"'a programlanabilir.Bu şu şekilde yapılır."1"'e alma:A0 I/O adresine 80 yazmakla gerçekleştirilebilir."0"'a alma:Aynı adrese 00 verisini yazmakla gerçekleştirilebilir.

++:SDLC haberleşme ve ikincil ikili tabanda senkron haberleşme beraber kullanılamaz,çünkü bunlara ait adresler birbirinin içine girmektedir.

7.8088 DONANIM KESİNTİ LİSTESİ

Numara -----	Kullanım -----
NMI	Parite
0	Zamanlama
1	Tuş takımı
2	Sisteme ayrılmış
3	Asenkron haberleşme(ikincil) SDLC haberleşme İkili tabanda senkron hab.(ikincil)

640K	4	00000	Asenkron haberleşme(birincil)
			SDLC haberleşme
688K		10000	İkili tabanlı senkron hab.(birincil)
704K	5	00000	Sabit disk ünitesi
720K	6	40000	Disket
736K		50000	Yazıcı/grafik
752K	7	50000	Yazıcı

8.SİSTEM BELLEK HARİTASI

İki değişik sistem kartı için ayrı ayrı bellek haritaları aşağıda verilmiştir.

8.1.16/64K SİSTEM KARTI İÇİN BELLEK HARİTASI

Başlangıç Adresi 10'luk 16'lık	Fonksiyon
0 00000	Sistem kartı üzerinde 16K'dan 64K'ya kadar RAM
16K 04000	
32K 08000	
48K 0C000	
64K 10000	I/O kanalı üzerinde 576K'ya kadar RAM alanı
.	
.	
.	
.	
.	
.	
.	
.	
624K 9C000	

640K	A0000	
688K	AC000	128K Sisteme ayrılmış
704K	B0000	Tek renkli
720K	B4000	
736K	B8000	Renkli/grafik alanı
752K	BC000	
768K	C0000	
784K	C4000	
800K	C8000	Sabit disk ünitesi kontrol
.	.	
.	.	128K sisteme ayrılmış
944K	EC000	192K RAM sistem genişletme ve kontrol
960K	F0000	Sisteme ayrılmış
976K	F4000	
.	.	48K temel sistem ROM'u
1008K	FC000	Sabit disk ünitesi kontrolü

8.2.64/256K SİSTEM KARTI İÇİN BELLEK HARİTASI

Başlangıç Adresi	Fonksiyon
10'luk 16'lık	
0 00000	
.	.
.	.
.	.
.	.
240K 3C000	Sistem kartı üzerinde 64K'dan 256K'ya kadar RAM alanı

256K	40000	I/O kanalı üzerinde 384K'ya kadar RAM alanı
.	.	
.	.	
.	.	
.	.	
.	.	
624K	9C000	
640K	A0000	128K sisteme ayrılmış
.	.	
.	.	
704K	B0000	Tek renkli
720K	B4000	
736K	B8000	Renkli/grafik
752K	BC000	
768K	C0000	
.	.	
800K	C8000	Sabit disk ünitesi kontrolu
.	.	
.	.	
944K	EC000	192K sistem genişletme ve kontrol RAM
960K	F0000	Sisteme ayrılmış
976K	F4000	48K temel sistem ROM'u
.	.	
1008K	FC000	

1.0.111

I/O kanalı 3086 mikroislemci veriyolunun bir geniş-
leme biçimidir. Ancak çoğullamasız, güç kaynağı destekli, DMA
ve çeşitli kesinti fonksiyonlarının eklenmesiyle geliştiril-
miş bir yapıdır. I/O cihazları, I/O hafıza haritasındaki ad-
res alanları kullanılarak adreslenir. I/O kanal kartları
için 512 adet I/O cihaz adresi mevcuttur. I/O kanalı her
bağlantı yarığındaki kartların üzerindeki LS serisi (düşük
güçlü CMOS) türetilmiş devrelerin kullanılacağı varsayı-
larak 8 genişletme yarığının tümüne yetecek güçte güç kay-
nağıyla donatılmıştır.

1.1.0ZELLİKLER

İKİNCİ BÖLÜM

-8 bitlik çift yönlü veri yolu

-20 adres hattı I/O KANALI

-6 kesinti seviyesi

-I/O yazma okuma hızı ve hafıza için kontrol hatları

-Hafıza vasıtasıyla zamanlama kontrol hatları

-Kanal kontrol hattı

-Adaptörler için güç ve toprak bağlantıları

1.GİRİŞ

I/O kanalı 8088 mikroişlemci veriyolunun bir genişleme biçimidir.Ancak çoğullamasız,güç kaynağı destekli,DMA ve çeşitli kesinti fonksiyonlarının eklenmesiyle geliştirilmiş bir yapıdır.I/O cihazları,I/O hafıza haritasındaki adres alanları kullanılarak adreslenir.I/O kanal kartları için 512 adet I/O cihaz adresi mevcuttur.I/O kanalı her bağlantı yarığındaki kartların üzerinde LS serisi (düşük güçlü schottky) tümleşik devrelerin kullanılacağı varsayılarak 8 genişletme yarığının tümüne yetecek güçte güç kaynağıyla donatılmıştır.

1.1.ÖZELLİKLER

- 8 bitlik çift yörlü veri yolu
- 20 adres hattı
- 6 kesinti seviyesi
- I/O yazma okuma hızı ve hafıza için kontrol hatları
- Hafıza tazelemesi için zamanlama kontrol hatları
- Kanal kontrol hattı
- Adaptörler için güç ve toprak bağlantıları

2.I/O KANAL ŞEMASI

İşaret	Bacak	Bacak	İşaret
GND	B1	A1	- I/O CH CK
+ RESET DRV	B2	A2	+ D7
+5V DC	B3	A3	+ D6
+ IRQ2	B4	A4	+ D5
-5V DC	B5	A5	+ D4
+ DRQ2	B6	A6	+ D3
-12V DC	B7	A7	+ D2
Kullanılmıyor	B8	A8	+ D1
+12V DC	B9	A9	+ D0
GND	B10	A10	+ I/O CH RDY
- MEMW	B11	A11	+ AEN
- MEMR	B12	A12	+ A19
- IOW	B13	A13	+ A18
- IOR	B14	A14	+ A17
- DACK 3	B15	A15	+ A16
+ DRQ3	B16	A16	+ A15
- DACK 1	B17	A17	+ A14
+ DRQ1	B18	A18	+ A13
- DACK0	B19	A19	+ A12
CLK	B20	A20	+ A11
+ IRQ7	B21	A21	+ A10
+ IRQ6	B22	A22	+ A9
+ IRQ5	B23	A23	+ A8
+ IRQ4	B24	A24	+ A7
+ IRQ3	B25	A25	+ A6
- DACK 2	B26	A26	+ A5
+ T/C	B27	A27	+ A4
+ ALE	B28	A28	+ A3
+5V DC	B29	A29	+ A2
OSC	B30	A30	+ A1
GND	B31	A31	+ A0

3.1/O KANALININ TANIMLANMASI

Tüm hatlar TTL uyumludur.

İşaret	Giriş Çıkış	Tanım
OSC	Ç	70nS'lik periyodu olan(14.31818) %50 darbe oranına sahip bir işarettir.
CLK	Ç	Sistem saatidir.%33 darbe oranına sahip 210nS periyodlu(4.77MHz) bir işarettir.OSC işaretininin 3'e bölünmesiyle elde edilir."1" seviyesindeki süre 70nS "0" seviyesindeki süre 140nS dir.
RESET DRV	Ç	Bu hat sisteme güç uygulandığında veya şebeke besleme geriliminde bir düşme olduğunda sistemi sıfırlar ve başlangıç konumuna getirir.Bu işaret saat darbesinin düşen kenarıyla eş zamanlıdır ve "1" seviyesindeyken etkindir. Bu işaret tüm seviyeler,belirlenmiş çalışma değerlerine ulaşincaya kadar "1" seviyesinde kalır.Ana kullanım yeri veriyollarına bağlı ara bağlantı devrelerinde ve I/O cihazlarını sıfırlayıp başlangıç konumuna almaktır.
AO-A19	Ç	Bu çıkış işaretleri sistem içi I/O cihazlarını adreslemede kullanılan 20 adet adres hattından oluşur.Bu 20 adres hattı 1Mbyte'a kadar bellek alanı-

nı adresleyebilir. AO en düşük ağırlıklı bittir (LSB) A19 ise en yüksek ağırlıklı bittir (MSB). Bu işaretler işlem ünitesi tarafından, sistem veri yoluna I/O yazma-okuma işlemlerine ait periyotlarda ve DMA periyotları sırasında çıkarılır. Temel sistem hafıza RAM'ı (0-64K) sistem veri yolu üzerinden adreslenemez. Ayrıca I/O adreslemede yalnızca AO-A9 arası adres hatları kullanılabilir. "1" seviyesinde etkindirler.

DO-D7

G/Ç

Bunlar işlem ünitesi, hafıza ve I/O cihazları için veri bitlerini oluşturan işaretlerdir. DO en düşük ağırlıklı bit (LSB) D7 ise en yüksek ağırlıklı (MSB) bittir. Bu hatlar "1" seviyesinde etkindirler.

ALE

Ç

Adres kaydedicileri kontrolü (Adres Latch Enable). Bu işaret 8288 veriyolu kontrol ünitesi tarafından sağlanır ve sistem kartında işlem ünitesince belirlenen geçerli adresleri kaydetmek için kullanılır. Bu işaret I/O kanalı üzerinde AEN ile beraber kullanıldığında geçerli işlem ünitesi adresinin göstergesi olarak kullanılır. İşlem üni-

I/O CH KEY G
 tesi adresleri bu işaretin düşen kenarı vasıtasıyla kaydedilir. Bu işaret DMA periyotları sırasında etkin değildir. Bu işaret ayrıca 8088 işlem ünitesinin bölgesel adres-veri yolu üzerindeki adres bilgisini kaydetmede de kullanılır. İşaret, adres yolu serbestleşmeden önce etkin olduğu "0" seviyesindedir. Adres yolu serbest hale geldiğinde "1" 'e çıkar.

I/O CH CK

G

Bu işaret I/O kanalı üzerindeki hafıza veya diğer ünitelere ait parite hatalarını bildirir. Bu işaret etkin olduğu "0" seviyesindeyken bir parite hatasına rastlanmış demektir. Bu işaret bir maskelenemeyen kesintiye neden olmadan önce serbest bırakılmalıdır. İşlem Ünitesinde bu işaret tarafından ortaya çıkarılan maskelenemez kesinti I/O kaydedici portu üzerindeki bir bit tarafından ayrıca maskelendiği için bunun olabilmesi için ayrıca serbest bırakılmalıdır. I/O ka-
 üzerinde yavaş gerçekleşen giriş çıkış işlemleri veya yavaş hafıza elemanları için bir "READY" i, areti de mevcuttur. I/O üniteleri I/O hafıza haritasındaki adresler kullanılarak se-

çilirler.

I/O CH RDY

G

Bu işaret normalde "1" seviyesinde olup I/O kanalı üzerindeki yavaş hafıza veya I/O ünitelerinden bir okuma yapılırken okuma işleminin süresini uzatmak için "0" seviyesine çekilir. Bu seviyede kaldığı sürece I/O kanalı hazır değil demektir. "0" seviyesinde kalış süresi hiçbir şekilde 10 saat vuruşunu geçmemelidir. Yani 210nS'den 10 adet saat vuruşu olan 2100nS'den daha uzun sürede "0" seviyesinde kalmamaktadır. Bu süre CLK işaretinin periyotlarıyla ölçülür. Bu işaretin veri hatları işlemlerine ait periyotları uzatması ile MEMR, MEMW, IOR ve IOW komutları alınır.

IRQ2-IRQ7

G

Bunlar kesinti isteğini oluşturan 6 adet işarettir ve herhangi bir I/O cihazı, işlem ünitesinin dikkatini çekmeye çalıştığında ortaya çıkarlar. İşlem ünitesine sistem veri yolları üzerinden iletilirler. Öncelik sırası IRQ2'den IRQ7'ye doğru düşer. Bir kesinti isteği, ilgili IRQ hattı üzerinde seviyenin "0" dan "1"'e çekilmesiyle bildirilir ve işaret, işlem ünitesi tarafından alındığına dair bir işaretin (INTA) cevap olarak gelmesine kadar bu sevi-

IOR	Ç	yede kalır(Kesinti değerlendirme alt programının uygulanışı sırasında) Bu işaret,bir I/O cihazına,göndereceği veriyi veri yolu üzerine sürme emrini verir.Bu işaret DMA kontrol ünitesi veya işlem ünitesi tarafından oluşturulabilir.Bu işaret "0" seviyesinde etkidir.
IOW	Ç	Bu işaret ise bir I/O cihazına,veri yolu üzerindeki veriyi okuması için gerekli emri verir.İşlem Ünitesi veya DMA Ünitesi tarafından oluşturulabilir.Bu işaret "0" seviyesinde etkindir.
MEMR	Ç	Bu işaret hafıza elemanına,üzerindeki veriyi veri yolu üzerine sürme emrini verir.İşlem Ünitesi veya DMA kontrol Ünitesi tarafından oluşturulabilir.Bu işaret "0" seviyesinde etkindir.
MEMW	Ç	Bu işaret hafıza elemanına,veri yolu üzerindeki veriyi kaydetme emrini verir.İşaret 8288 veri yolu kontrolü Ünitesinden çıkar ve adres hattındaki işaretlerin söz konusu verinin yazılacağı hafızanın adresini belirlediğini gösterir.İşlem Ünitesi veya

DMA kontrol ünitesi tarafından üretilir. Bu işaret "0" seviyesinde etkindir.

DRQ1-DRQ3

G

Bu işaretler doğrudan hafıza erişimi isteğini bildiren asenkron kanal işaretleridir. Çevrel elamanlar tarafından DMA gereksinimlerini bildirme amacıyla kullanılırlar. Öncelik sırası DRQ1'den DRQ3'e doğru düşer. Bir DMA isteği, ilgili DRQ hattındaki seviyenin "1"'e çekilmesi ve buna karşılık düşen DACK işaretinin alınmasına kadar bu seviyede tutulmasıyla belirtilir.

DACK0-DACK3

Ç

Bu işaretler, DMA isteğinin alındığını göstermek için, ve sistem dinamik hafızasının tazelenmesi için kullanılır. Etkin seviyeleri "0"'dır. Dinamik hafıza tazelenmesinde DACK0 kullanılır.

AEN

Ç

Bu işaret DNA için gerekli veri iletimlerine olanak sağlamak amacıyla, işlem ünitesini ve diğer ilgili elemanları I/O kanalından çıkarmak için kullanılır. Bu işaret etkin olduğu "1" seviyesindeyken adres yolları, veri yolları ile hafıza ve I/O okuma-yazma işlemlerinin kontrolü DMA kontrol ünitesine geçer. Ayrıca sis-

tem lolları üzerindeki I/O port adreslerini etkisiz kılarak DMA hafıza adresleriyle I/O port adreslerinin karsıma olasılığını ortadan kaldırır.

T/C

Ç

Bu işaret bir DMA kanalı önceden tanımlanmış sayıdaki periyodu tamamladığında "1" seviyesine çıkarak bunu belirtir. Ayrıca DMA sırasında yapılan blok veri iletimini de durdurur.

ÜÇÜNCÜ BÖLÜM

OYUN KONTROL ADAPTORU

1.GİRİŞ

Oyun kontrol adaptörü,4adete kadar oyun kontrol çarkı (paddle) veya 2adete kadar oyun çubuğunun(joystick) sisteme bağlanmasına olanak tanır.Bu kart sistem kartlarının veya sistem genişletme kartlarının üzerindeki bağlantı yerlerinin(slot) içine girecek şekilde yapılmıştır.Oyun kontrol ara bağlantı kablosu adaptörün arkasına bağlanır. Ayrıca anahtarlar için de 4 giriş eklenmiştir.Çark ve oyun çubuğu konumları adaptöre gönderilen direnç değerlerinin değiştirilmesiyle belirlenir.Adaptör ve sistem yazılımı o anda geçerli olan direnç değerini bir bağlı çark veya oyun çubuğu konumuna karşı döndürür.Bir çıkış işaretinin alınması üzerine dört devrenin devresi çalışmaya başlar.

ÜÇÜNCÜ BÖLÜM

Devrenin kararlı OYUN KONTROL ADAPTÖRÜ bir fonksiyonu olarak belirlenmesi suretiyle çark konumu bulunabilir.Bu adaptör dört analog(dirençsel) ve dört sayısal giriş noktası olan genel amaçlı I/O kart olarak da kullanılabilir.

1.1.ARKAS KEBUNUN ÇÖZÜMLERİ

Oyun kontrol adaptörü 201(16 tabanında) nolu I/O portuna yerleştirilmiştir.Seçme işleminin gerçekleştirilmesi için adresin 201 olduğu anda AEN etkin olmalıdır.Seçme işlemi tek kararlı devreleri tetiklemek için bir yazma işlemine veya tetik düğmeleri ile tek kararlı devre çıkışlarının değerlerini vermek üzere bir okuma işlemine izin verir.

1.GİRİŞ KONTROL ADAPTÖRÜ BLOK ÇEMASI

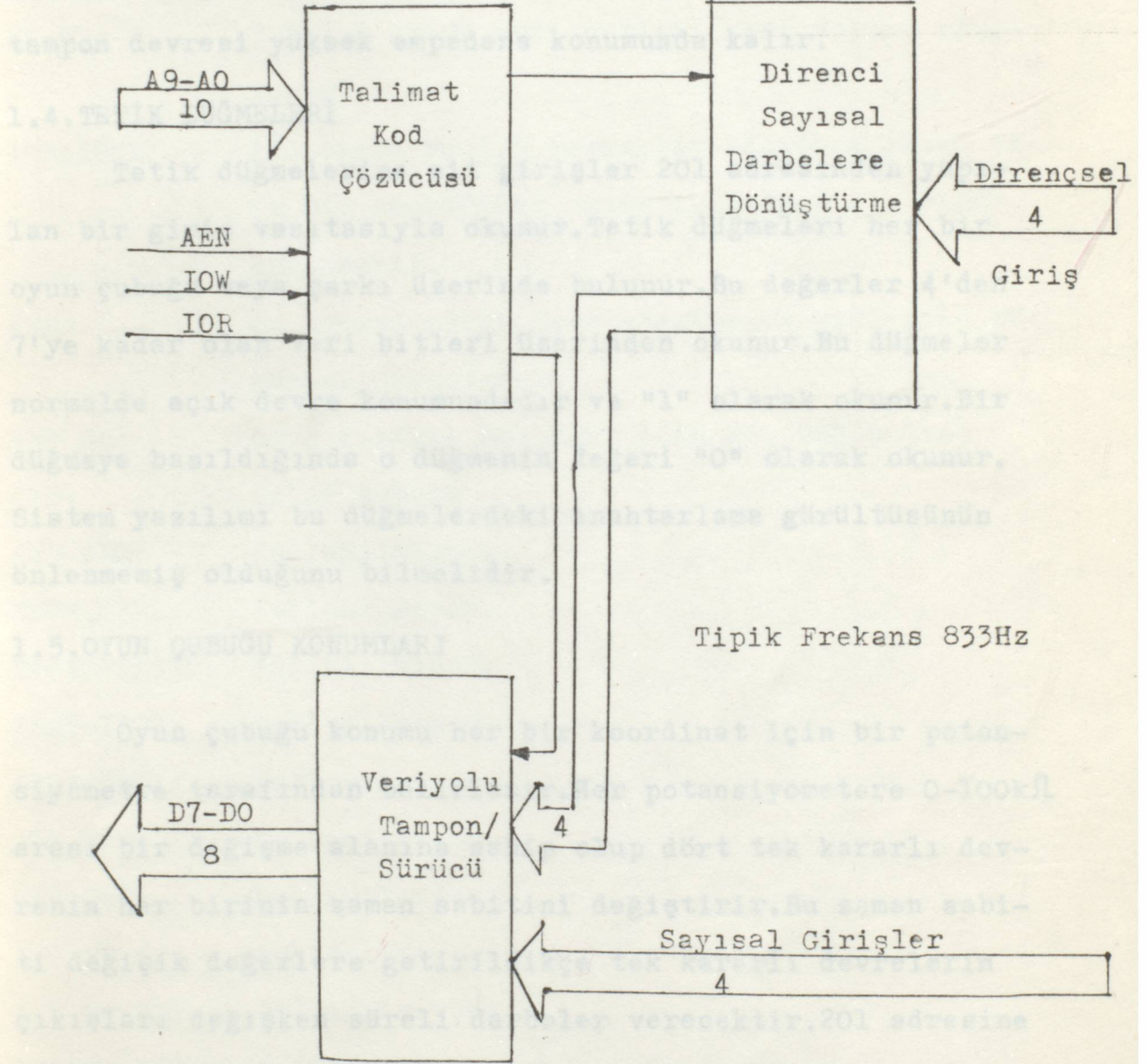
Oyun kontrol adaptörü,4adete kadar oyun kontrol çarkı (paddle) veya 2adete kadar oyun çubuğunun(joystick) sisteme bağlanmasına olanak tanır.Bu kart sistem kartlarının veya sistem genişletme kartlarının üzerindeki bağlantı yarıklarının(slot) içine girecek şekilde yapılmıştır.Oyun kontrol ara bağlantı kablosu adaptörün arkasına bağlanır. Ayrıca anahtarlar için de 4 giriş eklenmiştir.Çark ve oyun çubuğu konumları adaptöre gönderilen direnç değerlerinin değiştirilmesiyle belirlenir.Adaptör ve sistem yazılımı o anda geçerli olan direnç değerini bir bağlı çark veya oyun çubuğu konumuna karşı düşürür.Bir çıkış işaretinin alınması üzerine dört zamanlama devresi çalışmaya başlar. Devrenin kararlılık zamanının,direncin bir fonksiyonu olarak belirlenmesi suretiyle çark konumu bulunabilir.Bu adaptör dört analog(dirençsel) ve dört sayısal giriş noktası olan genel amaçlı I/O kart olarak da kullanılabilir.

1.1.ADRES KODUNUN ÇÖZÜLMESİ

Oyun kontrol adaptörü 201(16 tabanında) nolu I/O portuna yerleştirilmiştir.Seçme işleminin üretilebilmesi için adresin 201 olduğu anda AEN etkin olmamalıdır.Seçme işlemi tek kararlı devreleri tetiklemek için bir yazma işlemine veya tetik düğmeleri ile tek kararlı devre çıkışlarının değerlerini vermek üzere bir okuma işlemine izin verir.

1.2.OYUN KONTROL ADAPTÖRÜ BLOK ŞEMASI

Veri yolu bir LS244 Tampon/Sürücü devresi vasıtasıyla
tamponlanır.201 adresinden gelen bir girişe karşılık oyun
kontrol adaptörü veri yolunu sürer.Diğer tüm zamanlarda



1.3.VERİ YOLU TAMPONU VE SÜRÜCÜSÜ

Veri yolu bir LS244 Tampon/Sürücü devresi vasıtasıyla tamponlanır.201 adresinden gelen bir girişe karşılık oyun kontrol adaptörü veri yolunu sürer.Diğer tüm zamanlarda tampon devresi yüksek empedans konumunda kalır.

1.4.TETİK DÜĞMELERİ

Tetik düğmelerine ait girişler 201 adresinden yapılan bir giriş vasıtasıyla okunur.Tetik düğmeleri her bir oyun çubuğu veya çarkı üzerinde bulunur.Bu değerler 4'den 7'ye kadar olan veri bitleri üzerinden okunur.Bu düğmeler normalde açık devre konumundadır ve "1" olarak okunur.Bir düğmeye basıldığında o düğmenin değeri "0" olarak okunur.Sistem yazılımı bu düğmelerdeki anahtarlama gürültüsünün önlenmemiş olduğunu bilmelidir.

1.5.OYUN ÇUBUĞU KONUMLARI

Oyun çubuğu konumu her bir koordinat için bir potansiyometre tarafından belirlenir.Her potansiyometre 0-100k Ω arası bir değişme alanına sahip olup dört tek kararlı devrenin her birinin zaman sabitini değiştirir.Bu zaman sabiti değişik değerlere getirildikçe tek kararlı devrelerin çıkışları değişken süreli darbeler verecektir.201 adresine yapılan bir çıkış için dört tek kararlı devrenin hepsi aynı anda tetiklenir.Dördünün çıkışları bu anda "1" seviyesine çıkar ve her bir potansiyometrenin o andaki direnç değerine bağlı olarak bu seviyede kalır.Bu dört çıkış 201 adresinden yapılan bir giri, sırasında okunur ve "0" ile "3"

arası veri bitleri üzerinde görölürler.

2. I/O KANAL TANIMLAMALARI

- A9-A0: 0 ile 9 arasındaki adres hatları oyun kontrol adaptörünü adreslemede kullanılır.
- D7-D0: 7 ile 0 arası veri hatları veri yolunu oluşturur.
- IOR, IOW: I/O okuma ve I/O yazma, bir adaptöre yazma veya bir adaptörden okuma işlemleri sırasında kullanılır.
- AEN: Bu işaret etkin iken adaptör ve veri yolu sürücüsü susmalıdır.
- +5V dc: Oyun kontrol adaptörü için güç bağlantısı
- GND: Ortak toprak
- A19-A10: Kullanılmıyor.
- MEMW, MEMR: Kullanılmıyor.
- DACK0-DACK3: Kullanılmıyor.
- IRQ7-IRQ2: Kullanılmıyor.
- DRQ3-DRQ1: Kullanılmıyor.
- ALE, T/C: Kullanılmıyor.
- CLK, OSC: Kullanılmıyor.
- I/O CH CK: Kullanılmıyor.
- I/O CH PDY: Kullanılmıyor.
- RESET DRV: Kullanılmıyor.
- 5V dc: Kullanılmıyor.
- +12V, -12V dc: Kullanılmıyor.

3.ARA BAĞLANTI TANIMLAMASI

Oyun kontrol adaptörü 8 giriş hattına sahiptir.Bunlardan dördü sayısal ve dördü de dirençsel girişlerdir. Girişler 201 adresinden yapılan bir giriş işlemi komutu vasıtasıyla okunur.

Dört sayısal girişin her biri $1k\Omega$ 'luk yukarı çekme direncine sahiptir.Girişlerde hiç bir sürüş yokken bu girişlerde "1" okunur.Bu girişlerde "0" okunması için girişlerin toprağa çekilmesi gerekir.

Dört dirençsel giriş ise +5V değerinde olup aşağıdaki eşitlikçe belirlenen ve yük direnciyle orantılı olan bir zaman aralığına sahip sayısal bir darbeye çevrilirler.

$$ZAMAN=24.2\mu S+0.011(r)\mu S$$

Kullanıcı arabasını,201 adresine yapacağı bir çıkış vasıtasıyla başlatmalıdır.Bu adresden yapılacak bir giriş işlemi ise sayısal darbenin "1" seviyesine gidip direnç değerine bağlı bir süre kadar bu seviyede kalmasını sağlayacaktır.0'dan 3'e kadar olan bu dört bitin tümü aynı şekilde çalışır.Bunlardaki sayısal darbelerin dördü de aynı anda "1"'e çıkar ve giriş direncine bağlı olarak ayrı ayrı zamanlarda "0"'a düşerler.

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
------	------	------	------	------	------	------	------

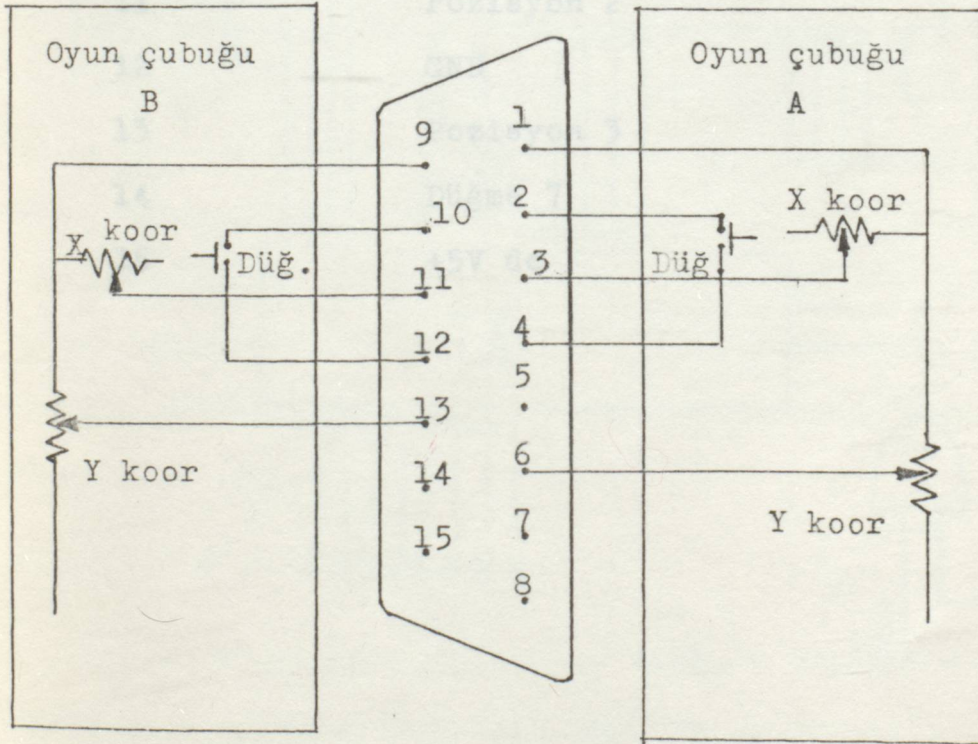
sayısal girişler dirençsel girişler

Oyun kontrol adaptörü için tipik giriş ortamı oyun çubukları veya oyun çarklarıdır.

Oyun çubukları tipik olarak iki tanedir(A ve B).Bunların her biri 0-100k Ω arasında değişebilen iki dirence sahiptir.Değişken dirençlerden biri X koordinatını diğeri Y koordinatını gösterecektir.Bunlar aşağıdaki giriş verilerini sağlayacak şekilde bağlanmalıdır.

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
B2	B1	A2	A1	B-Y	B-X	A-Y	A-X
Düğ.	Düğ.	Düğ.	Düğ.	Koor	Koor	Koor	Koor

Oyun kontrol cihazlarının bağlanması için aşağıdaki şemaya bakılmalıdır.



4. D TİP KONNEKTÖRÜN BACAK TANIMLAMASI

Bacak	Tanım
1	+5V dc
2	Düğme 4
3	Pozisyon 0
4	GND
5	GND
6	Pozisyon 1
7	Düğme 5
8	+5V dc
9	+5V dc
10	Düğme 6
11	Pozisyon 2
12	GND
13	Pozisyon 3
14	Düğme 7
15	+5V dc

5.1.DEVRENİN ÇALIŞMASI

7427,7430 ve 7432 talimat kod çözücüyü oluşturur. Bunlar AO-A9,AEN,IOR ve IOW'yi kontrol ederek devrenin etkin olup olmayacağına karar verir.201 nolu adresten(porttan) bir okuma yapılacağı zaman 7432'nin 3 nolu bacağı "0"'a düşer ve LS244 etkin duruma geçerek veriyi veri yoluna sürer.Bu porttan bir yazma yapılacağı zaman ise 7432 nin 6 nolu bacağı "0"'a düşer ve 558'i tetikler.

558 devrede tekkararlı olarak çalışmaktadır.558'in zamanlama direncini oyun çubuğunun içindeki potansiyometre oluşturmaktadır.Potansiyometrenin ayarlanmasıyla tekkararlı çıkışındaki darbenin süresi değiştirilmiş olur.

Oyun çubuğunun konumunun okunması şu şekilde olur. Önce 558 tetiklenir(558 oyun çubuğu konumuyla orantılı olarak darbeler üretir).558 çıkışındaki darbeler ile tetik düğmelerinin konumları LS244 üzerinden veri yoluna iletilir. Veri yolundaki bu veriler işlem ünitesi tarafından alınarak değerlendirilir.Bu değerlendirme ise BASIC'deki STICK ve STRIG komutlarıyla yapılır.STICK komutu ile oyun çubuğunun konumu,STRIG komutu ile de tetik düğmelerinin konumları okunur.

6.558DÖRTLÜ ZAMANLAYICI

558 dörtlü zamanlayıcılar tümüyle birbirinden bağımsız dört ayrı zamanlama fonksiyonunu yerine getirebilen zamanlayıcı tümdevrelerdir.Yüksek kararlılıktaki bu genel amaçlı devreler mikrosaniyelerden saatler mertebesine kadar

yüksek doğrulukta gecikmeler elde etmek için tekrararlı modda kullanılabilir. Zaman geciktirme tipi çalışma modunda gecikme zamanı dışarıdan bağlanan bir direnç ve kondansatör ile yüksek doğruluklu olarak kontrol edilir. Kararsız(Astable) çalışma ise dört zamanlayıcı devreden ikisi kullanılarak elde edilir.

558'in içindeki dört zamanlama devresi kenar tetiklemeli olup ardışıl zamanlama uygulamaları için ardarda bağlandıklarında bağlama(kuplaj) kondansatörü gerektirmezler. Çıkış akımı kapasitesi her biri için 100mA dir.

6.1.ÖZELLİKLERİ

- Her devre için 100mA çıkış akımı
- Kenar tetiklemeli
- Çıkış tetikleme koşullarından bağımsız
- 4.5V'dan 18V'a kadar geniş kaynak gerilimi kullanma imkanı
- Zaman aralıklarının mikrosaniyelerden saatlere kadar ayarlanabilmesi
- Zamanlama periyodunun RC'e eşit olması
- Askeri uygulama gereksinimlerinin karşılanabilmesi

6.2.UYGULAMA ALANLARI

- Ardışıl zamanlama
- Geciktirme uygulamaları
- Yüksek doğrulukta zamanlama
- Endüstriyel kontrol uygulamaları
- Dörtlü tekkararlı devre

6.3.558'İN ÇALIŞMASI

Tekkararlı çalışma modunda enaz iki dış eleman sağlanması gerekli olup bunlar zamanlama direnci ve kondansatörüdür. Zaman periyodu R ve C'nin çarpımına eşittir. 558'in çıkış katının yapısından dolayı, çıkışta devreyi tamamlamak için bir yükün olması zorunludur.

Kararsız çalışma için dört zamanlayıcıdan ikisinin çapraz bağlanması gereklidir. Her bir çıkışın diğerinin tetikleme girişine doğrudan bağlı olması gereklidir. Darbe oranı $R1C1$ 'in $R2C2$ 'ye oranının ayarlanmasıyla değiştirilebilir. Bu oran %0'a yakın değerlerden %100'e yakın değerlere kadar değiştirilebilir.

6.4.558'İN ÇIKIŞ KATININ YAPISI

558'in çıkış yapısı yukarı çekme (pull-up) direnci gerektiren açık kollektörlü bir yapı olup kırmık (chip) ve kılıfın toplam jonksiyon sıcaklık sınırı ve toplam güç harcama sınırını aşmamak koşuluyla her bir zamanlama devresi için 100mA aktarma (sinking) akımına dayanabilir. Çıkış normalde "0" olup tetiklemeden sonra "1"e çıkar.

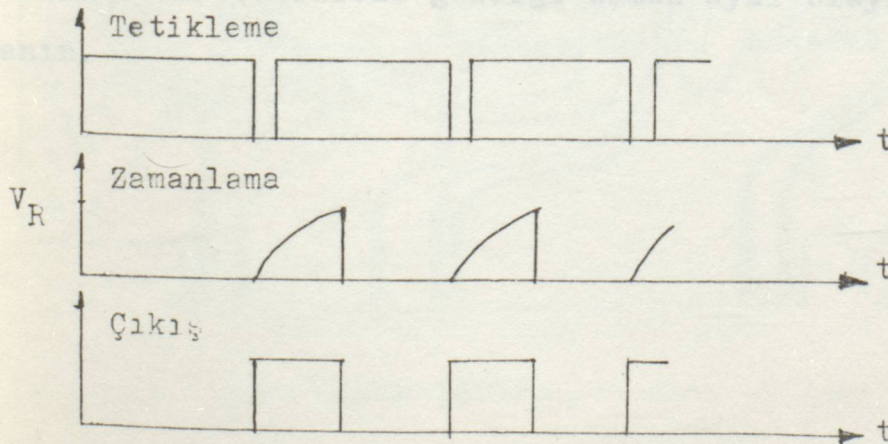
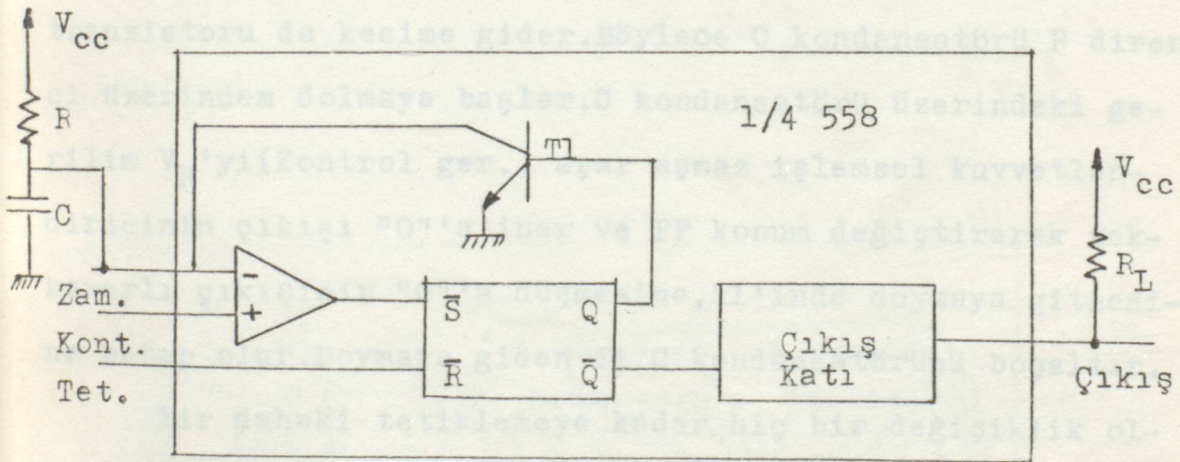
6.5.SIFIRLAMA (RESET)

Tüm zamanlayıcıları aynı anda sıfırlayıp çıkışları "0" 'a çekmek için bir sıfırlama fonksiyonu oluşturulmuştur. Sıfırlama anında tetiklemeye izin verilmez. Sıfırlama sona erdikten sonra tetikleme gerilimi "1" 'e ve hemen ardından "0" 'a çekilerek tetikleme sağlanır.

6.6.KONTROL GERİLİMİ

558 zamanlayıcı için bir kontrol geriliminin varlığı da öngörülmüştür. Bu, eşik geriliminin modüle edilerek çıkış darbe genişliğinin ve darbe oranının bir dış kontrol gerilimi vasıtasıyla ayarlanabilmesine olanak tanır. Bu kontrol geriliminin değişme aralığı 0.5V ile kaynak geriliminin 1V eksiği arasında olabilir. Bu da 1/50 oranında periyod süresi değişimine izin verir. Periyodu gerilimle kontrol edilen bir ardışıl zamanlayıcıda zamanlama periyodları, ayar aralığıyla orantılı kalır.

6.7.558'İN TEKKARARLI OLARAK KULLANILMASI



7.BASIT Bir önceki sayfada 558'in iç şeması açık olarak görülmektedir.Şimdi bu şema üzerinde 1/4 558 ile yapılan bir tekkararlıının nasıl çalıştığını inceleyelim ve bazı noktalardaki gerilimlerin zamana göre değişimini çizelim.

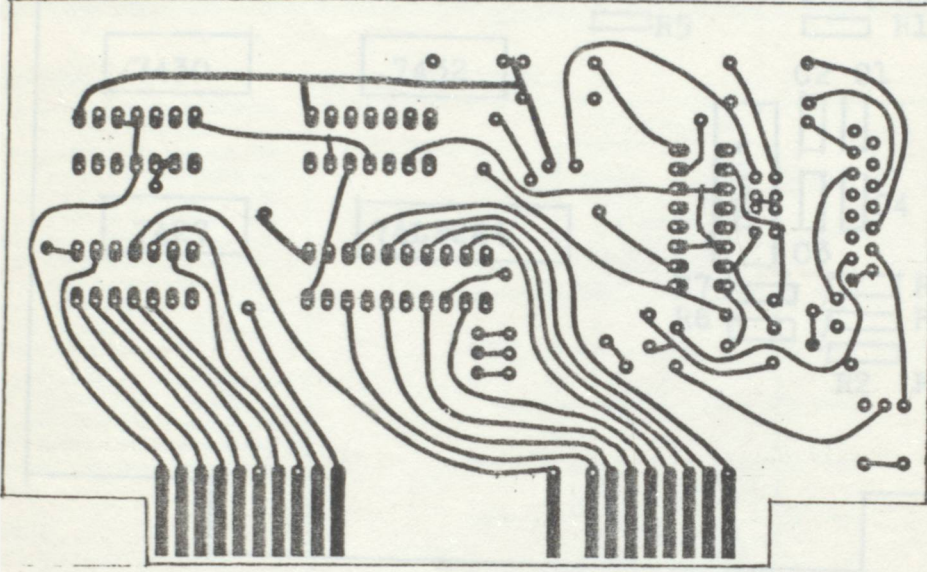
558'in tekkararlı olarak çalışabilmesi için dışarıdan bir RC bağlamak gerekmektedir.Dışarıdan bağlananbu RC'nin değişmesi halinde tek kararlıının süresi değişecektir.

Şimdi tekkararlıının çalışmasını inceleyelim.İlk anda tekkararlı çıkışı "O" dadır ve T1 tranzistoru doymadadır. T1 doymada olduğu için "Zamanlama" girişi toprağa çekilmiştir ve C kondansatörünün dolmasına izin verilmez.

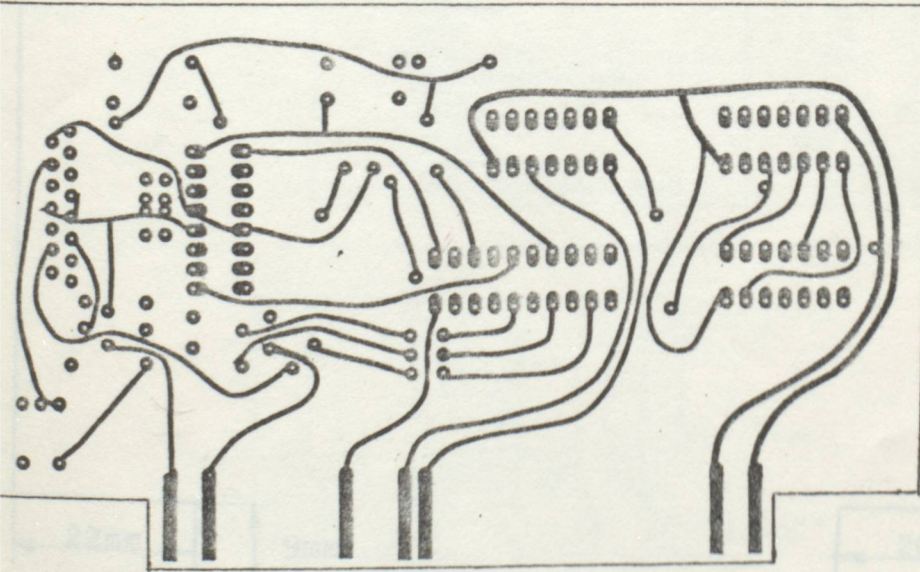
Tekkararlı "Tetikleme" girişine bir düşen kenar geldiği zaman tetiklenir ve tekkararlı çıkışı "1"'e çıkar,T1 tranzistoru da kesime gider.Böylece C kondansatörü R direnci üzerinden dolmaya başlar.C kondansatörü üzerindeki gerilim V_R 'yi(Kontrol ger.) aşar aşmaz işlemsel kuvvetlendiricinin çıkışı "O"'a iner ve FF konum değiştirerek tekkararlı çıkışının "O"'a düşmesine,T1'inde doymaya gitmesine sebep olur.Doymaya giden T1 C kondansatörünü boşaltır.

Bir dahaki tetiklemeye kadar hiç bir değişiklik olmaz.Yeni bir tetikleme geldiği zaman aynı olaylar tekrarlanır.

BASKILI DEVRE

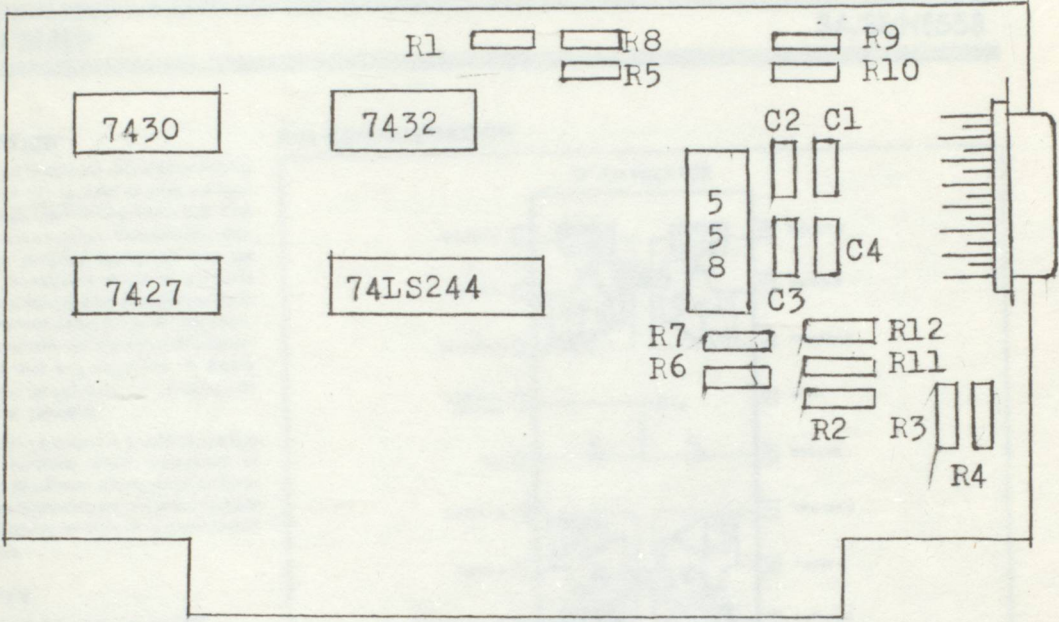


Parça Tarafı

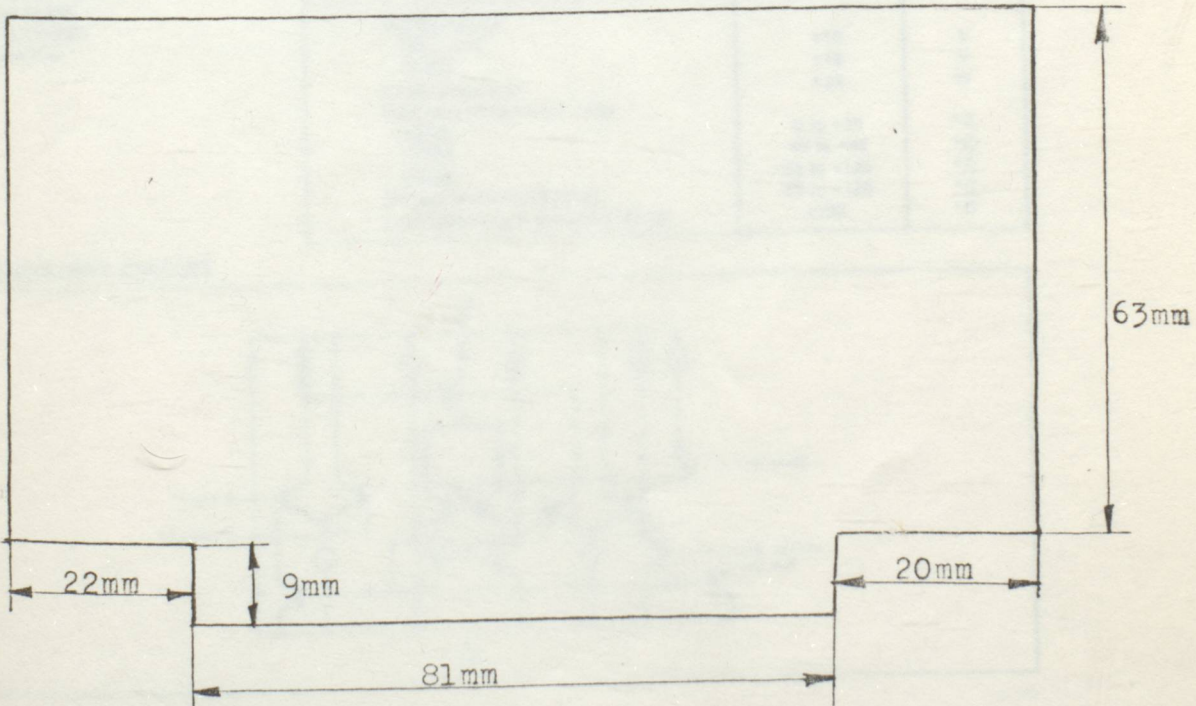


Lehim Tarafı

8.YERLEŐTİRME PLANI



9.BOYUTLAR



QUAD TIMER

SA/SE/NE555

DESCRIPTION

The 555 Quad Timers are monolithic timing devices which can be used to produce four entirely independent timing functions. The 555 output sinks current. These highly stable, general purpose controllers can be used in a monostable mode to produce accurate time delays, from microseconds to hours. In the time delay mode of operation, the time is precisely controlled by one external resistor and one capacitor. A stable operation can be achieved by using two of the four timer sections.

The four timing sections in the 555 are edge triggered; therefore, when connected in tandem for sequential timing applications, no coupling capacitors are required. Output current capability of 100mA is provided in both devices.

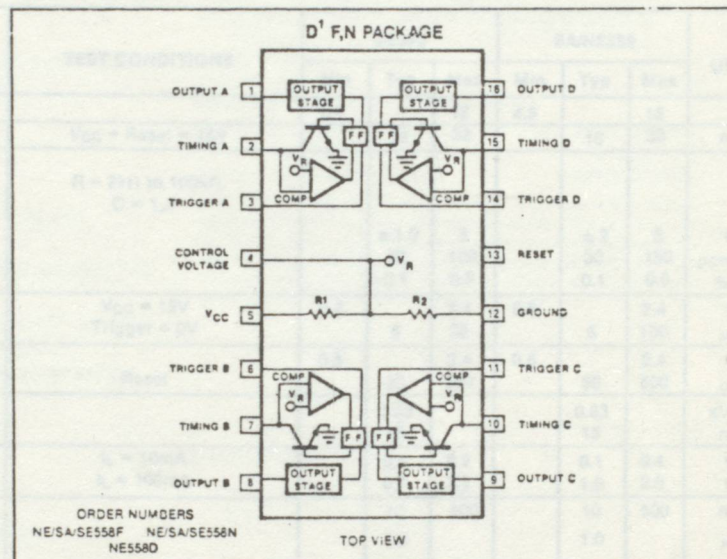
FEATURES

- 100mA output current per section
- Edge triggered (no coupling capacitor)
- Output independent of trigger conditions
- Wide supply voltage range 4.5V to 18V
- Timer intervals from microseconds to hours
- Time period equals RC
- Military qualifications pending

APPLICATIONS

- Sequential timing
- Time delay generation
- Precision timing
- Industrial controls
- Quad one-shot

PIN CONFIGURATION



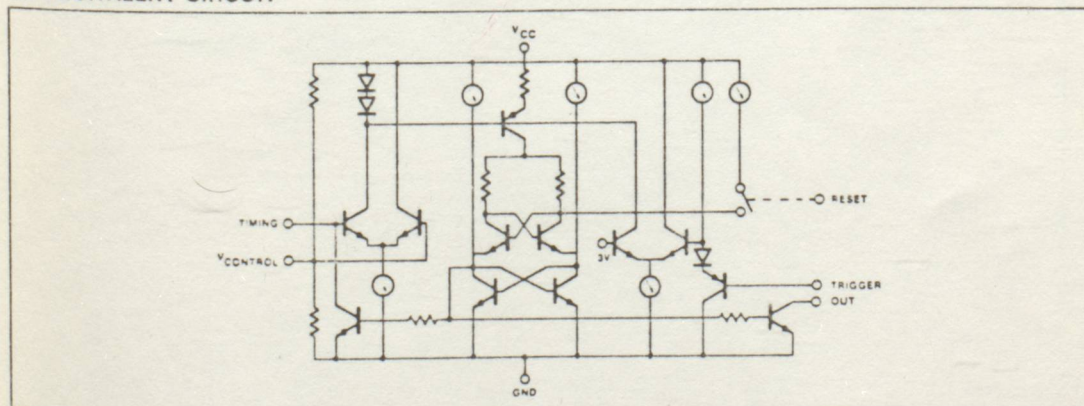
NOTES:

1. SOL - Released in Large SO package only.
2. SOL and non-standard pinout.
3. SO and non-standard pinouts.

ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
Supply voltage		
NE/SA/SE555	+16	V
SE555	+18	V
Power dissipation	1.25	W
Operating temperature range		
NE555	0 to +70	°C
SA/SE555	-40 to +85	°C
SE555	-55 to +125	°C
Storage temperature range	-65 to +150	°C
Lead temperature (soldering, 60sec)	+300	°C

555 EQUIVALENT CIRCUIT



QUAD TIMER

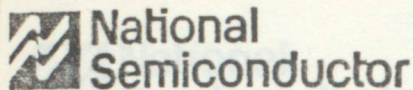
SA/SE/NE5558

ELECTRICAL CHARACTERISTICS $T_A = 25^\circ\text{C}$, $V_{CC} = +5\text{V}$ to $+15\text{V}$ unless otherwise specified.

PARAMETER	TEST CONDITIONS	SE558			SA/NE558			UNIT
		Min	Typ	Max	Min	Typ	Max	
Supply voltage		4.5		18	4.5		16	V
Supply current	$V_{CC} = \text{Reset} = 15\text{V}$		16	32		16	36	mA
Timing accuracy ($T = RC$)	$R = 2\text{k}\Omega$ to $100\text{k}\Omega$ $C = 1\mu\text{F}$							
Initial accuracy			± 1.0	3		± 2	5	%
Drift with temperature			30	100		30	150	ppm/ $^\circ\text{C}$
Drift with supply voltage			0.1	0.9		0.1	0.9	%/V
Trigger voltage ¹	$V_{CC} = 15\text{V}$	0.8		2.4	0.8		2.4	V
Trigger current	Trigger = 0V		5	30		5	100	μA
Reset voltage ²		0.8		2.4	0.8		2.4	V
Reset current	Reset		50	300		50	500	μA
Threshold voltage			0.63			0.63		$\times V_{CC}$
Threshold leakage			15			15		nA
Output voltage ³	$I_L = 10\text{mA}$ $I_L = 100\text{mA}$		0.1 0.7	0.2 1.5		0.1 1.0	0.4 2.0	V V
Output leakage			10	500		10	500	nA
Propagation delay			1.0			1.0		μs
Risetime of output	$I_L = 100\text{mA}$		100			100		ns
Falltime of output	$I_L = 100\text{mA}$		100			100		ns

NOTES

1. The trigger functions only on the falling edge of the trigger pulse only after previously being high. After reset the trigger must be brought high and then low to implement triggering.
2. For reset below 0.8 volts, outputs set low and trigger inhibited. For reset above 2.4 volts, trigger enabled.
3. The 558 output structure is open collector which requires a pull up resistor to V_{CC} to sink current. The output is normally low sinking current.



DM54ALS27/DM74ALS27 Triple 3-Input NOR Gates

General Description

This device contains three independent gates each of which performs the logic NOR function.

Features

- Switching Specifications at 50 pF.
- Switching Specifications Guaranteed Over Full Temperature and V_{CC} Range.
- Advanced Oxide-Isolated, Ion-Implanted Schottky TTL Process.
- Functionally and Pin For Pin Compatible with Schottky and Low Power Schottky TTL Counterpart.
- Improved AC Performance Over Schottky and Low Power Schottky Counterparts.

Absolute Maximum Ratings (Note 1)

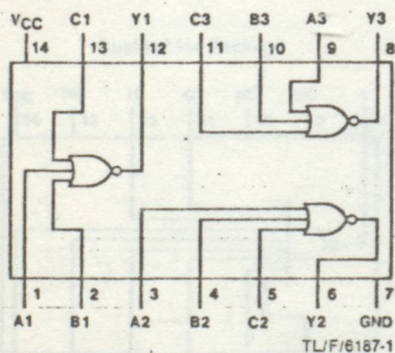
Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	
DM54ALS	-55°C to 125°C
DM74ALS	0°C to 70°C
Storage Temperature Range	-65°C to 150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device can not be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Connection Diagram

Function Table

Dual-In-Line Package

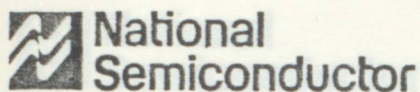


54ALS27 (J) 74ALS27 (J,N)

$$Y = \overline{A+B+C}$$

Inputs			Output
A	B	C	Y
H	X	X	L
X	H	X	L
X	X	H	L
L	L	L	H

H = High Logic Level
L = Low Logic Level
X = Either Low or High Logic Level



DM54ALS30A/DM74ALS30A 8 Input NAND Gate

General Description

This device contains a single gate which performs the logic NAND function.

Features

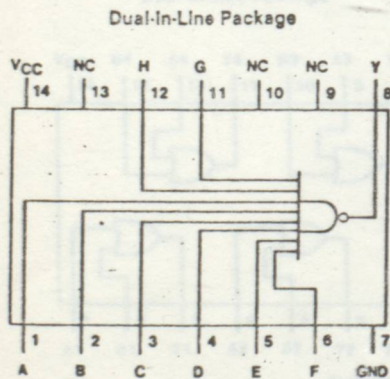
- Switching Specifications at 50 pF.
- Switching Specifications Guaranteed Over Full Temperature and V_{CC} Range.
- Advanced Oxide-Isolated, Ion-Implanted Schottky TTL Process.
- Functionally and Pin For Pin Compatible with Schottky and Low Power Schottky TTL Counterpart.
- Improved AC Performance Over Schottky and Low Power Schottky Counterparts.

Absolute Maximum Ratings (Note 1)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	
DM54ALS	-55°C to 125°C
DM74ALS	0°C to 70°C
Storage Temperature Range	-65°C to 150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device can not be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Connection Diagram



TL/F/6189-1

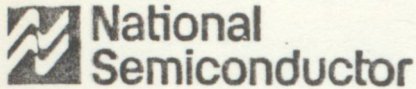
54ALS30A (J) 74ALS30A (J,N)

Function Table

$$Y = \overline{ABCDEFGH}$$

Inputs	Output
A thru H	Y
All Inputs H	L
One or More Input L	H

H = High Logic Level
L = Low Logic Level



DM54ALS32/DM74ALS32 Quad 2-input OR Gates

General Description

This device contains four independent gates each of which performs the logic OR function.

Features

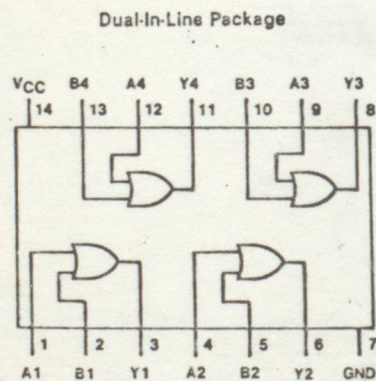
- Switching Specifications at 50 pF.
- Switching Specifications Guaranteed Over Full Temperature and V_{CC} Range.
- Advanced Oxide-Isolated, Ion-Implanted Schottky TTL Process.
- Functionally and Pin For Pin Compatible with Schottky and Low Power Schottky TTL Counterpart.
- Improved AC Performance Over Schottky and Low Power Schottky Counterparts.

Absolute Maximum Ratings (Note 1)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	
DM54ALS	-55°C to 125°C
DM74ALS	0°C to 70°C
Storage Temperature Range	-65°C to 150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device can not be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Connection Diagram



TL/F/6190-1

54ALS32 (J) 74ALS32 (J,N)

Function Table

$$Y = A + B$$

Inputs		Output
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	H

H = High Logic Level

L = Low Logic Level

1. GİRİŞ

Oyun kontrol adaptörü tarafından veri yolu aracılığıyla işlem ünitesine gönderilen verilerin okunup değerlendirilmesi gerekmektedir. Bunun yapılabilmesi için de yazılım desteği gerekmektedir. Bir program vasıtasıyla oyun kontrol adaptörü tarafından gönderilen darbelerin okunup değerlerinin ölçülmesi ve daha sonra kullanılmak üzere bir yerde saklanması sağlanmalıdır.

IBM PC'nin BASIC'inde bu işlemleri yapan komutlar vardır. Dirençsel giriş bitlerini okuyup değerlendiren STICK komutu ve sayısal giriş bitlerini okuyup değerlendiren STRIG komutu.

2. STICK FONKSİYONU

DÖRDÜNCÜ BÖLÜM

YAZILIM DESTEĞİ

STICK(n) formunda yazılır. Burada n 0 ile 3 arası değerlerde tam sayılar olabilir. Bir değeri verir. Bu fonksiyonun amacı iki oyun kontrol cihazında X ve Y koordinatlarını işlem ünitesine aktarmaktır.

n'nin değeri şunlar olabilir:

-0 : A çubuğu için X koordinatı verir.

Şu şekilde gösterilir: STICK(0) yazılır.

Bu şekilde X ve Y koordinatları verilir.

-1 : A çubuğunun Y koordinatı verir.

-2 : B çubuğunun X koordinatı verir.

-3 : B çubuğunun Y koordinatı verir.

Yalnızca B çubuğunun koordinatları verilir.

1. STICK(0) yazılarak X koordinatı verilir.

1.GİRİŞ

Oyun kontrol adaptörü tarafından veri yolu aracılığıyla işlem ünitesine gönderilen verilerin okunup değerlendirilmesi gerekmektedir.Bunun yapılabilmesi için de yazılım desteği gerekmektedir.Bir program vasıtasıyla oyun kontrol adaptörü tarafından gönderilen darbelerin okunup sürelerinin ölçülmesi ve daha sonra kullanılmak üzere bir yerde saklanması sağlanmalıdır.

IBM PC'nin BASIC'inde bu işlemleri yapan komutlar vardır.Dirençsel giriş bitlerini okuyup değerlendiren STICK komutu ve sayısal giriş bitlerini okuyup değerlendiren STRIG komutu.

2.STICK FONKSİYONU

STICK(n) formunda yazılır.Burada n 0 ile 3 arası değerlerde tam sayılar belirleyen bir değişkendir.Bu fonksiyonun amacı iki oyun kontrol çubuğunun X ve Y koordinatlarını işlem ünitesine bildirmektir.

n'in değeri şunlar olabilir:

- 0 : A çubuğu için X koordinatını belirler.Ayrıca aşağıdaki fonksiyonların çağrılması için her iki çubuğun X ve Y değerlerinin hazırlığını yapar.
- 1 : A çubuğunun Y koordinatını bildirir.
- 2 : B çubuğunun X koordinatını bildirir.
- 3 : B çubuğunun Y koordinatını bildirir.

Yalnızca B çubuğunun değerlerini okumak gerekse bile STICK(0) kullanılarak boş bir komut verilmelidir.

3.STRIG KOMUTU

Bu komut STRIG ON,STRIG OFF,STRIG(n) ON,STRIG(n) OFF ve STRIG(n) STOP şekillerinden birini alabilir.Bu komutun amacı oyun çubuğu düğmelerinin etkin olup olmayışını kontrol etmek ve bu düğmeler vasıtasıyla programa dallanma komutları vermektir.

STRIG ON komutu GW Basic'in bir komut icrasından önce bir düğmenin basılıp basılmamış olduğunu kontrol eder.

STRIG OFF GW Basic'in oyun çubuğu düğmelerinin varlığını unutmasını sağlar.

STRIG(n) ON komutu,n değişkeniyle belirlenen düğme vasıtasıyla dallanma işlemlerine olanak tanır.n değişkenine atanan 0,2,4,6 değerleri kullanılarak dört düğmeye kadar bu fonksiyon icra edilebilir.

STRIG(n) OFF,STRIG(n) ON komutuyla belirlenen dallanma işlemlerini engeller.Bu komutla kendinden sonra gelen başka bir STRIG(n) ON komutu arasında bir düğmeye basılmışsa GW Basic bu olayı hatırlamaz.

STRIG(n) STOP n'in 0,2,4,6 değerleriyle belirlenen dallanmaları engeller.Bu komutun uygulanışından sonra bir düğmeye basılırsa GW Basic bundan sonra gelen herhangi bir STRIG(n) ON komutuna rastlar rastlamaz sanki daha önceki komuta bağlı olarak düğmeye basılmış gibi dallanma işlemi gerçekleştirir.

3.1.STRIG FONKSİYONU

Bu fonksiyon STRIG(n) formunda verilir.Amacı kontrol

çubuğundaki düğmenin, son defa bilgisayar tarafından kontrol edildikten sonra basılıp basılmadığını ve hala basılıyor olmadığını bildirmektedir.

Buradaki n 0 ile 7 arasındaki bir sayı değeridir. Dört düğmeden biri n'in 0, 2, 4, 6 değerlerinden birini alışına bağlı olarak kontrol edilebilir. STRIG(n) düğme son defa bilgisayar tarafından kontrol edildiğinden beri basılmış ise -1 değerini aksi halde 0 değerini verir.

n 1, 3, 5, 7 ise STRIG(n) bu butonun hala basılı olup olmadığını, eğer basılıysa -1 basılı değilse 0 vererek bildirir. Düğmenin kontrol edilebilmesi için STRIG ON komutu kullanılmalıdır.

4. UYGULAMALAR

Bu konunun bir çok yerde kullanımı olabilir. Aşağıdaki program oyun kontrol çubuklarının ve düğmelerin konumlarını bilgisayar ekranında görmemizi sağlar.

```
10 STRIG ON
20 A=STICK(0):B=STICK(1):C=STICK(2):D=STICK(3)
30 E=STRIG(0):F=STRIG(2):G=STRIG(4):H=STRIG(6)
40 PRINT A;B;C;D;E;F;G;H
50 GOTO 20
```

Bu program ile ekranda oyun çubuğu konumuyla orantılı olarak 0 ile 100 arasında bir tam sayı gözükür. Ölçüm hassasiyeti %1 dir.

Aşağıdaki program ise ekranda, oyun çubuklarındaki dört potansiyometrenin zamana göre değişimini gösteren dört ayrı grafik çizer.

```
10 KEY OFF
20 CLS
30 LINE(0,0)-(0,80):LINE(0,80)-(720,80)
40 LINE(0,85)-(0,165):LINE(0,165)-(720,165)
50 LINE(0,170)-(0,250):LINE(0,250)-(720,250)
60 LINE(0,255)-(0,335):LINE(0,335)-(720,335)
70 FOR N=0 TO 720
80 A=STICK(0):B=STICK(1):C=STICK(2):D=STICK(3)
90 PSET(N,80-A):PSET(N,165-B):PSET(N,250-C):PSET(N,335-D)
100 NEXT N
110 GOTO 20
```


SONUÇ

Bu tez çalışmasında;IBM PC donanımı ve mikroişlemcisi incelenmiş,giriş çıkış olanakları araştırılmış ve bir giriş çıkış birimi (Game Control Adapter) üretimi yapılmıştır.

Bu çalışma ile IBM PC'e analog ve sayısal işaretler girilebilmiştir.Bu şekildeki uygulamalar arttırılabilir.IBM PC'e I/O portlarından gerilim girilebilir ve çıkılabilir.Yine bu I/O portları çeşitli kontrol uygulamalarında kullanılabilir.

Bu çalışma ile Üniversite olanaklarıyla Oyun Kontrol Adaptörü gerçekleştirilmiş,test edilmiş ve çalıştırılmıştır.

KAYNAKLAR

1. IBM PC Technical Reference Manual, 1983
2. PHILIPS Integrated Circuits, Linear LSI, 1985
3. NCR PC GW BASIC Manual, 1984

ÖZGEÇMİŞ

Gökhan Göğüşoğlu 14.1.1965 tarihinde İstanbul'da doğmuştur. İlk öğrenimini Osman Tevfik Yalman İlkokulunda, orta öğrenimini Namık Kemal Ortaokulunda ve lise öğrenimini Maçka Endüstri ve Meslek Lisesi Elektronik Bölümünde yapmıştır. 1981 yılında girdiği Yıldız Üniversitesi'nden 1985 yılında Elektronik ve Haberleşme Mühendisi olarak mezun olmuştur. Halen Yıldız Üniversitesi, Fen Bilimleri Enstitüsü Elektronik ve Haberleşme Bölümünde öğrenimine devam etmektedir.