

**T.C.
YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**GELİŞTİRİLMİŞ BİR KAYIPsiz PASİF BASTIRMA HÜCRELİ
PFC DEVRESİNİN TASARIMI VE GERÇEKLEŞTİRİLMESİ**

HÜSEYİN YEŞİLYURT

**YÜKSEK LİSANS TEZİ
ELEKTRİK MÜHENDİSLİĞİ ANABİLİM DALI
ELEKTRİK MAKİNALARI VE GÜÇ ELEKTRONİĞİ PROGRAMI**

**DANIŞMAN
PROF. DR. HACI BODUR**

İSTANBUL, 2013

T.C.
YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

**GELİŞTİRİLMİŞ BİR KAYIPSIZ PASİF BASTIRMA HÜCRELİ
PFC DEVRESİNİN TASARIMI VE GERÇEKLEŞTİRİLMESİ**

Hüseyin YEŞİLYURT tarafından hazırlanan tez çalışması 25/06/2013 tarihinde aşağıdaki jüri tarafından Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü Elektrik Mühendisliği Anabilim Dalı'nda **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Tez Danışmanı

Prof. Dr. Hacı BODUR
Yıldız Teknik Üniversitesi

Jüri Üyeleri

Prof. Dr. Hacı BODUR
Yıldız Teknik Üniversitesi

Doç. Dr. Abdulkadir BALIKÇI
Gebze Yüksek Teknoloji Enstitüsü

Yrd. Doç. Dr. İsmail AKSOY
Yıldız Teknik Üniversitesi

Bu alıřma, Yıldız Teknik Üniversitesi Bilimsel Arařtırma Projeleri Koordinatörlüğü'nün 2013-04-02-YL01 numaralı projesi ve Askaynak - Kaynak Tekniğı Sanayi ve Ticaret A.ř. tarafından desteklenmiřtir.

ÖNSÖZ

Güç faktörünün düzeltilmesi, enerjinin kaliteli ve verimli şekilde kullanılabilmesi amacıyla yapılmaktadır. Kolay kontrol, yüksek performans, kolay uygulanabilirlik ve düşük maliyet gibi sebeplerle AC – DC dönüştürücü tabanlı yüksek frekanslı güç faktörü düzeltme devrelerine olan ilgi gün geçtikçe artmaktadır. Yumuşak anahtarlama teknikleri ise bu tür devrelerin performansını, verimini ve güç yoğunluğunu arttırmak gibi amaçlarla gerçekleştirilmektedir. “Geliştirilmiş Bir Kayıpsız Pasif Bastırma Hücreli PFC Devresinin Tasarımı ve Gerçekleştirilmesi” başlıklı yüksek lisans tezimde akademik ve endüstriyel çalışmalara katkı sağlanması hedeflenmiştir.

Çalışmalarım boyunca beni yönlendiren, destekleyen ve beni çalışmaya teşvik eden danışman hocam Sayın Prof. Dr. Hacı Bodur’a bütün içtenliğimle teşekkürlerimi sunarım.

Üzerimde büyük emeği olan değerli hocam Sayın Prof. Dr. Uğur Arifoğlu’na teşekkürlerimi iletirim.

Tezimin uygulama aşamasında çalışmalarına yardımcı olarak beni destekleyen Sayın Elektrik – Elektronik Mühendisi Hatice Özel’e ve yine uygulama devresinin gerçekleştirilmesinde büyük emeği ve katkısı olan Sayın Teknisyen Şaban Çakır’a teşekkürlerimi sunarım.

Son olarak, akademik çalışma hayatım boyunca maddi ve manevi desteğini hiçbir zaman esirgemeyen ve beni her zaman çalışmaya teşvik eden ağabeyime teşekkürlerimi iletirim.

Haziran, 2013

Hüseyin Yeşilyurt

İÇİNDEKİLER

	Sayfa
SİMGE LİSTESİ.....	viii
KISALTMA LİSTESİ	xi
ŞEKİL LİSTESİ.....	xii
ÇİZELGE LİSTESİ	xiv
ÖZET	xv
ABSTRACT.....	xvii
BÖLÜM 1	
GİRİŞ	1
1.1 Literatür Özeti.....	1
1.2 Tezin Amacı.....	5
1.3 Hipotez.....	6
BÖLÜM 2	
HARMONİK VE GÜÇ FAKTÖRÜ KAVRAMI	7
2.1 Harmonik Kavramı	7
2.1.1 Harmonik Üreten Kaynaklar	7
2.1.2 Harmoniklerin Olumsuz Etkileri	8
2.1.3 Harmoniklerin Filtrelenmesi	9
2.1.4 Harmoniklerin Filtrelenme Yöntemleri.....	9
2.1.4.1 Pasif Filtreler.....	9
2.1.4.2 Aktif Filtreler	10
2.1.4.3 Yüksek Frekanslı Aktif PFC Devreleri.....	10
2.1.4.3.1 İki Aşamalı PFC Devreleri	13
2.1.4.3.2 Tek Aşamalı PFC Devreleri	14
2.2 Güç Faktörü Kavramı	15
2.1.1 Düşük Güç Faktörünün Olumsuz Etkileri.....	16

BÖLÜM 3

YUMUŞAK ANAHTARLAMA.....	17
3.1 Güç Elemanlarının Çalışması ve Kayıpları	17
3.1.1 İletim Kayıpları	17
3.1.2 Anahtarlama Kayıpları	18
3.2 Yumuşak Anahtarlama ve Bastırma Hücresi Kavramı.....	19
3.2.1 Yumuşak Anahtarlama Teknikleri	19
3.2.1.1 Sıfır Akımda Anahtarlama (ZCS).....	20
3.2.1.2 Sıfır Gerilimde Anahtarlama (ZVS)	20
3.2.1.3 Sıfır Akımda Geçiş (ZCT)	20
3.2.1.4 Sıfır Gerilimde Geçiş (ZVT).....	21
3.2.2 Anahtarlama Durumlarının Karşılaştırılması	21

BÖLÜM 4

PASİF BASTIRMA HÜCRELİ BİR PWM DÜŞÜRÜCÜ DÖNÜŞTÜRÜCÜ ÖRNEĞİ	23
4.1 Tanım ve Kabuller	23
4.2 Çalışma Aralıkları.....	24
4.3 Dizayn İşlemi.....	31
4.3.1 L_s Bastırma Endüktansı	31
4.3.2 C_s Bastırma Kondansatörü	32
4.3.3 C_B Depolama Kondansatörü.....	32
4.4 Dönüştürücü Özellikleri.....	32
4.5 DeneySEL Sonuçlar	33
4.6 Sonuçlar	36

BÖLÜM 5

PASİF BASTIRMA HÜCRELİ BİR PFC YÜKSELTİCİ DÖNÜŞTÜRÜCÜ ÖRNEĞİ	38
5.1 Tasarlanan Pasif Bastırma Hücresi ve Çalışma Aralıkları	38
5.2 Dizayn İşlemi.....	44
5.2.1 C_s Bastırma Kondansatörü	44
5.2.2 L_k Kaçak Endüktansı ve n Dönüşüm Oranı	44
5.3 DeneySEL Sonuçlar	45
5.4 Tasarlanan Dönüştürücünün Avantaj ve Dezavantajları	47

BÖLÜM 6

AKTİF BASTIRMA HÜCRELİ BİR PWM DC - DC YÜKSELTİCİ DÖNÜŞTÜRÜCÜ ÖRNEĞİ.....	49
6.1 Tasarlanan Aktif Bastırma Hücresi ve Çalışma Aralıkları	49
6.2 Yumuşak Anahtarlama Sağlama Şartları.....	56
6.2.1 Ana Anahtar İçin Yumuşak Anahtarlama Sağlama Şartları.....	56
6.2.2 Yardımcı Anahtar İçin Yumuşak Anahtarlama Sağlama Şartları	56
6.3 Dizayn İşlemi.....	57
6.4 DeneySEL Sonuçlar	57
6.5 Tasarlanan Dönüştürücü Avantaj ve Dezavantajları	60

BÖLÜM 7

GELİŞTİRİLMİŞ BİR KAYIPSIZ PASİF BASTIRMA HÜCRELİ PFC DEVRESİNİN ANALİZ VE SİMÜLASYONU 62

7.1	Çalışma Prensipleri	62
7.2	Tanım ve Kabuller	65
7.3	Çalışma Aralıkları ve Analiz	66
7.3.1	Mod 1 Çalışma Aralıkları.....	66
7.3.2	Mod 2 Çalışma Aralıkları.....	73
7.3.3	İlave Aralıklar.....	75
7.3.3.1	İlave Durum 1	75
7.3.3.2	İlave Durum 2	76
7.3.3.3	İlave Durum 3	77
7.3.3.4	İlave Durum 4	80
7.4	Simülasyon Sonuçları	83

BÖLÜM 8

GELİŞTİRİLMİŞ BİR KAYIPSIZ PASİF BASTIRMA HÜCRELİ PFC DEVRESİNİN UYGULAMASI 85

8.1	Güç Devresinin Tasarımı	85
8.1.1	Yükseltici Endüktansı Tasarımı	85
8.1.2	Çıkış Kondansatörü Seçimi	86
8.2	Bastırma Hücresi Tasarımı ve Eleman Seçimi	88
8.2.1	L_s Bastırma Endüktansı Seçimi.....	88
8.2.2	C_s Bastırma Kondansatörü Seçimi	88
8.2.3	C_B Depolama Kondansatörü Seçimi.....	89
8.3	Uygulama Sonuçları	90

BÖLÜM 9

SONUÇ VE ÖNERİLER..... 97

KAYNAKLAR..... 99

ÖZGEÇMİŞ..... 102

SİMGE LİSTESİ

P	Aktif güç
Q	Reaktif güç
S	Görünür güç
Q_h	Harmonik güç
PF	Güç faktörü
V	Gerilim etkin değeri
I	Akım etkin değeri
V_{1ef}	Gerilim temel bileşen etkin değeri
I_{1ef}	Akım temel bileşen etkin değeri
P_{CON}	İletim güç kaybı
V_{CON}	İletim durumu gerilim düşümü
I_{CON}	İletim esnasında güç elemanından geçen akım
W_{ON}	İletime girme anahtarlama enerji kaybı
W_{OFF}	İletime girme kesime girme anahtarlama enerji kaybı
W_{SW}	Toplam anahtarlama enerji kaybı
P_{SW}	Anahtarlama güç kaybı
f_p	Anahtarlama frekansı
I_ζ	Nominal yük akımı
V_g	Giriş gerilimi
t_r	Anahtar eleman yükselme sür
t_f	Anahtar eleman düşme süresi
L_s	Bastırma endüktansı
C_s	Bastırma kondansatörü
C_B	Depolama kondansatörü
D_{s1}	Birinci yardımcı diyot
D_{s2}	İkinci yardımcı diyot
D_{s3}	Üçüncü yardımcı diyot
V_i	Giriş gerilimi
V_o	Çıkış gerilimi
I_o	Çıkış akımı
I_o	Yükseltici endüktansı
D_F	Ana diyot
C_s	Bastırma kondansatörü
C_B	Depolama kondansatörü
i_{DF}	Yükseltici diyot akımı

i_T	Transistör akımı
i_s	Anahtar eleman akımı
i_{Ls}	Bastırma endüktans akımı
i_i	Giriş akımı
I_{rr}	Ters toparlanma akımı
C_e	Eşdeğer sığa
Z_1	Birinci rezonans empedansı
Z_2	İkinci rezonans empedansı
ω_1	Birinci aralık rezonans açısal frekansı
ω_2	İkinci aralık rezonans açısal frekansı
ω_3	Üçüncü aralık rezonans açısal frekansı
I_{Lsmaks}	Bastırma endüktans maksimum akımı
V_{CB4}	Dördüncü aralık sonu depolama kondansatör gerilimi
I_{omaks}	Maksimum ana diyot akımı
D_s	Yardımcı diyot
D_c	Yardımcı diyot
D_a	Yardımcı diyot
N_1	Primer sarım sayısı
N_2	Sekondan sarım sayısı
n	Dönüşüm oranı
I_{Lm}	Mıknatıslanma akımı
L_k	Kaçak endüktans
D_o	Yardımcı diyot
C_{r1}	Birinci rezonans kondansatörü
C_{r2}	İkinci rezonans kondansatörü
L_r	Rezonans endüktansı
S_A	İlave anahtar eleman
D_{A1}	İlave anahtara ters paralel bağlı diyot
D_S	Yardımcı diyot
D_{A2}	Yardımcı diyot
V_{cr1}	Birinci rezonans kondansatör gerilimi
V_{cr2}	İkinci rezonans kondansatör gerilimi
I_{Lr}	Rezonans endüktans akımı
D_{RL}	Ana diyot
S	Ana anahtar
P_o	Çıkış gücü
$\Delta_{IL\%}$	Giriş akım dalgalılığı
L	Ana endüktans
f_s	Anahtarlama frekansı
R_s	Bastırma direnci
L_F	Yükseltici endüktansı
D_{s4}	Dördüncü yardımcı diyot
dV/dt	Gerilim değişim hızı
di/dt	Akım değişim hızı
λ	Anahtar eleman çalışma doluluk oranı
Δ_{IL}	Ana endüktans akım dalgalılığı
T	Anahtarlama periyodu
C_o	Çıkış kondansatörü
ΔV_o	Çıkış kondansatörü gerilim dalgalılığı

I_C	Çıkış kondansatör akımı
f_c	Kondansatör gerilim dalgalılığı frekansı
I_{inmaks}	Maksimum giriş akımı

KISALTMA LİSTESİ

AC	Alternatif Akım (Alternative Current)
DC	Doğru Akım (Direct Current)
PFC	Güç Faktörünün Düzetilmesi (Power Factor Correction)
PWM	Darbe Genlik Modülasyonu (Pulse Width Modulation)
EMI	Elektromanyetik Girişim (Electromagnetic Interference)
PWM	Darbe Genlik Modülasyonu (Pulse Width Modulation)
CCM	Sürekli İletim Modu (Continuous Conduction Mode)
SS	Yumuşak Anahtarlama (Soft Switching)
THD	Toplam Harmonik Bozulma (Total Harmonic Distortion)
ZCS	Sıfır Akımda Anahtarlama (Zero Current Switching)
ZCT	Sıfır Akımda Geçiş (Zero Current Transition)
ZVS	Sıfır Gerilimde Anahtarlama (Zero Voltage Switching)
ZVT	Sıfır Gerilimde Geçiş (Zero Voltage Transition)

ŞEKİL LİSTESİ

Sayfa

Şekil 2. 1	Çıkışında bir kondansatör bulunan tek fazlı bir diyot köprüsü ile bir DC yükün beslenmesi [31]	11
Şekil 2. 2	Çıkışta bir kondansatör olması durumunda, AC şebeke gerilimi ve çekilen akımın dalga şekilleri ve bu akımın harmonik açılımı, THD ve PF değerleri [31]	11
Şekil 2. 3	PFC dönüştürücüler için bir prensip kontrol şeması ve giriş akımı dalga şekli [31]	12
Şekil 2. 4	İki aşamalı bir PFC sisteminin blok şeması [31]	13
Şekil 2. 5	Tek aşamalı bir PFC sisteminin blok şeması [31]	14
Şekil 3. 1	Bir güç elemanının bir periyot içerisindeki çalışma durumları, ve bu durumlara ait akım ve gerilim ile güç değişimleri [31]	18
Şekil 3. 2	Bir DC anahtarlama örneğinde prensip devre şeması ve anahtarlama türlerine ait temel dalga şekilleri [31]	22
Şekil 4. 1	Pasif rezonans bastırma hücreli IGBT – PWM düşürücü dönüştürücü [30]	24
Şekil 4. 2	Tasarlanan yumuşak anahtarlama dönüştürücünün çalışma aralıkları için eş değer devre çizimleri [30]	27
Şekil 4. 3	Tasarlanan yumuşak anahtarlama dönüştürücü çalışma aralıkları hakkında temel dalga şekilleri [30].	28
Şekil 4. 4	Uygulama devresi [30]	33
Şekil 4. 5	Uygulama devresinden alınan bazı dalga şekilleri (a – f 200V/div, 2µs/div; a,b 20A/div; c – f 10A/div); sert anahtarlama durumu için ana anahtar T gerilim (yukarıda) ve akımı (aşağıda); b sert anahtarlama durumu için D_F diyot gerilim (yukarıda) ve akımı (aşağıda); c yumuşak anahtarlama durumu için ana anahtar T gerilim (yukarıda) ve akımı (aşağıda); d yumuşak anahtarlama durumu için D_F diyot gerilim (yukarıda) ve akımı (aşağıda); e D_{S1} diyot gerilimi (yukarıda) ve C_S kondansatör gerilimi (aşağıda); f C_B kondansatör gerilimi (yukarıda) ve D_{S3} diyot gerilimi (aşağıda) [30]	36
Şekil 4. 6	Tasarlanan yumuşak anahtarlama dönüştürücü ile sert anahtarlama dönüştürücü verim eğrileri [30]	37
Şekil 5. 1	Yükseltici dönüştürücü için tasarlanan pasif bastırma hücresi [24]	38
Şekil 5. 2	Basitleştirilmiş devre şeması [24]	39
Şekil 5. 3	Tasarımı yapılan pasif bastırma hücreli yükseltici dönüştürücü çalışma aralıkları [24]	40
Şekil 5. 4	Tasarlanan dönüştürücü için temel dalga şekilleri [24]	41
Şekil 5. 5	Tasarımı yapılan dönüştürücü için giriş gerilimi ve akımı [24]	46
Şekil 5. 6	İletime alınma V_{DS} anahtar gerilimi ve anahtar akımı [24]	46

Şekil 5. 7	Tasarımı yapılan ve geleneksel yükseltici dönüştürücü verim karşılaştırılması[24]	46
Şekil 6. 1	ZCZVT PWM yükseltici dönüştürücü [14]	49
Şekil 6. 2	Bir anahtarlama periyodu boyunca oluşan aralıklar [14]	51
Şekil 6. 3	Aralıklara ait temel dalga şekilleri [14]	53
Şekil 6. 4	Tasarlanan dönüştürücü güç katı [14]	58
Şekil 6. 5	Tasarlanan dönüştürücü temel dalga şekilleri [14]	59
Şekil 6. 6	Verim eğrisi karşılaştırmaları [14]	60
Şekil 7. 1	Geleneksel bir RCD bastırma hücresinde gerilim ve akım sınırlandırılması ..	62
Şekil 7. 2	Tasarlanan pasif bastırma hücreli PFC devre şeması	63
Şekil 7. 3	Şebeke geriliminin anlık değerine göre meydana gelen çalışma modları....	66
Şekil 7. 4	Mod 1 çalışma aralıkları	69
Şekil 7. 5	Mod 1 Çalışma temel dalga şekilleri	70
Şekil 7. 6	Mod 2 – İlave Aralık	73
Şekil 7. 7	Mod 2 Çalışma Aralıkları	74
Şekil 7. 8	Mod 2 Çalışma temel dalga şekilleri	75
Şekil 7. 9	İlave Durum 1 çalışma aralıkları	76
Şekil 7.10	İlave Durum 2 çalışma aralıkları	77
Şekil 7.11	İlave durum 3 paralel rezonans	78
Şekil 7.12	İlave Durum 3 Çalışma Aralıkları	80
Şekil 7.13	İlave Durum 4 Çalışma Aralıkları	82
Şekil 7.14	Ana diyot gerilim ve akım dalga şekli	83
Şekil 7.15	Ana anahtar gerilim ve akım dalga şekli	83
Şekil 7.16	C_S bastırma kondansatörü gerilim dalga şekli	83
Şekil 7.17	C_B depolama kondansatörü gerilim dalga şekli	84
Şekil 7.18	V_{L_S} bastırma endüktans gerilim ve akım dalga şekli	84
Şekil 7.19	Ana endüktans gerilim ve akım dalga şekli	84
Şekil 8.1	Yükseltici endüktansı dalga şekli ve dalgalılığı[32]	86
Şekil 8.2	PFC dönüştürücü çıkış katı	86
Şekil 8.3	Şebeke gerilimi ve akımı dalga şekli	91
Şekil 8.4	C_S Bastırma kondansatörü gerilim dalga şekli (Mod 1 çalışma)	91
Şekil 8.5	C_S Bastırma kondansatörü gerilim dalga şekli 50V/div – 2.0ms/div	92
Şekil 8.6	C_S Bastırma kondansatörü gerilim dalga şekli (Mod 2 çalışma)	92
Şekil 8.7	C_B Depolama kondansatör gerilim dalga şekli	93
Şekil 8.8	L_S Bastırma endüktans gerilim dalga şekli	93
Şekil 8.9	Ana diyot gerilim ve akım dalga şekli	94
Şekil 8.10	IGBT gerilim ve akım dalga şekli (Mod 1 Çalışma)	94
Şekil 8.11	IGBT gerilim ve akım dalga şekli (Mod 2 Çalışma)	95
Şekil 8.12	L_S Bastırma endüktansı gerilim ve akım dalga şekli	95
Şekil 8.13	L_F Ana endüktans gerilim ve akım dalga şekli	96
Şekil 8.14	Sunulan pasif bastırma hücreli PFC dönüştürücünün deneysel fotoğrafı	96

ÇİZELGE LİSTESİ

Sayfa

Çizelge 6. 1	Kullanılan elemanlar ve özellikleri	58
Çizelge 8. 1	Dönüştürücüde ve bastırma hücresinde kullanılan elemanlar.....	90

PFC DÖNÜŞTÜRÜCÜLER İÇİN YENİ BİR YUMUŞAK ANAHTARLAMALI PASİF BASTIRMA HÜCRESİNİN GELİŞTİRİLMESİ

Hüseyin YEŞİLYURT

Elektrik Mühendisliği Anabilim Dalı

Yüksek Lisans Tezi

Tez Danışmanı: Prof. Dr. Hacı BODUR

Şebekeye bağlı lineer olmayan alıcı miktarının artması, harmonikli akım ve elektromanyetik girişim (EMI) nedeniyle şebekenin kirletilmesine, verimsiz kullanılmasına ve kayıpların artmasına neden olmuştur. Bunun yanında enerji kaynaklarının da hızlı bir şekilde tükenmesi, enerjinin verimli kullanılmasını zorunlu kılmıştır. Şebekeden harmonikli akım çekilmesi, şebeke geriliminin bozulması ve verimin azalmasının yanı sıra aynı şebekeye bağlı hassas cihazlarda hata ve bozulmalar ve bunun gibi farklı bir çok problemi beraberinde getirmektedir. Bu nedenlerle enerjinin kaliteli ve verimli kullanımı için, ulusal ve uluslararası düzeylerde standartlar ve sınırlamalar geliştirilmiştir. Aranılan standartlar ile uygun güç faktörü ve harmonik değerleri sağlamak üzere, son yıllarda hem akademik hem de endüstriyel olarak bir çok çalışma yapılmıştır.

Harmoniklerin önüne geçilmesi ve güç faktörünün düzeltilmesi; genel olarak pasif filtreler, aktif filtreler ve güç faktörü düzeltme devreleri (PFC) ile sağlanır. Pasif filtrelerin güç faktörünü düzeltme ve harmonikleri sınırlama kabiliyeti oldukça düşük ve maliyeti oldukça yüksektir. Aktif filtreler ise oldukça karmaşık ve pahalı olduğu için sadece çok yüksek güçlü özel uygulamalar için uygundur. PFC devrelerinin ise kontrolünün kolay, maliyetinin düşük ve performansının yüksek olmasının yanında endüstride bir çok cihazın şebekeye bir doğrultucu üzerinden bağlanması bu devrelerin yaygınlaşmasını sağlamıştır. Ayrıca PFC devreleri yüksek frekansta çalıştığı için filtre elemanlarının boyutları azalmakta ve maliyeti oldukça düşmektedir.

PFC'nin kaliteli bir şekilde sağlanması ve güç yoğunluğunun artırılması yüksek anahtarlama frekansı ile elde edilebilmektedir. Ancak, anahtarlama frekansının artması, anahtarlama kayıpları ve EMI gürültülerinin artmasına yol açmaktadır. Yüksek anahtarlama frekansının yol açtığı bu sorunların önüne ancak sert anahtarlama yerine yumuşak anahtarlama teknikleri kullanılarak geçilebilmektedir.

Bu çalışmada sürekli akım modu altında çalışan PFC dönüştürücü için anahtarlama kayıplarını ve EMI gürültülerini azaltmak üzere yeni bir geliştirilmiş kayıpsız pasif bastırma hücresi tasarımı yapılmış ve gerçekleştirilmiştir. Tasarlanan pasif bastırma hücresinin detaylı teorik analizi ve simülasyonu yapılmış ve teorik analizler, sürekli akım modu altında çalışan 1-kW – 50-kHz PFC dönüştürücü uygulaması ile doğrulanmıştır.

Anahtar Kelimeler: Güç faktörünün düzeltilmesi (PFC), yumuşak anahtarlama, pasif bastırma hücreleri

ABSTRACT

IMPROVEMENT OF A NEW SOFT SWITCHING PASSIVE SNUBBER CELL FOR PFC CONVERTERS

Hüseyin YEŞİLYURT

Department of Electrical Engineering

MSc. Thesis

Adviser: Prof. Dr. Hacı BODUR

The increase in the use of grid connected nonlinear loads have caused lots of harmonic currents and electromagnetic interference (EMI) which, in return, have caused distortion, dissipation and inefficient use of electrical grid. Furthermore, energy resources have been exhausting rapidly. Hence, it has become very important to use electrical energy effectively. In addition to decreasing efficiency and distortion of electrical grid, harmonic currents also cause error and breakdown in electrical devices connected to grid. Therefore, various national and international standards and restrictions have been being carried out and enforced to use energy more effectively. As a result, there have been many industrial and academic studies performed on PFC circuits to ensure desired power factor and harmonic current limits.

Desired harmonic current level and power factor usely achieved with passive filters, active filters and PFC converters. Performance of pasif filters is too low whereas they are costly. Since active filters are too complex and expensive they are only acceptable for high power unique application. However, in addition to connection of electrical devices to grid through AC – DC converters, easy control, low cost and high performance have made PFC converters attractive. Furthermore, operation PFC converters with high frequency decreases size of filter compenents which in return low cost.

High power density and high input current quality can only be achieved by increasing switching frequency. However, switching losses and EMI also increase by increasing switching frequency. Soft switching techniques are applied to suppress switching losses and EMI caused by increasing switching frequency.

In this thesis, a new improved lossless passive snubber circuit for continuous conduction mode PFC converters proposed in order to decrease switching losses and

EMI. The detailed steady-state analysis and the simulation of the proposed circuit are carried out, and this theoretical analysis is verified by implementing a 1-kW and 50-kHz converter.

Keywords: Power factor correction (PFC), soft switching, passive snubber cells

1.1 Literatür Özeti

Şebekeye bağlı lineer olmayan alıcı miktarının artması, harmonikli akım ve EMI gürültüleri nedeniyle şebekenin kirletilmesine, verimsiz kullanılmasına ve kayıpların artmasına neden olmaktadır. Bunun yanında enerji kaynaklarının da gün geçtikçe azalıyor olması, elektrik enerjisinin kaliteli ve verimli kullanılmasını zorunluluk haline getirmiştir. Bu amaçla ulusal ve uluslararası düzeylerde sınırlamalar ve standartlar geliştirilmiştir. Aranılan standartları, uygun güç faktörü ve harmonik değerleri sağlamak üzere, son yıllarda hem akademik hem de endüstriyel olarak birçok çalışma yapılmıştır.

Harmoniklerin önüne geçilmesi ve güç faktörünün düzeltilmesi; genel olarak pasif filtreler, aktif filtreler ve güç faktörü düzeltme devreleri (PFC) ile sağlanır. Pasif filtrelerin güç faktörünü düzeltme ve harmonikleri sınırlama kabiliyeti oldukça düşük ve maliyeti oldukça yüksektir. Aktif filtreler ise oldukça karmaşık ve pahalı olduğu için sadece çok yüksek güçlü özel uygulamalar için gerçekleştirilebilmektedir. PFC devrelerinin ise kontrolünün kolay, maliyetinin düşük ve performansının yüksek olmasının yanında endüstride bir çok cihazın şebekeye bir doğrultucu üzerinden bağlanması bu devrelerin yaygınlaşmasını sağlamıştır. Ayrıca PFC devreleri yüksek frekansta çalıştığı için filtre elemanlarının boyutları ve toplam maliyet düşmektedir. Bu sebeplerle son yıllarda PFC devreleri üzerine literatürde birçok çalışma yapılmıştır [1-8].

PFC'nin kaliteli bir şekilde sağlanması ve güç yoğunluğunun arttırılması ancak anahtarlama frekansının arttırılması ve bunun yanında anahtarlama kayıplarının ve EMI gürültülerinin azaltılması ile elde edilebilir. Bu ise ancak sert anahtarlama yerine yumuşak anahtarlama teknikleri kullanılarak sağlanabilmektedir. Yumuşak anahtarlama

teknikleri ilave bir anahtar elemanın kullanıldığı aktif bastırma hücreleri ve ilave bir anahtar elemanın kullanılmadığı pasif bastırma hücreleri ile gerçekleştirilmektedir. Literatürde yumuşak anaharlamayı sağlamak üzere aktif bastırma hücreleri [9–16] ve pasif bastırma hücreleri için birçok çalışma yapılmıştır [18-20] ,[22-30].

Aktif bastırma hücreleri ilave bir anahtar eleman gerektirirler ve çoğunda yardımcı anahtar sert anahtarlanmaktadır. Yardımcı anahtarın sert anahtarlaması da büyük ölçüde güç kaybı ve EMI gürültüsüne neden olmaktadır [11].

Literatürde var olan bastırma hücrelerinin çoğunda [9-16] da olduğu gibi yardımcı anahtarda ilave akım stresi mevcuttur. Bu dönüştürücülerin hepsinde bastırma endüktansı, iletme alınması esnasında yardımcı anahtara seri bağlı hale geldiği için yüksek akım seviyelerine maruz kalmakta ve tasarımı zorlaşmaktadır. Bunun yanında yine var olan dönüştürücülerin çoğunda [11], [12], [14], [16] da olduğu gibi hem ana anahtarda hem de yardımcı anahtarda ilave akım stresi bulunmaktadır ve bastırma endüktansı yüksek akım seviyelerine maruz kalmaktadır.

Aktif bastırma hücrelerinde ZVT tekniği kullanılarak ana anahtarın parazitik kondansatör enerjisinin geri kazanılması mümkündür. Ancak, [12] ve [13] de olduğu gibi ZCT tekniğinin tek başına kullanıldığı bazı aktif bastırma hücresi uygulamalarında ana anahtar parazitik kondansatör enerjisi geri kazanılamamaktadır.

Literatürde ZVT ve ZCT tekniğinin beraber uygulandığı aktif bastırma hücreleri üzerine de çalışmalar yapılmıştır. Ana anahtarın ve yardımcı anahtarın mükemmel şekilde iletme ve kesime alınması mümkündür. Ancak, bu uygulamaların çoğunda yumuşak anahtarlamamanın sağlanabilmesi [14], [15] ve [16] da olduğu gibi giriş gerilimi ve/veya akımı ile yük akım değerlerine bağlıdır. Ayrıca bir çoğunda yüksek sirkülasyon enerjisi mevcuttur ve geçici rejim aralıkları yüksektir.

Literatürden verilen örnekler de göz önüne alındığında aktif bastırma hücrelerinin performansının oldukça yüksek olduğu görülmektedir. Ancak, her bastırma hücresinin kendine has avantajı olduğu gibi dezavantajı da bulunmaktadır. Ayrıca bir çok aktif bastırma hücresi geniş bir giriş gerilimi ve yük aralığında çalışma özelliğine sahip olmadığı için PFC dönüştürücüler için uygun değildir.

Tüm bunların yanında aktif bastırma hücreleri; ilave bir anahtar eleman kullanımını gerektirdiğinden, maliyeti arttırmakta ve uygulanabilirliği düşürmektedir. Literatürde

yumuşak anahtarlamaı saęlamak üzere ilave bir anahtar eleman gerektirmeyen pasif bastırma hücreleri üzerine de alıřmalar yapılmıřtır.

Örneęin, [18] nolu yayında ana diyot için ZCS kesim, ZVS iletim; anahtar eleman için ZCS iletim saęlanmıřtır. Ancak, anahtar eleman kesime gitmesi esnasında sert anahtarlanmıřtır. Ayrıca ana diyot üzerinde ters toparlanma enerjisi ile orantılı miktarda ilave gerilim stresi meydana gelecektir. Tasarlanan dönüřtürücünün geniş bir yük aralıęında alıřma yeteneęi düřüktür.

[19] nolu yayında ana diyot için ZCS kesim, ZCS ve ZVS iletim; anahtar eleman için ZCS iletim, ZVS kesim saęlanmıřtır. Ancak, ana anahtar üzerinde ilave akım ve gerilim stresi, yardımcı diyotlar üzerinde ilave gerilim stresi mevcuttur. Hem giriř gerilimine hem de yük akımına baęımlı alıřma vardır. Ayrıca giriř akım dalgalılıęı yüksektir.

[20] nolu kaynakta ana diyot için ZCS ve ZVS kesim, ZVS iletim; anahtar eleman için ZCS iletim ve ZVS kesim saęlanmıřtır. Ana anahtar üzerinde ilave gerilim stresi yoktur. Ancak ana diyot üzerinde ilave gerilim ve ana anahtar üzerinde ilave akım stresi mevcuttur. Bunun yanında devrenin geniş bir giriř gerilimi ve yük aralıęında alıřma kabiliyeti sınırlıdır.

[22] nolu kaynakta ana diyot için ZCS kesim, ZVS iletim; anahtar eleman için ZCS iletim saęlanmıřtır. Ana diyot ters toparlanma enerjisinin, bir tampon kondansatörü üzerinden yüke aktarılması saęlanmıřtır. Ancak, anahtar eleman sert kesime, yardımcı diyot sert iletime girmektedir. Ana diyot üzerinde ilave gerilim stresi ve anahtar eleman üzerinde ilave akım stresi mevcuttur.

[23] nolu yayında ana diyot için ZCS kesim, ZVS iletim; anahtar elemanı için ZCS iletim, ZVS kesim saęlanmıřtır. Ana diyonun ters toparlanma enerjisinin geri kazanımı saęlanmıřtır. Ancak, anahtar eleman üzerinde ilave akım, ana diyot üzerinde ilave gerilim stresi mevcuttur ve giriř akım dalgalılıęı yüksektir.

[24] nolu yayında anahtar eleman için ZCS iletim, ZVS altında kesim; ana diyot için ZCS ve ZVS kesim saęlanmıřtır. Anahtar eleman üzerinde ana diyot ters toparlanma akımı ve trafo dönüřüm oranı ile orantılı bir ilave akım stresi mevcuttur. Dönüřtürücünün geniş bir giriř gerilimi ıkıř yükü altında alıřma kabiliyeti sınırlıdır. Giriř akım dalgalılıęı yüksektir.

[25] nolu yayında kuplajlı endüktans kullanılarak ana diyot için ZCS kesim ve anahtar eleman için ZCS iletim saęlanmıřtır. Ancak, ana anahtar kesime götürölme anında sert

anahtarlanmaktadır ve ana diyodun kesime gitmesi ZVS altında sağlanmamaktadır. Ayrıca ana diyot üzerinde ilave gerilim stresi bulunmaktadır.

[26] ve [27] nolu yayınlarda ana diyot için ZCS kesim, ZVS iletim; anahtar eleman için ZCS iletim, ZVS kesim sağlanmıştır. Ancak, anahtar eleman üzerinde ilave akım stresi mevcuttur. Ana diyot ters toparlanma enerjisi geri kazanılamamaktadır. Anahtar elemanın ZVS altında kesime gitmesi giriş gerilim değerine bağlıdır ve giriş akım dalgalılığı yüksektir.

[29] nolu yayında anahtar eleman için ZCS iletim; ana diyot için ZCS kesim, ZCS ve ZVS iletim sağlanmıştır. Ancak anahtar eleman sert anahtarlama altında kesime gitmektedir. Yardımcı diyot üzerinde ilave gerilim stresi mevcuttur.

[30] nolu yayında anahtar eleman için ZCS iletim ZVS kesim; ana diyot için ZCS ve ZVS kesim, ZVS iletim sağlanmıştır. Dönüştürücüdeki bütün yarı iletken elemanlar yumuşak anahtarlama altında çalışmaktadır. Ancak ana diyot üzerinde ilave gerilim stresi ve anahtar eleman üzerinde ilave akım stresi mevcuttur. Ayrıca düşük giriş akım değerlerinde yumuşak anahtarlama aksayabilmektedir. Bunların yanında ana diyot gerilim stresi ve anahtar eleman akım stresi sınırlandırılmıştır.

Literatürden verilen örnekler de göz önüne alındığında basit yapılı olmasının yanında, pasif bastırma hücreleri üzerine yapılan çalışmalarda da birçok dezavantaj olduğu görülmektedir. Bunlar genel olarak anahtar elemanın sert anahtarlama altında kesime gitmesi ve parazitik kondansatör enerjisinin geri kazanılamaması, ana diyot üzerinde ilave gerilim stresi, anahtar eleman üzerinde ilave akım stresi, geniş bir giriş gerilim ve yük akımı aralığında çalışamama, yardımcı diyotlar üzerinde gerilim stresi, ana ve yardımcı diyotların ters toparlanma enerjilerinin geri kazanılamaması, giriş akım dalgalılığının yüksek olması gibi problemlerdir.

Bu tezde performans bakımından daha önceden sunulan çoğu pasif ve aktif bastırma hücresinden daha üstün, bazı aktif bastırma hücrelerinin ise sahip olduğu önemli problemlerin üstesinden gelen, basit yapısı ve düşük maliyeti sayesinde uygulanabilirliği daha yüksek, orta güçlere kadar PFC ile mükemmel uyumlu yeni bir geliştirilmiş pasif bastırma hücre tasarımı ve uygulaması yapılmıştır.

Tasarımı yapılan pasif bastırma hücresi ana diyot için ZCS ve ZVS kesim, ZVS iletim; anahtar eleman için ZCS iletim ve ZVS kesim sağlar. Ana diyot ters toparlanma enerjisi öncelikle bir depolama kondansatörüne daha sonra yüke aktarılarak geri kazanılır.

Anahtar eleman ve yardımcı diyotlar üzerinde ilave gerilim stresi meydana gelmemektedir. Anahtar eleman üzerindeki ilave akım ve ana diyot üzerindeki ilave gerilim stresi sınırlandırılmıştır. Uygulaması yapılan dönüştürücüde tüm yarı iletken elemanlar yumuşak anahtarlama altında çalışmaktadır. Kullanılan yardımcı diyotların akım değerleri ana diyoda göre oldukça düşüktür. Bastırma hücresi geniş bir giriş gerilim ve çıkış yükü aralığında yumuşak anahtarlamaı sağlar. Bu özelliği sayesinde PFC dönüştürücü için mükemmel uyumluluk gösterir. Sunulan pasif bastırma hücreli PFC dönüştürücü teorik analiz ve benzetim sonuçları 1-kW – 50-kHz uygulama devresi ile net olarak doğrulanmıştır.

Bölüm 2’de harmonik ve güç faktörü kavramları üzerinde durulmuştur.

Bölüm 3’de yumuşak anahtarlama kavramı üzerinde durulmuştur.

Bölüm 4’de DC – DC düşürücü dönüştürücü için tasarlanan örnek bir yumuşak anahtarlamaı pasif bastırma hücresi çalışma prensibi ve deneysel sonuçları verilmiştir.

Bölüm 5’de PFC yükseltici dönüştürücü için tasarlanan örnek bir yumuşak anahtarlamaı pasif bastırma hücresi çalışma prensibi ve deneysel sonuçları verilmiştir.

Bölüm 6’da DC – DC PWM yükseltici dönüştürücü için tasarlanan örnek bir ZCT – ZVT aktif bastırma hücresi çalışması prensibi ve deneysel sonuçları verilmiştir.

Bölüm 7’de Geliştirilmiş bir kayıpsız pasif bastırma hücreli PFC devresinin analiz ve simülasyonu verilmiştir.

Bölüm 8’de Geliştirilmiş bir kayıpsız pasif bastırma hücreli PFC devresinin tasarım aşamaları ve uygulama sonuçları verilmiştir.

Bölüm 9’da sonuç ve öneriler verilmiştir.

1.2 Tezin Amacı

Bu tezde endüstride geniş bir kullanım alanı olan PFC dönüştürücüler için yumuşak anahtarlama ve yüksek verim sağlayan, literatürde mevcut olan aktif ve pasif bastırma hücrelerinin dezavantajlarının çoğunu taşımayan yeni bir geliştirilmiş bastırma hücresinin tasarlanması amaçlanmıştır.

Tasarlanacak bastırma hücresi şebeke geriliminin geniş bir aralığında çalışabilme özelliğine sahiptir. Basit yapılı ve düşük maliyetli olmasının yanında literatürde var olan karmaşık ve pahalı bir çok devreden daha etkin şekilde çalışabilmektedir. Basit yapılı ve

düşük maliyetli olması sayesinde uygulanabilirliği yüksektir. Bu yönden endüstride geniş bir uygulama alanı bulması ve enerjinin verimli kullanılması konusunda önemli katkı sağlaması hedeflenmiştir.

1.3 Hipotez

Literatürden verilen örneklerden görüldüğü gibi ilave bir anahtar eleman kullanılarak elde edilen aktif bastırma hücrelerinin ve ilave anahtar eleman kullanılmadan elde edilen pasif bastırma hücrelerinin çoğunun bir takım dezavantajlarının mevcut olduğu ve birçoğunun PFC dönüştürücüler için uygun olmadığı görülmektedir. PFC dönüştürücü için uygulanacak olan bir pasif bastırma hücresinde aranan özellikler aşağıda verildiği gibi sıralanabilir:

- PFC dönüştürücü için tasarlanacak bastırma hücresinin çok geniş bir giriş gerilimi ve çıkış yükü altında çalışabilme yeteneği olmalıdır.
- Dönüştürücünün çalışması şebeke sıfır gerilimi etrafında ve tepe değerlerinde aksamamalıdır ve dönüştürücü için tehlikeli bir durum oluşturmamalıdır. Bu bölgelerde kondansatörlerde depo edilen enerjilerin daha sonra mutlaka yüke veya girişe aktarımı sağlanmalıdır.
- Giriş endüktans akım dalgalılığı istenen düzeylerde olmalıdır.
- Yumuşak anahtarlamanın sağlanması, giriş gerilim ve akımı ile yük akımına mümkün olduğu kadar az bağımlı olmalıdır.
- Sirkülasyon enerjisi ve geçici rejim aralıkları yüksek olmamalıdır.
- Anahtar elemanın iletme ve kesime gitmesi yumuşak anahtarlama altında sağlanmalıdır.
- Ana diyot üzerindeki ilave gerilim ve anahtar eleman üzerindeki ilave akım stresi sınırlandırılmalıdır. Bastırma endüktansı üzerindeki akım seviyesi ise düşük olmalıdır.
- Yardımcı diyotlar üzerindeki gerilim seviyesi çıkış gerilimini aşmamalıdır.
- Ana ve yardımcı diyotların ters toparlanma enerjileri geri kazanılabilmelidir.
- Yardımcı diyotların akım değerleri ana diyoda göre oldukça düşük olmalıdır.
- Basit yapılı ve düşük maliyetli olmalıdır.

HARMONİK VE GÜÇ FAKTÖRÜ KAVRAMI

2.1 Harmonik Kavramı

Endüstride kullanılan lineer olmayan yüklerin etkisiyle ve yarı iletken elmanların tabiatı gereği akım ve gerilim dalga şekillerinde bozulmalar meydana gelir. Frekans değerleri temel dalga frekansının katları şeklinde olan, temel dalga dışındaki sinüsoidal dalgalara harmonik adı verilir [21].

Harmonik bileşenlerin frekans ve genlik değerleri Fourier analizi ile elde edilebilmektedir. Genellikle harmonik bileşenin frekansı arttıkça genliği küçülmektedir.

2.1.1 Harmonik Üreten Kaynaklar

Harmonik bileşenlerin meydana gelmesine neden olan bazı kaynaklar aşağıda verilmiştir.

- Transformatörler,
- DC gerilim kaynakları,
- Döner makineler,
- Doğru akım ile enerji nakli,
- Statik VAR generatörleri,
- Ark fırınları,
- Kesintisiz güç kaynakları,
- Gaz deşarjlı aydınlatma,
- Elektronik balastlar [31]

2.1.2 Harmoniklerin Olumsuz Etkileri

Güç sistemlerinde harmonikli akım ve gerilimin varlığı sinüsoidal dalganın bozulması anlamına gelir. Harmonikler; güç sistemlerinde ek kayıplar, ek gerilim düşümleri, rezonans olayları, güç faktörünün düşmesi, hassas cihazlarda problem ve bozulmalar gibi problemlere yol açarlar. Lineer olmayan alıcılar şebekeden harmonikli akım çekilmesine neden olurlar. Şebekeden harmonikli akım çekilmesi şebeke empedansı yüzünden harmonikli gerilim düşümüne neden olarak şebeke geriliminin bozulmasına yol açarlar. Dolayısı ile AC gerilimin üretilmesi aşamasında alternatörlerde yapılan gerekli iyileştirici önlemler yardımıyla şebeke gerilimi mümkün olduğunca sinüsoidale yaklaştırıldığı halde; lineer bir alıcıya, aynı şebekeye bağlı nonlineeralıcılar tarafından olumsuz etki edilebilmektedir [21].

Harmoniklerin yol açtığı olumsuz etkilerden bazıları aşağıdaki gibidir:

- Generatör ve şebeke geriliminin bozulması,
- Kompanzasyon tesislerinin aşırı reaktif yüklenme ve dielektrik zorlanma nedeniyle zarar görmesi,
- Enerji sistemindeki elemanlarda ve yüklerde kayıpların artması,
- Motorlarda moment salınımlarının ve aşırı ısınmanın meydana gelmesi,
- Şebekede rezonans olayları ve bunun neden olduğu aşırı gerilim ve akımlar,
- Koruma ve kontrol düzenlerinde sinyal hataları,
- İzolasyon malzemesinin delinmesi,
- Elektrik aygıtlarının ömrünün azalması,
- Sesli ve görüntülü iletişim araçlarında parazit ve anormal çalışma,
- Mikro bilgi işlemciler üzerinde hatalı çalışma,
- Elektromekanik cihazlarda ve kablolarda ısınma,
- Ateşleme devrelerinin anormal çalışması,
- Elektronik kart arızaları,
- Güç kondansatörlerinde güç kayıpları, delinmeler ve patlamalar,
- Kompanzasyon sigortalarında atmalar,

- Kesici ve şalterlerde gereksiz açmalar,
- Röle sinyallerinin bozulması ve anormal çalışması [31].

2.1.3 Harmoniklerin Filtrelenmesi

Filtrelerin amacı bir ya da daha fazla frekanstaki akım yada gerilimlerin etkisini azaltmak, diğer bir ifade ile harmonik seviyesini azaltmak veya yok etmektir. Genel olarak filtreler daha etkin olduğu düşünülen harmonik değerleri için tasarlanırlar. Harmonikli bir şebekeden beslenen yükün gerilim dalga şeklini düzeltmek, yada yük tarafından alternatif akım sistemine dahil edilebilecek istenmeyen harmonikleri süzmek yada elektromanyetik girişimleri engellemek amaçları ile dizayn edilebilirler [21].

2.1.4 Harmoniklerin Filtrelenme Yöntemleri

Harmonikler genel olarak; endüktans, kondansatör ve direnç gibi pasif elemanlardan oluşan pasif filtreler, harmonikli akım yada gerilim dalga şeklini anlık olarak izleyip bozulmanın meydana geldiği anlarda gerekli akım yada gerilimi sisteme enjekte ederek harmonikleri yok eden aktif filtreler ve AC – DC dönüştürücü tabanlı çalışan PFC devreleri vasıtası ile yok edilebilmektedirler.

2.1.4.1 Pasif Filtreler

Bu filtrelerin çalışma prensibi, yok edilmek istenen harmonik bileşen frekans değerinde rezonansa girecek uygun kondansatör ve endüktans değerlerini seçerek arzu edilen harmoniğin yok edilmesine dayanır. Bu işlem her bir harmonik için ayrı ayrı yapılmak zorundadır. Pasif filtreler, arzu edilen frekans değerinde endüktans ve kondansatöre ilişkin empedans değerleri eşit yapılarak, toplam empedansın sanal kısmı sıfır olacak şekilde dizayn edilirler [21]. Bu endüktans ve kondansatörlerin değerleri ve üzerlerinden geçecek akım değeri göz önüne alındığında seçilen elemanların boyutlarının oldukça büyük olması beklenir. Bu filtrelerin her bir harmonik bileşen için ayrı ayrı tasarlanması gerektiği de göz önüne alındığında pasif filtrelerin oldukça pahalı ve hantal ayrıca bunun yanında performansın düşük olacağı görülmektedir.

2.1.4.2 Aktif Filtreler

Aktif güç filtreleri çoğunlukla akım ve gerilim harmoniklerini kompanze etmek için kullanılmaktadır. Bunun yanı sıra reaktif güç kompanzasyonu, akım ve gerilimdeki

dengesizlikleri yok etmek, nötr akımı kompanzasyonları ile şebeke gerilim regülasyonu için de kullanılabilirler [21].

Aktif güç filtreleri doğrusal olmayan yükün ürettiği akım harmoniklerini azaltmakta, reaktif güç çekebilmekte veya üretebilmektedir [21]. Aktif güç filtreleri paralel aktif güç filtreleri, seri aktif güç filtreleri, hibrit aktif- pasif güç filtereleri ve birleşik güç kalite düzenliyecileri olmak üzere 4 grupta incelenebilirler.

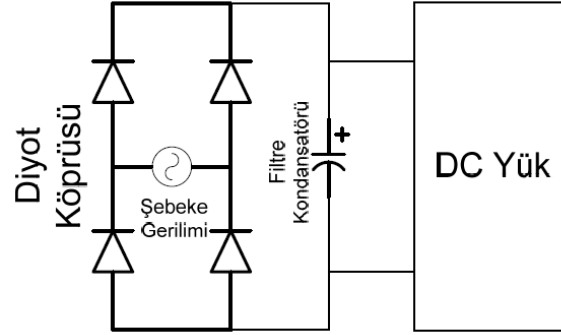
Aktif filtrelerin harmoniklerin yok edilmesi bakımından performansı pasif filtrelere göre oldukça yüksektir. Şebeke gerilimi harmonikli olsa dahi, yük uçlarında harmoniksiz bir AC gerilim görülmesini sağlayabilir aynı zamanda yükün şebeke gerilimi ile aynı fazlı ve tamamen sinüsoidal akım çekmesini sağlayabilirler. PFC devrelerinden üstün oldukları yön ise bunlardır. PFC devreleri yükün şebekeden çekeceği akımın şebeke gerilim dalga şekli ile aynı olması sağlar. Alıcıya gelen gerilimin düzeltilmesine yönelik doğrudan bir işlem yapamaz. Çekilen akımın şebeke gerilimi ile aynı dalga şekline sahip olmasını sağlayarak şebeke gerilimin düzeltilmesine dolaylı olarak yardımcı olur. Aktif filtrelerde ise durum biraz farklıdır. Seri aktif filtre ile alıcının gördüğü gerilim dalga şekli düzeltilebilir, paralel aktif filtre ile şebekeden sinüsoidal akım çekilmesi sağlanabilir, birleştirilmiş güç kalite düzenleyicisi ile hem alıcı uçlarına gelen gerilim harmoniklerden arındırılabilir hem de yükün sinüsoidal akım çekmesi sağlanabilir. Ancak aktif filtrelerin kontrolü oldukça zor ve maliyeti oldukça yüksektir. Bu yüzden sadece çok yüksek güçlü özel uygulamalar için uygundur ve pratik değildir. Tek fazlı aktif filtrelerde gerilim yada akım dalga şekli anlık olarak izlenerek dalga şeklinin sinüsten uzaklaştığı durumda anlık olarak sisteme gerilim yada akım enjektörü ile harmonikler yok edilir. Üç fazlı aktif filtrelerde ise d-q dönüşümleri ve ani reaktif güç teorisi kullanılarak sisteme müdahale edilir.

2.1.4.3 Yüksek Frekanslı Aktif PFC Devreleri

Anahtarlamalı güç kaynakları, DC regülatörler, elektronik balast, kaynak makinaları, endüksiyonla ısıtma ve inverterlerin beslenmesi gibi çoğu endüstriyel uygulamada, Şekil 2.1’de görüldüğü gibi diyot köprüsünün çıkışında genellikle gerilim düzeltici bir kondansatör bulunur. Bu kondansatörler, genellikle elektrolitik veya tek yönlüdür ve oldukça büyük değerlerdedir [31].

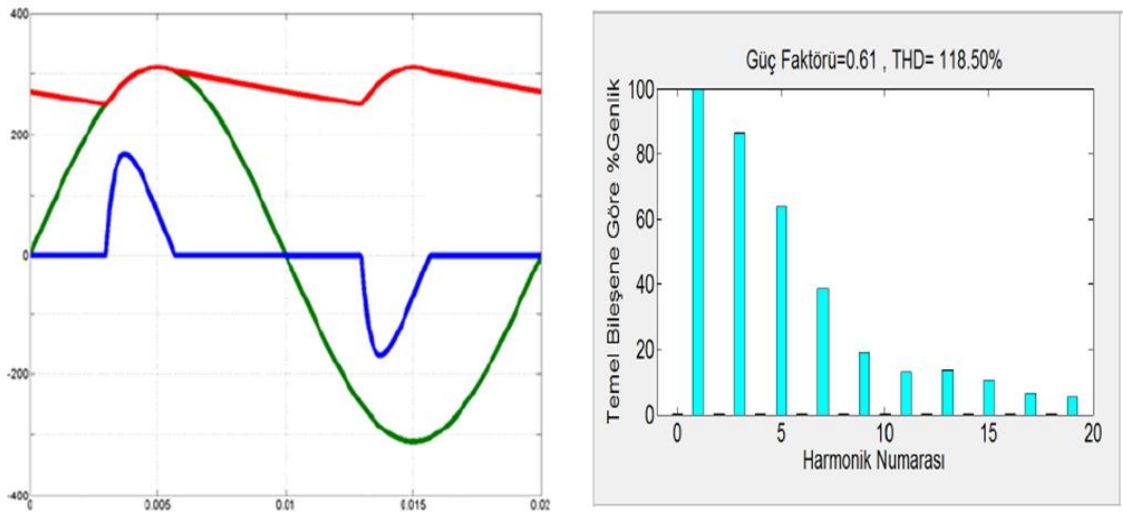
Kararlı durumda bu kondansatörler, şebeke geriliminin maksimum olduğu anların etrafında olmak üzere, gerilime göre ileride ve kısa süreli akım darbeleri çeker.

Şebekeden kısa bir sürede şarj olan kondansatörler, periyodun geriye kalan uzun bölümünde yükü besler. Yükün bütün gücünü karşılayan kısa süreli bu akım darbeleri, oldukça aşırı değerler alabilmekte, şebeke ve diyotlar için önemli sorunlara yol açabilmektedir [31].



Şekil 2.1 Çıkışta bir kondansatör bulunan tek fazlı bir diyot köprüsü ile bir DC yükün beslenmesi [31]

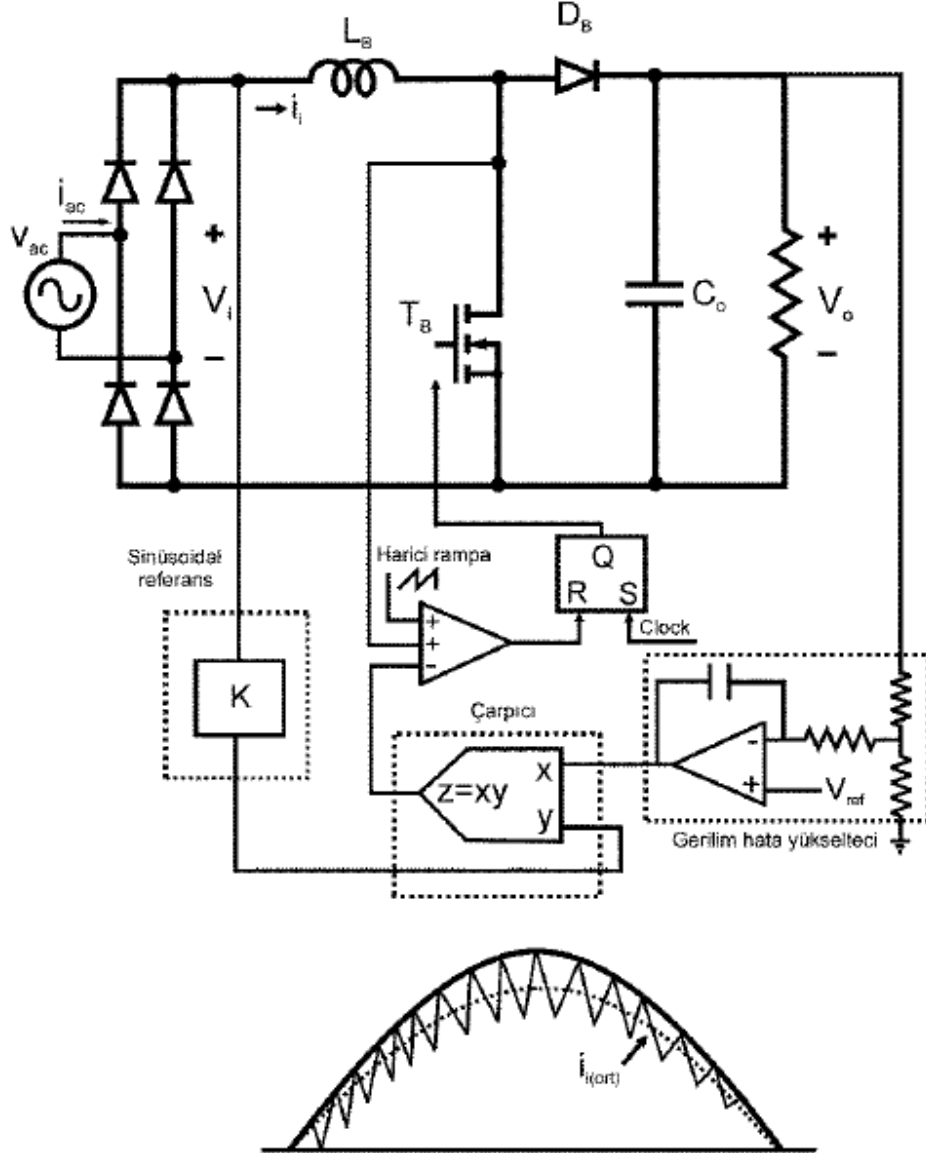
Belirli bir yük için kondansatör değeri arttıkça, gerilim dalgalanması düşer, şarj akım darbelerinin süresi azalır ve genliği artar [31]. Bu durumda AC şebeke gerilimi ve çekilen akımın dalga şekilleri, bu akımın harmonik açılımı, THD ve PF değerleri Şekil 2.2’de verilmiştir.



Şekil 2.2 Çıkışta bir kondansatör olması durumunda, AC şebeke gerilimi ve çekilen akımın dalga şekilleri ve bu akımın harmonik açılımı, THD ve PF değerleri [31]

Şekil 2.2’de görüldüğü gibi, burada şebekeden oldukça yüksek değerlerde reaktif güç ve harmonik akımlar çekilir. THD ve PF değerlerinin de çok kötü olduğu görülmektedir [31].

Aktif PFC devrelerinde ise prensip olarak kontrolsüz doğrultucuya anahtarlamalı DC-DC dönüştürücü eklenir. Anahtarlamalı DC-DC dönüştürücü yüksek frekansta çalıştırılarak, AC şebekeden çekilen akımın gerilim ile aynı fazda olması ve sinüs formunu takip etmesi sağlanır. Oldukça modern olan bu yöntemle, AC şebekeden çekilen reaktif güç ve harmonik akımlar 0'a yaklaştırılmaktadır [31].



Şekil 2.3 PFC dönüştürücüler için bir prensip kontrol şeması ve giriş akımı dalga şekli [31]

PFC dönüştürücülerin en önemli avantajı, oldukça basit yapılı, kolay kontrollü ve uygulanabilir olmalarıdır. Diğer yandan, endüstriyel alıcıların büyük bir kısmı, AC-DC dönüştürücüler vasıtasıyla AC şebekeye bağlanmaktadır. Bu nedenle, PFC'li AC-DC dönüştürücüler, yoğun uygulama alanı bulmuş ve büyük önem kazanmıştır. Ancak, kaliteli bir PFC için frekansın yükseltilmesi ile birlikte, anahtarlama kayıpları ve EMI

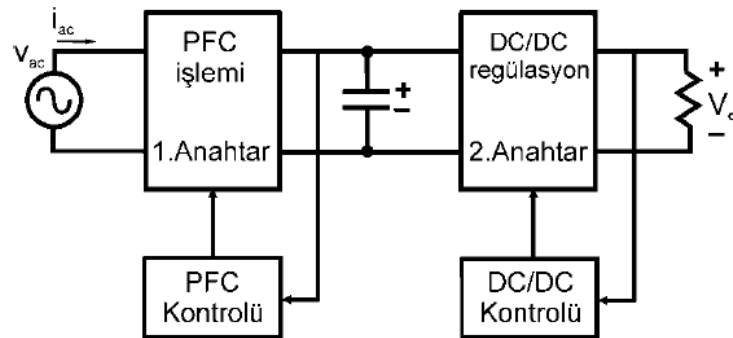
artmakta ve devrenin uygulanabilme yeteneği zayıflamaktadır. Bu sorunlar, ancak sert anahtarlama yerine yumuşak anahtarlama tekniklerinin kullanılması ile aşılabilmektedir. Bu dönüştürücülerin en yaygın kullanılanı basit yapısı ve kontrol kolaylığı nedeniyle endüktansın giriş katında olduğu yükseltici tip DC – DC dönüştürücülerdir [31].

Yüksek güçlerde mükemmel enerji aktarımı nedeniyle sürekli modda çalışma, düşük güçlerde ise düşük anahtarlama kaybı ve ucuzluk açısından kesintili modda çalışma daha çok uygulanır. MOSFET’li uygulamalarda, parazitik kondansatör enerjisinin geri kazanılmasını sağlayan ZVT tekniği daha çok kullanılır [31].

Mükemmel bir PFC için, uygun bir AC-DC dönüştürücünün seçilmesi ve uygun bir yumuşak anahtarlama tekniğinin uygulanması önemlidir. Ayrıca, güç elemanları üzerindeki akım ve gerilim streslerinin bastırılması, esneklik ve güvenilirliğin artırılması, hacim ve maliyetin düşürülmesi hedeflenir [31]. Şekil 2.3’de temel PFC güç katı ve kontrol şeması gösterilmiştir.

2.1.4.3.1 İki Aşamalı PFC Devreleri

İki aşamalı bir PFC sisteminin genel blok şeması Şekil 2.4’de gösterilmiştir. Bu yöntemde, PFC işlemi ve gerilim regülasyonu için ayrı birer DC-DC dönüştürücü kullanılır. İki defa DC-DC dönüştürme işlemi yapılır, yani güç iki defa işlenir. Burada, PFC işlemi için, genellikle doğal PFC özellikleri ile oldukça uyumlu olan yükseltici dönüştürücü kullanılır. Gerilim regülasyonu için ise, izoleli veya izolesiz herhangi bir dönüştürücü kullanılabilir. Her iki dönüştürücü ayrı ayrı kontrol edilir ve her iki işlem de mükemmel bir şekilde gerçekleştirilir. Bu durumda, devrenin dinamik cevap verme süresi, karmaşıklığı ve maliyeti artar. Düşük güçlü uygulamalar için pahalı bir çözüm haline dönüşebilen bu yöntem, daha çok yüksek güçlü uygulamalarda tercih edilir [31].

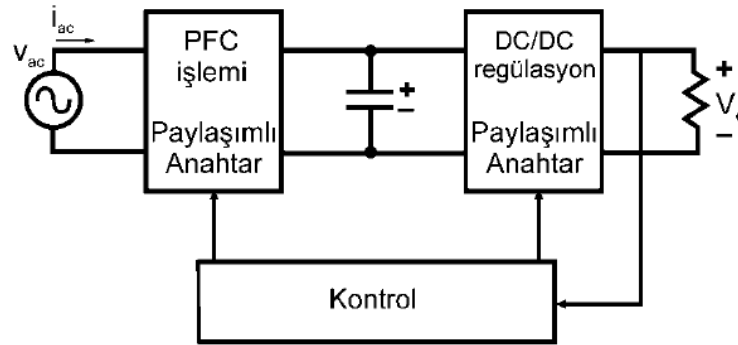


Şekil 2.4 İki aşamalı bir PFC sisteminin blok şeması [31]

PFC devresi, AC şebekeden çektiği sinüsoidal bir güç ile bir DC kondansatörü şarj eder. Bu kondansatör ise, genellikle sabit güçlü olduğu kabul edilen bir yükü besler. PFC dönüştürücü çıkışındaki bu kondansatöre, Tampon Kondansatör veya Depolama Kondansatörü adı verilir. Bu kondansatörün geriliminde, temel olarak doğrultulmuş şebeke gerilimiyle aynı veya şebekenin iki katı frekansta bir dalgalanma oluşur. Ayrıca, yüksek frekansta çalışan dönüştürücülerden dolayı, yüksek frekanslı gerilim dalgalanmaları da görülür [31].

2.1.4.3.2 Tek Aşamalı PFC Devreleri

Tek aşamalı bir PFC sisteminin genel blok şeması Şekil 2.5’de görülmektedir. Bu yöntemde, PFC işlemi ve gerilim regülasyonu için yine ayrı birer DC-DC dönüştürücü kullanılır. Ancak, bu dönüştürücüler, bir tek anahtar ve bir kontrol devresi kullanılacak şekilde birleştirilir. Bu durumda, devrenin dinamik cevap verme süresi kısalmış, kontrolü kolaylaşır, karmaşıklığı ve maliyeti azalır. Düşük güçlü uygulamalar için, yaygın olarak tek aşamalı PFC devreleri kullanılır. Anahtarın kontrolü, çıkış geriliminin regüle edilmesi amacıyla yapılır. Yükseltici dönüştürücü aynı sinyaller ile çalışır ve PFC kendiliğinden sağlanır [31].



Şekil 2.5 Tek aşamalı bir PFC sisteminin blok şeması [31]

Depolama kondansatörünün geriliminde, yine temel olarak şebekenin iki katı frekansta bir dalgalanma ve bunun üzerinde dönüştürücülerden dolayı yüksek frekanslı gerilim dalgalanmaları oluşur. Bu sistemlerde, iki dönüştürücü için tek bir anahtar kullanıldığından, bu anahtarın akım stresi veya değeri yüksektir. Çalışma veya anahtarlama frekansı da çok yüksek olduğundan, anahtarlama kayıpları ve EMI artar ve yumuşak anahtarlama önem kazanır.

Kondansatör geriliminin maksimum değerinin sınırlanması ve bastırılması, doğrudan güç transferi ve yumuşak anahtarlamanın sağlanması ile verimin yükseltilmesi ve EMI'nın düşürülmesi konularında yoğun çalışmalar yapılmaktadır.

Tek aşamalı PFC devreleri, güç elemanı akım değerinin yüksek olması, depolama kondansatörü geriliminin maksimum değerinin yüksek olması, PFC ve regülasyon işlemlerinin mükemmel yapılamaması gibi dezavantajlara sahiptir. Bu nedenle, bu devreler düşük güç olarak kabul edilen 300 W'ın altındaki güçlerde yaygın olarak kullanılmaktadır [31].

2.2 Güç Faktörü Kavramı

Aktif güç iş yapılmasına yarayan ve enerjiye dönüşen güce karşılık gelmektedir. Güç Faktörü, temel olarak bir AC şebekede aktif gücün görünen güce oranı şeklinde tanımlanır [31].

Harmonikli bir sistemde:

$$S = V_{ef}I_{ef} \quad (2.1)$$

$$S_1 = V_{1ef}I_{1ef} \quad (2.2)$$

$$I_{ef}^2 = I_{1ef}^2 + I_{hef}^2 \quad (2.3)$$

$$P = P_1 = V_{1ef}I_{1ef} \cos\varphi_1 = S_1 \cos\varphi_1 \quad (2.4)$$

$$Q = Q_1 = V_{1ef}I_{1ef} \sin\varphi_1 = S_1 \sin\varphi_1 \quad (2.5)$$

$$S_1^2 = P^2 + Q^2 \quad (2.6)$$

$$Q_t^2 = Q^2 + Q_h^2 \quad (2.7)$$

$$S^2 = P^2 + Q^2 + Q_h^2 = P^2 + Q_t^2 = S_1^2 + Q_h^2 \quad (2.8)$$

$$PF = \frac{P}{S} = \frac{V_{1ef}I_{1ef}\cos\varphi_1}{V_{ef}I_{ef}} \quad (2.9)$$

Burada, “ef” indisleri efektif değerleri, “1” indisleri temel bileşenleri ve “h” indisleri harmonik bileşenleri ifade etmektedir. Bütün gerilim ve akım değerleri efektif değerlerdir [31]. Diğer simgelerin ifade ettiği güç bileşenleri aşağıda verilmiştir.

P = Aktif Güç

Q = Reaktif Güç

S = Görünür Güç

Q_h = Harmonik Güç

PF = Güç Faktörü

Reaktif güç iş yapılmasına yaramayan, bobin ve kondansatörler nedeniyle bir şebeke periyodu boyunca manyetik alanda depo edilen ve tekrar şebekeye geri aktarılan yani şebeke ile yük arasında salınım yapan enerjiye karşılık gelir.

Harmonik güç bileşeni, lineer olmayan yüklerin bulunduğu sistemlerde oluşmaktadır. Farklı frekans değerlerindeki akım ve gerilimlerin etkileşimini göstermektedir.

2.2.1 Düşük Güç Faktörünün Olumsuz Etkileri

Güç faktörünün düşmesinin yarattığı başlıca sorunlar aşağıdaki gibi verilebilir:

- Görünen hat akımının yükselir.
- Generatör, motor, transformatör, kablo ve diğer bütün devre elemanlarının güç kapasiteleri gereksiz yere dolar.
- Generatör, motor ve transformatörler doyuma girebilir.
- Doyuma girmeler nedeniyle, gerilim ve akım dalga şekillerinin bozulur ve harmonikler oluşabilir.
- Doyum ve harmonikler nedeniyle, devre elemanları tahrip olabilir [31].

Güç faktörü düzeltmede genel olarak; Klasik Reaktif Güç Kompanzasyonu, Statik Var Kompanzasyonu, Pasif Harmonik Filtreleri, Tam Dalga Yarı Kontrollü Doğrultucular, Seri Bağlı Tam Dalga Yarı Kontrollü Doğrultucular, Simetrik Açık Kontrolü, Sinüsoidal PWM Kontrolü, Aktif Filtreler, Güç Faktörü Düzeltmeli AC – DC Dönüştürücüler kullanılmaktadır [33].

YUMUŞAK ANAHTARLAMA

3.1 Güç Elemanlarının Çalışması ve Kayıpları

Bir güç elemanı, bir giriş sinyali ile kontrol edilir ve bir periyot içerisinde iletim, kesim ve anahtarlama olmak üzere üç durumda çalışabilir. Güç elemanının çalışması esnasında giriş, iletim, kesim ve anahtarlama kayıpları oluşur. Giriş akımı ile kesimdeki sızıntı akım çok küçük olduğundan, giriş ile kesim kayıpları daima ihmal edilir. Böylece, bir güç elemanının toplam güç kaybı, iletim ve anahtarlama kayıplarının toplamı olarak kabul edilir [31]. Bu durum Şekil 2.6’da gösterilmiştir.

3.1.1 İletim Kayıpları

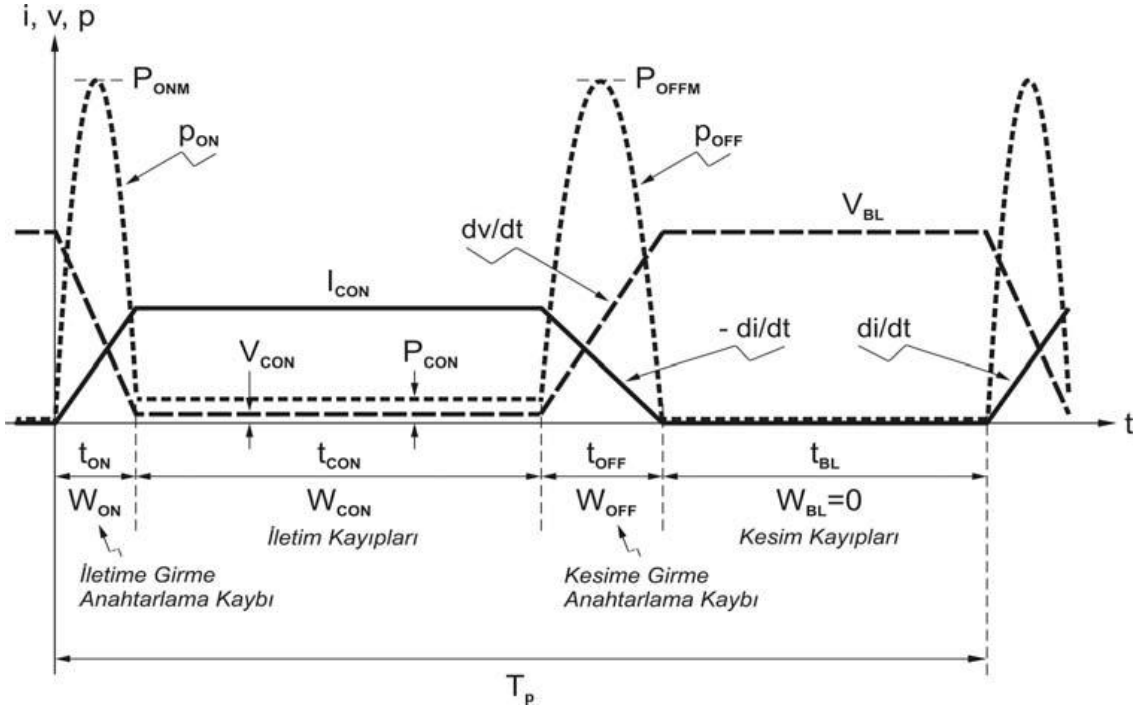
İletim Kaybı, iletim veya doyum durumunda elemandan geçen akım ile elemanın gerilim düşümüne bağlıdır. İletim güç kaybı aşağıda verilen denkleme göre hesaplanır:

$$P_{CON} = \frac{1}{T} \int v_{CON} i_{CON} dt \quad (3.1)$$

v_{CON} = İletim durumu gerilim düşümü

i_{CON} = İletim esnasında güç elemanından geçen akım

olmak üzere.



Şekil 3.1 Bir güç elemanın bir periyot içerisindeki çalışma durumları, ve bu durumlara ait akım ve gerilim ile güç değişimleri [31]

3.1.2 Anahtarlama Kayıpları

Bir periyot içerisinde, iletim ve kesime girmek üzere iki anahtarlama işlemi oluşur. İletim ve kesime girme işlemlerindeki anahtarlama enerji kayıpları aşağıdaki gibidir:

$$W_{ON} = \int_0^{t_{ON}} V_{ON} I_{ON} dt \quad (3.2)$$

$$W_{OFF} = \int_0^{t_{OFF}} V_{OFF} I_{OFF} dt \quad (3.3)$$

$$W_{SW} = W_{ON} + W_{OFF} \quad (3.4)$$

W_{ON} = İletime girme anahtarlama enerji kaybı

W_{OFF} = Kesime girme anahtarlama enerji kaybı

W_{SW} = Toplam anahtarlama enerji kaybı.

Anahtarlama güç kaybı ise frekansa bağlı olarak aşağıdaki gibi verilebilir:

$$P_{SW} = f_p W_{SW} \quad (3.5)$$

f_p = anahtarlama frekansı olmak üzere.

Şekil 2.6'da gösterildiği gibi anahtarlama kayıpları iletim kayıplarına göre oldukça yüksek çıkmaktadır. Ayrıca anahtarlama kayıpları (3.4) nolu denklemde verildiği gibi frekans ile doğru orantılıdır.

3.2 Yumuşak Anahtarlama ve Bastırma Hücresi Kavramı

Yumuşak anahtarlama, temel olarak, anahtarlama kayıpları ve EMI gürültünün özel düzenlerle yok edilmesi veya en aza indirilmesi şeklinde tanımlanır ve sert anahtarlama durumunda oluşan problemlerin üstesinden gelmek üzere uygulanmaktadır. Yumuşak anahtarlama amacıyla geliştirilen ve dönüştürücülerin temel bir parçası olmayan ilave düzen ve devrelere ise bastırma hücresi denilmektedir [31].

Yumuşak anahtarlama veya bastırma hücrelerinde nihai amacın devrenin güç yoğunluğunun artırılması olduğu daima göz önünde tutulmalıdır. Bir bastırma hücresinin seçilme kararı, bu hücrenin sağladığı bütün yumuşak anahtarlama yararları ile bu hücrenin neden olduğu ek külfetler iyice karşılaştırılarak verilmelidir [31].

Yumuşak anahtarlama amacı ile geliştirilen bastırma hücrelerinden beklenen özellikler aşağıdaki gibidir:

- Anahtarlama geçişleri esnasında akım ve gerilimin üst üste binmesini azaltarak anahtarlama kayıplarının önüne geçmek.
- Akım ve gerilimin yükselme hızlarını sınırlayarak EMI ve RFI gürültülerini bastırmak.
- Yük hattı akım ve gerilim değişimlerini düzenlemek.
- Anahtarlama enerjilerini geri kazanmak.
- Çalışma frekansını yükseltmek.
- Periyodun büyük bir kısmında PWM çalışmayı korumak.
- Devrenin boyut ve maliyetini düşürmek.
- Devrenin verim ve güç yoğunluğunu arttırmak.
- Hafif yüklerde de yumuşak anahtarlamayı sürdürmek [31].

3.2.1 Yumuşak Anahtarlama Teknikleri

Yumuşak anahtarlama teknikleri genel olarak,

- Sıfır Akımda Anahtarlama (ZCS)
- Sıfır Gerilimde Anahtarlama (ZVS)
- Sıfır Akımda Geçiş (ZCT)
- Sıfır Gerilimde Geçiş (ZVT)

olmak üzere 4 gruba ayrılır.

3.2.2 Sıfır Akımda Anahtarlama (ZCS)

Sıfır Akımda Anahtarlama (ZCS), iletme girme işleminde gerçekleştirilen bir yumuşak anahtarlama tekniğidir. Bu teknikte, temel olarak güç anahtarına küçük değerli bir endüktans seri bağlanarak, iletme girme işleminde elemandan geçen akımın yükselme hızı sınırlanır. Böylece, akım ile gerilimin üst üste binmesi ve anahtarlama enerji kaybı azaltılır. Aslında, iletme girme işlemindeki anahtarlama enerjisi endüktansa aktarılır. Endüktanstaki bu enerji, klasik hücrelerde bir dirençte harcanır, fakat modern hücrelerde kısa süreli bir kısmi rezonans ile gerilim kaynağı veya yüke aktarılarak geri kazanılır.

3.2.3 Sıfır Gerilimde Anahtarlama (ZVS)

Sıfır Gerilimde Anahtarlama (ZVS), kesime girme işleminde gerçekleştirilen bir yumuşak anahtarlama tekniğidir. Bu teknikte, temel olarak güç anahtarına küçük değerli bir kondansatör paralel bağlanarak, iletimden çıkma işleminde elemanın uçlarında oluşan gerilimin yükselme hızı sınırlanır. Böylece, iletimden çıkma işleminde akım ile gerilimin üst üste binmesi azaltılarak anahtarlama enerji kaybı azaltılır ve anahtarlama enerjisi kondansatöre aktarılır. Kondansatördeki bu enerji, modern hücrelerde geri kazanılır.

ZCS ve ZVS tekniklerinde anahtarlama enerji kaybı tamamen yok edilememektedir. Bu nedenle, bu tekniklere yaklaşık ZCS ve yaklaşık ZVS teknikleri de denilmektedir. Normal olarak, seri endüktans güç elemanı üzerinde ilave bir gerilim stresine ve paralel kondansatör ise ilave bir akım stresine neden olmaktadır.

3.2.4 Sıfır Akımda Geçiş (ZCT)

Sıfır Akımda Geçiş (ZCT), kesime girme işleminde gerçekleştirilen ileri bir yumuşak anahtarlama tekniğidir. Bu teknikte, güç anahtarından geçen akım kısa süreli bir kısmi rezonansla sıfıra düşürülür ve akım sıfırda tutulurken kontrol sinyali kesilir. Böylece, akım ile gerilimin üst üste binmesi ve anahtarlama enerji kaybı tamamen yok edilir. Anahtarlama enerjisinin geri kazanıldığı bu teknik, ancak modern hücrelerle sağlanabilir ve bir yardımcı veya ilave yarı iletken anahtar gerektirir.

3.2.5 Sıfır Gerilimde Geçiş (ZVT)

Sıfır Gerilimde Geçiş (ZVT), ilettime girme işleminde uygulanan ileri bir yumuşak anahtarlama tekniğidir. Bu teknikte, güç anahtarı uçlarındaki gerilim kısa süreli bir kısmi rezonansla sıfıra düşürülür ve bu gerilim sıfırda tutulurken kontrol sinyali uygulanır. Böylece, anahtarlama enerji kaybı tamamen yok edilir. Anahtarlama enerjisinin geri kazanıldığı bu teknik de modern hücrelerle elde edilir ve ilave bir anahtar gerektirir.

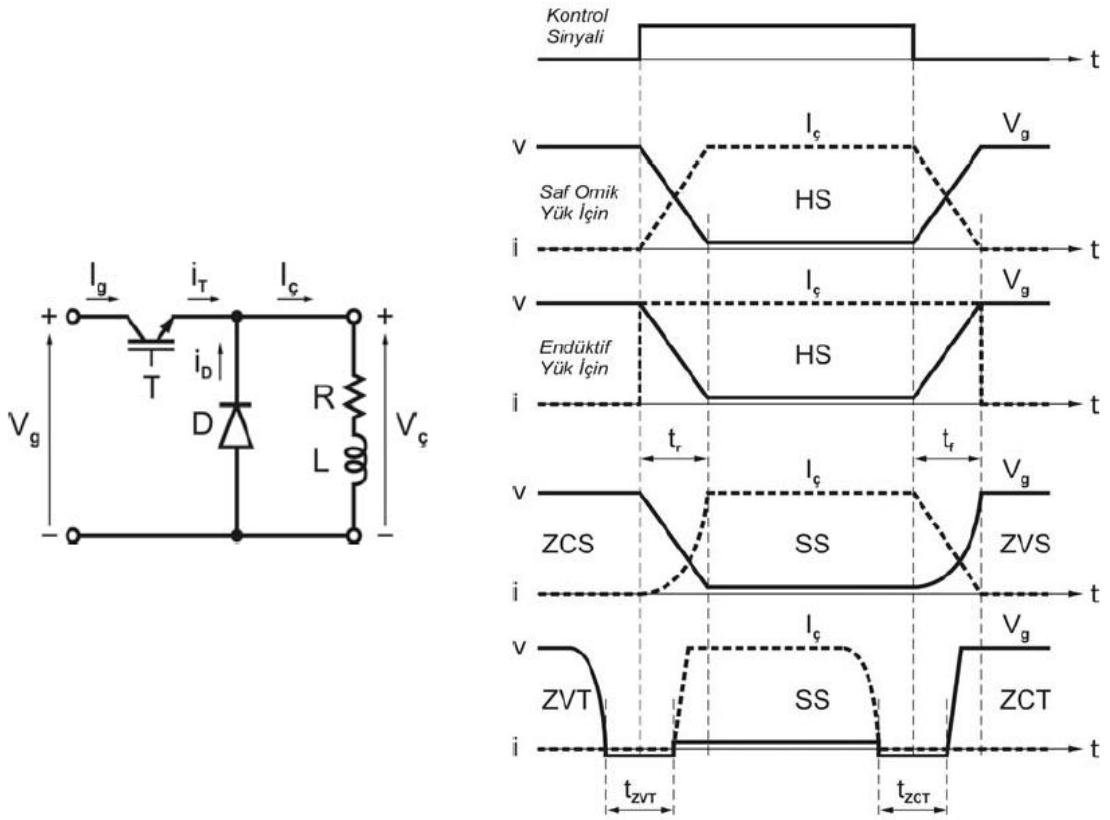
Sadece bu teknikte güç anahtarının parazitik kondansatörünün deşarj enerji kaybı yok edilir ve bu enerji geri kazanılır. Yüksek değerlerde parazitik kondansatörlere sahip olan MOSFET güç elemanlarında bu yumuşak anahtarlama tekniği büyük önem taşımaktadır [31].

3.2.6 Anahtarlama Durumlarının Karşılaştırılması

Şekil 2.7’de bir DC anahtarlama prensip devre şeması ile anahtarlama türlerine ait temel dalga şekilleri verilmiştir. Burada, HS sert anahtarlama, SS yumuşak anahtarlama, ZCS sıfır akımda ilettime ve ZVS sıfır gerilimde kesime girme, ZVT sıfır gerilim geçişinde ilettime ve ZCT sıfır akım geçişinde kesime girmedir.

Saf omik yük için, ilettime girmede lineer olarak gerilim V_g ’den 0’a düşer ve akım 0’dan I_c ’ye çıkar, kesime girmede ise lineer olarak gerilim 0’dan V_g ’ye çıkar ve akım I_c ’den 0’a düşer. Omik-endüktif yük için, ilettime girmede ilk anda transistör I_c akımını üstlenir ve bu akım altında gerilim lineer olarak V_g ’den 0’a düşer, kesime girmede ise önce gerilim lineer olarak 0’dan V_g ’ye çıkar ve sonra akım bir anda 0’a düşer. Bu durumda anahtarlama kaybının en yüksek olduğu durumun yükün omik – endüktif olduğu durum olduğu görülmektedir.

ZCS’de akım t_r ve ZVS’de gerilim t_f kadar bir zamanda nominal değere yükselmek üzere, sırasıyla küçük değerli seri bir bastırma endüktansı ve paralel bir bastırma kondansatörü kullanılır.



Şekil 3.2 Bir DC anahtarlama örneğinde prensip devre şeması ve anahtarlama türlerine ait temel dalga şekilleri [31]

BÖLÜM 4

PASİF BASTIRMA HÜCRELİ BİR PWM DC – DC DÜŞÜRÜCÜ DÖNÜŞTÜRÜCÜ ÖRNEĞİ

Bu bölümde PWM DC – DC düşürücü dönüştürücü için tasarlanan örnek bir pasif bastırma hücresi tasarımı verilmiştir. Tasarlanan bastırma hücresi daha önceden sunulan çoğu aktif bastırma hücresinden daha basit yapılı ve düşük maliyetlidir. Ayrıca daha yüksek verimde ve daha geniş yük aralığında çalışabilme yeteneğine sahiptir. Dönüştürücüdeki bütün yarı iletken elemanlar yumuşak anahtarlama altında çalışmaktadır. Tasarlanan pasif bastırma hücresi 5-kW, 50kHz IGBT – PWM düşürücü dönüştürücü uygulama devresi ile doğrulanmış, dönüştürücü toplam verimi, % 80 çıkış gücünde, sert anahtarlama eş değerine göre % 91’den % 98’e çıkmıştır.

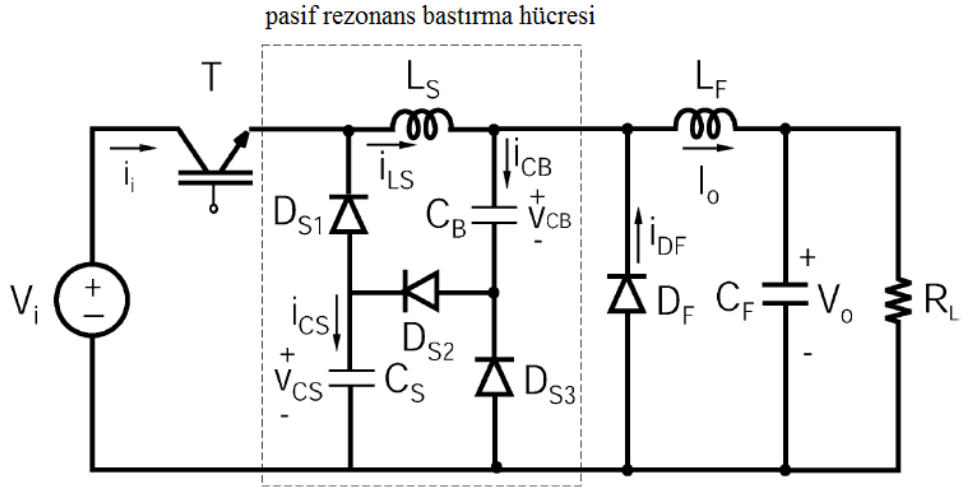
4.1 Tanım ve Kabuller

Pasif bastırma hücresi dahil edilmiş IGBT – PWM düşürücü dönüştürücü devre şeması Şekil 4.1’de verilmiştir. Bu bastırma hücresi bastırma endüktansı (L_S), bastırma kondansatörü (C_S), depolama kondansatörü (C_B) ve üç adet yardımcı diyottan (D_{S1} , D_{S2} , D_{S3}) meydana gelmektedir.

Bir anahtarlama periyodu boyunca kararlı hal analizini kolaylaştırmak üzere aşağıdaki kabuller yapılmıştır.

- V_i giriş gerilimi sabittir.
- V_o çıkış gerilimi sabit yada çıkış kondansatörü C_F oldukça büyüktür.
- Çıkış akımı I_o sabit yada ana endüktans L_F oldukça büyüktür.
- L_F ana endüktans L_S bastırma endüktansına göre oldukça büyüktür.
- Rezonans devresi idealdir.

- Yarı iletken elemanlar idealdir.
- Ana diyot D_F dışında bütün diyotların ters toparlanmaları ihmal edilmiştir.



Şekil 4.1 Pasif rezonans bastırma hücreli IGBT – PWM düşürücü dönüştürücü [30]

4.2 Çalışma Aralıkları

Tasarlanan dönüştürücü için bir anahtarlama periyodu boyunca dokuz aralık meydana gelmektedir. Çalışma aralıkları eşdeğer devreleri Şekil 4.2’de ve bu aralıklara ait önemli dalga şekilleri Şekil 4.3’de verilmiştir. İlerleyen bölümde her bir aralığın detaylı analizi verilmiştir.

Aralık 1 ($t_0 < t < t_2$: Şekil 4.2(a)): Bu aralığın başında $i_T = 0, i_{DF} = I_0, i_{LS} = 0, v_{CS} = 0$ ve $v_{CB} = 0$ eşitlikleri geçerlidir. $t = t_0$ anında T ana transistörünün sinyalinin uygulanması ile bu aralık başlar. Bu aralık boyunca aşağıdaki eşitlikler geçerlidir :

$$i_{LS} = i_T = i_i = \frac{V_i}{L_S}(t - t_0) \quad (4.1)$$

$$i_{DF} = I_0 - i_{LS} = -\frac{V_i}{L_S}(t - t_0) + I_0 \quad (4.2)$$

Ana transistör, akımı L_S bastırma endüktansı tarafından sınırlandığı için yaklaşık ZCS altında ilettime girmiştir.

Bu aralık boyunca eş zamanlı olarak L_S bastırma endüktansının akımı i_{LS} artmakta ve D_F diyodunun akımı i_{DF} azalmaktadır.

Öncelikli olarak t_1 anında L_S bastırma endüktans akımı i_{LS} , I_0 değerine ulaşır ve D_F ana diyot akımı i_{DF} sıfıra düşer. Daha sonra D_F ters toparlanması yüzünden i_{DF} negatif yönde, i_{LS} pozitif yönde artmaya devam eder. Sonuç olarak $t = t_2$ anında D_F akımı i_{DF}

$-I_{rr}$ değerine ulaşır ve ana diyot L_S sayesinde ZCS, C_S ve C_B sayesinde ZVS altında kesime gider ve bu aralık sona erer. Bu aralıkta boyunca aşağıdaki eşitlikler geçerlidir:

$$t_{01} = \frac{L_S}{V_i} I_O \quad (4.3)$$

$$t_{12} = t_{rr} = \frac{L_S}{V_i} I_{rr} \quad (4.4)$$

Burada t_{rr} ve I_{rr} sırası ile $I_F = I_O$ ve $-di/dt = V_i/L_S$ için D_F ana diyodun ters toparlanma süresi ve akımıdır. Bu aralığın sonunda I_O çıkış akımı ve I_{rr} ters toparlanma akımı L_S bastırma endüktansına aktarılır.

Aralık 2 ($t_2 < t < t_4$: Şekil4.2(b)): $t = t_2$ anında $i_T = I_O + I_{rr}$, $i_{DF} = 0$, $i_{LS} = I_O + I_{rr}$, $v_{CS} = 0$ ve $v_{CB} = 0$ eşitlikleri mevcuttur. D_F ana diyodunun kesime gitmesinin ardından D_2 'nin ilettime girmesiyle bu aralık başlar.

Bu aralıkta sabit I_O çıkış akımı altında $V_i - T - L_S - C_B - D_{S2} - C_S$ yolu ile bir paralel rezonans durumu meydana gelir. Bu rezonans için

$$i_{LS} = I_{rr} \cos[\omega_1(t - t_2)] + \frac{V_i}{Z_1} \sin[\omega_1(t - t_2)] + I_O \quad (4.5)$$

$$v_{CS} = \frac{C_e}{C_S} \{ -V_i \cos[\omega_1(t - t_2)] + V_i + Z_1 I_{rr} \sin[\omega_1(t - t_2)] \} \quad (4.6)$$

$$v_{CB} = \frac{C_e}{C_B} \{ -V_i \cos[\omega_1(t - t_2)] + V_i + Z_1 I_{rr} \sin[\omega_1(t - t_2)] \} \quad (4.7)$$

$$C_e = C_S C_B / (C_S + C_B) \quad (4.9)$$

$$w_1 = 1/\sqrt{L_S C_e} \quad (4.10)$$

$$Z_1 = \sqrt{L_S / C_e} \quad (4.11)$$

eşitlikleri mevcuttur.

Bu aralıkta öncelikle t_3 anında L_S bastırma endüktans akımı i_{LS} , maksimum değerine ulaşır. Daha sonra t_4 anında bastırma kondansatör gerilimi v_{CS} , V_i giriş gerilim değerine ulaşır. v_{CS} 'nin V_i 'ye erişmesiyle D_{S1} yardımcı diyodu ZVS altında ilettime girer ve bu aralık sona erer. Bu aralıkta aşağıda verilen eşitlikler mevcuttur:

$$i_{LS} = I_{rr} \cos[\omega_1(t - t_2)] + \frac{V_i}{Z_1} \sin[\omega_1(t - t_2)] + I_O \quad (4.12)$$

$$= \sqrt{I_{rr}^2 + (V_i/Z_1)^2} \sin \left[\omega_1(t - t_2) + \arctg\left(\frac{I_{rr} Z_1}{V_i}\right) \right] + I_O \quad (4.13)$$

$$I_{LSMaks} = \sqrt{I_{rr}^2 + (V_i/Z_1)^2} + I_O \quad (4.14)$$

$$t_{23} = \frac{1}{\omega_1} [\pi/2 - \arctg\left(\frac{I_{rr}Z_1}{V_i}\right)] = \frac{1}{\omega_1} \arctg\left(\frac{V_i}{I_{rr}Z_1}\right) \quad (4.15)$$

$$t_{24} = \frac{1}{\omega_1} \left(\frac{\arcsin\left(\frac{C_S}{C_e}-1\right).V_i}{\sqrt{V_i^2 + Z_1^2 I_{rr}^2}} + \arctg\left(\frac{V_i}{I_{rr}Z_1}\right) \right) \quad (4.16)$$

$$t_{34} = t_{24} - t_{23} \quad (4.17)$$

$$t_{34} = \frac{1}{\omega_1} \left(\frac{\arcsin\left(\frac{C_S}{C_e}-1\right).V_i}{\sqrt{V_i^2 + Z_1^2 I_{rr}^2}} \right) \quad (4.18)$$

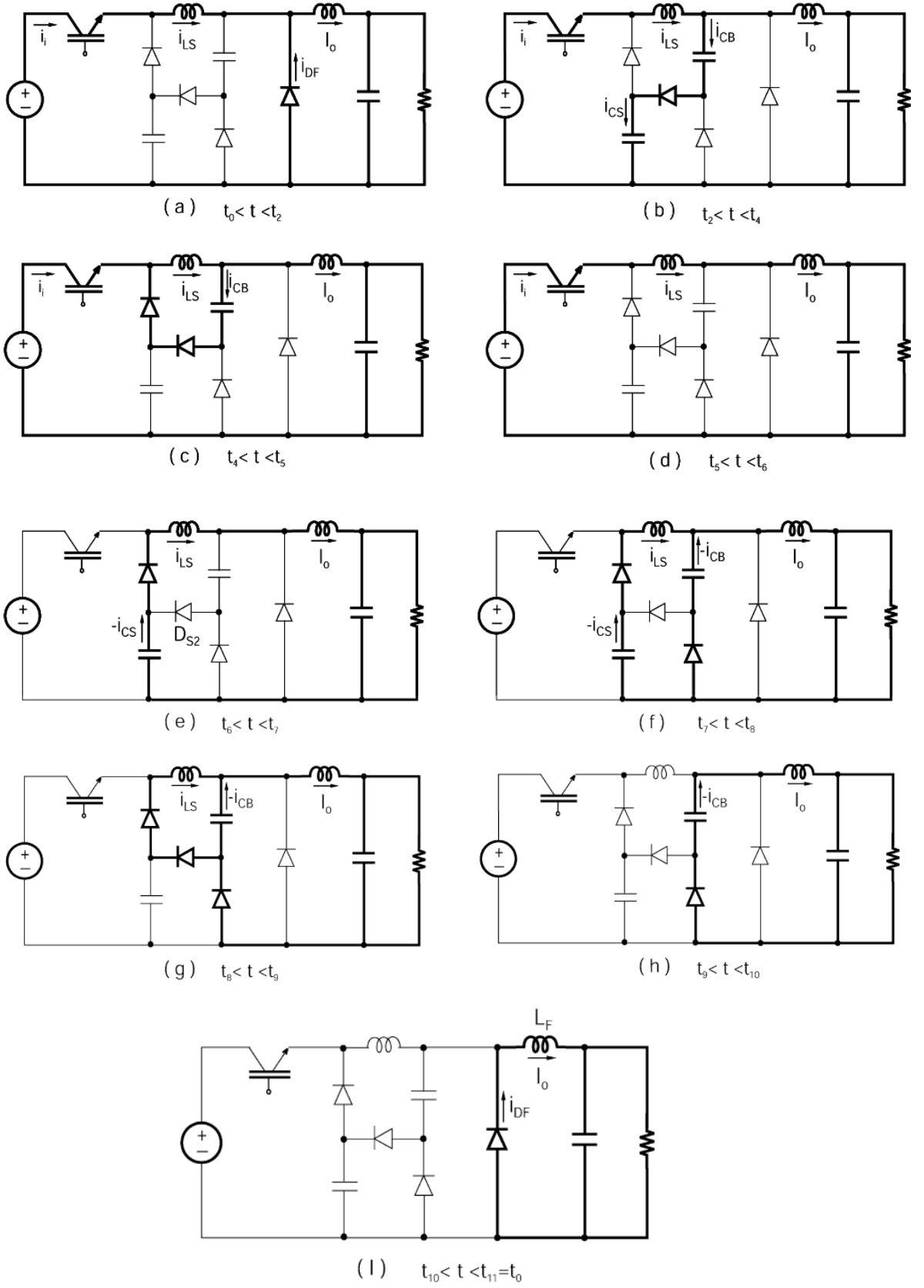
Aralık 3 ($t_4 < t < t_5$: Şekil4.2(c)): $t = t_4$ anında $i_T = I_{LS4}$, $i_{DF} = 0$, $i_{LS} = I_{LS4}$, $v_{CS} = V_i$ ve $v_{CB} = V_{CB4}$ eşitlikleri mevcuttur. D_{S1} yardımcı diyodunun iletme girmesi ve ana transistör akımı i_T 'nin ani olarak yük akımı I_O 'ya düşmesi ile bu aralık başlar. Sabit I_O yük akımı altında, $L_S - C_B - D_{S2} - D_{S1}$ yolu ile yeni bir rezonans başlar. Bu aralıkta aşağıdaki eşitlikler geçerlidir:

$$i_{LS} = (I_{LS4} - I_O) \cos[\omega_2(t - t_4)] - \frac{V_{CB4}}{Z_2} \sin[\omega_2(t - t_4)] + I_O \quad (4.19)$$

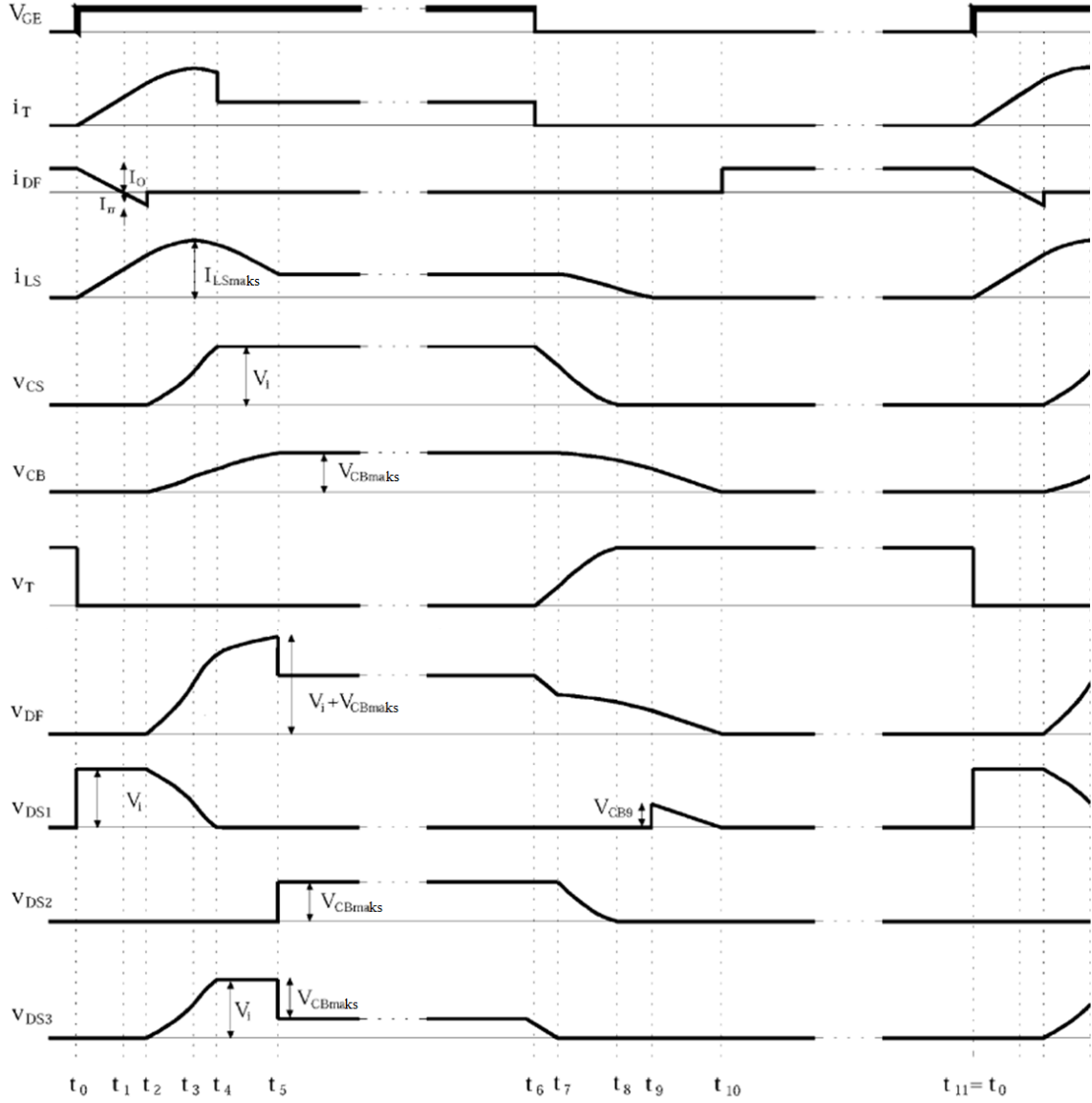
$$v_{CB} = V_{CB4} \cos[\omega_2(t - t_4)] + Z_2(I_{LS4} - I_O) \sin[\omega_2(t - t_4)] \quad (4.20)$$

$$\omega_2 = 1/\sqrt{L_S C_B} \quad (4.21)$$

$$Z_2 = \sqrt{L_S/C_B} \quad (4.22)$$



Şekil 4.2 Tasarlanan yumuşak anahtarlamalı dönüştürücünün çalışma aralıkları için eş değer devre çizimleri [30]



Şekil 4.3 Tasarlanan yumuşak anahtarlama dönüştürücü çalışma aralıkları hakkında temel dalga şekilleri [30].

Bastırma endüktans akımı i_{LS} 'nin yük akımı I_O değerine düştüğünde, depolama kondansatör gerilimi V_{CB} maksimum değerine ulaşır ve L_S sayesinde D_{S1} ile D_{S2} yardımcı diyotları yaklaşık ZCS altında kesime gider ve bu aralık sona erer.

Bu aralık,

$$\frac{V_{CB4}}{Z_2} \sin[\omega_2(t - t_4)] = (I_{LS4} - I_O) \cos[\omega_2(t - t_4)] \quad (4.23)$$

olduğu anda sona erecektir. Buradan, bu aralığın işgal ettiği süre aşağıdaki gibi bulunur:

$$t_{45} = \frac{1}{\omega_2} \arctg\left(\frac{Z_2(I_{LS4} - I_O)}{V_{CB4}}\right) \quad (4.24)$$

Bu aralık boyunca L_S bastırma endüktansında depo edilen enerji C_B depolama kondansatörüne aktarılmaktadır.

Aralık 4 ($t_5 < t < t_6$: Şekil4.2(d)) : Yük D.C. kaynaktan T ana transistörü üzerinden beslenmektedir ve bu aralık boyunca bastırma devresi aktif değildir. Bu aralığın süresi PWM kontrolcüsü tarafından belirlenir ve geleneksel PWM dönüştürücünün iletim aralığı ile aynıdır. Bu aralık için aşağıdaki eşitlikler geçerlidir:

$$i_i = i_T = i_{LS} = I_O \quad (4.25)$$

eşitliği geçerlidir.

Aralık 5 ($t_6 < t < t_7$: Şekil4.2(e)) : $t = t_6$ anında $i_T = I_O$, $i_{DF} = 0$, $i_{LS} = I_O$, $v_{CS} = V_i$ ve $v_{CB} = V_{CBmax}$ eşitlikleri mevcuttur. T ana transistörünün sürme sinyali kesilir. T kesime gider ve C_S , V_i 'ye şarj olduğundan dolayı ve D_{S1} ZVS altında ilettime girer. Bu aralık boyunca C_S kondansatörü yükü sabit I_O akımı beslemektedir. Bu durumda:

$$v_{CS} = -\frac{I_O}{C_S}(t - t_6) + V_i \quad (4.26)$$

eşitliği mevcuttur. v_{CS} değeri V_{CBmax} değerine düştüğünde D_{S3} ZVS altında ilettime girer ve bu aralık tamamlanır. Bu aralığın işgal ettiği süre aşağıdaki gibi verilebilir:

$$t_{67} = \frac{C_S}{I_O}(V_i - V_{CBmax}) \quad (4.27)$$

Aralık 6 ($t_7 < t < t_8$: Şekil4.2(f)) : t_7 anında D_{S3} yardımcı diyodunun ilettime girmesiyle bu aralık başlar. Bu aralığın başlangıcında $i_T = 0$, $i_{DF} = 0$, $i_{LS} = I_O$, $v_{CS} = V_{CBmaks}$ ve $v_{CB} = V_{CBmax}$ eşitlikleri mevcuttur. Bu aralıkta sabit yük akımı altında $L_S - C_B - D_{S3} - C_S - D_{S1}$ yolu ile yeni bir rezonans başlar. Bu aralık boyunca aşağıdaki eşitlikler mevcuttur:

$$i_{LS} = (1 - \frac{C_e}{C_B})I_O \cos[\omega_1(t - t_7)] + \frac{C_e}{C_B}I_O \quad (4.28)$$

$$v_{CS} = V_{CBmaks} - \frac{C_e}{C_S}Z_1(1 - \frac{C_e}{C_B})I_O \sin[\omega_1(t - t_7)] - \frac{1}{C_S + C_B}I_O(t - t_7) \quad (4.29)$$

$$v_{CB} = V_{CBmaks} + \frac{C_e}{C_B}Z_1(1 - \frac{C_e}{C_B})I_O \sin[\omega_1(t - t_7)] - \frac{1}{C_S + C_B}I_O(t - t_7) \quad (4.30)$$

$t = t_8$ anında bastırma kondansatör genişlimi v_{CS} 'nin sıfıra düşmesiyle D_{S2} yardımcı diyodu ZVS altında ilettime girer ve bu aralık sona erer. C_S kondansatörü, T ana

transistörünün ZVS altında kesime gitmesini sağlamaktadır ve C_B depolama kondansatörü de buna yardımcı olmaktadır. Ayrıca bu aralıkta C_S kondansatörünün bütün enerjisi yüke aktarılmıştır.

T'nin sürme sinyali tekrar uygulanır ve bir anahtarlama periyodu biter diğeri başlar.

Aralık 7 ($t_8 < t < t_9$: Şekil4.2(g)): $t = t_8$ anında v_{CS} geriliminin sıfıra düşmesi ve D_{S2} 'nin ilettime girmesiyle bu aralık başlar. Bu aralığın başlangıcında $i_T = 0$, $i_{DF} = 0$, $i_{LS} = I_{LS8}$, $v_{CS} = 0$ ve $v_{CB} = V_{CB8}$ eşitlikleri mevcuttur. $L_S - C_B - D_{S2} - D_{S1}$ yolu ile sabit I_O akımı altında yeni bir rezonans meydana gelecektir. Bu rezonans için aşağıdaki eşitlikler mevcuttur:

$$i_{LS} = I_O(1 - \cos[\omega_2(t - t_8)]) + I_{LS8} \cos[\omega_2(t - t_8)] - \frac{V_{CB8}}{Z_2} \sin[\omega_2(t - t_8)] \quad (4.31)$$

$$v_{CB} = V_{CB8} \cos[\omega_2(t - t_8)] - Z_2(I_O - I_{LS8}) \sin[\omega_2(t - t_8)] \quad (4.32)$$

L_S bastırma endüktansı sayesinde i_{LS} 'nin sıfırın altına düşmesiyle beraber D_{S1} ve D_{S2} yardımcı diyotları ZCS altında kesime gider ve bu aralık sona erer. Bu aralığın işgal ettiği süre aşağıdaki gibi verilebilir:

$$t_{89} = \frac{1}{\omega_2} \left[\arcsin \frac{Z_2 I_O}{\sqrt{Z_2^2 (I_O - I_{LS8})^2 + V_{CB8}^2}} - \arctg \frac{Z_2 (I_O - I_{LS8})}{V_{CB8}} \right] \quad (4.33)$$

Bu aralık sonunda L_S bastırma endüktansında depolanan enerji tamamen yüke aktarılmış olur.

Aralık 8 ($t_9 < t < t_{10}$: Şekil4.2(h)): Bu aralık $t = t_9$ anında $i_T = 0$, $i_{DF} = 0$, $i_{LS} = 0$, $v_{CS} = 0$ ve $v_{CB} = V_{CB9}$ iken başlamaktadır. Depolama kondansatörü C_B kondansatörü bu aralıkta sabit I_O akımı ile deşarj olmaktadır.

$$v_{CB} = V_{CB9} - \frac{I_O}{C_B}(t - t_9) \quad (4.34)$$

eşitliği mevcuttur. Depolama kondansatör gerilimi v_{CB} sıfıra düşer düşmez C_B sayesinde D_{S3} ZVS altında kesime, D_F ise ZVS altında ilettime girer. Bu aralığın işgal ettiği süre aşağıdaki gibi verilebilir:

$$t_{910} = \frac{C_B}{I_O} V_{CB9} \quad (4.35)$$

bu aralığın sonunda C_B kondansatöründe depo edilen enerji tamamen çıkışa aktarılmış olur.

Aralık 9 ($t_{10} < t < t_{11}$: Şekil4.2(i)): Bu aralık boyunca I_O yük akımı D_F diyodu üzerinden geçmektedir ve bastırma hücresi aktif değildir. Bu aralık geleneksel PWM dönüştürücünün kesim aralığı ile aynıdır ve süresi PWM kontrolcü tarafından belirlenir. Bu aralıkta:

$$i_{DF} = I_O \quad (4.36)$$

eşitliği mevcuttur. Sonuç olarak $t = t_{11} = t_0$ anında ana transistör T'nin sürme sinyali tekrar uygulanır ve bir anahtarlama periyodu biter diğeri başlar.

4.3 Dizayn İşlemi

Tasarlanan pasif rezonanslı bastırma hücresi ana transistör ve ana diyot için yumuşak anahtarlamaı sağlamakta ve dolayısıyla anahtarlama kayıplarını büyük ölçüde azaltmaktadır; ancak ana ve yardımcı devrede bazı ilave kayıplara sebep olmaktadır. Bu nedenle bastırma hücresi hem maksimum yük akımı durumunda yumuşak anahtarlamaı sağlayacak şekilde hem de ilave kayıpları minimize edecek şekilde tasarlanmalıdır.

Bu dizayn işlemi temel olarak ana transistör ve ana diyodun yumuşak anahtarlamaı üzerine yapılmaktadır. Burada ilave kayıpların minimize edilmesi ile ilgili detaylı analiz verilmemiştir.

4.3.1 L_S Bastırma Endüktansı

Bastırma endüktansı ana transistörün iletme girmesi yada ana diyodun kesime girmesi esnasında üzerinden geçen akımın I_O yük akımına ulaşma süresinin t_r ile $3t_{rrmaks}$ süresinden küçük olacak şekilde tasarlanır. Buradan:

$$\frac{V_i}{L_S} t_r \leq I_{Omaks} \quad (4.37)$$

ve

$$\frac{V_i}{L_S} 3t_{rr} \leq I_{Omaks} \quad (4.38)$$

yazılabilir.

Burada t_r ana transistörün yükselme süresi ve $3t_{rr}$, $I_F = I_{Omaks}$ ve $di/dt = -V_i/L_S$ için ana diyodun ters toparlanma süresini belirtmektedir. Bu eşitlikler ana transistörün yaklaşık ZCS altında iletme ve ana diyodun yaklaşık ZCS altında kesime gitmesini sağlamaktadır.

4.3.2 C_S Bastırma Kondansatörü

C_S bastırma kondansatörü, ana transistörün kesime gitmesi esnasında, maksimum yük akımı durumunda, gerilimi giriş gerilimi V_i 'den, 0'a t_f kadar bir sürede düşecek şekilde seçilir. Buradan

$$\frac{C_S}{I_{Omaks}} V_i \geq t_f \quad (4.39)$$

yazılır.

Burada, t_f ana transistörün düşme süresini belirtmektedir.

4.3.3 C_B Depolama Kondansatörü

Depolama kondansatörü giriş geriliminin yarısı gibi daha önceden belirlenen bir değere şarj olacak şekilde seçilir. Bu kondansatör ana diyodun kesime gitmesi esnasında endüktansta biriken enerjiyi ve bastırma kondansatörünü şarj eden enerjiyi depolamaktadır. Bu enerji dengesi aşağıda verildiği gibi ifade edilebilir:

$$\frac{1}{2} C_S V_i^2 + \frac{1}{2} L_S I_{rrmaks}^2 \cong \frac{1}{2} C_B V_{CBmaks}^2 \quad (4.40)$$

C_B depolama kondansatör değeri, C_S bastırma kondansatör değerinden genel olarak çok büyüktür. Sonuç olarak büyük C_B kondansatör değeri seçimi düşük V_{CBmaks} değeri sağlayacaktır. Ayrıca C_B kondansatör değerinin büyümesi ana diyot üzerindeki gerilim stresinin azalmasını sağlayacaktır; ancak endüktans enerjisinin C_B kondansatörüne ve yüke aktarıldığı t_{45} , t_{78} , t_{89} süresinin uzamasına neden olacaktır.

4.4 Dönüştürücü Özellikleri

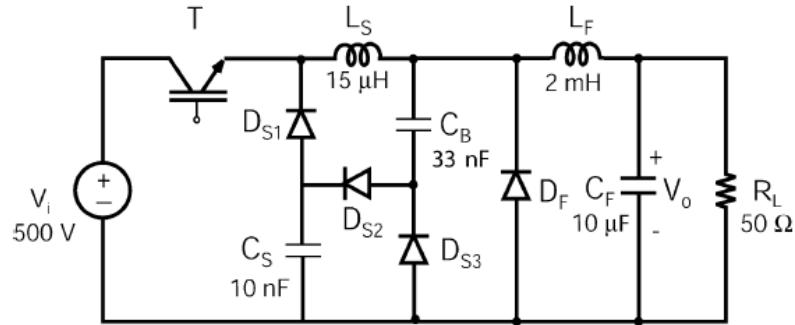
Tasarlanan yumuşak anahtarlama dönüştürücünün özellikleri aşağıda özetlenmiştir.

- Bütün aktif ve pasif yarı iletken elemanlar yaklaşık ZCS ve/veya ZVS altında iletme ve kesime gitmiştir.
- Tasarlanan dönüştürücü basit yapılı, düşük maliyetli ve kolay kontrollüdür.

- Dönüştürücü periyodun büyük bir kısmında geleneksel PWM dönüştürücü olarak çalışmaktadır.
- Dönüştürücü geniş bir yük aralığında çalışabilmektedir.
- Tasarlanan bastırma hücresi diğer PWM d.c. – d.c. dönüştürücülere ve bütün anahtarlamalı dönüştürücülere basitçe uyarlanabilir.
- Tasarlanan dönüştürücünün toplam verimi daha önceden sunulan bir çok aktif bastırma hücreli dönüştürücünün toplam veriminden daha yüksektir ve daha geniş yük aralığında çalışabilmektedir.
- Sunulan dönüştürücüde ana transistör üzerinde ilave bir gerilim stresi ve ana diyot üzerinde ilave akım stresi mevcut değildir; ancak ana transistör üzerinde ilave bir akım stresi ve ana diyot üzerinde giriş geriliminin üzerinde bir gerilim stresi mevcuttur.

4.5 Deneysel Sonuçlar

Pasif rezonanslı bastırma hücresi dahil edilmiş düşürücü dönüştürücü için, oluşması beklenen çalışma aralıklarının ve teorik analizlerin doğrulanması üzere Şekil 4.4’de verildiği gibi 5 – kW 50 – kHz IGBT – PWM düşürücü dönüştürücü uygulama devresi gerçekleştirilmiştir.



Şekil 4.4 Uygulama devresi [30]

Kullanılan IGBT’nin katalog bilgilerine göre $V=1200V$, $I=35A$, $t_r = 150 ns$ ve $t_f = 700 ns$ ’dir. D_F diyodu için $V=1200V$, $I=12A$ ve $t_{rr} = 50 ns$ ’dir. Ayrıca D_{S1} , D_{S2} ve D_{S3} için $V=600V$, $I=8A$ ve $t_{rr} = 60 ns$ ’dir.

Deneysel sonuçlar yorumlanırken kullanılan IGBT’nin dinamik karakteristiğinin iyi olmadığı göz önüne alınmalıdır. Tasarlanan bastırma hücresi sayesinde bu IGBT ile tasarlanan 5 – kW 50 – kHz dönüştürücü sorunsuz bir şekilde çalışabilmektedir.

Şekil 4.5’de verilen deneysel dalga şekilleri sert anahtarlama ve yumuşak anahtarlama çalışan dönüştürücüler için dijital kamera ile alınmıştır. Şekil 4.6’da gösterilen verim eğrisi, bu dönüştürücülerin giriş ve çıkışlarındaki akım ve gerilim değerleri kullanılarak elde edilmiştir. Ayrıca sert anahtarlama dönüştürücü için verilen sonuçlar daha düşük frekans seviyelerinde çalıştırılan dönüştürücüden alınan ölçüm sonuçları yorumlanarak elde edilmiştir.

Şekil 4.5(a) ve 4.5(b)’de ana transistör T’nin ve ana diyot D_F ’nin sert anahtarlama ile çalıştırılması sonucunda elde edilen dalga şekilleri görülmektedir. T iletime alındığında aynı anda D_F kesime gitmekte ve üzerlerinden yüksek kısa devre akımı geçmektedir ve devrenin kaçak endüktansı ile D_F ’nin parazitikkondansatörü arasında yüksek frekanslı bir rezonans meydana gelmektedir. Ayrıca kesime gitme esnasında T transistörü, üzerindeki gerilim V_i ’ye ulaşana kadar I_o akımını geçirmektedir ve kesime gittiğinde ana transistörün parazitik kondansatörü ile bir önceki duruma benzer bir rezonans oluşmaktadır. Bu yüzden sert anahtarlama dönüştürücüde çok yüksek miktarda anahtarlama kayıpları oluşmaktadır ve bu kayıplar dönüştürücünün toplam kayıplarının en baskın bileşenidir.

Şekil 4.5(c) – (f) incelendiğinde öncelikle T’nin ZCS altında iletime girdiği ve D_F ’nin ZCS altında kesime gittiği görülmektedir. T üzerinden sırası ile yük akımı, D_F ’nin ters toparlanma akımı ve C_S ile C_B ’nin şarj akımlarını geçirmektedir.

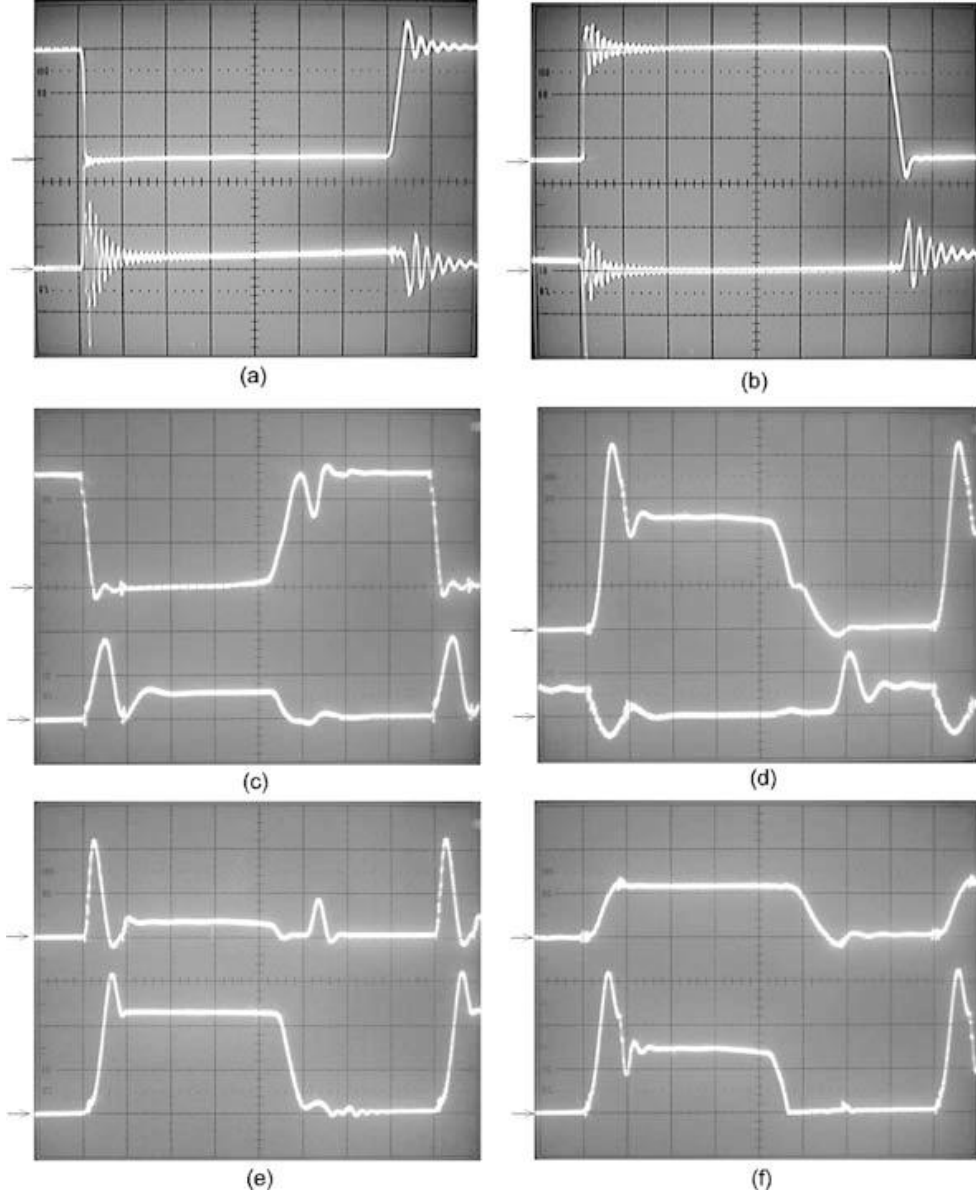
D_{S1} ’in iletime girme gecikmesinden dolayı C_S kondansatörü V_i ’den daha büyük bir değere şarj olmaktadır ve gerilimi tekrar V_i ’ye düştükten sonra yükü beslemektedir. Bu durum T akımının azalmasına ve D_F ile D_{S3} diyot gerilimlerinin artmasına neden olur. Daha sonra dalga şekilleri normale dönmektedir.

Daha sonra T yaklaşık ZVS altında kesime götürülmektedir. Kesime alınma anında ve sonrasında öncelikle C_S kondansatörüdeşarj olmakta daha sonra C_S ile C_B kondansatörü birliktedeşarj olmakta ve C_S yaklaşık 0 Volt’adeşarj olduktan sonra C_B tek başınadeşarj olmaktadır. Kesime girme işleminde D_{S1} diyodunun ters toparlanma akımı T geriliminin düşmesine neden olmaktadır. C_B gerilimi yaklaşık olarak sıfıra düştüğünde D_F ZVS altında iletime girmektedir. D_F diyodunun iletime girme gecikmesinden dolayı C_B kondansatörü negatif yönde bir miktar şarj olmaktadır. Sonrasında ise D_F üzerinden D_{S3} ’ün ters toparlanma akımı ile şarj olmaktadır. Bu durum D_F diyot akımının bir

miktar artmasına neden olur. Bundan başka D_{S1} , D_{S2} , D_{S3} diyotlarının yumuşak anahtarlama altında çalıştıkları görülmektedir.

Ayrıca T ve D_F 'nin iletme ve kesime girme anlarında akım ve gerilimleri önemsenmeyecek miktarda üst üste binmektedir. Bu yüzden anahtarlama kayıpları sıfıra yaklaşmaktadır; ancak bunun yerine düşük bir miktarda iletim kayıpları meydana gelmektedir. Dolayısı ile yumuşak anahtarlama dönüştürücüde kayıpların büyük bir oranını iletim kayıpları meydana getirmektedir.

Ayrıca Şekil 6'da görüldüğü gibi yumuşak anahtarlama dönüştürücünün verimi sert anahtarlama dönüştürücülere ve daha önceden sunulan çoğu aktif bastırma hücreli dönüştürücülere göre daha yüksektir. Bastırma hücresi maksimum akım durumuna göre tasarlandığından düşük çıkış güçlerine doğru verim doğal olarak düşmektedir. % 80 çıkış gücünde tasarlanan dönüştürücünün toplam verimi sert duruma göre % 91'den % 98'e çıkmıştır.

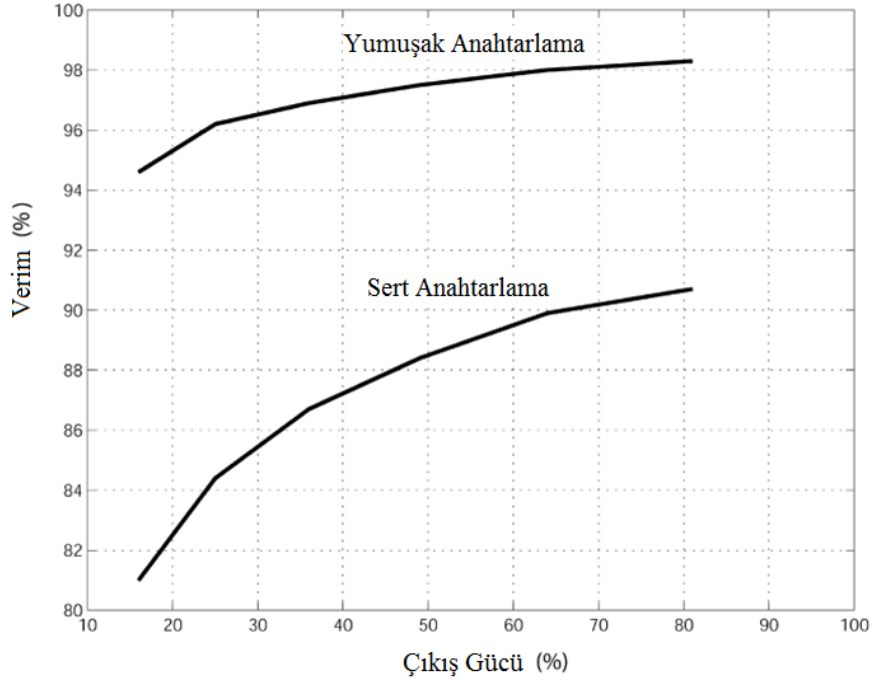


Şekil 4.5 Uygulama devresinden alınan bazı dalga şekilleri (a – f 200V/div, $2\mu s/div$; a,b 20A/div; c – f 10A/div); sert anahtarlama durumu için ana anahtar T gerilim (yukarıda) ve akımı (aşağıda); b sert anahtarlama durumu için D_F diyot gerilim (yukarıda) ve akımı (aşağıda); c yumuşak anahtarlama durumu için ana anahtar T gerilim (yukarıda) ve akımı (aşağıda); d yumuşak anahtarlama durumu için D_F diyot gerilim (yukarıda) ve akımı (aşağıda); e D_{S1} diyot gerilimi (yukarıda) ve C_S kondansatör gerilimi (aşağıda); f C_B kondansatör gerilimi (yukarıda) ve D_{S3} diyot gerilimi (aşağıda) [30]

4.6 Sonuçlar

Bu çalışmada D.C. - D.C. düşürücü dönüştürücü için tasarlanan pasif rezonanslı bastırma hücresi açıklanmıştır. Pasif bastırma hücresinin uyarlandığı PWM düşürücü dönüştürücünün matematiksel olarak hesabı yapılmıştır. 5 – kW, 50 – kHz IGBT PWM düşürücü dönüştürücü uygulaması ile teorik analiz bütünüyle doğrulanmıştır. Uygulama

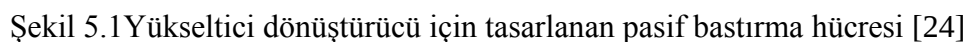
devresinde kullanılan bütün yarı iletken elemanların yumuşak anahtarlama altında çalıştırıldığı açıkça gösterilmiştir. Dönüştürücü geniş bir yük aralığında sorunsuz olarak çalıştırılmıştır. Uygulama devresinden alınan verim sert anahtarlama durumuna ve daha önceden sunulan çoğu aktif bastırma hücreli dönüştürücülere göre yüksektir.



Şekil 4.6 Tasarlanan yumuşak anahtarlama dönüştürücü ile sert anahtarlama dönüştürücü verim eğrileri [30]

5.

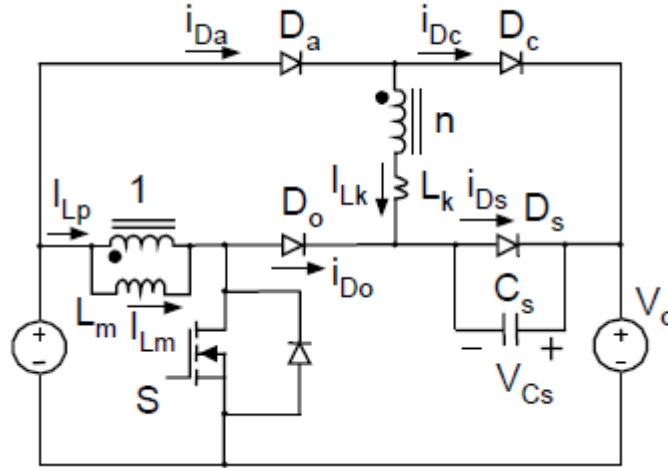
5.1 Tasarlanan Pasif Bastırma Hücresi ve Çalışma Aralıkları



38

iletime alındığı anda geleneksel yükseltici dönüştürücüde var olan ana endüktans ile aynı görevi yapmaktadır.

Çözümü basitleştirmek için kuplajlı endüktans eş değer devresi Şekil 5.2'deki gibi dönüşüm oranı 1:n olan ideal transformatör ($n > 1$), mıknatıslanma endüktansı L_m ve kaçak endüktans L_k bağlantısı ile gösterilmiştir.



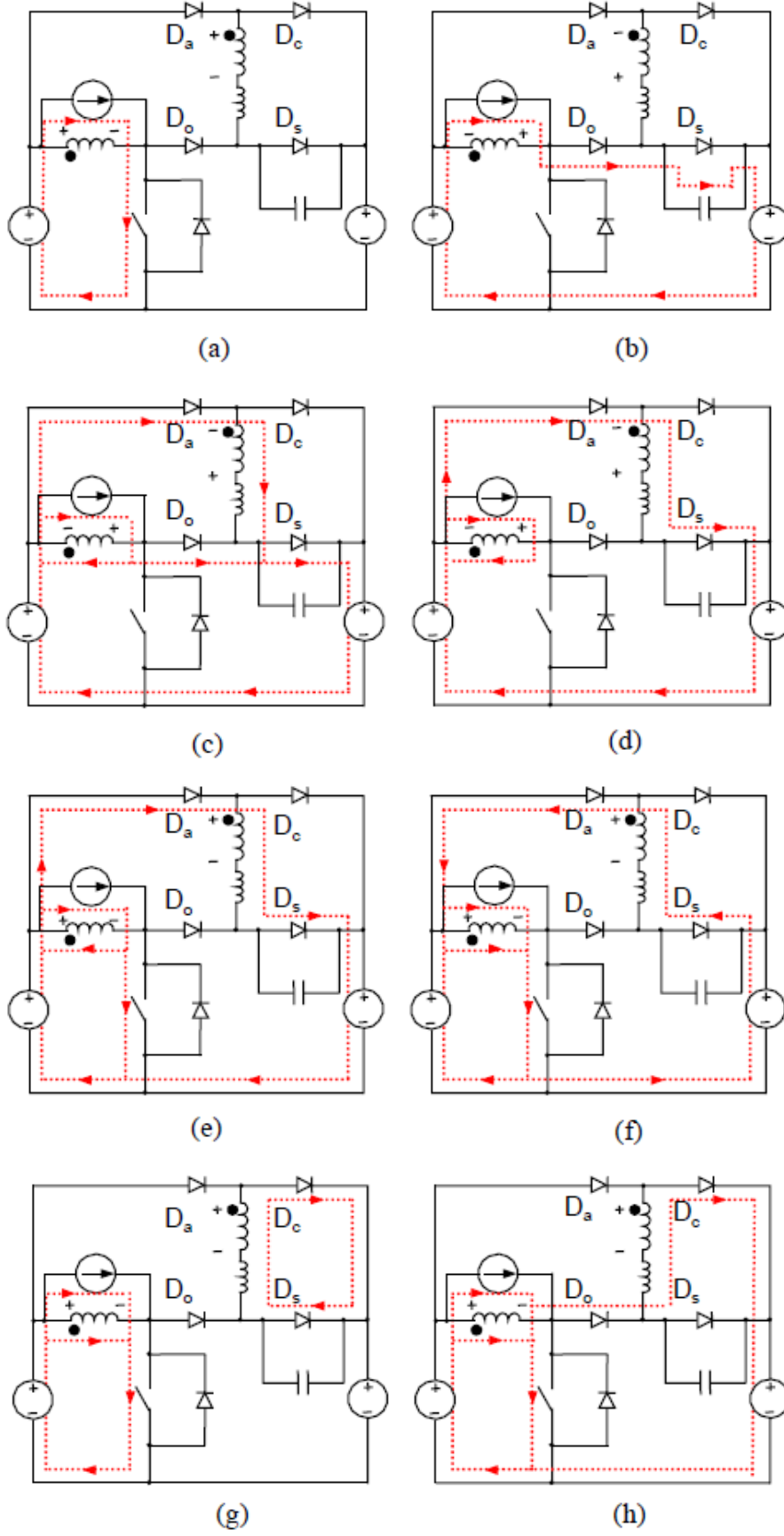
Şekil 5.2 Basitleştirilmiş devre şeması [24]

Analizi kolaylaştırmak için bir anahtarlama periyodu boyunca I_{Lm} mıknatıslanma akımı sabit kabul edilmiştir. Mıknatıslanma akımı sert anahtarlama yükseltici dönüştürücüdeki endüktans akımı ile eş değerdir. Bir anahtarlama periyodu boyunca sekiz aralık oluşmaktadır. Oluşan aralıklar Şekil 5.3'de ve karşılık gelen temel dalga şekilleri Şekil 5.4'de gösterilmiştir.

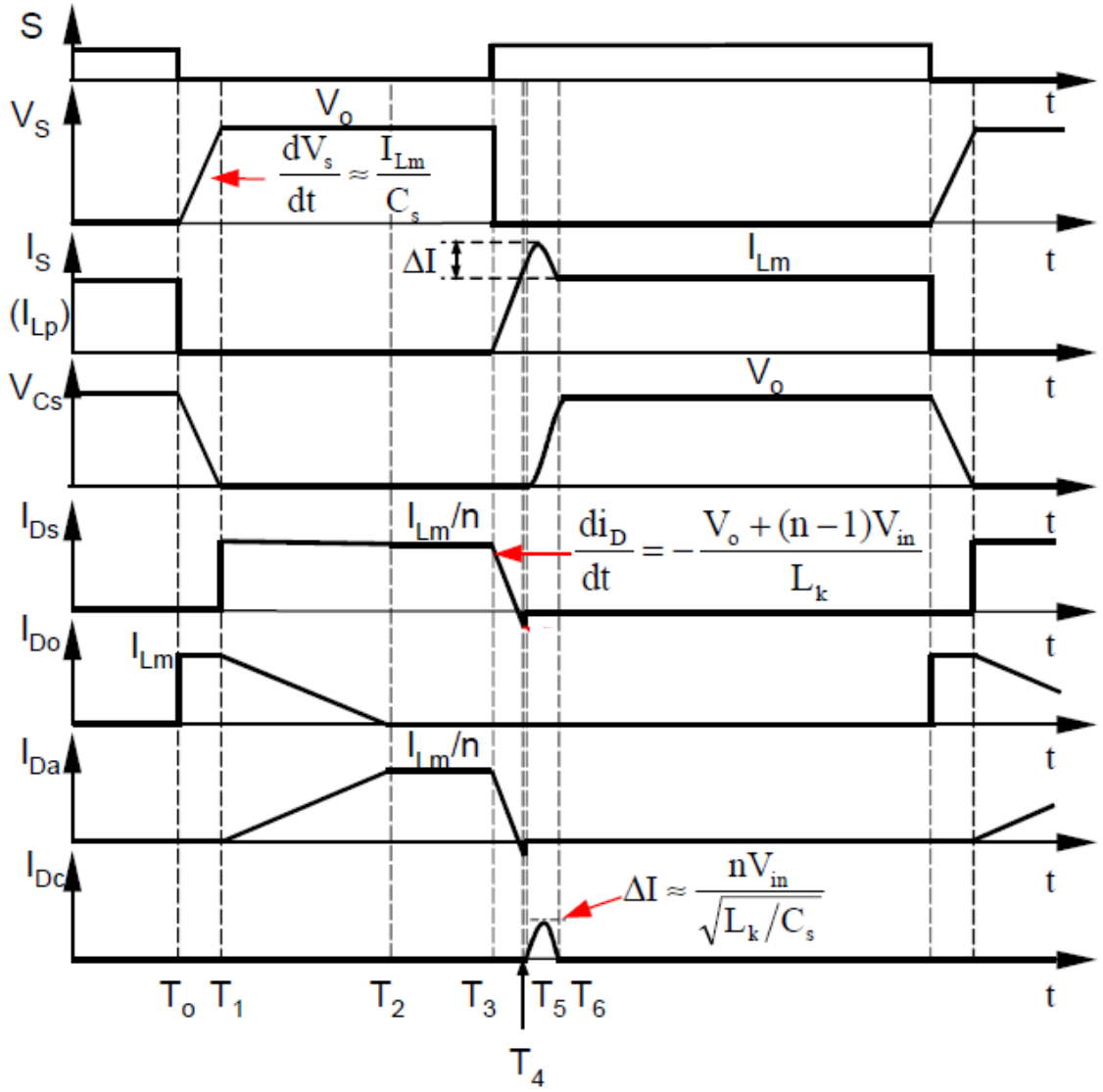
Aralık 1 ($t < T_0$: Şekil 5.3(a)): Bu aralık geleneksel PWM dönüştürücünün iletim aralığı ile aynıdır. S anahtarı iletimdedir ve üzerinden sabit I_{Lm} mıknatıslanma akımı geçmektedir. Bastırma kondansatörü C_s çıkış gerilimi ile şarj olmuş durumdadır.

Aralık 2 ($T_0 < t < T_1$: Şekil 5.3(b)): t_0 anında anahtarın sinyali kesilir ve bu aralık başlar. Mıknatıslanma akımı D_s ve C_s üzerinden yüke aktarılmaktadır. Anahtar üzerindeki V_s gerilimi C_s kondansatörü tarafından sınırlandırılmaktadır. Dolayısı ile bu aralıkta anahtar eleman ZVS altında kesime gider. C_s kondansatörü sabit I_{Lm} mıknatıslanma akımı ile deşarj olmaktadır. Bu aralık başlamadan önce C_s kondansatörünün çıkış gerilimine şarj olduğunu kabul edersek aşağıdaki eşitlik geçerlidir:

$$v_{CS} = V_O - \frac{I_{Lm}}{C_s} \quad (5.1)$$



Şekil 5.3 Tasarımı yapılan pasif bastırma hücreli yükseltici dönüştürücü çalışma aralıkları [24]



Şekil 5.4 Tasarlanan dönüştürücü için temel dalga şekilleri [24]

Aralık 3 ($T_1 < t < T_2$: Şekil5.3(c)): Dönüşüm oranı $n > 1$ olduğu için C_s bastırma kondansatör gerilimi v_{CS} , $V_o - V_{in}$ değerine düştüğünde kaçak endüktans L_k üzerine pozitif gerilim gelir ve D_a diyodu ilettime girer bu aralık başlar. v_{CS} sıfıra düşer düşmez D_s diyodu da ilettime girecektir. $v_{CS} = 0$ ve D_a 'nın iletimde olduğu durum Şekil 5.3 (c)'de gösterilmiştir. Bu aralıkta kaçak endüktans L_k 'nın akımı lineer olarak artmaktadır.

Kaçak endüktans L_k akımı I_{Lk} arttıkça kuplajlı endüktansta primer akımı ve dolayısı ile D_o akımı azalmaktadır. Sekonder sargıda nokta ile gösterilen uca giren akım arttıkça primer sargıda nokta ile gösterilen uçtan çıkan akım artmakta dolayısı ile net primer akımı ve D_o akımı azalmaktadır. $t = T_2$ anında kaçak endüktans akımı $I_{Lk} = I_{Lm}/n$

değerine erişmesiyle net primer akımı sıfır olur ve D_o ZCS altında kesime gider. Bu aralığa aşağıdaki eşitlikler geçerlidir:

$$i_{Lk} = 0 + \frac{(n-1)(V_o - V_{in})}{L_k} \quad (5.2)$$

$$i_{D_o} = I_{Lm} - \frac{n(n-1)(V_o - V_{in})}{L_k} \quad (5.3)$$

Bu aralığın işgal ettiği süre aşağıdaki gibi verilebilir:

$$T_2 - T_1 = \frac{I_{Lm} L_k}{n(n-1)(V_o - V_{in})} \quad (5.4)$$

Bu aralığın sonunda kaynaktan çekilen akım $\frac{I_{Lm}}{n}$ değerine düşmüştür.

Aralık 4 ($T_2 < t < T_3$: Şekil5.3(d)): D_o diyodunun ZCS altında kesime gitmesiyle bu aralık başlar. Bu aralık boyunca kaçak endüktans L_k üzerine gelen gerilim yaklaşık olarak sıfır olduğu için i_{Lk} akımı sabit kabul edilebilir. Bu aralık geleneksel yükseltici dönüştürücünün kesim aralığı ile aynıdır.

Aralık 5 ($T_3 < t < T_4$: Şekil5.3(e)): $t = T_3$ anında anahtarın sinyali uygulanır ve bu aralık başlar. Anahtar ilettime alınır alınmaz primer sargısına giriş gerilimi V_{in} uygulanır ve sekonder sargıda $n.V_{in}$ gerilimi endüklenir. Bu durumda L_k kaçak endüktansı üzerine $(1 - n)V_{in} - V_o$ gerilimi uygulanır. Bu durumdaki kaçak endüktans akımı i_{Lk} aşağıdaki eşitlik ile lineer olarak düşecektir:

$$i_{Lk} = \frac{I_{Lm}}{n} - \frac{(n-1)V_{in} + V_o}{L_k} \quad (5.5)$$

i_{Lk} akımı düştükçe anahtar akımı nI_{Lk} oranında artmaktadır. Bu durumda anahtar akımı aşağıdaki gibi yazılabilir:

$$0 + n \frac{(n-1)V_{in} + V_o}{L_k} \quad \dots(5.6)$$

i_{Lk} akımı sıfıra düştüğünde anahtar akımı I_{Lm} değerine ulaşır ve bu aralık sona erer.

Aralık 6 ($T_4 < t < T_5$: Şekil5.3(f)): $t = T_4$ anında D_a ve D_s akımı sıfıra düşer ve bu aralık başlar. D_a ve D_s ZCS altında kesime gitmektedir. D_a ve D_s akımı sıfıra düştükten sonra üzerlerinden ters toparlanma akımları geçer. Bu ters toparlanma akımı L_k kaçak endüktansı tarafından sınırlanır ve ana anahtar üzerinden geçer. $t = T_5$ anında D_a ve D_s açık devre olur ve bu aralık sona erer. Bu ters toparlanma akımı, anahtar

üzerine $n.I_{rr}$ oranında ilave akım stresi olarak yansıyacaktır. Ayrıca giriş akımının $n.I_{rr}$ kadar artmasına neden olacaktır.

Aralık 7 ($T_5 < t < T_6$: Şekil5.3(g)): D_a ve D_s ters toparlanmaları esnasında, ters toparlanma akımları maksimum olur ve D_a ile D_s birden açık devre olur ve bu aralık başlar. Bu aralık boyunca D_a ve D_s ters toparlanma enerjileri L_k kaçak endüktansı ve D_c vasıtası ile C_s bastırma kondansatörüne aktarılmaktadır. Sekonder sargı - D_c ve C_s yolu ile bir rezonans oluşur. Bu rezonans sonunda (ters toparlanma akımını çok düşük kabul edersek) sekonder sargıda $n.V_{in}$ kadarlık bir gerilim endüklendiği için C_s kondansatörü $2n.V_{in}$ değerine şarj olacaktır. $2n.V_{in}$ değeri V_o değerinden büyük ise C_s değeri maksimum V_o değerine şarj olur ve D_o ZVS altında ilettime girer ve bu aralık sona erer. Bu aralık boyunca sekonder sargı akımının rezonansa bağlı olarak artması ve azalması primer sargı akımını, dolayısı ile şebeke akımını etkileyecektir. Anahtar elemanın ZVS altında kesime gidebilmesi C_s kondansatörünün bu aralıkta çıkış gerilimine şarj olabilmesine bağlıdır. Dolayısı ile $2nV_{in} < V_o$ olduğu anahtarlama periyotlarında anahtar eleman ZVS altında kesime gidemeyecektir. V_{CS} değeri V_o değerine ulaşabilirse bu aralıktan sonra Aralık 8 oluşacaktır.

Aralık 8 ($T_6 < t < T_7$: Şekil5.3(h)): D_o diyodunun ZVS altında ilettime girmesi ile bu aralık başlar. I_{Lk} akımı lineer olarak aşağıdaki eşitlik ile azalmaktadır.

$$i_{Lk} = I_{Lk}(t_7) - \frac{(V_o - nV_{in})}{L_k} \quad (5.7)$$

Yukarıdaki eşitliğe bakılırsa $nV_{in} > V_o$ olduğunda I_{Lk} akımının artacağı görülmektedir. Bu durumda anahtar akımı $n.I_{Lk}$ oranında azalacaktır. Anahtarı iletimde olduğu aralıkta bu durum istenmemektedir. Dolayısı ile tasarlanan bastırma hücresi bir şebeke periyodu boyunca $n.V_{in} < V_o$ şartının sağlandığı durumda uygundur.

Aralık 7'ye göre anahtar elemanın ZVS altında kesime gitmesi için $2nV_{in} > V_o$ şartının sağlanması gerekiyordu. Bu durumda n 'in arttırılması anahtar elemanın ZVS altında kesime gitmesi için olumlu etki yapmaktadır ancak n 'in fazla yüksek tutulması $nV_{in} < V_o$ değerini bozacak ve bastırma hücresinin dönüştürücünün büyük bir periyotta geleneksel yükseltici dönüştürücü olarak çalışmasını engelleyecektir.

Ayrıca Aralık 3, Aralık 6 ve Aralık 7 boyunca sekonder sargıdan geçen akımın şebekeden çekilen akımı etkilemesi PFC'nin sağlıklı çalışmasını engelleyecektir.

Ayrıca Aralık 8'in sonunda D_c diyodu kesime gittikten sonra ters toparlanma enerjisi geri kazanılamayacaktır.

5.2 Dizayn İşlemi

Dizayn işlemi aşağıdaki koşulları sağlamak üzere yapılmalıdır:

- Anahtarlama kayıplarının azaltılması
- Geçici rejim aralıklarının geniş bir yük ve doluluk oranı aralığında kısa olması.
- Anahtar elemanın akım stresinin düşük olması.

5.2.1 C_s Bastırma Kondansatörü

Genel olarak bastırma kondansatörü değerinin yüksek olması anahtarlama kayıplarını arttırmaktadır. C_s bastırma kondansatörünün seçim kriteri aşağıdaki gibi verilmiştir:

$$C_{s(opt)} = \frac{I_s R_g C_{dg}}{V_{plateau}} \quad (5.8)$$

I_s : Kesime götürüldüğü anda anahtar akımı;

R_g : Gerilim kaynağı kullanıldığında gate direnci;

C_{dg} : MOSFET Drain – gate kondansatör değeri;

$V_{plateau}$: Gate plateau gerilimi.

Maksimum anahtar akımı = 15A, IRF460 için $R_g = 5 \Omega$, $C_{dg} = 100 pF$, $V_{plateau} = 4.2V$ ve buradan:

$C_{s(opt)} = 2 nF$ seçilmiştir.

5.2.2 L_k Kaçak Endüktansı ve n Dönüşüm Oranı

Diyot ters toparlanma kayıplarının etkin bir şekilde bastırılabilmesi için iki kriter sağlanmalıdır. Birincisi D_a diyot akımı azalırken di/dt 'si $100A/\mu s$ 'yi aşmamasıdır. Kaçak endüktans L_k , bu durum göz önünde bulundurularak $4\mu H$ seçilmiştir. İkincisi ise anahtar kesime götürüldükten sonra eş zamanlı olarak primer akımının sıfıra düşmesinin ve sekonder akımının ise I_{Lm}/n değerine yükselmesinin garanti altına alınmasıdır. Anahtar kesime götürüldükten sonra primer akımının sıfıra düşme süresi:

$$T_2 - T_1 = \frac{I_{Lm}L_k}{n(n-1)(V_o - V_{in})} \quad (5.9)$$

bulunur.

$$T_2 - T_1 < (1 - \lambda)T = \frac{V_{in}}{V_o f_s} \quad (5.10)$$

ise buradan aşağıdaki eşitlik elde edilir:

$$n > \frac{1}{2} + \sqrt{\frac{1}{4} + \frac{V_o I_{Lm} L_k f_s}{V_{in}(V_o - V_{in})}} \quad (5.11)$$

$$V_{in} = V_{in(pk)} \sin(\omega t) \quad (5.12)$$

$V_{in(pk)}$ = Giriş gerilim tepe değeri

ω = Şebeke gerilimi açısal frekansı

P_o = Çıkış gücü

olmak üzere.

$$I_{Lm}(t) = I_{in(pk)} \sin(\omega t) = \frac{2P_o \sin(\omega t)}{V_{in(pk)}} \quad (5.13)$$

ise buradan

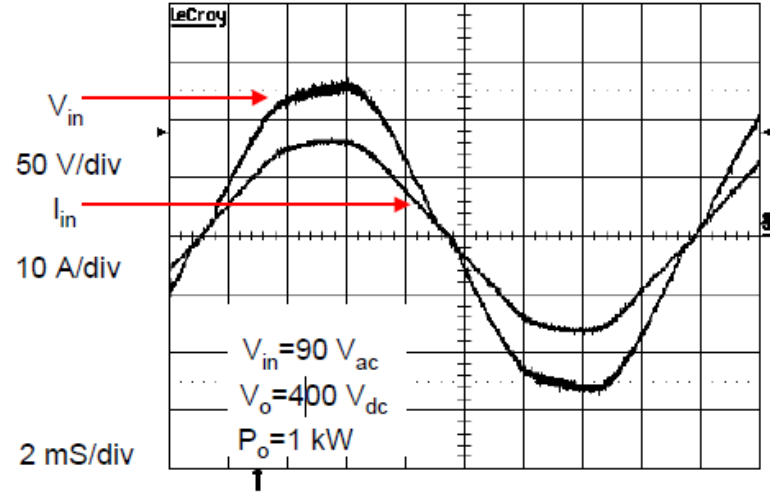
$$n > \frac{1}{2} + \sqrt{\frac{1}{4} + \frac{V_o 2P_o L_k f_s}{V_{in(pk)}^2 (V_o - V_{in(pk)} \sin(\omega t))}} \quad (5.14)$$

bulunur.

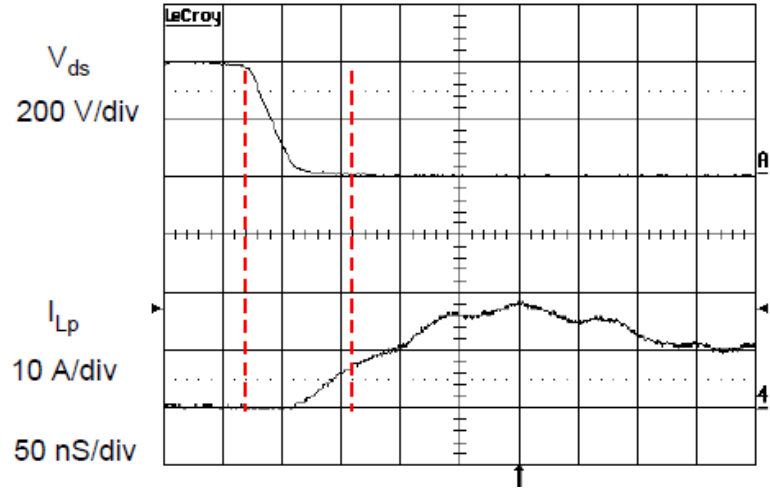
Bu kriterler doğrultusunda $L_k = 4 \mu H$ ve $n=1.07$ seçilmiştir.

5.3 Deneysel Sonuçlar

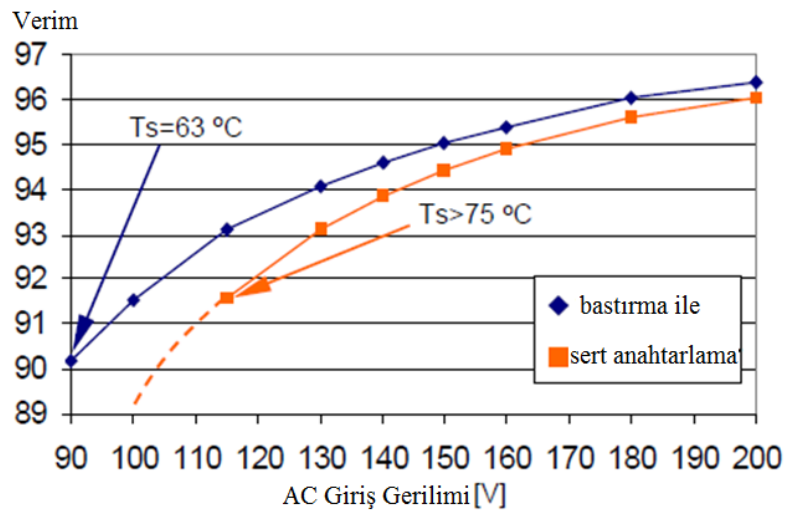
Şekil 5.5’de tasarlanan dönüştürücü için giriş gerilimi ve akımı, Şekil 5.6’da iletme alınma anahtar eleman gerilim ve akımı verilmiştir. Tasarımı yapılan dönüştürücü ve geleneksel yükseltici dönüştürücü verim karşılaştırılması Şekil 5.6’de verilmiştir.



Şekil 5.5 Tasarımı yapılan dönüştürücü için giriş gerilim ve akım dalga şekilleri [24]



Şekil 5.6 İletime alınma esnasında, anahtar gerilimi V_{Ds} ve akımı I_{Lp} dalga şekilleri[24]



Şekil 5.7 Tasarımı yapılan ve geleneksel yükseltici dönüştürücü verim karşılaştırılması[24]

5.4 Tasarlanan Dönüştürücünün Avantaj ve Dezavantajları

Tasarlanan dönüştürücüde anahtar elemanın ZVS ve ZCS altında ilettime girmesi, ZVS altında kesime gitmesi; ana diyodun ZCS ve ZVS altında kesime gitmesi sağlanmıştır. Ancak, ana diyoda ilave olarak kullanılan yardımcı diyotların akım değerleri yüksek olmalıdır.

Anahtar eleman üzerinde bastırma kondansatörü ve endüktansı yüzünden oluşan bir ilave akım stresi bulunmamaktadır.

Ana diyot ters toparlanma enerjisinin geri kazanımı sağlanmıştır; ancak kullanılan ilave yüksek güçlü diyodun ters toparlanma enerjisinin geri kazanımı mevcut değildir.

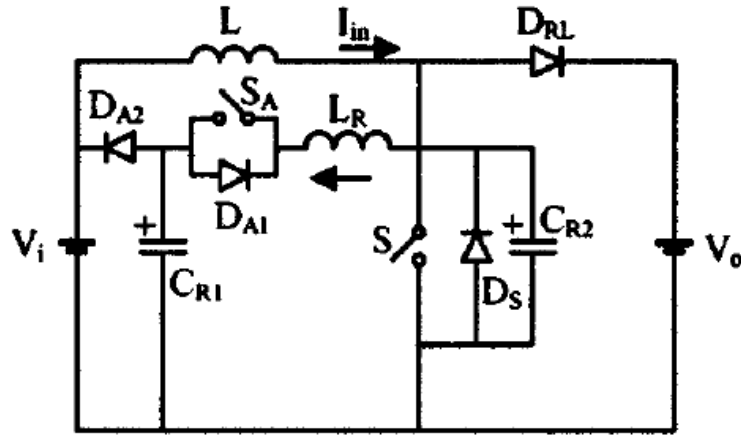
Anahtar elemanın ZVS altında kesime gitmesi şebeke geriliminin anlık değerine ve trafo dönüşüm oranına bağlıdır.

Trafo dönüşüm oranı dönüştürücünün geleneksel PWM yükseltici olarak çalışmasını da olumsuz yönde etkileyebilmektedir. Ayrıca kuplajlı endüktans kullanıldığı için şebeke akım dalgalılığı sürekli modda çalışan diğer PFC devrelerine göre daha fazladır.

AKTİF BASTIRMA HÜCRELİ BİR PWM DC – DC YÜKSELTİCİ DÖNÜŞTÜRÜCÜ ÖRNEĞİ

Bu bölümde PWM DC – DC dönüştürücüler için ZVT ve ZCT altında çalışmayı sağlayan (ZCZVT) bir aktif bastırma hücresi tasarımı verilmiştir. Tasarlanan bastırma hücresi ana anahtarın hem ZVS hem ZCS altında iletme ve kesime girmesini ayrıca ana diyodun ZVS ve ZCS altında kesime gitmesini sağlamaktadır. Tasarlanan bastırma hücresi farklı PWM dönüştürücülerini de uyarlanabilir. ZCZVT komutasyon hücresi ana güç yolunun dışına eklenmiştir. Bu sayede yarı iletken elemanlarda ilave gerilim stresi meydana gelmemektedir. Bastırma hücresi çok az sayıda ve düşük güçlü yardımcı elemandan oluşmakla beraber yalnızca ana anahtar komütasyon anlarında çalışmaktadır. Tasarımı yapılan aktif bastırma hücresi 1kW - 40kHz yükseltici dönüştürücüye uygulanmış ve verimi % 97.9 olarak kaydedilmiştir.

6.1 Tasarlanan Aktif Bastırma Hücresi ve Çalışma Aralıkları



Şekil 6.1 ZCZVT PWM yükseltici dönüştürücü [14]

Tasarımı yapılan aktif bastırma hücresi Şekil 6.1’de gösterilmiştir. Aktif bastırma hücresi iki adet rezonans kondansatörü (C_{R1} , C_{R2}), bir adet rezonans endüktansı (L_R), bir adet ilave anahtar eleman ve ters paralel bağlı diyot (S_A , D_{A1}) ve iki adet yardımcı diyottan meydana gelmektedir (D_S , D_{A2})

Bir anahtarlama periyodu boyunca ondört aralık oluşmaktadır. Oluşan aralıklar Şekil 6.2’de ve karşılık gelen temel dalga şekilleri Şekil 6.3’de gösterilmiştir.

Aralık 1 ($t_0 < t < t_1$): Bu aralık geleneksel PWM yükseltici dönüştürücünün kesim aralığına denk gelmektedir. Anahtar elemanlar kesimdedir ve giriş akımı D_{RL} üzerinden çıkışa aktarılmaktadır. Bu aralık için aşağıdaki eşitlikler geçerlidir:

$$v_{Cr1(t)} = V_{C1(13)} \quad (6.1)$$

$$v_{Cr2(t)} = V_o \quad (6.2)$$

t_1 anında yardımcı anahtar sinyalinin uygulanmasıyla bu aralık sona erer.

Aralık 2 ($t_1 < t < t_2$): t_1 anında yardımcı anahtar sinyalinin uygulanmasıyla bu aralık başlar. Yardımcı anahtar S_A ZCS altında iletme girmektedir. Seri L_R ve C_{R1} yolu ile sabit çıkış gerilimi altında rezonans meydana gelir ve rezonans endüktans akımı i_{LR} ile rezonans kondansatör gerilimi v_{Cr1} rezonans ile artar. Bu aralıkta aşağıdaki eşitlikler geçerlidir:

$$i_{Lr}(t) = \frac{V_o - V_{C1(13)}}{Z_1} \sin(\omega_1 t) \quad (6.3)$$

$$v_{Cr1}(t) = (V_{C1(13)} - V_o) \cos(\omega_1 t) + V_o \quad (6.4)$$

$$\omega_1 = 1/\sqrt{L_R C_{R1}} \quad (6.5)$$

$$Z_1 = \sqrt{L_R/C_{R1}} \quad (6.6)$$

v_{CR1} gerilimi giriş gerilim değerine ulaştığında D_{A2} diyodu ZVS altında ilettime girer ve bu aralık sona erer.

Aralık 3 ($t_2 < t < t_3$): D_{A2} diyodunun ZVS altında ilettime girmesiyle rezonans endüktans akımı i_{LR} aşağıdaki eşitlik ile lineer olarak artacaktır:

$$i_{LR}(t) = \frac{V_o - V_{in}}{L_R} t + I_{L2} \quad (6.7)$$

i_{LR} akımı I_{in} değerine ulaştığında D_{RL} diyodu ZCS ve ZVS altında kesime gider ve bu aralık sona erer.

Aralık 4 ($t_3 < t < t_4$): D_{RL} 'nin kesime gitmesi ile bu aralık başlar. Rezonans endüktans akımı i_{LR} ; C_{r2} ile L_r arasında oluşan rezonans ile artmaya devam eder. v_{Cr2} rezonans kondansatör gerilimi sıfıra düşünce D_s diyodu ilettime girer ve bu aralık sona erer. Bu aralık boyunca aşağıdaki eşitlikler mevcuttur:

$$i_{Lr}(t) = I_{in} + \frac{V_o - V_i}{Z_2} \sin(\omega_2 t) \quad (6.8)$$

$$v_{Cr2}(t) = (V_o - V_i) \cos(\omega_2 t) + V_i \quad (6.9)$$

$$\omega_1 = 1/\sqrt{L_R C_{R2}} \quad (6.10)$$

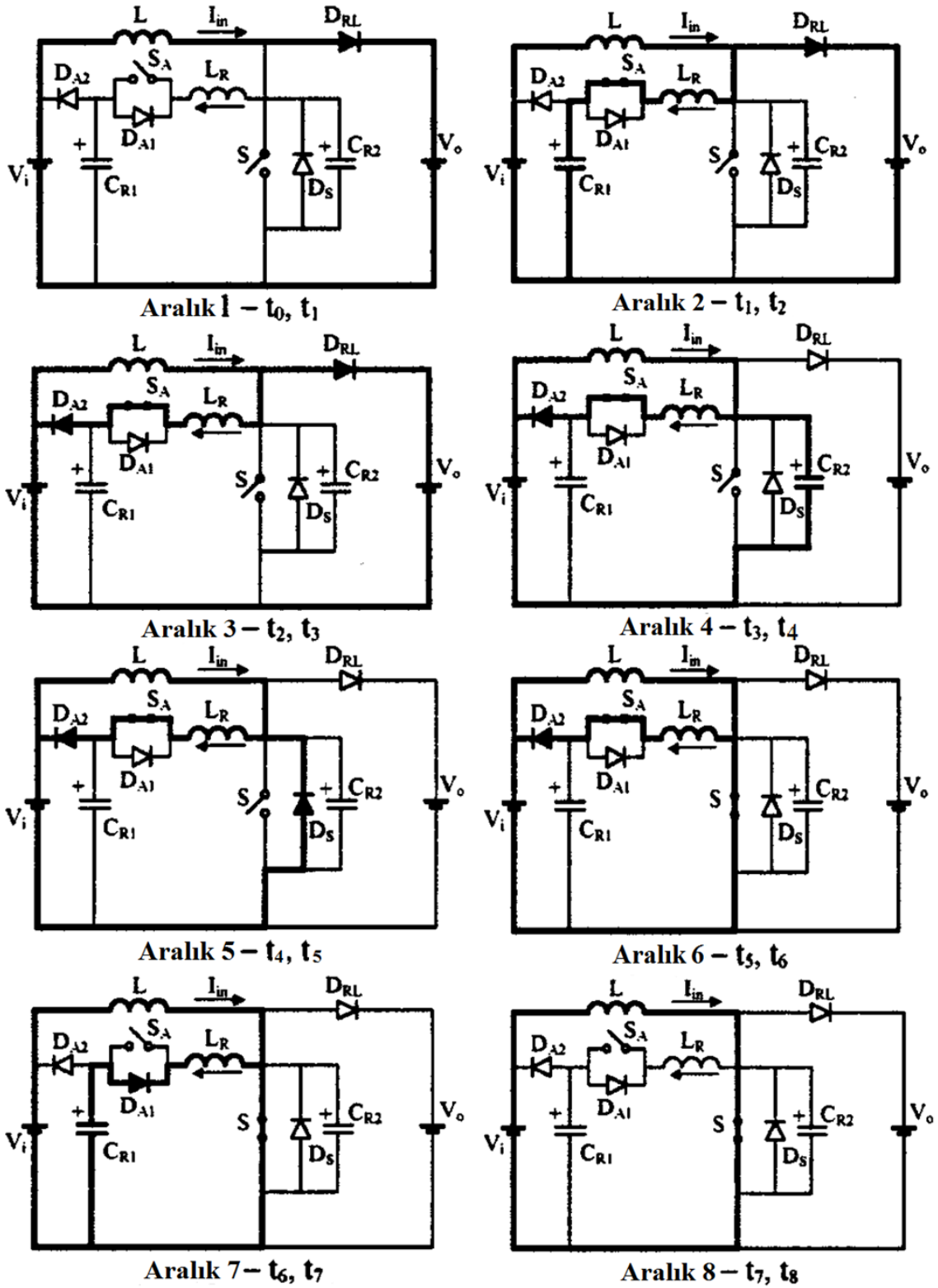
$$Z_1 = \sqrt{L_R/C_{R2}} \quad (6.11)$$

Bu aralık boyunca yardımcı anahtar üzerinde ilave akım stresi mevcuttur. v_{Cr2} gerilimi sıfıra düşer düşmez D_5 diyodu ilettime girer ve bu aralık sona erer.

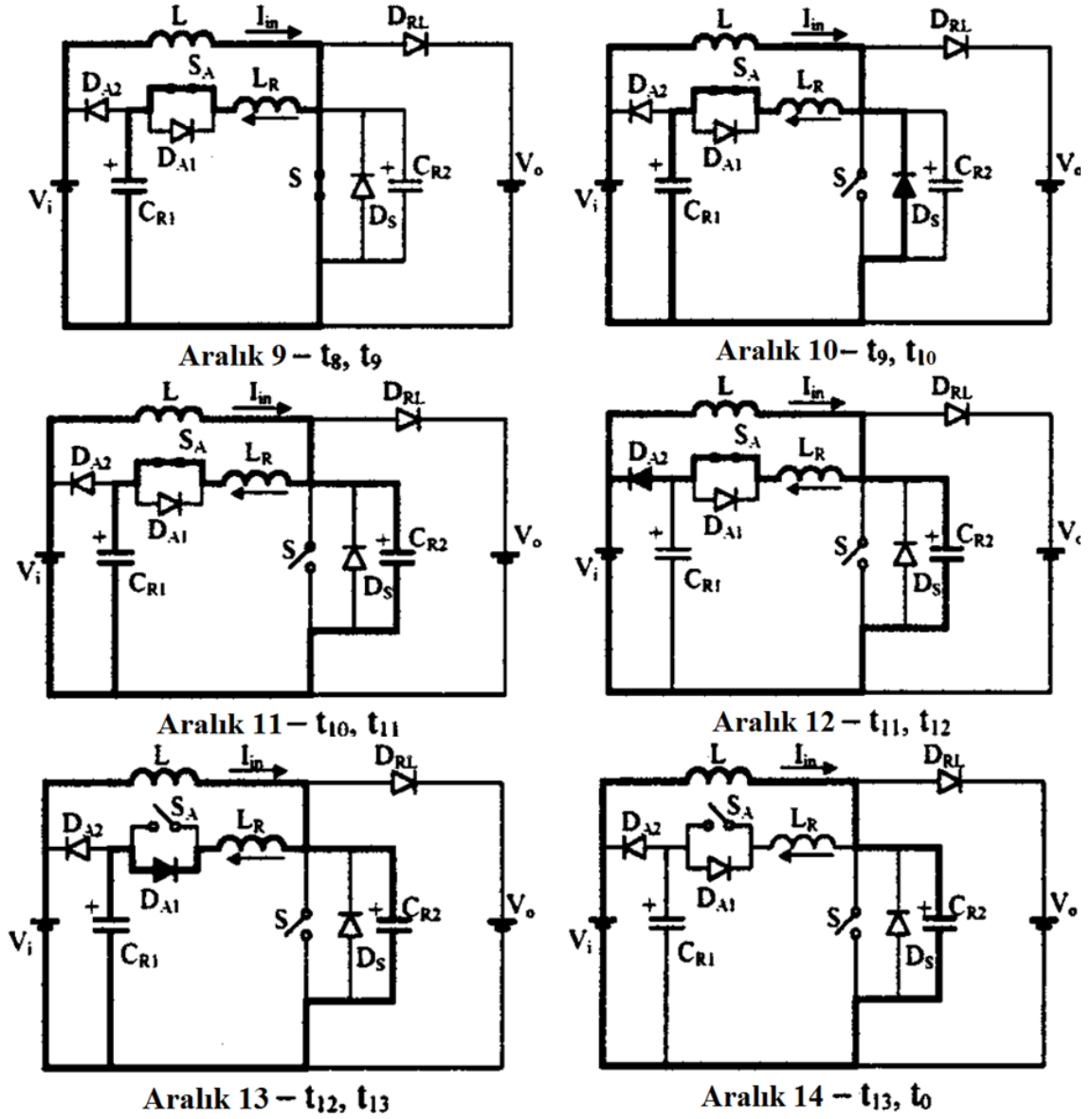
Aralık 5 ($t_4 < t < t_5$): D_s diyodu ilettime girer ve bu aralık başlar. D_s diyodu ilettime girer girmez, bir önceki aralığın sonundaki C_{r2} rezonans kondansatör akımını üzerine alır. Bu aralığın süresi ZVT süresini belirler. Ana anahtarın ZVT ilettime girmesi için bu aralık içinde sinyalinin uygulanması gerekir. D_5 diyot akımı I_{Lr} rezonans akımına eşittir ve lineer olarak azalmaktadır. Bu aralık boyunca aşağıdaki eşitlik geçerlidir:

$$i_{Lr}(t) = I_{Lr4} - \frac{V_i}{L_r} t \quad (6.12)$$

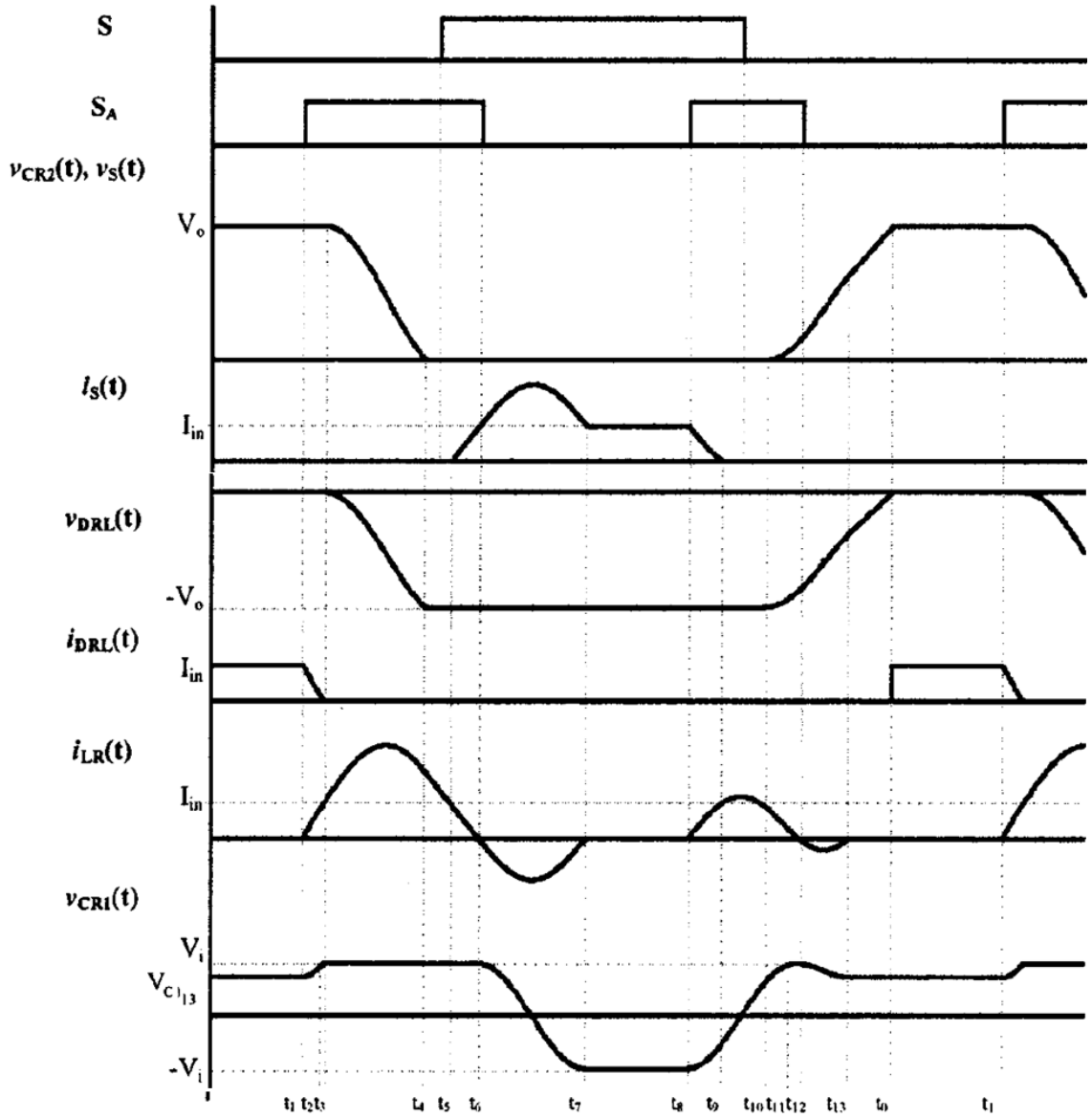
I_{Lr} rezonans endüktans akımı lineer olarak giriş akımının altına düştüğünde ana anahtar ZVT ve ZCS altında ilettime girer ve bu aralık sona erer.



Şekil 6.2 Bir anahtarlama periyodu boyunca oluşan aralıklar [14]



Şekil 6.2 Bir anahtarlama periyodu boyunca oluşan aralıklar (devam) [14]



Şekil 6.3 Aralıklara ait temel dalga şekilleri [14]

Aralık 6 ($t_5 < t < t_6$): Ana anahtarın iletme girmesi ile bu aralık başlar. Bu aralık boyunca i_{Lr} rezonans endüktans akımı lineer olarak azalmaya devam etmektedir ve ana anahtar akımı lineer olarak artmaktadır. Bu esnada v_{CR1} rezonans kondansatör gerilimi giriş gerilim değerine şarj olmuş durumdadır ve değeri değişmemektedir. Eş zamanlı olarak $i_{Lr} = 0$ ve $I_S = I_{in}$ olması ile bu aralık sona erer.

Aralık 7 ($t_6 < t < t_7$): Rezonans endüktans akımı $i_{Lr} = 0$ olmasıyla $C_{r1} - D_{A1} - L_r - S$ yolu ile rezonans meydana gelir. Bu rezonans esnasında yardımcı anahtarın sinyali kesilir ve yardımcı anahtarın ZCT ve ZVS altında kesime gitmesi sağlanır.

Yarım rezonans periyodu sonunda rezonans endüktans akımı I_{Lr} tekrar sıfıra düşer ve rezonans kondansatör gerilimi v_{Cr1} yön değiştirir. Bu aralık boyunca aşağıdaki eşitlikler geçerlidir:

$$i_{Lr}(t) = -\frac{V_i}{Z_1} \sin(\omega_1 t) \quad (6.13)$$

$$v_{Cr1}(t) = V_i \cos(\omega_1 t) \quad (6.14)$$

i_{Lr} rezonans endüktans akımının sıfıra düşmesi ile bu aralık sona erer. Bu aralık boyunca ana anahtar üzerinde ilave akım stresi meydana gelmektedir.

Aralık 8 ($t_7 < t < t_8$): Bu aralık geleneksel PWM yükseltici dönüştürücünün kesim aralığı ile aynıdır. Giriş akımı ana anahtar üzerinden geçmektedir ve ana endüktans enerjisi artmaktadır.

Aralık 9 ($t_8 < t < t_9$): t_8 anında yardımcı anahtarın sinyalinin uygulanması ile bu aralık başlar ve $C_{r1} - S - L_r - S_A$ çevresi ile rezonans meydana gelir. Bu rezonans esnasında I_{Lr} rezonans endüktans akımı artmakta ve aynı oranda ana anahtar akımı azalmaktadır. I_s ana anahtar akımı sıfıra düştüğünde D_5 ZCS ve ZVS altında ilettime girer ve bu aralık sona erer.

Bu aralık boyunca aşağıdaki eşitlikler geçerlidir:

$$i_{Lr}(t) = \frac{V_i}{Z_1} \sin(\omega_1 t) \quad (6.15)$$

$$v_{Cr1}(t) = -V_i \cos(\omega_1 t) \quad (6.17)$$

Bu aralığın işgal ettiği süre:

$$\Delta t_9 = \frac{1}{\omega_1} \sin^{-1} \left(\frac{Z_1 I_{in}}{V_i} \right) \quad (6.18)$$

Aralık 10 ($t_9 < t < t_{10}$): D_5 diyodunun ilettime girmesi ile bu aralık başlar. Bu aralık ana anahtar için ZVT süresini belirlemektedir. Bu aralık içerisinde ana anahtar sinyalinin kesilir, ZCT ve ZVS altında kesime gitmesi sağlanır.

Bu aralık boyunca önce v_{Cr1} rezonans kondansatör gerilimi sıfıra düşer ve aynı anda I_{Lr} rezonans endüktans akımı maksimum değerine ulaşır. Daha sonra I_{Lr} azalmaya ve C_r kondansatörü tekrar pozitif yönde şarj olmaya başlar. I_{Lr} , giriş akım değerine düştüğünde D_5 ZCS ve ZVS altında kesime gider ve bu aralık sona erer. Bu aralık boyunca aşağıdaki eşitlikler geçerlidir:

$$i_{Lr}(t) = \frac{V_{Cr1-9}}{Z_1} \sin(\omega_2 t) + I_{in} \cos(\omega_1 t) \quad (6.19)$$

$$v_{Cr1}(t) = -V_{Cr1(9)} \cos(\omega_1 t) + I_{in} Z_1 \sin(\omega_1 t) \quad (6.20)$$

Aralık 11 ($t_{10} < t < t_{11}$): D_5 diyodunun kesime gitmesi ile bu aralık başlar. Bu aralığın başında I_{Lr} rezonans endüktans akımı giriş akım değerine düşmüştür. Sabit giriş akımı altında $L_r - S_A - C_{r1} - C_{r2}$ arasında paralel rezonans başlar. Bu rezonans ile I_{Lr} azalmakta, V_{Cr1} ve V_{Cr2} rezonans kondansatör gerilimleri artmaktadır. V_{Cr1} , giriş gerilim değerine eriştiği zaman D_{A2} ZVS altında ilettime girer ve bu aralık sona erer. Bu aralığın başında C_{r1} kondansatörünün ilk gerilimi ve L_r 'nin ilk akımı mevcut için bu aralık boyunca v_{Cr1} gerilimi v_{Cr2} değerinden yüksektir ve i_{Lr} akımı azalmaktadır.

Aralık 12 ($t_{11} < t < t_{12}$): D_{A2} ZVS altında ilettime girer ve bu aralık başlar. Sabit giriş akımı altında rezonans endüktansı L_r ile rezonans kondansatörü C_{r2} arasında paralel rezonans meydana gelir. Bu aralığın başında C_{r1} kondansatörü giriş gerilimine şarj olmuş miktardadır ve v_{Cr2} gerilimi v_{Cr1} gerilimine göre çok düşük seviyelerdedir. Dolayısı ile i_{Lr} akımı azalmaya ve C_{r2} şarj olmaya devam etmektedir. i_{Lr} akımı sıfıra düştüğünde D_{A2} ZCS altında kesime gider ve bu aralık sona erer. Bu aralığın sonunda $v_{Cr1} = V_{in}$, $v_{Cr2} = V_{Cr2(12)}$, $I_{Lr} = 0$ değerindedir. Bu aralık boyunca aşağıdaki eşitlikler geçerlidir:

$$i_{Lr}(t) = \frac{V_{Cr2(11)} - V_i}{Z_2} \sin(\omega_2 t) + I_{in} - (I_{in} - I_{L(11)}) \cos(\omega_2 t) \quad (6.22)$$

$$v_{Cr2}(t) = (V_{Cr2(12)} - V_i) \cos(\omega_2 t) + Z_2 (I_{in} - I_{L(11)}) \sin(\omega_2 t) + V_{in} \quad (6.23)$$

Aralık 13 ($t_{12} < t < t_{13}$): $i_{Lr} = 0$ olması ve D_{A2} 'nin kesime gitmesiyle bu aralık başlar. Bu aralığın başında $v_{Cr1} = V_{in}$, $v_{Cr2} = V_{Cr1(12)}$, $i_{Lr} = 0$ eşitlikleri geçerlidir. Sabit giriş akımı altında $C_{r1} - D_{A1} - L_r - C_{r2}$ yolu ile rezonans başlar. Bu aralıkta yardımcı anahtarın sinyali kesilir ve ZCT ve ZVS altında kesime gitmesi sağlanır. I_{Lr} rezonans endüktans akımının tekrar sıfıra düşmesi ve D_{A1} 'in ZCS altında kesime gitmesi ile bu aralık sona erer. Bu aralığın sonunda v_{Cr1} gerilimi V_{Cr13} değerine düşmüş ve v_{Cr2} gerilimi $V_{Cr2(13)}$ değerine yükselmiştir.

Aralık 14 ($t_{13} < t < t_{14}$): D_{A1} 'in kesime gitmesi ile bu aralık başlar. Bu aralığın başında $v_{Cr2} = V_{Cr2(13)}$ eşitliği mevcuttur ve C_{r2} rezonans kondansatörü sabit giriş akımı ile lineer olarak şarj olmaktadır. Bu aralık boyunca aşağıdaki eşitlik geçerlidir:

$$v_{Cr2} = V_{Cr2(13)} + \frac{I_{in}}{C_{r2}} t \quad (6.24)$$

v_{Cr2} geriliminin çıkış gerilim değerine ulaşması ile bu aralık sona erer ve tasarlanan ZCZVT PWM dönüştürücü için oluşan ilave aralıklar tamamen sona ermiş olur. Bir sonraki aralık geleneksel PWM yükseltici dönüştürücü kesim aralığı ile aynı olacaktır.

6.2 Yumuşak Anahtarlama Sağlama Şartları

Tasarlanan dönüştürücüde ana ve yardımcı anahtarın yumuşak anahtarlanabilmesi için bazı şartların sağlanması gerekir.

6.2.1 Ana Anahtar İçin Yumuşak Anahtarlama Sağlama Şartları

Aralık 5’de ana anahtarın ZVT ve ZCS altında iletme; Aralık 7’de yardımcı anahtarın ZCT altında kesime alınabilmesi için $V_o > 2V_i$ şartının sağlanması gerekir. Bu, PFC gibi bazı uygulamalarda istenmeyen bir durumdur. Aralık 9’da ana anahtarın yumuşak kesime götürülebilmesi için ise aşağıdaki kriterlerin sağlanması gerekir:

$$C_{r1} \geq L_r \left(\frac{I_{in}}{V_{in}} \right)^2 \quad (6.25)$$

(6.25) eşitliği aşağıda verildiği gibi düzenlenebilir

$$C_{r1} = k_{c1} L_r \left(\frac{I_{in}}{V_{in}} \right)^2 \quad (6.26)$$

$$k_{c1} \geq 1 \quad (6.27)$$

Bu durumun da PFC dönüştürücü gibi uygulamalarda geniş bir giriş gerilimi aralığında sağlanması oldukça zordur. Özellikle giriş geriliminin anlık olarak düşük bölgelerinde ve giriş akımı arttıkça bu şartın sağlanması daha da zorlaşacaktır.

Bu durumlardan ötürü tasarlanan aktif bastırma hücresinin PFC dönüştürücüye uyarlanması oldukça zordur.

6.2.2 Yardımcı Anahtar İçin Yumuşak Anahtarlama Sağlama Şartları

Yardımcı anahtar bir anahtarlama periyodu içerisinde iki kere iletme ve kesime girmektedir. L_r ’nin varlığı nedeniyle yardımcı anahtarın ZCS altında iletme alınması garanti altına alınmıştır. İlk kesime girmesi esnasında ise D_{A1} üzerinden ters rezonans akımını geçireceği için ZVS altında kesime girmesi garanti altına alınmıştır. Ancak,

ikinci kesime girme işlemi esnasında ZVS'nin sağlanabilmesi Aralık 13'ün oluşabilmesine bağlıdır.

6.3 Dizayn İşlemi

Tasarlanan dönüştürücü için aşağıdaki parametler mevcuttur:

- Çıkış gücü $P_o = 1000 \text{ W}$
- Çıkış gerilimi $V_o = 340 \text{ V}$
- Giriş gerilimi $V_i = 155 \text{ V} (\pm \% 10)$
- Giriş endüktans akım dalgalılığı $\Delta I_{L\%} = \% 50$

Verilen giriş ve çıkış gerilimi için ana anahtarın yumuşak anahtarlanması için gereken $V_o > 2V_i$ şartı sağlanmaktadır.

Ana diyodun yumuşak anahtarlanması için I_{Lr} bastırma endüktans akımının yükselme hızı $40\text{A}/\mu\text{s}$ olarak seçilmiştir. Böylece,

$$L_r = \frac{V_o - V_{in(\min)}}{di/dt} = \frac{340 - 139.5}{40 \cdot 10^6} = 5.01 \mu\text{H}$$

olur.

Ana anahtarın yumuşak anahtarlanması için gerekli şart olan (6.26) denklemine göre C_{r1} 29.7 nF hesaplanmış 33 nF seçilmiştir.

C_{r2} ise [28] nolu kaynakta verilen tasarım kriterlerine uygun olarak 33 nF seçilmiştir.

Ana anahtar için düşme süresi (fall time) (6.18) denklemine göre

$$t_f \leq \frac{\sin^{-1}\left(\sqrt{\frac{1}{k_{c1}}}\right)}{w_1} = \sqrt{L_r C_{r1}} \sin^{-1}\left(\sqrt{\frac{1}{1.44}}\right) \quad (6.28)$$

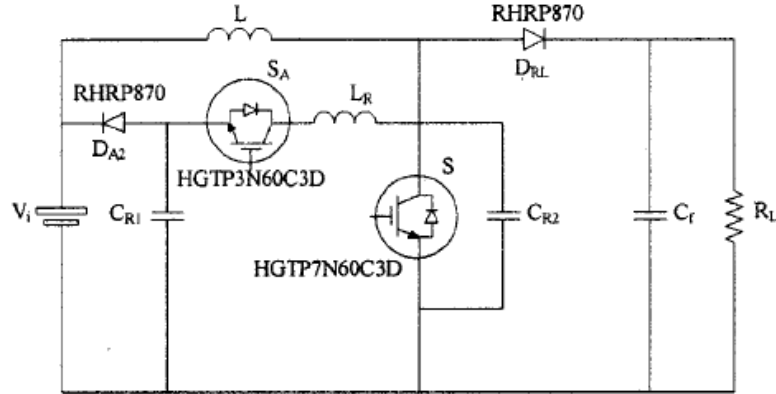
$$t_f \leq 400 \text{ ns} \quad (6.29)$$

seçilmiştir.

6.4 Deneysel Sonuçlar

Tasarımı yapılan ZCZVT PWM yükseltici dönüştürücünün 40-Hz, 1-kW değerleri için simülasyonu yapılmış, uygulama devresi gerçekleştirilmiştir. Dönüştürücü güç katı Şekil 6.4'de ve kullanılan elemanların özellikleri Çizelge 6.1'de verilmiştir. Şekil 6.5'de

deneysel sonuçlar verilmiştir. Şekil 6.6’da sert anahtarlama ve yumuşak anahtarlama durumu için elde edilen verim eğrileri verilmiştir.



Şekil 6.4 Tasarlanan dönüştürücü güç katı [14]

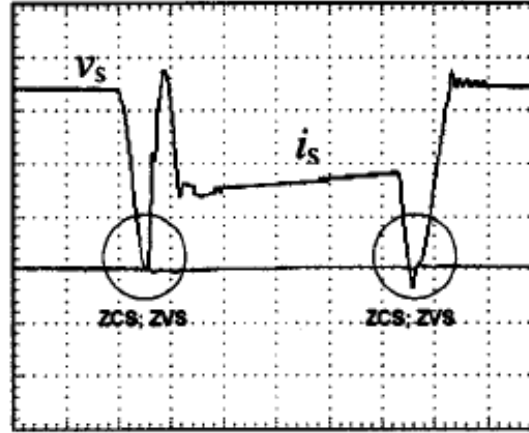
Çizelge 6.1 Kullanılan elemanlar ve özellikleri

Malzeme	Değer / Model
L (Ana Endüktans)	1 mH, 50 Sarım Ferrit Nüve E-65/26
L_r	5 μ H, 6 Sarım Ferrit Nüve E-42/15
C_{r1} ve C_{r2}	33 nF Polipropilen Kondansatör
C_f (Çıkış Kondansatörü)	330 μ F Elektrolit Kondansatör
S ve D_S	HGTP7N60C3D
S_A ve D_{A1}	HGTP3N60C3D
D_{RL} ve D_{A2}	RHR870
V_i (Giriş Gerilimi)	155 V
V_o (Çıkış Gerilimi)	340 V
f_s (Anahtarlama Frekansı)	40 kHz

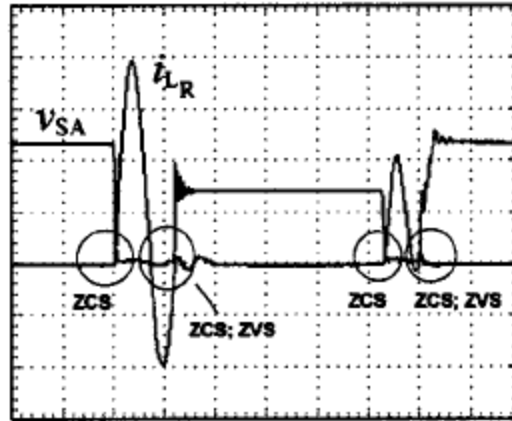
Şekil 6.5(a)’da ana anahtarın ZVT ve ZCS altında iletme; ZCT ve ZVS altında kesime girdiği görülmektedir. Ancak, buna karşılık anahtar eleman üzerinde ilave akım stresi meydana gelmektedir. Şekil 6.5(b)’de yardımcı anahtarın ZCS altında iletme; ZCS ve ZVS altında kesime gittiği görülmektedir.

Şekil 6(b)’de yardımcı anahtarın dahili ters diyodu kesime gittiği anda, yardımcı diyot parazitik kondansatörü ile L_r arasında yüksek frekanslırezonans (çınlama) meydana geldiği de görülmektedir. Yardımcı anahtar L_r sayesinde ZCS; dahili ters diyodu sayesinde ZVS altında kesime gitmektedir. Dahili ters diyodu da L_r sayesinde ZCS altında kesime gitmektedir. Ancak yardımcı anahtar dahili tersdiyodunun kesime gitmesi ZVS altında sağlanmamaktadır ve kesime gider gitmez yüksek frekanslı salınım (çınlama) meydana gelmektedir. Yardımcı anahtarın ikinci kez anahtarlandıktan sonra

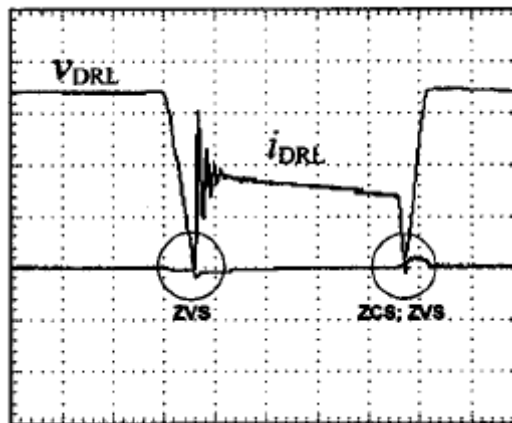
kesime gitmesi esnasında ise parazitik kondansatörünün $V_{Cr2} - V_{Cr1}$ değerine hızlıca daha sonra yavaşça dolduğu görülmektedir



(a) Ana anahtar gerilim ve akım dalga şekilleri 100V/div, 5A/div, 2.5μs/div



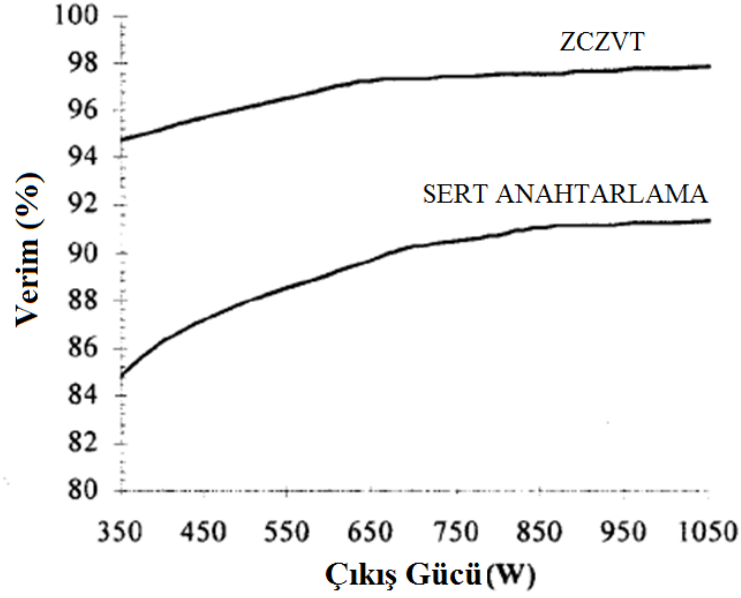
(b) Yardımcı anahtar gerilim ve akım dalga şekilleri 100V/div, 5A/div, 2.5μs/div



(c) Ana diyot gerilim ve akım dalga şekilleri 100V/div, 5A/div, 2.5μs/div

Şekil 6.5 Tasarlanan dönüştürücü temel dalga şekilleri [14]

Şekil 6.5(c)'de ana diyodun ZCS ve ZVS altında kesime; ZVS altında ilettime girdiği görülmektedir. Ana diyot, L_r sayesinde ZCS altında; anoduna bağlı olan C_{r2} kondansatörü sayesinde ZVS altında kesime gitmektedir.



Şekil 6.6 Verim eğrisi karşılaştırmaları [14]

Şekil 6.6'da tasarlanan yumuşak anahtarlama dönüştürücü ile aynı dönüştürücünün sert anahtarlama durumu için alınan verim eğrilerinin karşılaştırılması verilmiştir. Tam yükte tasarlanan yumuşak anahtarlama dönüştürücünün verimi yaklaşık % 98'e ulaşırken, sert anahtarlama hali için % 91.5 çıkmaktadır.

6.5 Tasarlanan Dönüştürücünün Avantaj ve Dezavantajları

Tasarlanan dönüştürücüde aktif bastırma hücresi tamamen ana güç yolunun dışında bulunmaktadır ve ana güç yolunu kesmemektedir. Bu sayede yarı iletken elemanlar üzerinde ilave gerilim stresine neden olmamaktadır.

Tüm yarı iletken elemanlar yumuşak anahtarlama altında çalışmaktadır. Ana anahtarın ilettime ve kesime gitmesi hem ZCS hem ZVS altında sağlanmaktadır. Tasarlanan dönüştürücü bu açıdan IGBT, MOSFET ve MTC gibi yarı iletken elemanlar için uygundur. Yardımcı anahtar elemanın ilettime girmesi ZCS altında; kesime girmesi ZCS ve ZVS altında sağlanmaktadır. Ana diyodun kesime girmesi ZVS ve ZCS altında sağlanmaktadır.

Tasarlanan bastırma hücresi diğer PWM dönüştürücülere uyarlanabilmektedir.

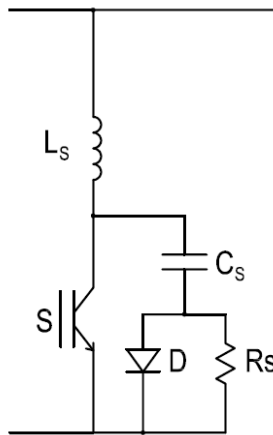
Bu avantajlarının yanında tasarlanan dönüştürücü bazı dezavantajlara sahiptir. Örneğin, ana anahtar ve yardımcı anahtar üzerinde ilave yüksek akım stresi mevcuttur. Sirkulasyon enerjisi yüksektir. Ana anahtarın yumuşak anahtarlanması tamamıyla giriş gerilimine ve çıkış yüküne bağlıdır. Bu açıdan yumuşak anahtarlanmanın geniş bir giriş gerilim aralığında ve çıkış yükünde sağlanması oldukça zordur. Yardımcı anahtar dahili ters diyodunun kesime gitmesi ZVS altında sağlanmamaktadır ve kesime gider gitmez yüksek frekanslı salınım (çınlama) meydana gelmektedir. Dönüştürücü düşük giriş gerilimleri için tasarlanmak istendiğinde ilave akım stresleri artmakta ve yumuşak anahtarlama riske girmektedir. Tasarlanan dönüştürücü bu yönden PFC dönüştürücü gibi giriş geriliminin geniş bir aralıkta değiştiği uygulamalar için de uygun değildir. Giriş akım dalgalılığı yüksektir.

GELİŞTİRİLMİŞ BİR KAYIPSSIZ PASİF BASTIRMA HÜCRELİ PFC DEVRESİNİN ANALİZ VE SİMÜLASYONU

Bu bölümde, geliştirilmiş bir kayıpsız pasif bastırma hücreli PFC devresinin analizi ve simülasyonu verilmiştir.

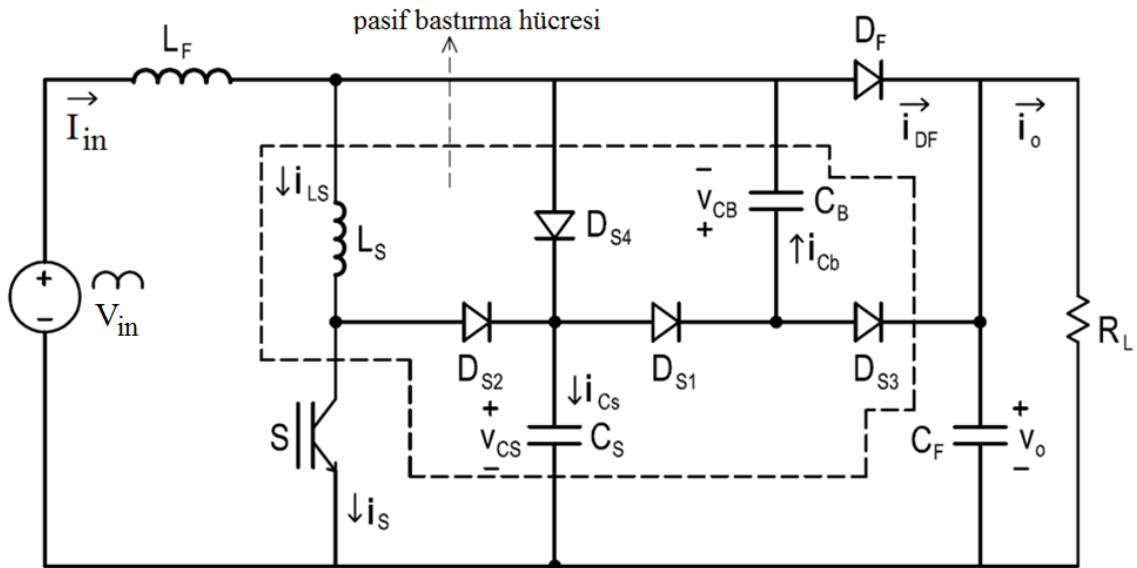
7.1 Çalışma Prensibi

Geleneksel RCD bastırma hücrelerinde genel olarak, iletme girme esnasında güç elemanından geçen akımın sınırlandırılması Şekil 7.1’de gösterildiği gibi seri bir endüktans, kesime gitme esnasında güç elemanının uçları arasındaki gerilimin sınırlandırılması ise paralel bir kondansatör ile sağlanır. Seri endüktans, bütün yarı iletken elemanların iletme girmedeki anahtarlama güç kayıplarını, paralel kondansatör ise kesime gitmedeki anahtarlama güç kayıplarını, yarı iletken akım ve gerilimlerinin üst üste binmesini minimize ederek azaltmaktadır [17].



Şekil 7.1 Geleneksel bir RCD bastırma hücresinde gerilim ve akım sınırlandırılması

Geleneksel RCD pasif bastırma hücresinde seri endüktans ile anahtar elemanın akım yükselme hızı, paralel kondansatör ile eleman uçlarındaki gerilim yükselme hızı sınırlandırarak anahtar eleman üzerinde harcanan gücün azaltılması sağlanır. Ancak, bu işlem sonunda endüktans ve kondansatörde depo edilen enerjiler bir direnç üzerinde harcanarak kayıba dönüşür. Kayıpsız bir bastırma hücresi tasarımı yapılmak istendiğinde endüktans ve kondansatörde depo edilen bu enerjilerin mutlaka yüke veya kaynağa aktarımı sağlanmalıdır.



Bu tezde tasarlanan kayıpsız pasif bastırma hücre şeması Şekil 7.2’de gösterilmiştir. Burada, anahtar eleman iletime girme esnasında anahtar eleman akımı ve ana diyot ters toparlanma akımı L_S bastırma endüktansı tarafından sınırlandırılmaktadır. Bu işlem esnasında bastırma endüktansında depo edilen enerji önce C_S bastırma kondansatörüne, daha sonra rezonans ile C_B depolama kondansatörüne daha sonra da yüke

aktarılmaktadır. Bu işlem esnasında V_{Cs} gerilimi, çıkış gerilimine erişirse bastırma endüktans enerjisinin bir kısmı da yüke aktarılır. İletime alınma esnasında L_s bastırma endüktansında depolanan enerjinin yüke aktarımının C_B kondansatörü üzerinden yapılması aynı zamanda anahtar elemanın ZVS altında kesime gitmesini de sağlamaktadır. Burada ana diyodun ters toparlanma akımı da L_s endüktansı tarafından sınırlandırılmakta ve bu esnada L_s 'de depolanan enerji sonraki aralıklarda çıkışa aktarılmaktadır. Dolayısı ile tasarlanan bastırma hücresi sayesinde ana diyodun ters toparlanma enerjisinin yüke aktarımı da sağlanmaktadır.

PFC dönüştürücüler için tasarlanan bastırma hücrelerinin tüm şebeke periyodu boyunca sağlıklı bir şekilde çalışması anahtar elemanın minimum iletim ve kesim aralığına bağlıdır [30]. Burada tasarlanan bastırma hücresinde anahtar elemanın ZVS altında kesime gitmesi C_s kondansatörünün rezonans ile deşarj olabilmesine bağlıdır. C_s kondansatörünün deşarjı anahtarın iletim aralığında gerçekleşmektedir ve minimum iletim aralığı şebeke geriliminin tepe değerlerinde oluşmaktadır. Şebeke geriliminin tepe değerlerinde C_s kondansatörünün deşarj olacağı süre rezonans ile net olarak bellidir ve deşarj tam olarak rahatça sağlanabilmektedir. Dolayısı ile minimum iletim aralığı tasarlanan bastırma hücresi için sorun teşkil etmemektedir. Minimum kesim aralığı ise şebeke geriliminin sıfır geçiş bölgelerinde meydana gelmektedir. Minimum kesim aralığı C_s kondansatörünün çıkış gerilimine şarj olabilmesi için önemlidir. Sıfır gerilim geçişlerinde giriş akımı da düşük olduğu için C_s kondansatörünün şarjı tam olarak sağlanamaz. Bu aralıklarda anahtar elemanın ZVS altında kesime gitmesi aksamaktadır. Ancak bu aralıklarda giriş akım ve gerilim değeri ile çıkışa aktarılan güç düşük olduğu için bu durum dönüştürücü performansını olumsuz yönde etkilememektedir. Hatta C_s kondansatörünün çıkış geriliminin altında bir değere şarj olması sıfır geçiş bozulmalarını önleyerek PFC kalitesine olumlu yönde etki etmektedir. Ayrıca bastırma hücresinde depo edilen enerji hiç bir şekilde anahtar eleman üzerinde yada bir dirençte harcanmamaktadır. Giriş geriliminin artmasıyla beraber depo edilen enerjinin yüke aktarımı sağlanmaktadır.

Tasarlanan bastırma hücresinde ana diyodun kesime gitmesi hem ZCS hem de ZVS altında sağlanmaktadır. Bu sayede güç kaybının büyük ölçüde engellenmesinin yanında ana diyodun ZVS altında kesime gitmesi ana endüktans uçları arasındaki gerilimin dV/dt 'sini sınırlayarak parazitik kondansatör akımını azaltmakta ve PFC kalitesine olumlu yönde etki etmektedir.

Tasarlanan dönüştürücüde ana diyodun ZCS ve ZVS altında kesime, ZVS altında ilettime girmesi; anahtar elemanın ZCS altında ilettime, ZVS altında kesime gitmesi ve diğer bütün yarıiletken elemanların yumuşak anahtarlama altında çalışması sağlanmıştır. Anahtar eleman üzerinde ilave akım, ana diyot üzerinde ilave gerilim stresi bulunmaktadır; ancak bu akım ve gerilim değerleri uygun bastırma elemanları seçimi ile sınırlandırılabilir. Ayrıca dönüştürücünün çalışma prensibi gereği ana diyot üzerinde ilave gerilim stresi oluşması beklendiği halde bu gerilim stresi sert anahtarlama eş değeri devreye göre daha düşük çıktığı gözlemlenmiştir. Sert anahtarlama dönüştürücülerde diyot gecikmesi ve hat endüktansı yüzünden ana diyot gerilim stresi ve ana diyot ters toparlanma akımı yüzünden anahtar eleman akım stresi daha fazla olabilmektedir.

7.2 Tanım ve Kabuller

Pasif bastırma hücreli PFC devre şeması Şekil 7.2’de verilmiştir. Bu bastırma hücresi; bastırma endüktansı L_S , bastırma kondansatörü C_S , depolama kondansatörü C_B ve dört adet $D_{S1}, D_{S2}, D_{S3}, D_{S4}$ yardımcı diyotlarından meydana gelmektedir.

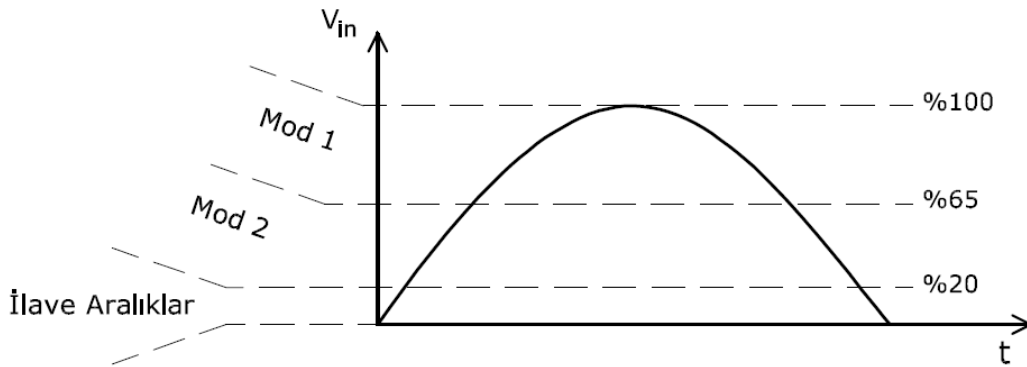
L_F yükseltici endüktansını, C_F çıkış kondansatörünü, D_F yükseltici diyodunu, S anahtar elemanı, t_{rr} ana diyot ters toparlanma süresini ve I_{rr} ana diyot ters toparlanma akımını ifade etmektedir.

I_{in} giriş akımını; V_O çıkış gerilimi; I_{CS}, C_S kondansatör akımını; I_{CB}, C_B kondansatör akımını, I_{LS} bastırma endüktans akımı, I_{DF} yükseltici diyot akımını ve λ anahtar elemanın çalışma doluluk oranını ifade etmektedir. Bir anahtarlama periyodu boyunca kararlı hal analizini kolaylaştırmak üzere aşağıdaki kabuller yapılmıştır:

- V_i giriş gerilimi sabittir.
- V_O çıkış gerilimi sabit yada çıkış kondansatörü C_F oldukça büyüktür.
- Çıkış akımı I_o sabit yada ana endüktans L_F oldukça büyüktür.
- L_F ana endüktans L_S bastırma endüktansına göre oldukça büyüktür.
- Rezonans devresi idealdir.
- Yarı iletken elemanlar idealdir.
- Ana diyot D_F dışında bütün diyotların ters toparlanmaları ihmal edilmiştir.

7.3 Çalışma Aralıkları ve Analiz

Tasarlanan dönüştürücüde giriş akımı ve λ değerine göre iki farklı çalışma modu meydana gelmektedir. Giriş geriliminin tepe değerlerinde Mod 1 çalışma oluşmaktadır. Çok düşük giriş gerilimlerinde ilave aralıklar oluşmaktadır. Geri kalan kısımlarında ise Mod 2 çalışma oluşmaktadır. Mod 1 ve Mod 2 çalışmada bir anahtarlama periyodu boyunca dokuz farklı aralık meydana gelmekte ve yumuşak anahtarlama sağlanmaktadır. İlave oluşan aralıklarda ise çok düşük giriş gerilim değerlerinde anahtar eleman için iletme girmede ZCS, kesime gitmede ZVS aksayabilmekte ve giriş geriliminin biraz daha yüksek değerlerinde ise bütün yumuşak anahtarlama sağlanmakta ancak ana diyot iletme girememektedir. Bu ilave aralıkların oluşması yumuşak anahtarlamanın bozulmasına neden oluyor gibi görünse de giriş akım ve geriliminin çok düşük olduğu durumlarda meydana geldiği için dönüştürücü performansını olumsuz yönde etkilememektedir. Hatta, PFC'nin sağlıklı çalışması için olumlu etki yapmaktadır. Sert anahtarlama dönüştürücülerde sıfır geçiş bozulmaları meydana gelmektedir ancak burada sıfır geçiş bozulmaları ana diyot iletme giremediği azalmaktadır. Bu bölümde Mod 1, Mod 2 çalışma ve ilave aralıklar için eş değer devreler ve detaylı analizleri verilecektir. Şekil 7.3'de tasarlanan pasif rezonanslı bastırma hücresinin yaklaşık olarak şebeke gerilimin anlık değerine göre çalışma modları gösterilmiştir.



Şekil 7.3 Şebeke geriliminin anlık değerine göre meydana gelen çalışma modları

7.3.1 Mod 1 Çalışma Aralıkları

Tasarlanan rezonanslı pasif bastırma hücreli PFC dönüştürücüde Mod 1 çalışma, giriş geriliminin yaklaşık % 65 ve üzerindeki anlık değerleri için oluşmaktadır.

Aralık 1 [$t_0 < t < t_2$]: Bu aralığın başında $i_S = 0, i_{LS} = 0, i_{DF} = I_{in}, v_{CS} = V_O$ ve $v_{CB} = 0$ eşitlikleri mevcuttur. $t = t_0$ anında S ana transistörünün sinyalinin uygulanması ile bu aralık başlar. Bu aralıkta aşağıdaki eşitlikler geçerlidir :

$$i_{LS} = i_S = \frac{V_O}{L_S}(t - t_0) \quad (7.1)$$

$$i_{DF} = I_{in} - i_{LS} = I_{in} - \frac{V_O}{L_S}(t - t_0) \quad (7.2)$$

Ana transistörün iletme girmesi, akımı L_S bastırma endüktansı tarafından sınırlandırıldığı için yaklaşık ZCS altında gerçekleşmiştir. Bu aralık boyunca eş zamanlı olarak L_S bastırma endüktansının akımı i_{LS} artmakta ve D_F diyodunun akımı i_{DF} azalmaktadır. Öncelikli olarak t_1 anında i_{LS} akımı, giriş akımı I_{in} değerine ulaşır ve i_{DF} sıfıra düşer. Daha sonra D_F ters toparlanması yüzünden i_{DF} negatif yönde artarak $-I_{rr}$ değerine düşer ve i_{LS} , $I_{in} + I_{rr}$ değerine ulaşır. $t = t_2$ anında ters toparlanma olayının bitmesiyle beraber, ana diyot L_S sayesinde ZCS, C_S ve C_B sayesinde ZVS altında kesime gider ve bu aralık sona erer.

Aralık 2 [$t_2 < t < t_4$]: $t = t_2$ anında $i_S = I_{in} + I_{rr}$, $i_{DF} = 0$, $i_{LS} = I_{in} + I_{rr}$, $v_{CS} = V_O$ ve $v_{CB} = 0$ eşitlikleri mevcuttur. D_F ana diyodunun ZCS ve ZVS altında kesime gitmesinin ardından yardımcı diyot D_{S1} 'in ZVS altında iletme girmesiyle bu aralık başlar. Bu aralıkta sabit I_{in} giriş akımı altında $C_S - D_{S1} - C_B - L_S - S$ yolu ile bir paralel rezonans meydana gelir. Bu rezonans için aşağıdaki eşitlikler geçerlidir:

$$i_{LS} = I_{rr} \cos[\omega_1(t - t_2)] + \frac{V_O}{Z_1} \sin[\omega_1(t - t_2)] + I_{in} \quad (7.3)$$

$$v_{CS} = -\frac{C_e}{C_S} \{-V_O \cos[\omega_1(t - t_2)] + V_O + Z_1 I_{rr} \sin[\omega_1(t - t_2)]\} + V_O \quad (7.4)$$

$$v_{CB} = \frac{C_e}{C_B} \{-V_O \cos[\omega_1(t - t_2)] + V_O + Z_1 I_{rr} \sin[\omega_1(t - t_2)]\} \quad (7.5)$$

$$C_e = C_S C_B / (C_S + C_B) \quad (7.6)$$

$$\omega_1 = 1/\sqrt{L_S C_e} \quad (7.7)$$

$$Z_1 = \sqrt{L_S / C_e} \quad (7.8)$$

Bu aralıkta öncelikle t_3 anında L_S bastırma endüktans akımı i_{LS} maksimum değerine ulaşır. Daha sonra t_4 anında v_{CS} bastırma kondansatör geriliminin sıfıra düşmesiyle D_{S2}

yardımcı diyodu ZVS altında iletme girer ve bu aralık sona erer. Bu aralık boyunca aşağıdaki eşitlikler geçerlidir:

$$i_{LS} = I_{rr} \cos[\omega_1(t - t_2)] + \frac{V_O}{Z_1} \sin[\omega_1(t - t_2)] + I_{in} \quad (7.9)$$

$$= \sqrt{I_{rr}^2 + (V_O/Z_1)^2} \sin\left[\omega_1(t - t_2) + \arctg\left(\frac{I_{rr}Z_1}{V_O}\right)\right] + I_{in} \quad (7.10)$$

$$I_{LSmaks} = \sqrt{I_{rr}^2 + (V_O/Z_1)^2} + I_{in} \quad (7.11)$$

$$t_{23} = \frac{1}{\omega_1} \left[\pi/2 - \arctg\left(\frac{I_{rr}Z_1}{V_O}\right) \right] = \frac{1}{\omega_1} \arctg\left(\frac{V_O}{I_{rr}Z_1}\right) \quad (7.12)$$

$$t_{24} = \frac{1}{\omega_1} \left(\frac{\arcsin\left(\frac{C_S}{C_e} - 1\right) \cdot V_O}{\sqrt{V_O^2 + Z_1^2 I_{rr}^2}} + \arctg\left(\frac{V_O}{I_{rr}Z_1}\right) \right) \quad (7.13)$$

$$t_{34} = t_{24} - t_{23} \quad (7.14)$$

$$t_{34} = \frac{1}{\omega_1} \left(\frac{\arcsin\left(\frac{C_S}{C_e} - 1\right) \cdot V_O}{\sqrt{V_O^2 + Z_1^2 I_{rr}^2}} \right) \quad (7.15)$$

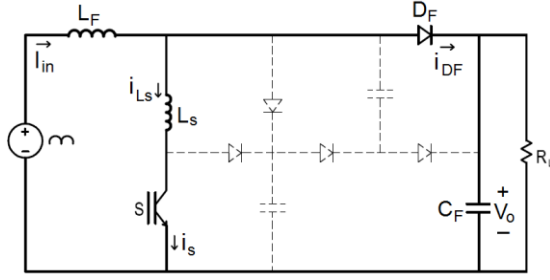
Aralık 3 [$t_4 < t < t_5$] : $t = t_4$ anında $i_S = I_{LS4}$, $i_{DF} = 0$, $i_{LS} = I_{LS4}$, $v_{CS} = 0$ ve $v_{CB} = V_{CB4}$ eşitlikleri mevcuttur. D_{S2} diyodunun iletme girmesi ve i_S değerinin ani olarak I_{in} değerine düşmesi ile bu aralık başlar. Bu aralık boyunca L_S bastırma endüktansında Aralık 2’de depo edilen enerji $L_S - D_{S1} - D_{S2} - C_B$ yolu ile oluşan rezonansla C_B depolama kondansatörüne aktarılmaktadır. Bu aralık boyunca aşağıdaki eşitlikler geçerlidir:

$$i_{LS} = (I_{LS4} - I_{in}) \cos[\omega_2(t - t_4)] - \frac{V_{CB4}}{Z_2} \sin[\omega_2(t - t_4)] + I_{in} \quad (7.16)$$

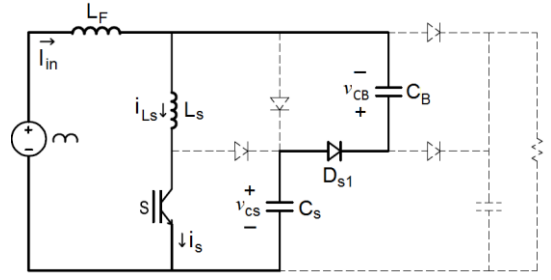
$$v_{CB} = V_{CB4} \cos[\omega_2(t - t_4)] + Z_2(I_{LS4} - I_{in}) \sin[\omega_2(t - t_4)] \quad (7.17)$$

$$Z_2 = \sqrt{L_S/C_B} \text{ olmak üzere.} \quad (7.18)$$

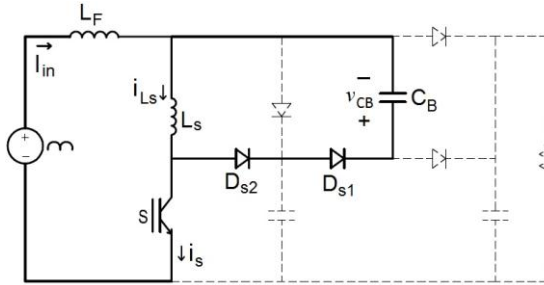
L_S bastırma endüktans akımı i_{LS} , I_{in} değerine düştüğünde rezonans akımı son bulmuş ve C_B depolama kondansatör gerilim değeri V_{CB} maksimum değerine ulaşmıştır. Bastırma endüktansı L_S sayesinde D_{S1} ile D_{S2} yardımcı diyotları yaklaşık ZCS altında kesime gider ve bu aralık sona erer.



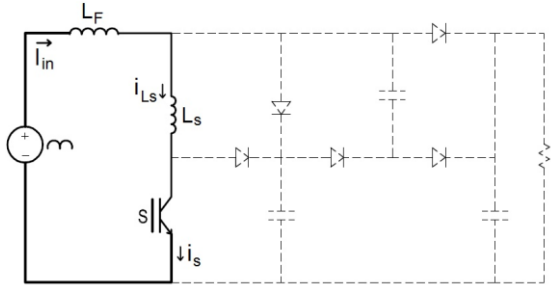
a) Aralık 1 [$t_0 < t < t_2$]



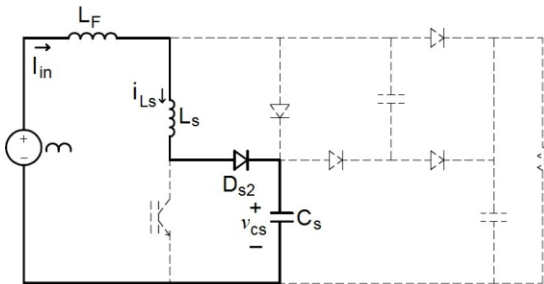
b) Aralık 2 [$t_2 < t < t_4$]



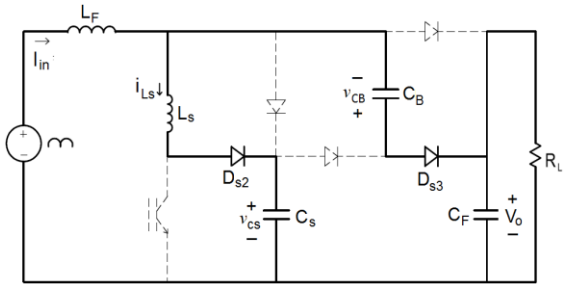
c) Aralık 3 [$t_4 < t < t_5$]



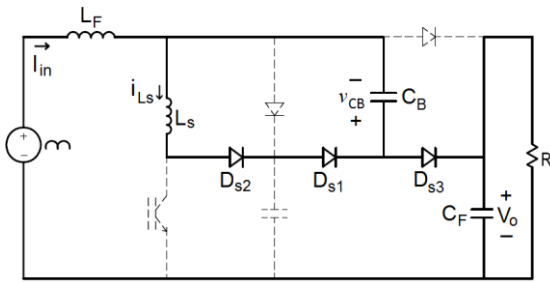
d) Aralık 4 [$t_5 < t < t_6$]



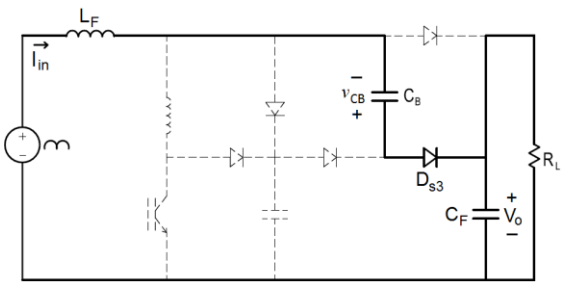
e) Aralık 5 [$t_6 < t < t_7$]



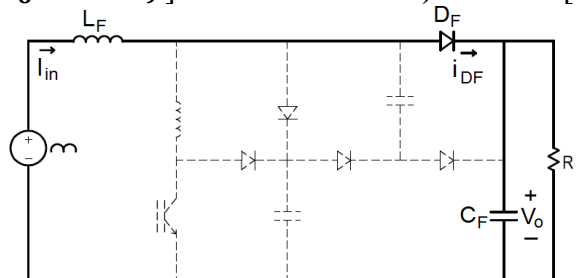
f) Aralık 6 [$t_7 < t < t_8$]



g) Aralık 7 [$t_8 < t < t_9$]

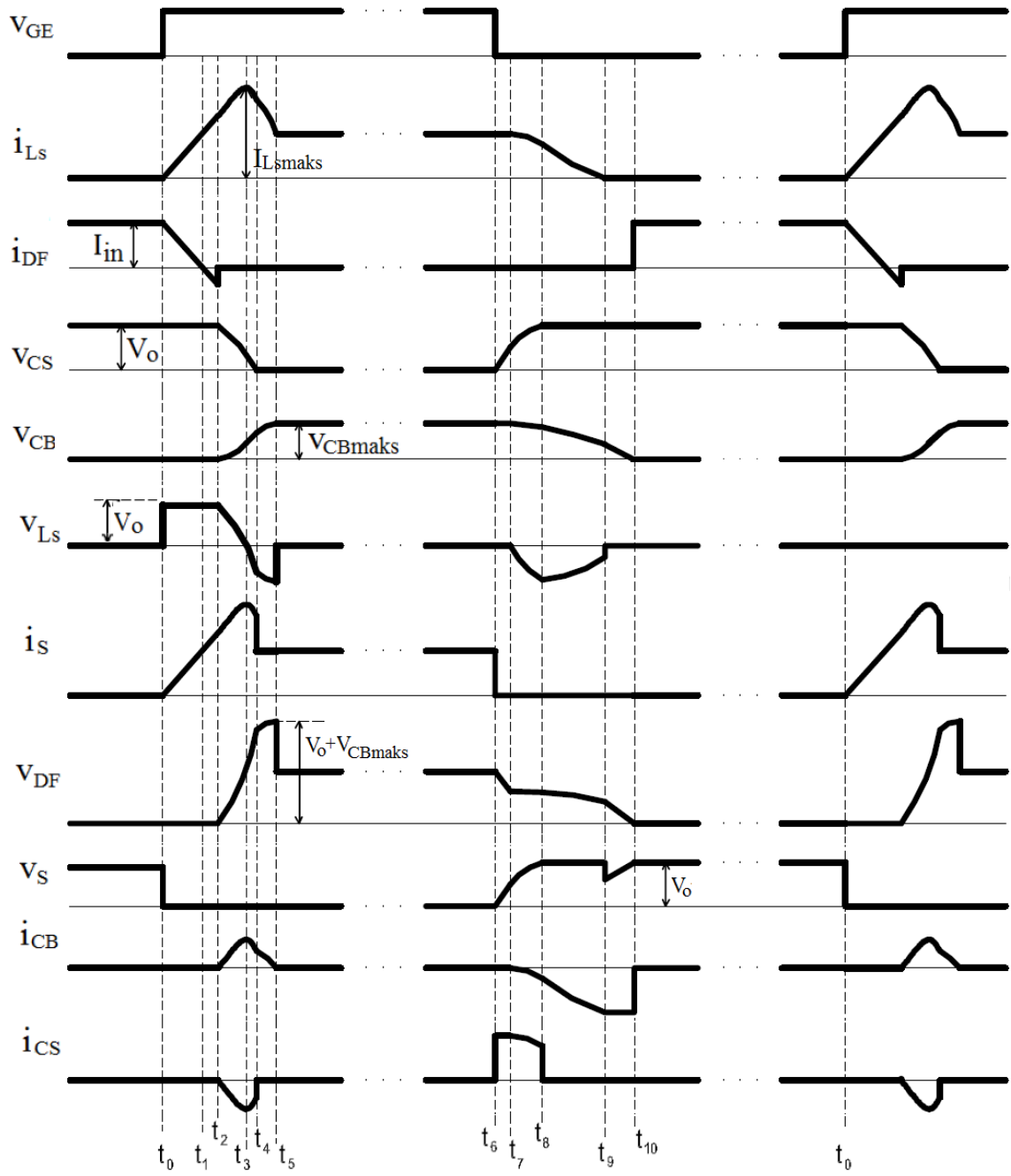


h) Aralık 8 [$t_9 < t < t_{10}$]



i) Aralık 9 [$t_{10} < t < t_0$]

Şekil 7.4 Mod 1 Çalışma aralıkları



Şekil 7.5 Mod 1 Çalışma temel dalga şekilleri

Aralık 4 $[t_5 < t < t_6]$: D_{S2} ve D_{S1} diyotlarının ZCS altında kesime gitmesiyle bu aralık başlar. Bu aralık geleneksel PWM dönüştürücünün iletim aralığı ile aynıdır ve süresi PWM kontrolcüsü tarafından belirlenir. Giriş gücü L_F ve L_S endüktanslarında depolanmaktadır. Bu aralık boyunca aşağıdaki eşitlikler geçerlidir:

$$I_{in} = I_{LS} \quad (7.19)$$

$$V_{CB} = V_{CBmaks} \quad (7.20)$$

$$V_{CS} = 0 \quad (7.21)$$

Aralık 5 [$t_6 < t < t_7$] : $t = t_6$ anında $i_S = I_{in}$, $i_{DF} = 0$, $i_{LS} = I_{in}$, $v_{CS} = 0$ ve $v_{CB} = V_{CBmaks}$ eşitlikleri mevcuttur. S ana transistörünün sürme sinyali kesilir ve C_S bastırma kondansatör gerilimi $v_{CS} = 0$ olduğundan dolayı ana anahtar ZVS altında kesime ve D_{S2} yardımcı diyodu ZVS altında ilettime girer. Bu aralık boyunca C_S kondansatörü sabit I_{in} giriş akımı ile şarj olmaktadır ve aşağıda verilen eşitlik geçerlidir:

$$v_{CS} = \frac{I_{in}}{C_S} (t - t_6) \quad (7.22)$$

v_{CS} değeri $V_O - V_{CBmax}$ değerine ulaştığı anda D_{S3} , ZVS ve ZCS altında ilettime girer ve bu aralık sona erer. Bu aralığın işgal ettiği süre aşağıdaki gibi verilebilir.

$$t_{67} = \frac{C_S}{I_{in}} (V_O - V_{CBmax}) \quad (7.23)$$

Aralık 6 [$t_7 < t < t_8$] : $t = t_7$ anında $v_{CS} = V_O - V_{CB}$ değerine ulaşmasıyla D_{S3} diyodu ZVS ve ZCS altında ilettime girer ve bu aralık başlar. Şekil 7.4(f)'de gösterilen yol ile sabit giriş akımı altında paralel rezonans meydana gelir. Bu aralık boyunca C_S bastırma kondansatörü şarj olmakta ve C_B depolama kondansatörü enerjisini yüke aktarmaktadır. Bu aralık boyunca geçerli eşitlikler:

$$i_{LS} = \left(1 - \frac{C_e}{C_B} \right) I_{in} \cos[\omega_1(t - t_7)] + \frac{C_e}{C_B} I_{in} \quad (7.24)$$

$$v_{CS} = V_{CS7} + \frac{C_e}{C_S} Z_1 \left(1 - \frac{C_e}{C_B} \right) I_{in} \sin[\omega_1(t - t_7)] + \frac{1}{C_S + C_B} I_{in} (t - t_7) \quad (7.25)$$

$$v_{CB} = V_{CBmaks} + \frac{C_e}{C_B} Z_1 \left(1 - \frac{C_e}{C_B} \right) I_{in} \sin[\omega_1(t - t_7)] - \frac{1}{C_S + C_B} I_{in} (t - t_7) \quad (7.36)$$

$$C_e = C_S C_B / (C_S + C_B) \quad (7.27)$$

Bu aralığın başında C_S bastırma kondansatörünün ilk akımı I_{in} değerine eşittir. Bunun yanında sığası, C_B depolama kondansatörünün sığasından küçük olduğu için C_S kondansatörünün şarj olma miktarı, C_B kondansatörünün deşarj olma miktarından oldukça fazladır. Bu yüzden i_{LS} bastırma endüktans akımı azalmakta ve v_{CS} değeri hızla artmaktadır. $v_{CS} = V_O$ değerine ulaştığında D_{S1} diyodu ZVS altında ilettime girer ve C_S kondansatör akımı ani olarak D_{S1} 'e aktarılır. $I_{DS3} = I_{in}$ değerine çıkar. D_{S1} diodunun ZVS altında ilettime girmesiyle bu aralık sona erer. Bu aralık boyunca bastırma endüktansı L_S üzerindeki gerilim nedeniyle D_{S4} diyodu ilettime girememektir.

Aralık 7 [$t_8 < t < t_9$]: $t = t_8$ anında v_{CS} geriliminin V_O değerine erişmesi ve D_{S1} 'in ZVS altında iletme girmesiyle bu aralık başlar. Bu aralığın başında $i_S = 0$, $i_{DF} = 0$, $i_{LS} = I_{LS8}$, $v_{CS} = V_O$ ve $v_{CB} = V_{CB8}$ eşitlikleri mevcuttur. $L_S - C_B - D_{S2} - D_{S1}$ yolu ile sabit I_{in} akımı altında yeni bir paralel rezonans başlar. Bu rezonans için:

$$i_{LS} = I_{in}(1 - \cos[\omega_2(t - t_8)]) + I_{LS8} \cos[\omega_2(t - t_8)] - \frac{V_{CB8}}{Z_2} \sin[\omega_2(t - t_8)] \quad (7.28)$$

$$v_{CB} = V_{CB8} \cos[\omega_2(t - t_8)] - Z_2(I_{in} - I_{LS8}) \sin[\omega_2(t - t_8)] \quad (7.29)$$

Bastırma endüktansı L_S sayesinde i_{LS} 'nin sıfıra düşmesiyle beraber D_{S1} ve D_{S2} diyotları ZCS altında kesime gider, C_B kondansatör akımı artarak I_{in} değerine erişir ve bu aralık sona erer. Bu aralığın işgal ettiği süre aşağıdaki gibi verilebilir:

$$t_{89} = \frac{1}{\omega_2} \left[\arcsin \frac{Z_2 I_{in}}{\sqrt{Z_2^2 (I_{in} - I_{LS8})^2 + V_{CB8}^2}} - \arctg \frac{Z_2 (I_{in} - I_{LS8})}{V_{CB8}} \right] \quad (7.30)$$

Bu aralığın sonunda L_S endüktansında depolanan enerji tamamen yüke aktarılmış olur.

Aralık 8 [$t_9 < t < t_{10}$]: Bu aralığın başında $i_S = 0$, $i_{DF} = 0$, $i_{LS} = 0$, $v_{CS} = V_O$ ve $v_{CB} = V_{CB9}$ eşitlikleri mevcuttur. C_B kondansatörü sabit I_{in} akımı ile deşarj olmaktadır. Bu aralık boyunca:

$$v_{CB} = V_{CB9} - \frac{I_{in}}{C_B}(t - t_9) \quad (7.31)$$

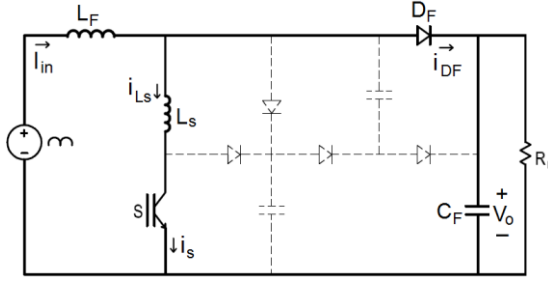
eşitliği geçerlidir. v_{CB} gerilimi sıfıra düşer düşmez C_B sayesinde D_{S3} ZVS altında kesime, D_F ise ZVS altında iletme girer ve bu aralık sona erer. Bu aralığın işgal ettiği süre aşağıdaki gibi verilebilir:

$$t_{910} = \frac{C_B}{I_{in}} V_{CB9} \quad (7.32)$$

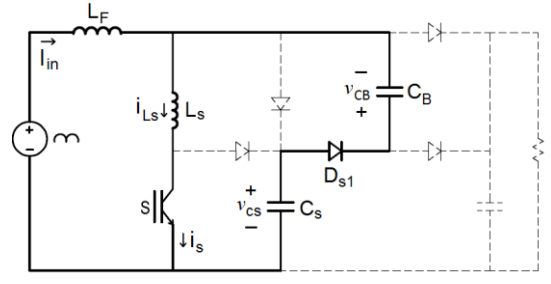
Bu aralığın sonunda depolama kondansatörü C_B kondansatöründe depo edilen enerji tamamen çıkışa aktarılmış olur.

Aralık 9 [$t_{10} < t < t_0$]: Bu aralık boyunca I_{in} giriş akımı D_F diyonu üzerinden yüke aktarılmaktadır ve bastırma hücresi aktif değildir. Bu aralık geleneksel PWM dönüştürücün kesim aralığı ile aynıdır ve süresi PWM kontrolcü tarafından belirlenir. Bu aralık boyunca:

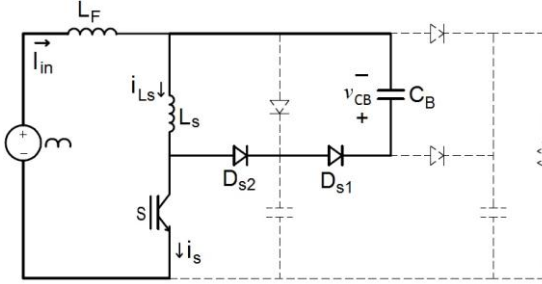
$$i_{DF} = I_{in} \quad (7.33)$$



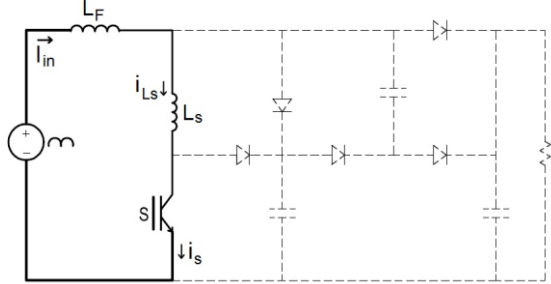
a) Aralık 1 [$t_0 < t < t_2$]



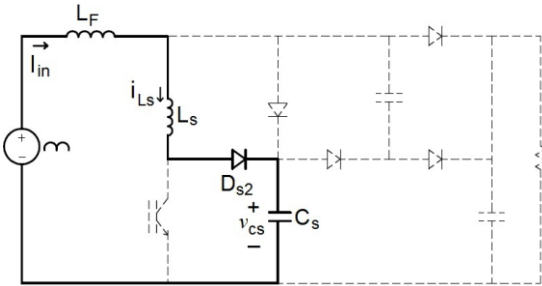
b) Aralık 2 [$t_2 < t < t_4$]



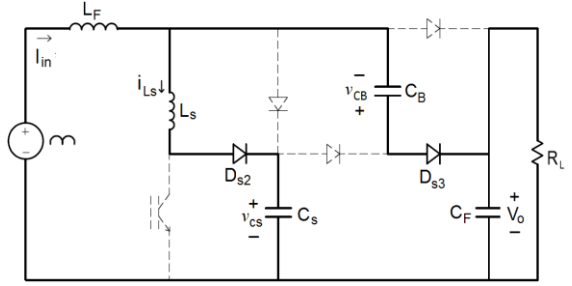
c) Aralık 3 [$t_4 < t < t_5$]



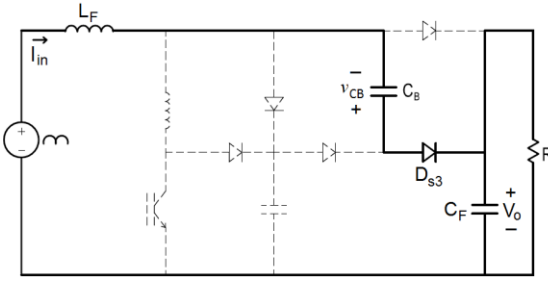
d) Aralık 4 [$t_5 < t < t_6$]



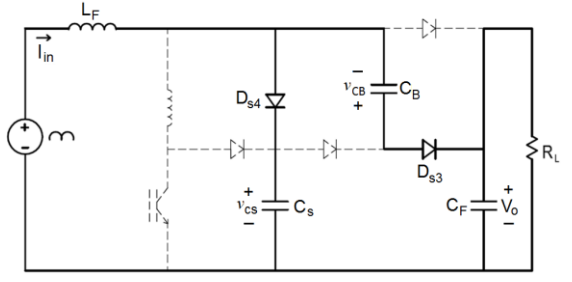
e) Aralık 5 [$t_6 < t < t_7$]



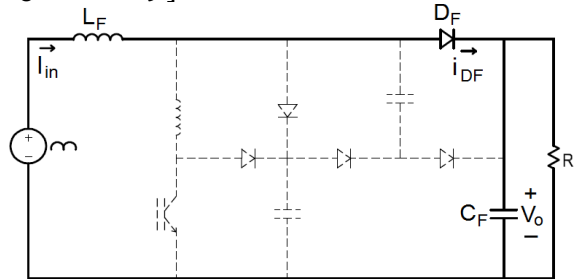
f) Aralık 6 [$t_7 < t < t_8$]



h) Aralık 7 [$t_8 < t < t_9$]

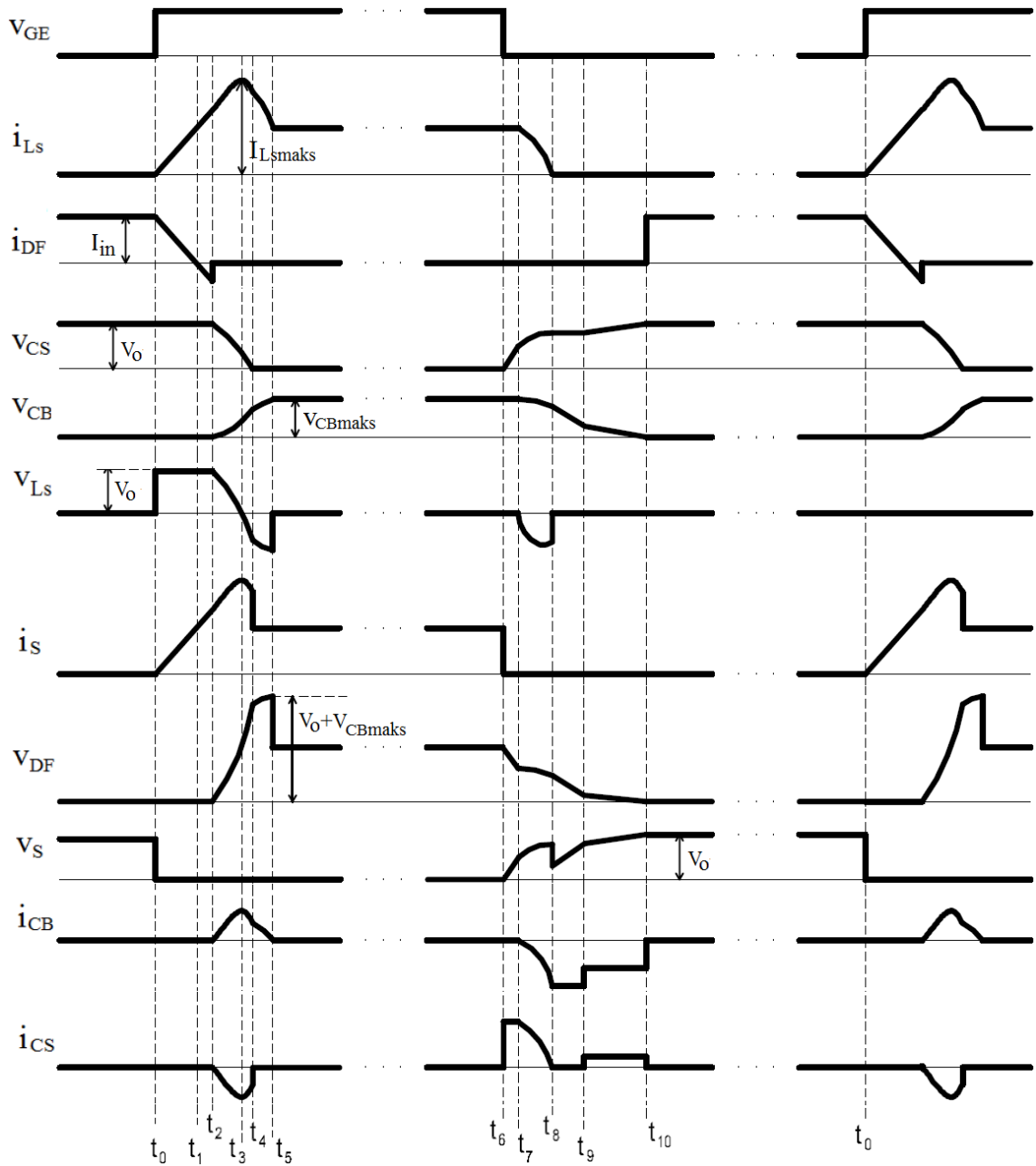


i) Aralık 8 [$t_9 < t < t_{10}$]



j) Aralık 9 [$t_{10} < t < t_0$]

Şekil 7.7 Mod 2 Çalışma aralıkları



Şekil 7.8 Mod 2 Çalışma temel dalga şekilleri

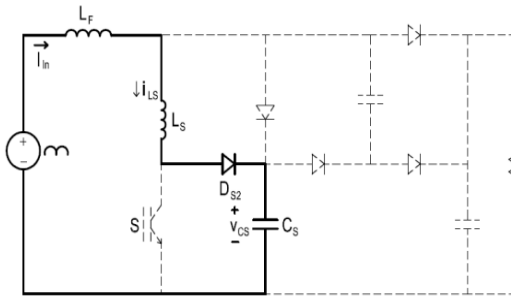
7.3.3 İlave Aralıklar

İlave aralıklar şebeke geriliminin ve dolayısıyla şebeke akımının çok düşük olduğu bölgelerde meydana gelmektedir. İlave aralıkların oluşma durumu şebeke giriş akım değerlerine göre ve Mod 1 çalışmaya göre farklı olan çalışma aralıkları ile verilecektir.

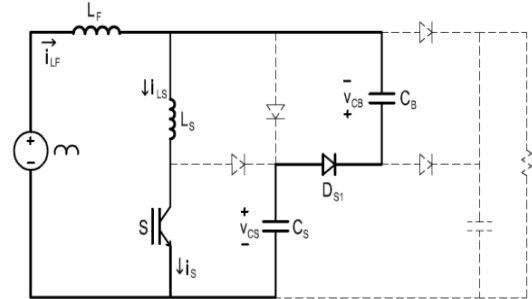
7.3.3.1 İlave Durum 1

İlave Durum 1 şebeke geriliminin - dolayısı ile şebeke akımının - sıfıra çok yakın bölgelerinde oluşmaktadır. Bu durum, giriş akım değerinin çok düşük ve λ' 'nın çok

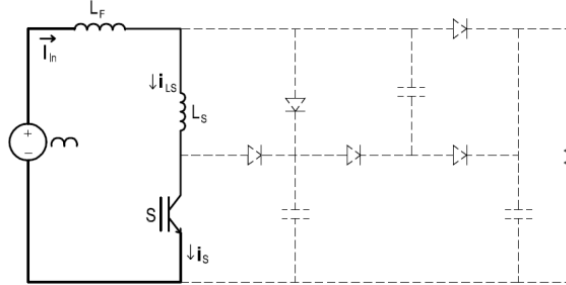
büyük olmasından dolayı, anahtar elemanın sinyali kesildikten sonra C_S kondansatörü sabit giriş akımı ile şarj olmaya devam ederken, anahtar eleman sinyalinin tekrar uygulanması ile meydana gelir. Bu durumda anahtar elemanın iletme girmesi ZCS altında sağlanmayacaktır. Ayrıca D_{S2} 'nin ters toparlanma akımı anahtar eleman üzerinden geçecektir. Anahtar iletme alındıktan sonra Mod 1 çalışma Aralık 2'de olduğu gibi, sabit I_{in} giriş akımı altında $C_S - D_{S1} - C_B - L_S - S$ yolu ile bir paralel rezonans meydana gelir. Bu rezonans esnasında rezonans akımı çok düşük olduğu için C_S kondansatörü tam deşarj olamaz ve D_{S2} iletme giremez ayrıca anahtar kesime götürüldüğü anda ZVS sağlanmaz. Bunun yanında Mod 1 ve Mod 2'ye göre Aralık 6-7-8 oluşamayacağı için ana diyot iletme giremeyecektir.



İlave Durum 1 –Aralık 1



İlave Durum 1 –Aralık 2



İlave Durum 1 –Aralık 3

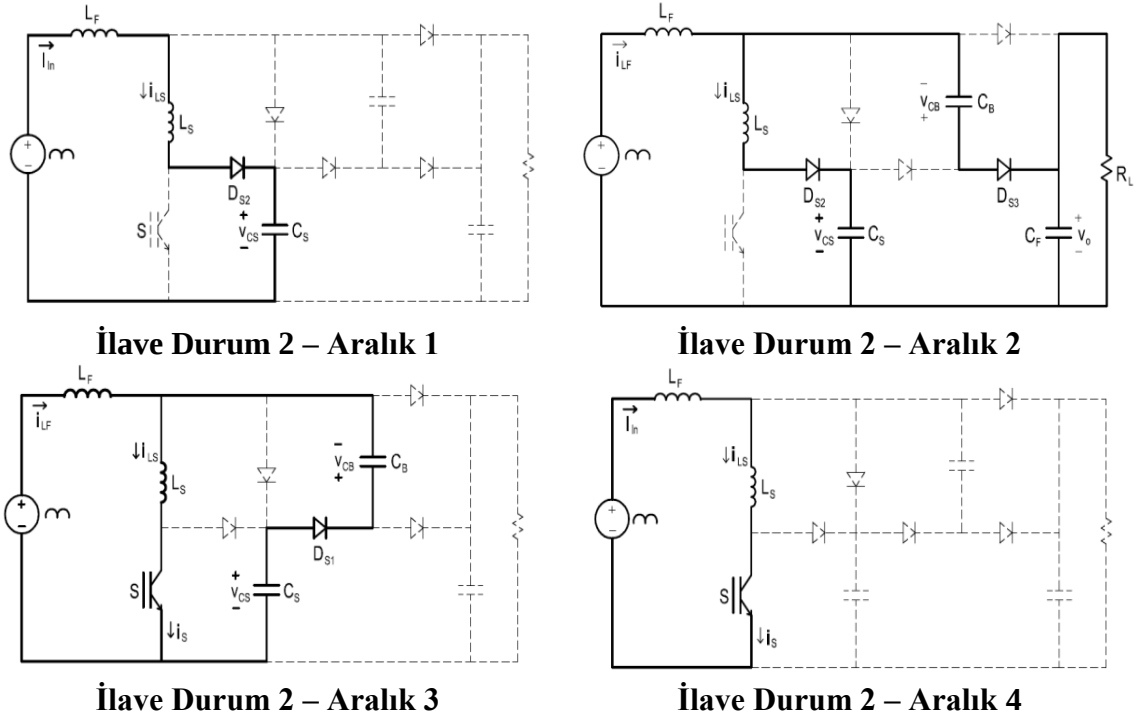
Şekil 7.9 İlave Durum 1 Çalışma Aralıkları

Bu çalışma durumunda Aralık 3'den sonra anahtar eleman sinyalinin kesilmesi ile tekrar Aralık 1 oluşacak ve bir anahtarlama periyodu sona erecek diğeri başlayacaktır.

7.3.3.2 İlave Durum 2

İlave Durum 2 yine şebeke geriliminin - dolayısı ile şebeke akımının - sıfıra yakın bölgelerinde meydana gelmektedir. Giriş anlık gerilim ve akım değeri İlave Durum 1'e göre bir miktar artmıştır. Bu durum, giriş akım değerinin çok düşük ve λ 'nın çok büyük olmasından dolayı, Mod 1 çalışmaya göre Aralık 6'da meydana gelen paralel rezonans son bulmadan, anahtar eleman sinyalinin tekrar uygulanması ile meydana gelir. Bu

durumda anahtar elemanın iletme girmesi ZCS altında sağlanmayacaktır. Ayrıca D_{S2} 'in ters toparlanma akımı anahtar eleman üzerinden geçecektir. Anahtar iletme alındıktan sonra Mod 1 çalışma Aralık 2'de olduğu gibi, sabit I_{in} giriş akımı altında $C_S - D_{S1} - C_B - L_S - S$ yolu ile bir paralel rezonans meydana gelir. Bu rezonans esnasında rezonans akımı çok düşük olduğu için C_S kondansatörü tam deşarj olamaz ve D_{S2} iletme giremez ayrıca anahtar kesime götürüldüğü anda ZVS sağlanamaz. Bunun yanında Mod 1 ve Mod 2'ye göre Aralık 6-7-8 oluşamayacağı için ana diyot iletme giremeyecektir.



Şekil 7.10 İlave Durum 2 Çalışma Aralıkları

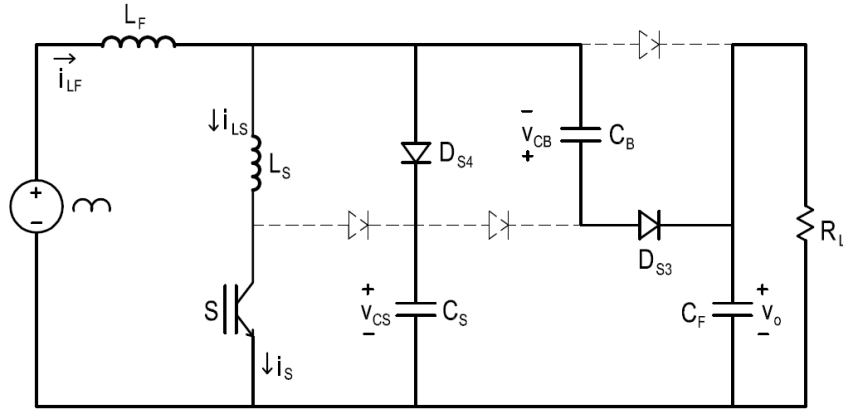
Bu çalışma durumunda Aralık 4'den sonra anahtar elemanın kesime götürülmesi ile bir anahtarlama periyodu bitecek diğeri başlayacaktır.

7.3.3.3 İlave Durum 3

İlave Durum 3 yine şebeke geriliminin - dolayısı ile şebeke akımının - sıfıra yakın bölgelerinde meydana gelmektedir. Giriş anlık gerilim ve akım değeri İlave Durum 2'ye göre bir miktar artmıştır. Anahtar iletme alınmadan önce D_4 diyonu iletimdedir ve eş zamanlı olarak C_S kondansatörü şarj, C_B kondansatörü deşarj olmaktadır. Bu durum, giriş akım değerinin düşük ve λ 'nın büyük olmasından dolayı Mod 2 çalışmaya göre Aralık 8 son bulmadan anahtar eleman sinyalinin tekrar uygulanması ile meydana gelir. Bu durumda anahtar elemanın iletme girmesi ZCS altında sağlanacaktır; ancak daha sonra kesime gitmesi ZVS altında sağlanamayacaktır. Anahtar iletme alındıktan sonra

Mod 1 çalışma Aralık 2’de olduğu gibi, sabit I_{in} giriş akımı altında $C_S - D_{S1} - C_B - L_S - S$ yolu ile bir paralel rezonans meydana gelir. Bu rezonans esnasında rezonans akımı düşük olduğu için C_S kondansatörü tam deşarj olamaz ve D_{S2} iletme giremez ayrıca anahtar kesime götürüldüğü anda ZVS sağlanamaz. Bunun yanında Mod 2’ye göre Aralık 8 sona ermeden anahtar eleman sinyali verileceği için ana diyot iletme giremeyecektir.

Anahtar sinyali uygulanmadan önce $i_S = 0, i_{LS} = 0, i_{DF} = 0, v_{CS} = V_{CS}(t_x)$ ve $v_{CB} = V_{CB}(t_x)$ eşitlikleri mevcuttur. Anahtarın sinyali uygulanmadan önce C_B kondansatörü deşarjını tamamlayamamış olduğu için D_F diyonu iletme girememiştir. S ana transistörünün sinyalinin uygulanması ile başlayan aralıkta Şekil 7.11’de gösterilen yol ile sabit giriş akımı altında paralel rezonans meydana gelir.



Şekil 7.11 İlave durum 3 paralel rezonans

Anahtar sinyalinin $t = t_x$ anında uygulandığını kabul edersek bu aralıkta aşağıdaki eşitlikler geçerlidir:

$$C_e = C_S + C_B \quad (7.38)$$

$$Z_3 = \sqrt{\frac{L_S}{C_e}} \quad (7.39)$$

$$\omega_3 = \frac{1}{\sqrt{L_S C_e}} \quad (7.40)$$

olmak üzere aşağıda verilen eşitlikler geçerlidir:

$$i_{LS} = \frac{V_{CS}(t_x)}{Z_3} \sin(\omega_3(t - t_x)) + I_{in} - I_{in} \cos(\omega_3(t - t_x)) \quad (7.41)$$

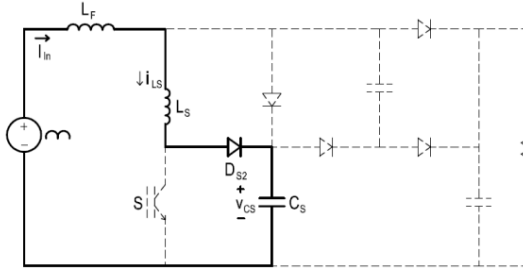
$$v_{CS} = V_{CS}(t_x) \cos(\omega_3(t - t_x)) + I_{in} Z_3 \sin(\omega_3(t - t_x)) \quad (7.42)$$

$$v_{CB} = V_O - V_{CS}(t_x) \cos(\omega_3(t - t_x)) - I_{in}Z_3 \sin(\omega_3(t - t_x)) \quad (7.43)$$

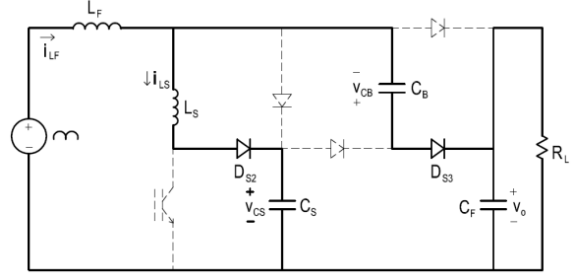
$$i_{CS} = \frac{C_S}{C_e} \left(I_{in} \cos(\omega_3(t - t_x)) - \frac{V_{CS}(t_x)}{Z_3} \sin(\omega_3(t - t_x)) \right) \quad (7.44)$$

$$i_{CB} = \frac{C_B}{C_e} \left(I_{in} \cos(\omega_3(t - t_x)) - \frac{V_{CS}(t_x)}{Z_3} \sin(\omega_3(t - t_x)) \right) \quad (7.45)$$

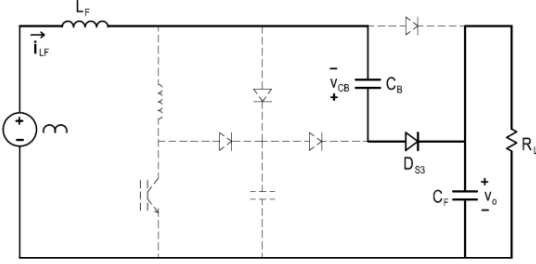
Bu aralıkta anahtarın iletme alınmasıyla beraber, i_S rezonans ile artacak ve giriş akımına erişecektir. i_S giriş akımına erişene kadar rezonans ile v_{CS} değeri bir miktar artarak V_{CS1} ve v_{CB} değeri bir miktar azalarak V_{CB1} değerine ulaşacaktır. $i_S = I_{in}$ olduğunda D_{S3} ve D_{S4} ZCS altında kesime gidecek ve diğer aralıklar başlayacaktır. Bundan sonraki aralıklar ise İlave Durum 1 ve İlave Durum 2'deki aralıklar ile aynıdır.



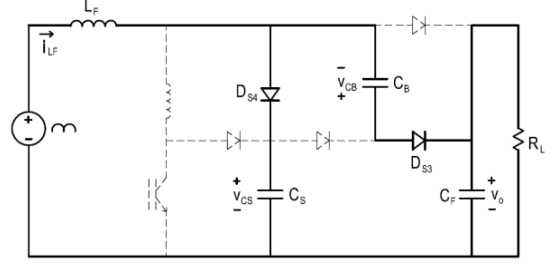
İlave Durum 3 Aralık 1



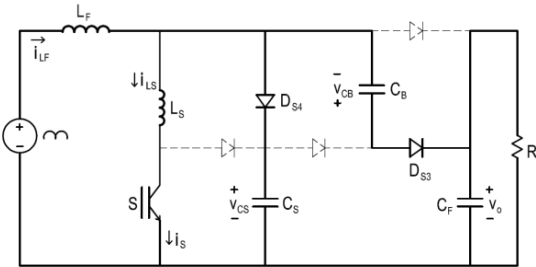
İlave Durum 3 Aralık 2



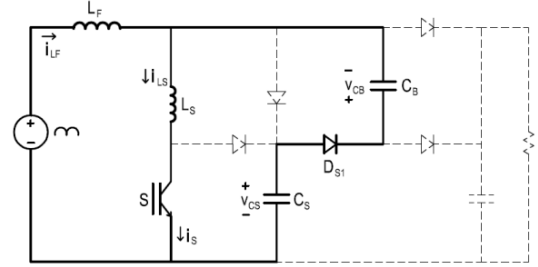
İlave Durum 3 Aralık 3



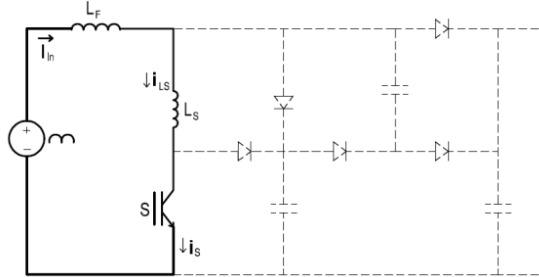
İlave Durum 3 Aralık 4



İlave Durum 3 Aralık 5



İlave Durum 3 Aralık 6



İlave Durum 3 Aralık 7

Şekil 7.12 İlave Durum 3 Çalışma Aralıkları

İlave Durum 3 Aralık 7'den sonra anahtar sinyalinin uygulanması ile tekrar Aralık 1'e dönülecektir.

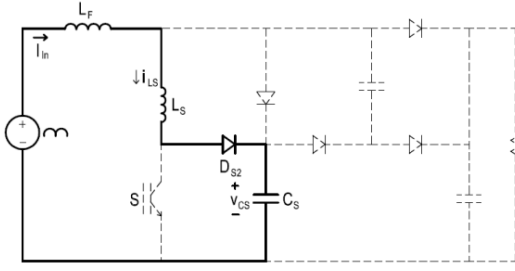
7.3.3.4 İlave Durum 4

İlave Durum 4 yine şebeke geriliminin - dolayısı ile şebeke akımının - sıfıra yakın bölgelerinde meydana gelmektedir. Giriş gerilim ve akım anlık değeri İlave Durum 3'e göre bir miktar artmıştır. Anahtar iletime alınmadan önce D_4 diyodu iletimdedir ve eş zamanlı olarak C_S kondansatörü şarj, C_B kondansatörü deşarj olmaktadır. Bu durum,

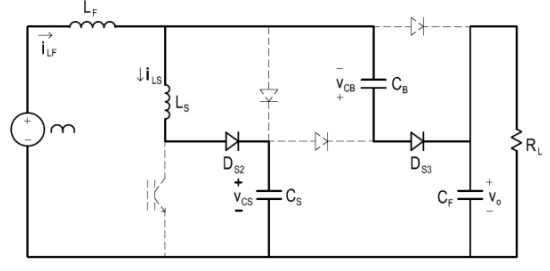
giriş akım değerinin düşük ve λ 'nın büyük olmasından dolayı Mod 2 çalışmaya göre Aralık 8 son bulmadan anahtar eleman sinyalinin tekrar uygulanması ile meydana gelir. Bu durumda anahtar elemanın ilettime girmesi ZCS altında sağlanacaktır. Bunun yanında daha sonra kesime gitmesi esnasında İlave Durum 3'den farklı olarak ZVS altında sağlanacaktır. Anahtar ilettime alındıktan sonra Mod 1 çalışma Aralık 2'de olduğu gibi, sabit I_{in} giriş akımı altında $C_S - D_{S1} - C_B - L_S - S$ yolu ile bir paralel rezonans meydana gelir. Bu rezonans esnasında rezonans akımı C_S kondansatörünü tam deşarj edebilecek kadar yüksektir. D_{S2} ilettime girebilecek ve anahtar kesime götürüldüğü anda ZVS sağlanacaktır. Bunun yanında Mod 2'ye göre Aralık 8 sona ermeden anahtar eleman sinyali uygulanacağı için ana diyot ilettime giremeyecektir.

Anahtar elemanın ZVS altında kesime gitmesi bu durumun oluştuğu anlık şebeke gerilimi ve üst değerlerinde sağlanmaktadır.

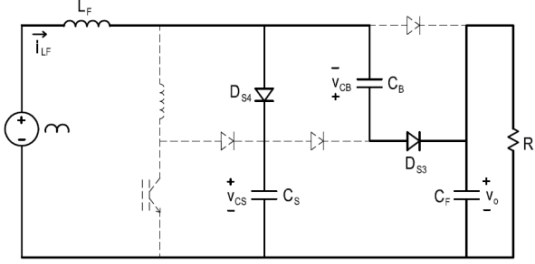
Anahtar ilettime alındığı anda İlave Durum 3'deki Aralık 5'in aynısı oluşacaktır. Ancak, daha sonra $C_S - D_{S1} - C_B - L_S - S$ yolu ile meydana gelen sabit akım altında paralel rezonans durumunda C_S kondansatör gerilimi sıfıra düşebilecektir. Bu durum Şekil 7.13'de gösterilmiştir.



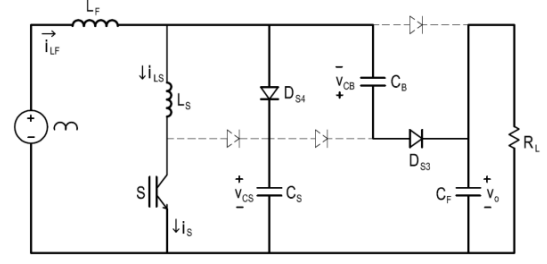
İlave Durum 4 Aralık 1



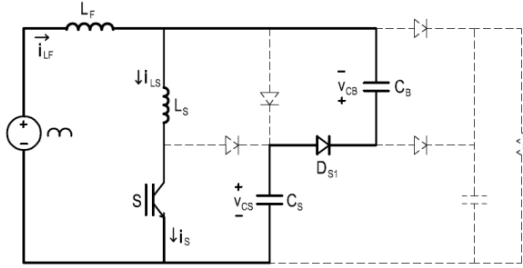
İlave Durum 4 Aralık 2



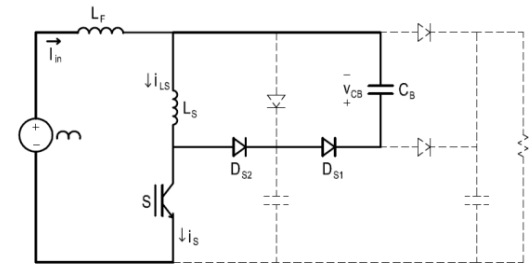
İlave Durum 4 Aralık 3



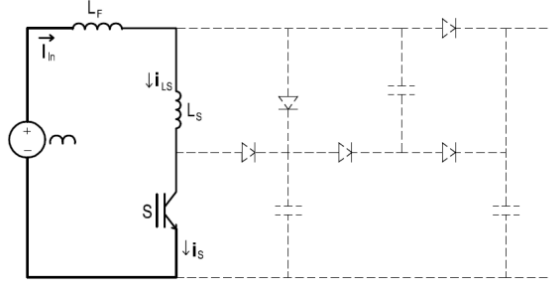
İlave Durum 4 Aralık 4



İlave Durum 4 Aralık 5



İlave Durum 4 Aralık 6



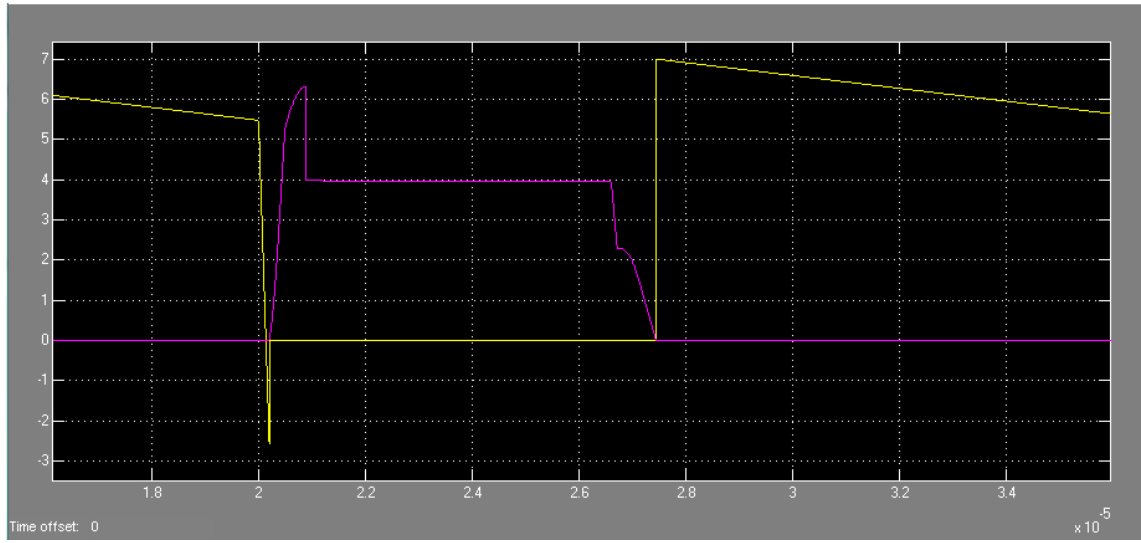
İlave Durum 4 Aralık 7

Şekil 7.13 İlave Durum 4 Çalışma Aralıkları

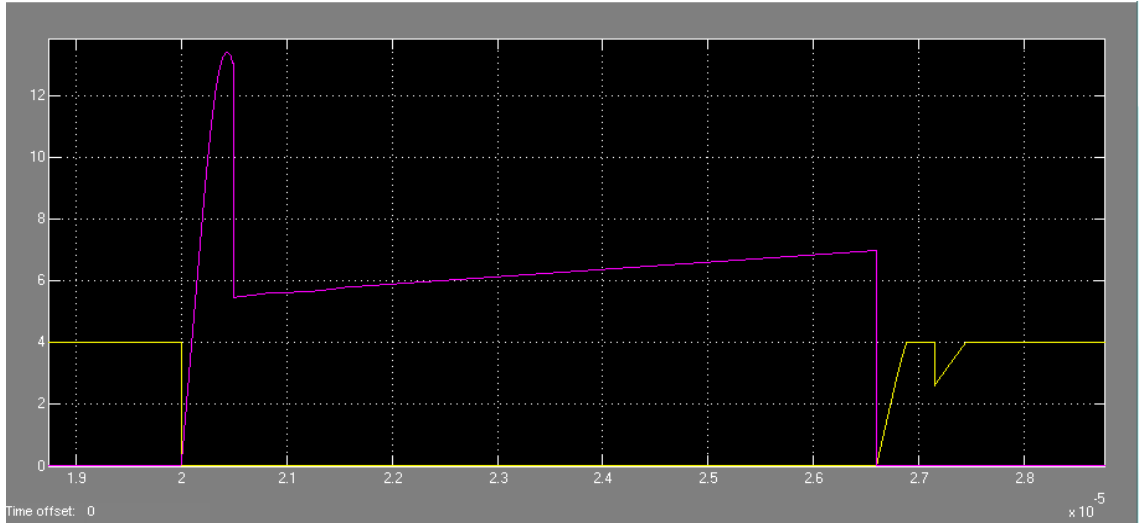
İlave Durum 4 Aralık 7'den sonra anahtar sinyalinin uygulanması ile tekrar Aralık 1'e dönecektir.

Bu durumun olduğu şebeke geriliminin anlık değerinden itibaren giriş akımı artacak, λ azalacak ve kesim aralığı artacak, bu sayede İlave Durum 4 Aralık 3'de eş zamanlı olarak C_S 'nin tam olarak deşarjı, C_B 'nin tam olarak şarjı sağlanacak ve ana diyot iletime girebilecek, böylece Mod 2 çalışma bölgesine geçilecektir.

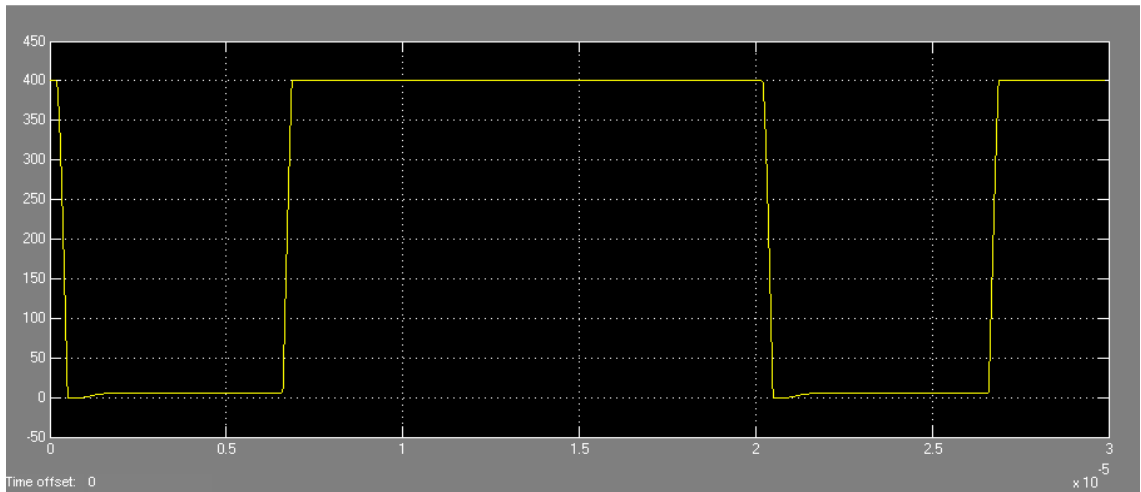
7.4 Simülasyon Sonuçları



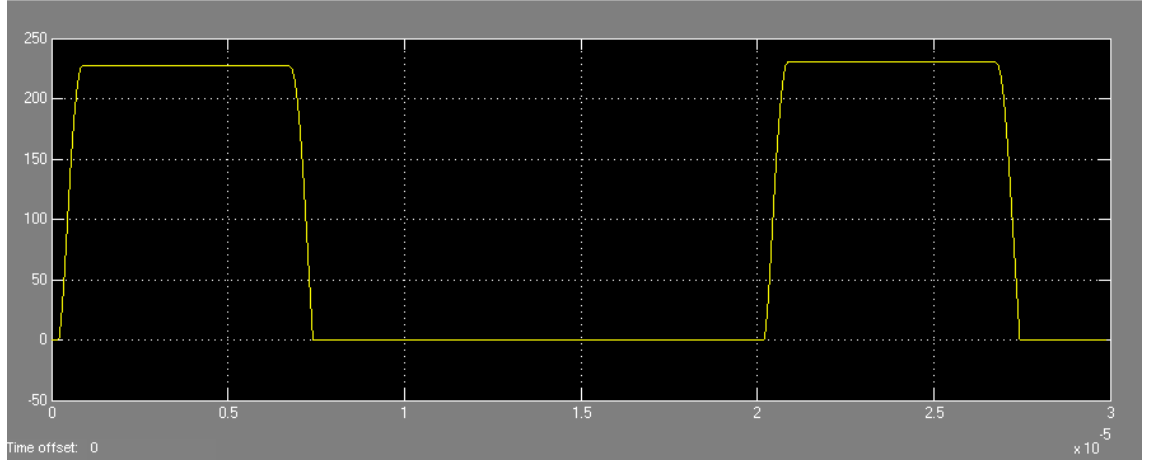
Şekil 7.14 Ana diyot gerilim ve akım dalga şekli



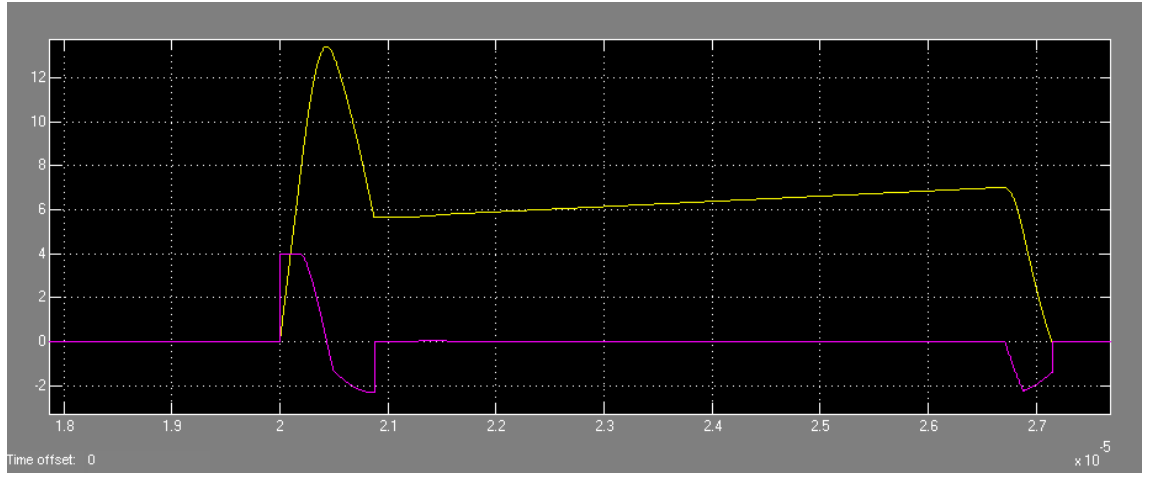
Şekil 7.15 Ana anahtar gerilim ve akım dalga şekli



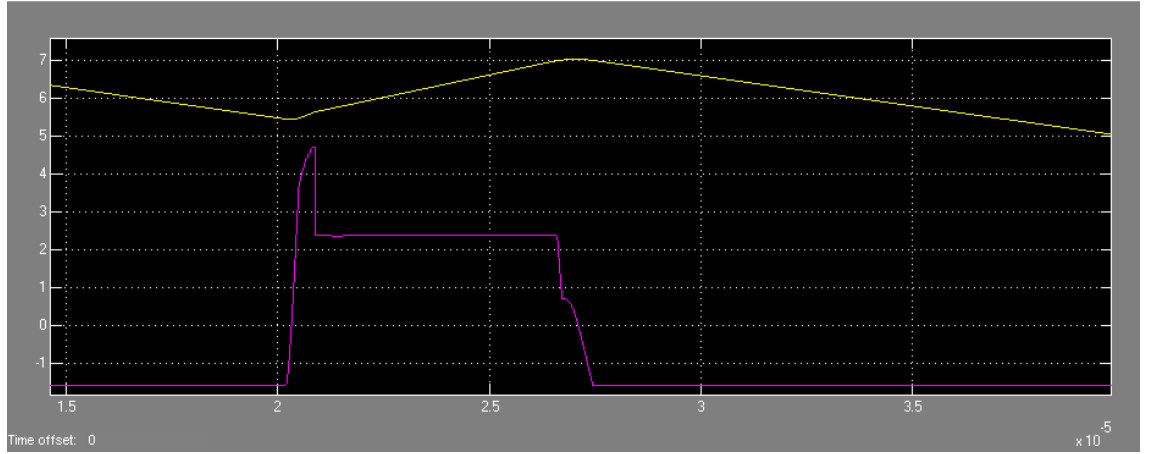
Şekil 7.16 C_s bastırma kondansatörü gerilim dalga şekli



Şekil 7.17 C_B depolama kondansatörü gerilim dalga şekli



Şekil 7.18 V_{Ls} bastırma endüktans gerilim ve akım dalga şekli



Şekil 7.19 Ana endüktans gerilim ve akım dalga şekli

BÖLÜM 8

GELİŞTİRİLMİŞ BİR KAYIPsiz PASİF BASTIRMA HÜCRELİ PFC DEVRESİNİN UYGULAMASI

Bu bölümde geliştirilmiş bir kayıpsız pasif bastırma hücreli PFC dönüştürücünün tasarımı ve uygulama sonuçları verilmiştir. Bölüm 7’de yapılan teorik analiz 1 kW – 50 kHz 400V çıkış gerilimine sahip PFC yükseltici dönüştürücü uygulaması ile doğrulanmıştır.

8.1 Güç Devresi Tasarımı

8.1.1 Yükseltici Endüktansı Tasarımı

Yükeltici endüktansı tasarımında en önemli parametrelerden bir tanesi maksimum akım dalgalılığıdır. Burada yükseltici endüktans tasarımı yapılırken maksimum akım dalgalılığı 220V giriş gerilimi için % 20 seçilmiştir. Akım dalgalılığının en yüksek olduğu an giriş geriliminin maksimum olduğu andır. Tasarlanacak dönüştürücü için verimliliği % 95 kabul edersek giriş akımı temel bileşeninin genliği:

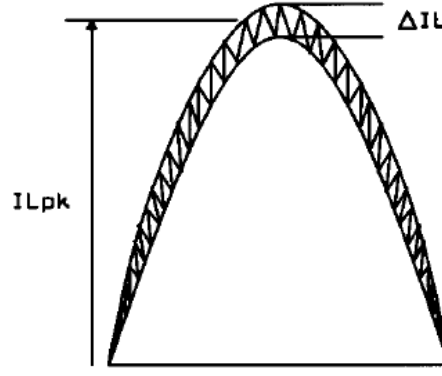
$$I_{ingenlik} = \frac{1000W}{0.95 \times 220} \sqrt{2} = 6.766A$$

Şebeke gerilimi tepe değerinde dönüştürücünün doluluk oranı aşağıdaki gibi hesaplanır:

$$\frac{V_o}{V_{in}} = \frac{1}{1-\lambda} \quad (8.1)$$

buradan $V_o = 400V$, $V_{in} = 220\sqrt{2}V$ için $\lambda=0.222$ çıkmaktadır.

Maksimum akım dalgalılığı % 20 olduğuna göre $\Delta_{IL} = 0.2 \times 6.766 = 1.3532A$ bulunur.



Şekil 8.1 Yükseltici endüktansı dalga şekli ve dalgalılığı [32]

Bu şebekenin tepe değerinde $\lambda=0.222$ iken endüktans akımının maksimum 1.3532A yükselebilmesine müsaade edileceği anlamına gelmektedir. Şebeke tepe değerinde endüktans akımının bir anahtarlama periyodu boyunca artış miktarı aşağıdaki gibi verilebilir:

$$\Delta_{IL} = \frac{V_{in}}{L_F} \lambda T \quad (8.2)$$

$$\Delta_{IL} = 1.3532A,$$

$$\lambda=0.222,$$

$$V_{in} = 220\sqrt{2}V,$$

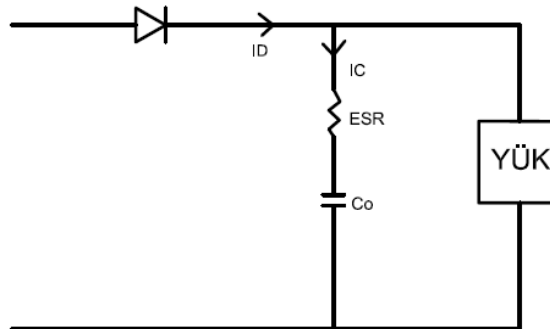
$$T=20\mu s$$

olmak üzere.

Buradan $L_F = 1mH$ bulunur.

8.1.2 Çıkış Kondansatörü Seçimi

Çıkış kondansatörü, gerilim dalgalılığı $|\Delta V_o| < \% 1$ olacak şekilde seçilmiştir.



Şekil 8.2 PFC dönüştürücü çıkış katı

Çıkışı doğrultulmuş şebeke gerilimi üzerinden doğrultulmuş sinüsoidal akım ile beslediğimiz için kondansatör üzerinde doğrultulmuş şebeke gerilimi frekansında dalgalanma oluşacaktır. Bu dalgalanmanın frekansı düşük olacağı için (100 Hz) çıkış gerilim dalgalılığını azaltmak üzere kullanılacak filtre kondansatörünün değeri yüksek olmalıdır ve 100 Hz için tasarlanmalıdır..

Çıkış gerilimi üzerinde şebeke geriliminin 2 katı frekansta salınım göreceğimiz için çıkış dalgalılığını ve kondansatör değerini hesaplarken fazörel çözüm yapabiliriz.

Şekil 8.2'ye göre,

$$|\Delta V_o| = \sqrt{\left(\frac{1}{2\pi f_c C_o} \cdot I_c\right)^2 + ESR \cdot I_c^2} \quad (8.3)$$

yazılabilir.

ESR, kondansatörün iç direnci olmak üzere çok küçük kabul edilirse (8.3) eşitliği, (8.4)'deki gibi yazılabilir.

$$|\Delta V_o| = \sqrt{\left(\frac{1}{2\pi f_c C_o} \cdot I_c\right)^2} = \frac{1}{2\pi f_c C_o} \cdot I_c \quad (8.4)$$

I_c kondansatör geriliminin dalgalanmasına neden olan akımdır ve genliği yaklaşık olarak yük akımı I_o 'ya eşittir. Buradan (8.4) no'lu denklem düzenlenirse aşağıdaki eşitlikler elde edilir.

$$|\Delta V_o| = \frac{1}{2\pi f_c C_o} \cdot I_o \quad (8.5)$$

$$f_c = 2 \times 50 = 100 \text{ Hz} \quad (8.6)$$

$$I_o = \frac{P_o}{V_o} = \frac{1000W}{400V} = 2.5A \quad (8.7)$$

Çıkış gerilim dalgalılığı % 1'dir. Buradan,

$$|\Delta V_o| = 0.01 \times 400 = 4V \quad (8.8)$$

elde edilir.

$$C_o = \frac{1}{2\pi f_c |\Delta V_o|} \cdot I_o = \frac{1}{2 \cdot \pi \cdot 100 \cdot 4} \times 2.5 = 994 \mu F \text{ bulunur.}$$

$C_o = 1500 \mu F, 450V$ seçilmiştir.

8.2 Bastırma Hücresi Tasarımı ve Eleman Seçimi

Bu bölümde bastırma hücresi uygulamasında kullanılacak olan elemanların seçim kriterleri verilmiştir.

8.2.1 L_s Bastırma Endüktans Seçimi

L_s bastırma endüktansı ana diyot ZCS altında kesime ve anahtar eleman ZCS altında ilettime girecek şekilde tasarlanır.

Anahtar elemana sürme sinyali uygulandığında bastırma endüktansı üzerine çıkış gerilimi gelmektedir. Bu durumda anahtar elemanın ZCS ilettime girme ve ana diyodun ZCS kesime gitme şartı aşağıda verilmiştir:

$$\frac{V_o}{L_s} t_r < I_{DFmaks} \quad (8.9)$$

$$\frac{V_o}{L_s} 3t_{rr} < I_{DFmaks} \quad (8.10)$$

Burada t_r anahtar eleman için yükselme süresi, t_{rr} ise ana diyot için ters toparlanma süresidir. I_{DFmaks} ise akım dalgalılığı da göz önüne alınarak 8A kabul edilebilir.

Kullanılan elemanlar için anahtarın ZCS ilettime ve ana diyodun ZCS kesime gitmesi için $L_s > 7.74 \mu H$ hesaplanmıştır ve

$L_s = 10 \mu H$ seçilmiştir.

Yumuşak anahtarlamanın sağlanması için L_s 'nin hesaplanan değerden büyük olması gerekir. L_s değerinin büyük olması anahtar eleman üzerindeki ilave akım stresini de azaltacaktır. Ancak, L_s 'nin çok büyük seçilmesi geçici rejim aralıklarını uzatacağından ve resetlenmesini zorlaştıracığından çok uygun değildir. Geçici rejim aralıklarının anahtarlama periyodunun 5'te birini geçmemesi istenir. Bu açıdan L_s için $10 \mu H$ uygundur.

8.2.2 C_s Bastırma Kondansatörü Seçimi

C_s bastırma kondansatör değerinin seçimi anahtar elemanın ZVS altında kesime gitmesi üzere yapılır. Anahtar eleman kesime götürüldüğünde gerilimi 0'dan V_o değerine minimum t_f süresinde çıkacak şekilde bir C_s seçimi yapılır. Bu durumda aşağıdaki eşitlik geçerlidir:

$$C_s \geq \frac{I_{inmaks} t_f}{V_o} \quad (8.11)$$

bu eşitliğin rahatça sağlanması için

$C_s = 4.7 \text{ nF}$ seçilmiştir.

8.2.3 C_B Depolama Kondansatörü Seçimi

C_B kondansatörünün değeri ana diyot üzerine gelecek ilave gerilim stresini doğrudan etkilemektedir. C_B kondansatörünün büyük seçilmesi ana diyot üzerine gelecek ilave gerilim stresini azaltacaktır.

Ancak, L_s bastırma endüktansının bir anahtarlama periyodu içerisinde enerjisini tam olarak çıkışa aktarabilmesi de C_B kondansatör değerine bağlıdır. Şebeke tepe değerlerinde Mod 1 Çalışma Aralık 7'de endüktans, enerjisini çıkışa aktarırken uçları arasında negatif yönde V_{CB} gerilimi gelmektedir. C_B 'nin büyük seçilmesi daha düşük bir gerilime şarj olmasına neden olacağından L_s 'nin enerji aktarımını engelleyecektir.

Bu açıdan C_B değerinin küçük seçilmesi ana diyot üzerindeki gerilim stresinin artmasına neden olmasının yanında L_s 'nin resetlenmesini rahatlatacaktır. Bu açıdan C_B/C_s oranı mümkün mertebe küçük olmalıdır. Bu oranın 3 ile 5 arasında seçilmesi uygun görülmektedir.

Bu açıdan C_B 'nin küçük seçilmesi L_s 'nin resetlenmesi için daha uygun gibi görünmektedir. Ancak, C_B/C_s oranının arttırılması için C_B değerinin küçültülmesi L_s 'nin resetlenmesi açısından yine sorun oluşturacaktır. Çünkü, Aralık 7'de L_s resetlenirken aynı zamanda C_B de deşarj olmaktadır. C_B küçük seçilirse bu aralıkta L_s resetlenmeden önce C_B deşarj olacak ve L_s yine resetlenemeyecektir.

Tüm bu sebepler göz önüne alındığında anahtar elemanın akım stresi de göz önünde bulundurularak L_s mümkün mertebe küçük, C_s mümkün mertebe büyük ve C_B/C_s oranı mümkün mertebe küçük seçilmelidir. C_B 'nin çok küçük seçilmesi ana diyot üzerindeki ilave gerilim stresini arttıracaktır. Bu açıdan C_B/C_s oranının 3 ile 5 arasında seçilmesi uygun görülmektedir. Bu kriterler göz önünde bulundurularak $C_B = 15 \text{ nF}$ seçilmiştir.

Simülasyon sonuçlarına göre tüm yardımcı diyotların akım değerleri 1A'ın altında bulunmuştur. Dönüştürücüde kullanılan yarı iletken elemanlar ve bastırma hücresinde kullanılan pasif elemanlar Çizelge 8.1'de özetlenmiştir.

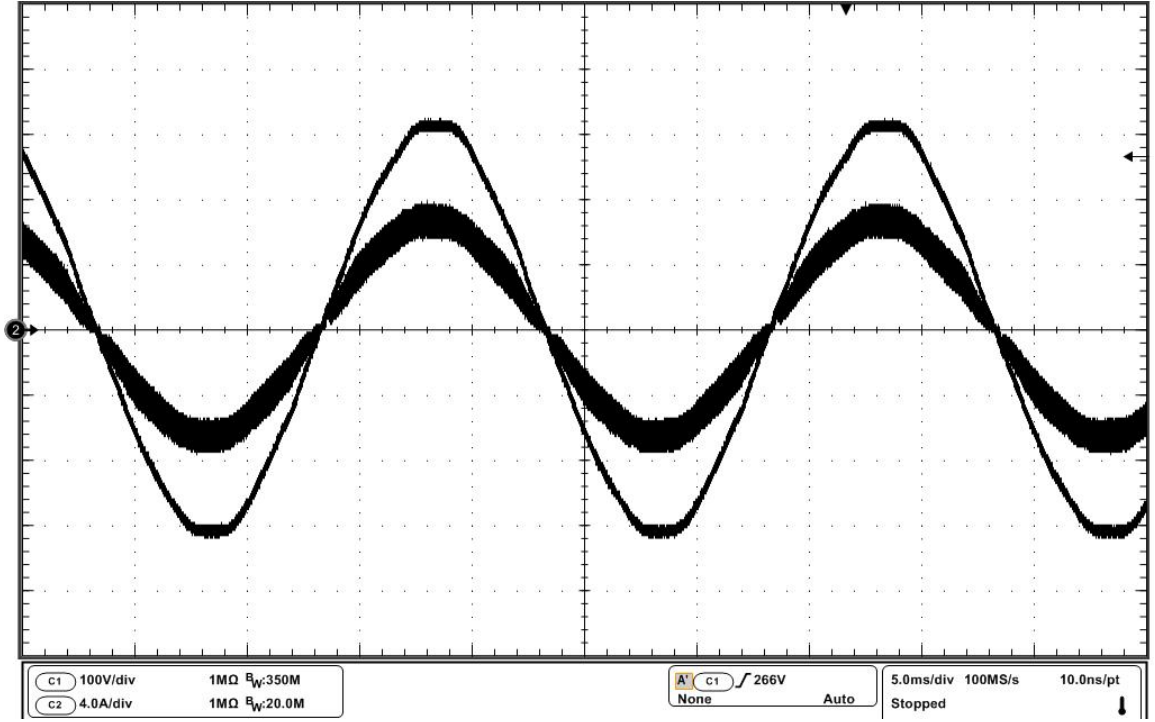
Aralık 3 ve Mod 1 Aralık 7'nin sonunda yardımcı diyotların ters toplanma akımları ve parazitik kondansatörler yüzünden, bastırma endüktansı ile parazitik kondansatörler arasında yüksek frekanslı bir salınım (çınlama) meydana gelmektedir. Bu salınının enerjisi çok düşük olmakla beraber bastırma kondansatörünün şarj olmasına neden olarak IGBT'nin ZVS altında kesime gitmesine engel olmaktadır. Ayrıca EMI gürültüsü kaynağıdır. Bu salınının bastırılması amacı ile bastırma endüktansı üzerine mini bir RC pasif bastırma tasarlanmıştır. Bu bastırmanın bahsedilen sorunların önüne geçmesinin yanında güç kaybı oldukça düşüktür. RC bastırmanın toplam güç kaybı 8.8W ölçülmüştür. Bunun yanında RC bastırma çok düşük bir güç kaybına neden oluyor gibi görünse de aslında IGBT'nin ZVS altında kesime gitmesini destekleyerek verimi olumlu yönde etkilemektedir. Ayrıca RC bastırma tasarlanmadığı takdirde oluşan yüksek frekanslı salınım devrede kablo dirençleri üzerinde harcanacak ve yine ilave bir güç kaybına neden olacaktır.

Çizelge 8.1 Dönüştürücüde ve bastırma hücresinde kullanılan elemanlar

Malzeme	Değer / Model
L_s	10 μ H, 7 Sarım E-I Nüve
C_s	4.7nF
C_B	15nF
Anahtar Eleman	IKP20N60T
$D_{s1}, D_{s2}, D_{s3}, D_{s4}$	MUR460-E3/54
Ana diyot	STTH1210D

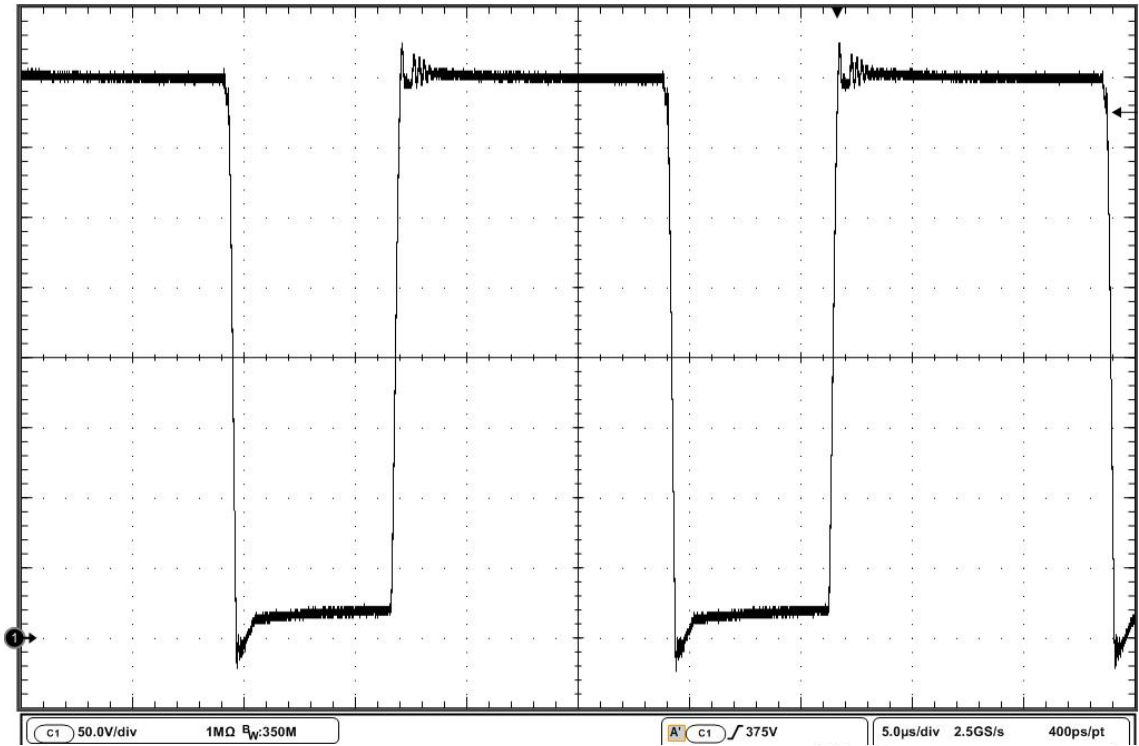
8.3 Uygulama Sonuçları

Teorik analizin doğrulanması üzere 1kW – 50kHz, 220V giriş gerilimi, 400V çıkış gerilimine sahip PFC yükseltici dönüştürücü uygulama devresi gerçekleştirilmiştir. Gerçekleştirilen uygulamada verim sert anahtarlama eş değeri devreye göre % 96.1'den % 97.5'e yükselmiş ve güç faktörü % 99.5 ölçülmüştür. Kontrolcü olarak L4981b entegresi kullanılmış ve akım algılama devresi direnç ile gerçekleştirilmiştir. Uygulama devresinden alınan ölçümler aşağıda verilmiştir.

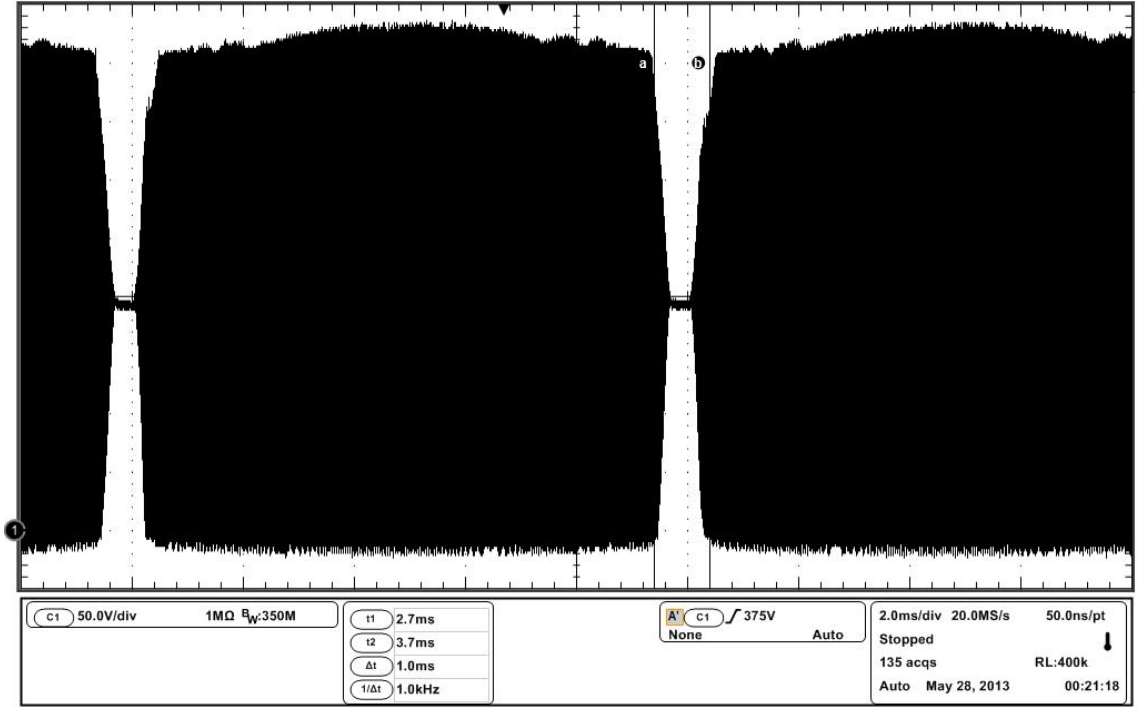


Şekil 8.3 Şebeke gerilimi ve akımı dalga şekli

Şekil 8.3’de giriş gerilimi ve akımı dalga şekli verilmiştir. Burada akım görüntüsü alınırken herhangi bir filtre elemanı kullanılmamıştır. Giriş gerilimi için THD % 1.93 ve giriş akımı için % 2.78 ölçülmüştür.

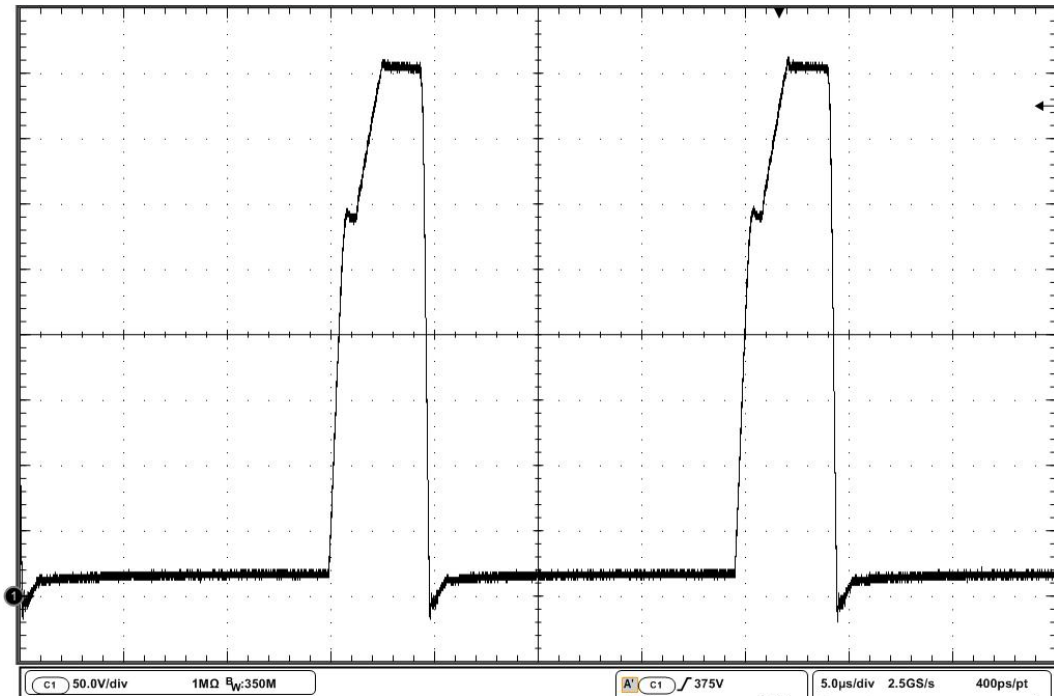


Şekil 8.4 C_5 bastırma kondansatörü gerilim dalga şekli (Mod 1 çalışma)

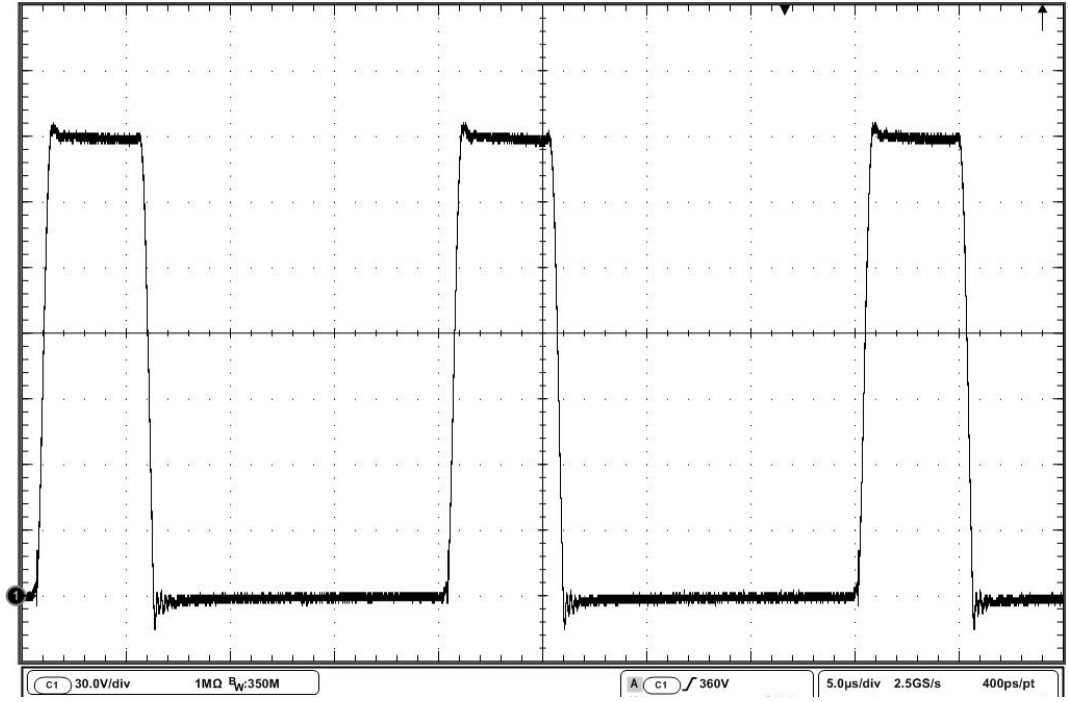


Şekil 8.5 C_5 bastırma kondansatörü gerilim dalga şekli 50V/div – 2.0ms/div

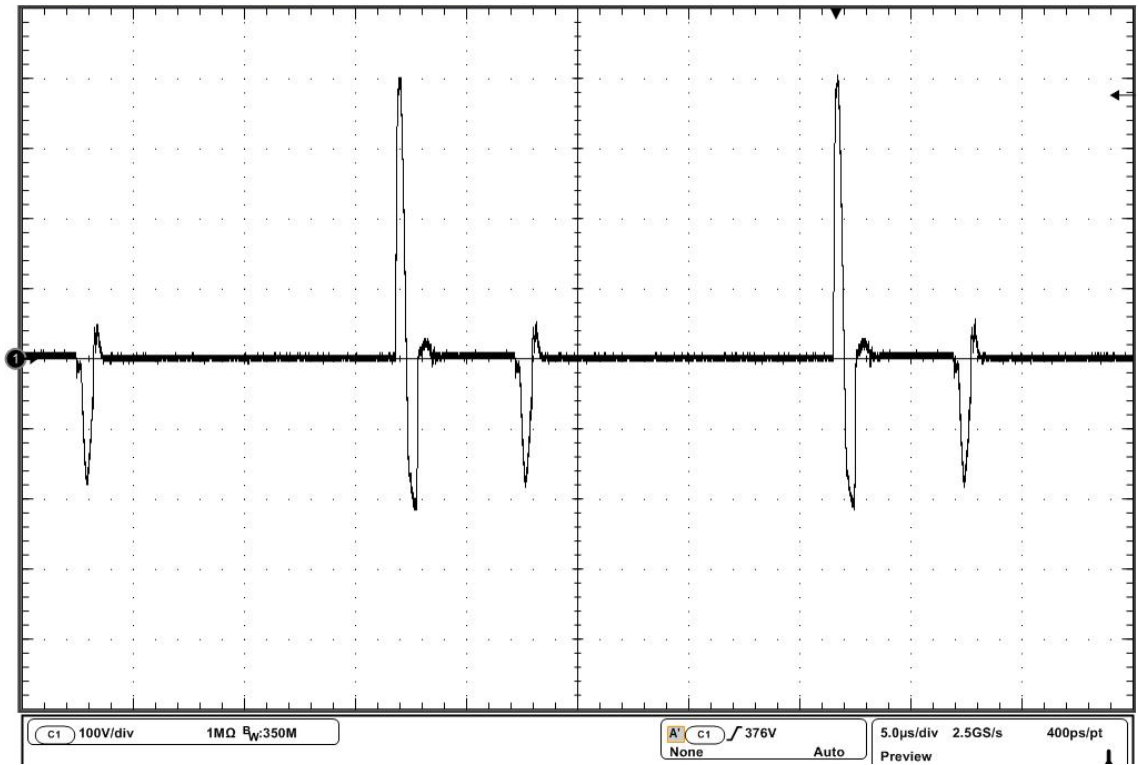
Şekil 8.5 incelendiğinde bastırma kondansatör gerilimin sıfır geçiş bölgelerinde rezonans ile sıfıra düşmediği, dolayısı ile bu aralıklarda ana anahtarın kesime gitmesinde ZVS'nin bozulduğu görülmektedir. Ancak bastırma kondansatör geriliminin şebeke periyodunun % 90'ında sıfıra düştüğü dolayısı ile şebeke periyodunun %90'ında ana anaharın ZVS altında kesime gitmesinin sağlandığı görülmektedir.



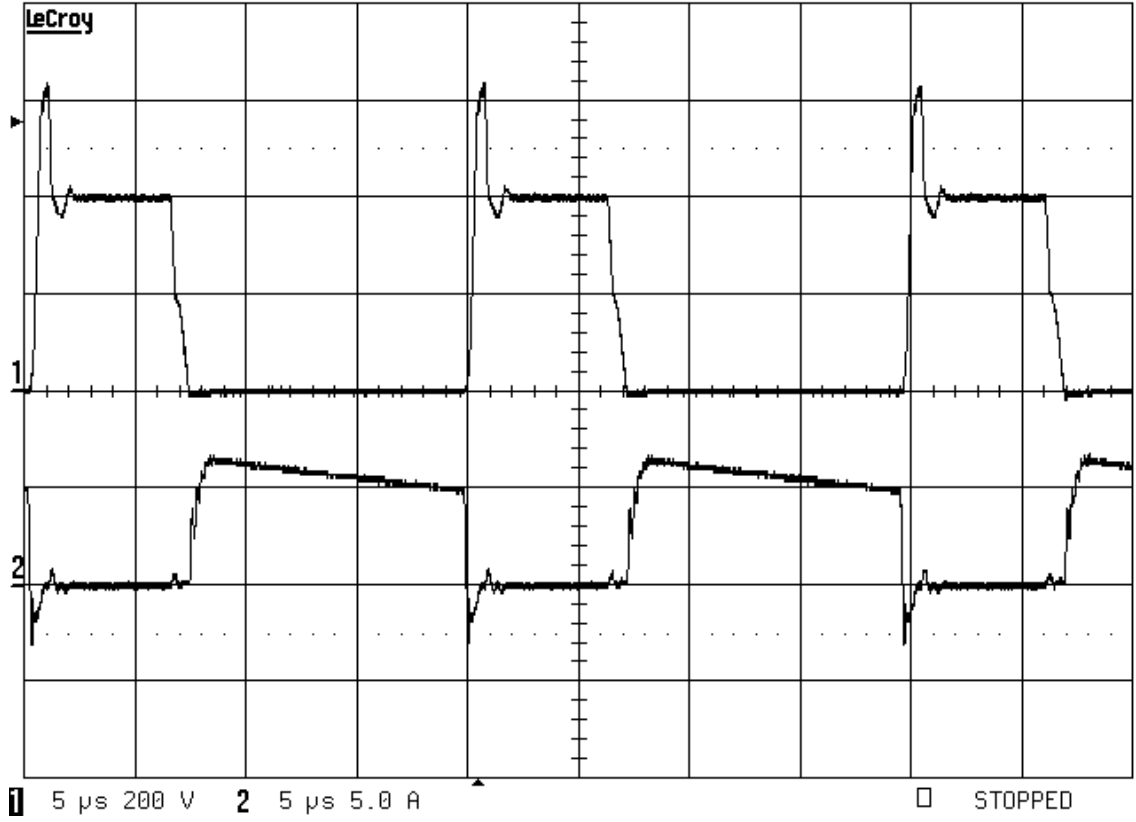
Şekil 8.6 C_5 bastırma kondansatörü gerilim dalga şekli (Mod 2 çalışma)



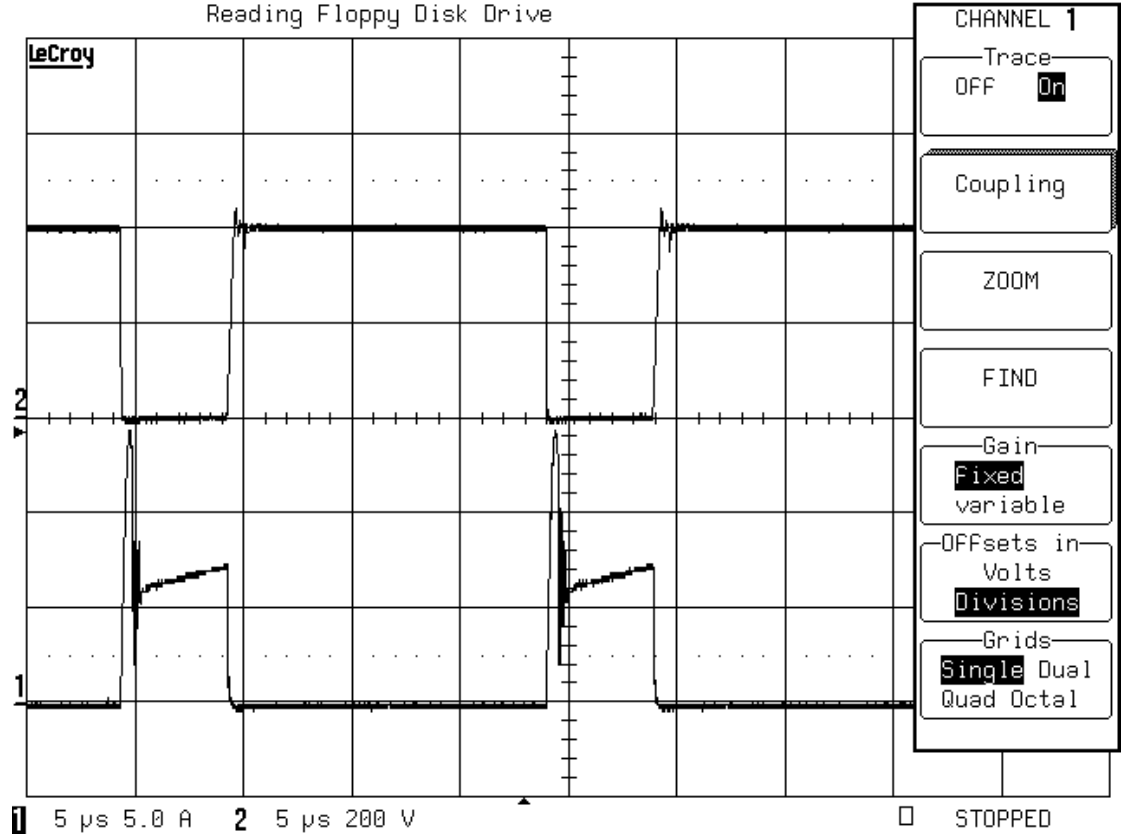
Şekil 8.7 C_B depolama kondansatör gerilim dalga şekli



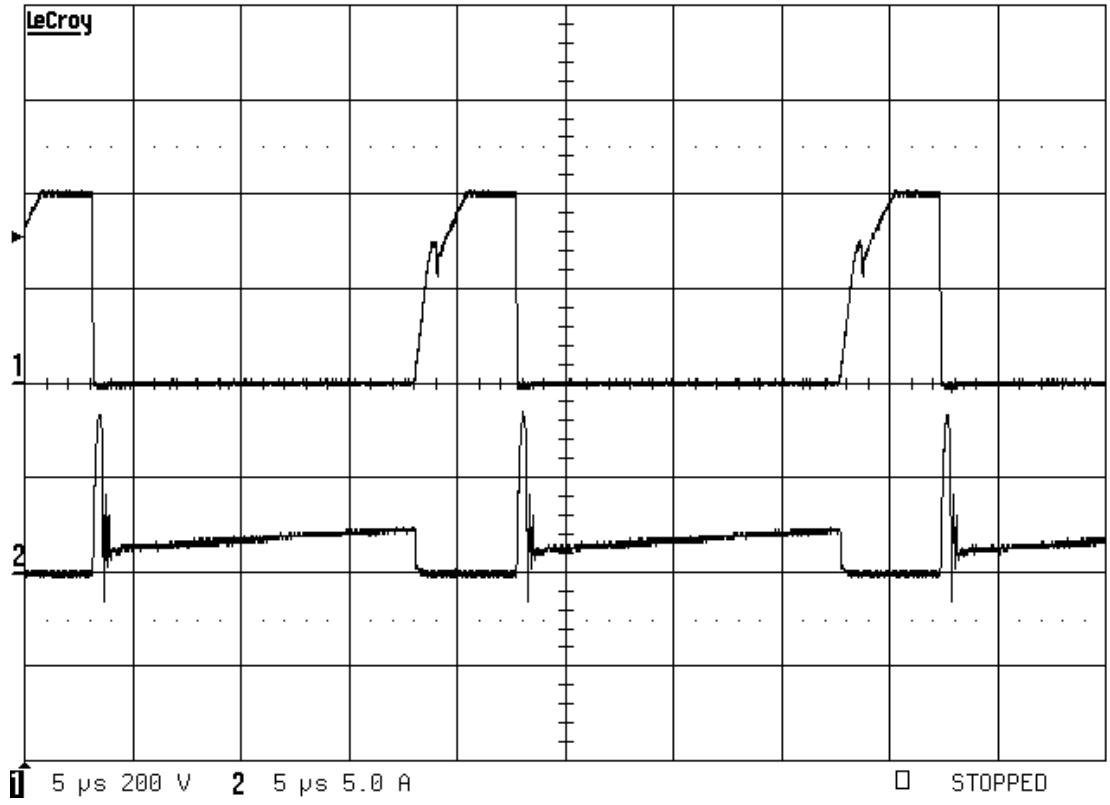
Şekil 8.8 L_S bastırma endüktans gerilim dalga şekli



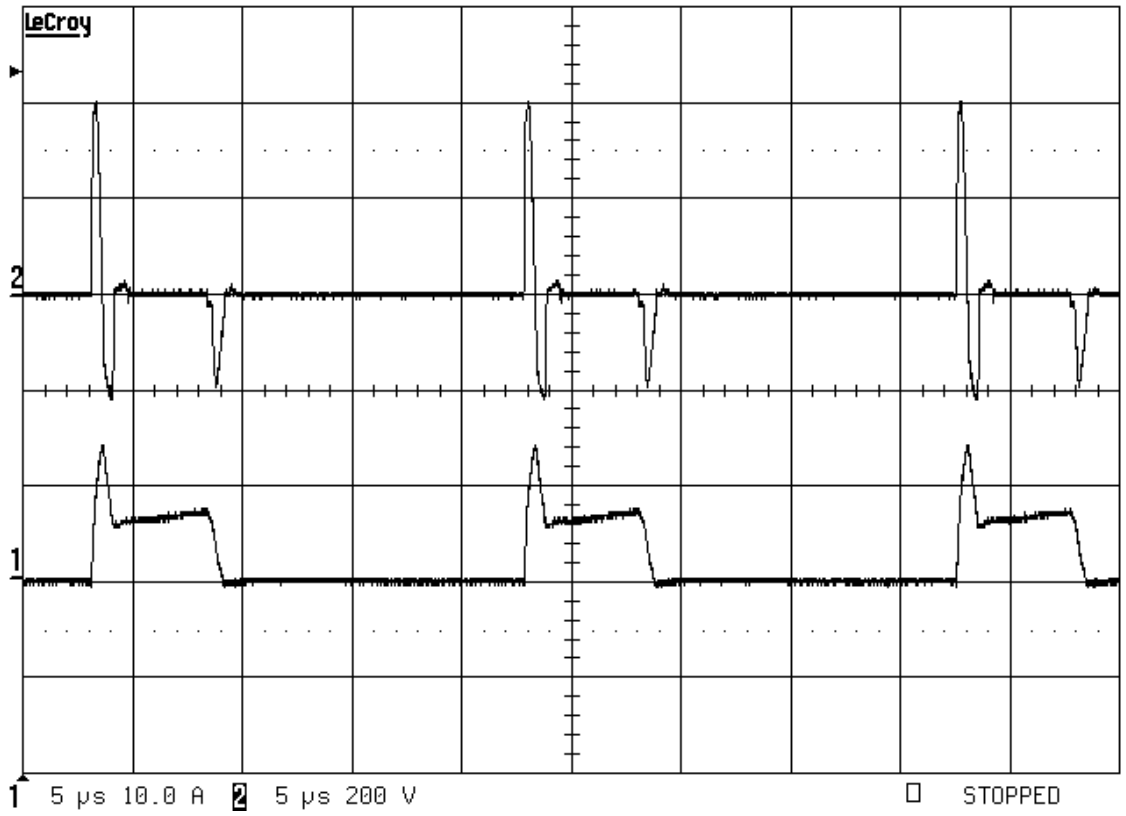
Şekil 8.9 Ana diyot gerilim ve akım dalga şekli



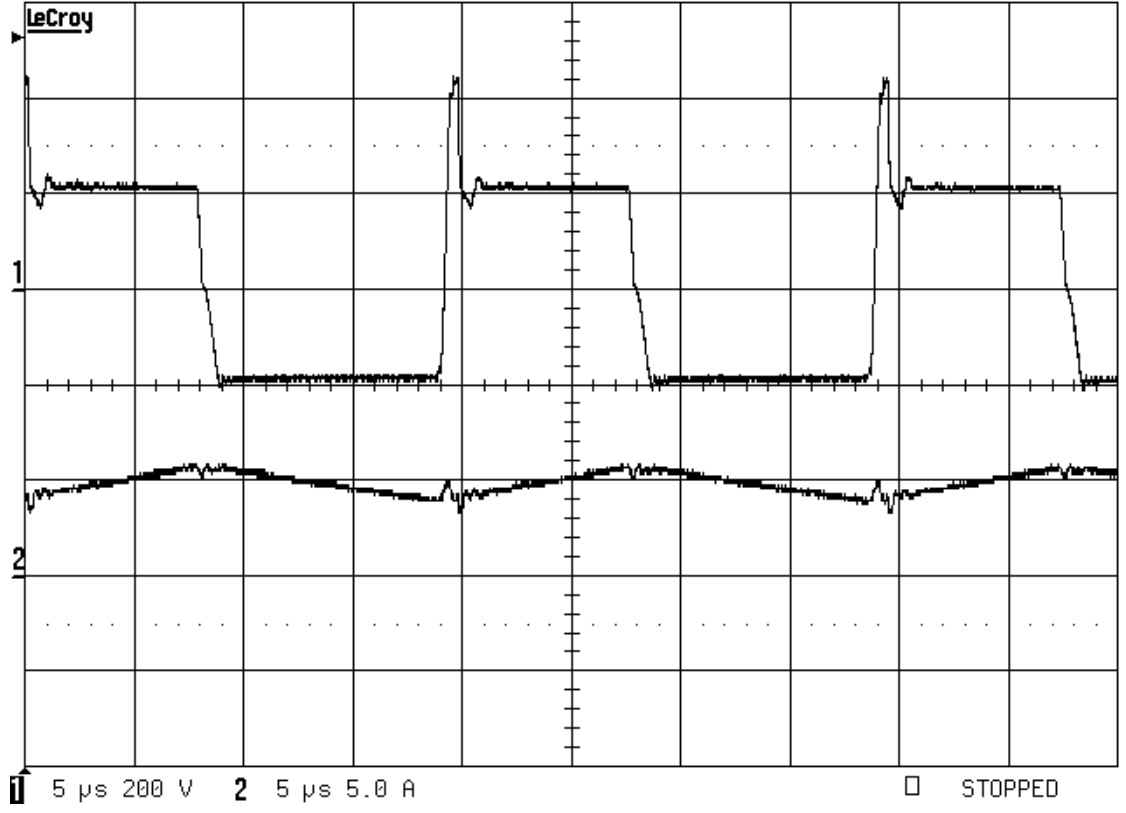
Şekil 8.10 IGBT gerilim ve akım dalga şekli (Mod 1 Çalışma)



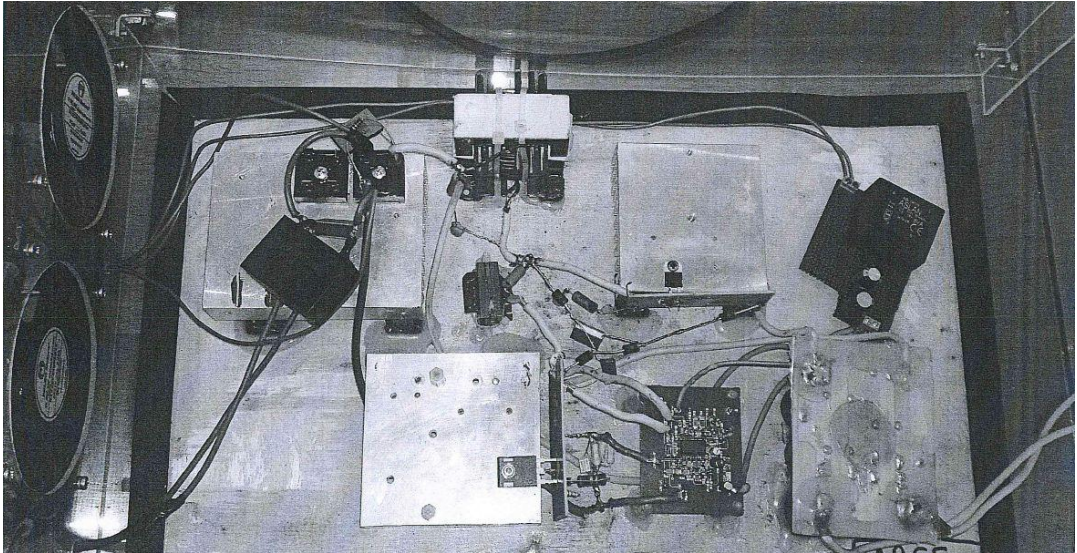
Şekil 8.11 IGBT gerilim ve akım dalga şekli (Mod 2 Çalışma)



Şekil 8.12 L_s bastırma endüktansı gerilim ve akım dalga şekli



Şekil 8.13 L_F ana endüktans gerilim ve akım dalga şekli



Şekil 8.14 Sunulan pasif bastırma hücreli PFC dönüştürücünün deneysel fotoğrafı

BÖLÜM 9

SONUÇ VE ÖNERİLER

PFC, enerjinin kaliteli ve verimli şekilde kullanılabilmesi amacıyla yapılmaktadır ve bu konuya olan ilgi gün geçtikçe artmaktadır. Yumuşak anahtarlama ise güç elektroniğinde performans, güç yoğunluğu, uygulanabilirlik ve verimi arttırmak gibi amaçlarla uygulanmaktadır.

Bu tez çalışmasında sürekli mod altında çalışan PFC dönüştürücüler için yeni bir geliştirilmiş kayıpsız pasif bastırma hücresi gerçekleştirilmiştir. Geliştirilen bastırma hücresinin literatürde var olan çoğu bastırma hücrelerine göre bir çok üstünlüğü bulunmaktadır ve PFC dönüştürücüler için orta güçlere kadar mükemmel uyumluluk göstermektedir.

Gerçekleştirilen pasif bastırma hücresi ana diyot için ZVS ve ZCS kesim, ZVS iletim; anahtar eleman için ZVS kesim ve ZCS iletim sağlar. Ana diyot ters toparlanma enerjisinin geri kazanımını sağlar. Anahtar eleman ve yardımcı diyotlar üzerinde ilave bir gerilim stresi oluşturmaz. Anahtar eleman üzerindeki ilave akım ve ana diyot üzerindeki ilave gerilim stresi ise sınırlandırılabilir. Tüm yarı iletken elemanlar yumuşak anahtarlama altında çalışmaktadır. Kullanılan yardımcı diyotların akım değerleri ana diyoda göre oldukça düşüktür. Bastırma hücresi geniş bir giriş gerilim ve çıkış yükü aralığında yumuşak anahtarlamaı sağlamaktadır. Bu özelliği sayesinde PFC dönüştürücü için mükemmel uyumluluk göstermektedir.

Sunulan pasif bastırma hücreli PFC dönüştürücü teorik analiz ve benzetim sonuçları 1kW – 50kHz uygulama devresi ile net olarak doğrulanmıştır. Ana diyodun tüm şebeke periyodu boyunca ZVS ve ZCS altında kesime, ZVS altında iletime girmesi garanti altına alınmıştır. Ayrıca uygulama devresinden alınan sonuçlara göre IGBT'nin, şebeke periyodunun % 90'ında ZVS ile kesime ve ZCS ile iletime girdiği gözlemlenmiştir.

Tasarlanan bastırma hücresi sıfır geçiş bozulmalarını azaltarak ve ana endüktans parazitik kondansatör akımını sınırlayarak giriş akım kalitesine olumlu yönde etki etmektedir. Verim, sert anahtarlamalı eş değer dönüştürüye göre % 96.1'den % 97.5'e yükselmiştir.

Geliştirilen pasif bastırma hücreli PFC dönüştürücünün akademik çalışmalara ışık tutması ve basit yapısı ve düşük maliyeti sayesinde endüstride geniş bir kullanım alanı bulması beklenmektedir.

KAYNAKLAR

- [1] Luo, S., Qiu, W., Wu, W. ve Batarseh, I., (2005). “Flyboost Power Factor Correction Cell and a New Family of Single Stage AC/DC Converters”, IEEE Transactions on Power Electronics, 20 (1): 25-34.
- [2] Lazaro, A., Barrado, A., Sanz, M., Salas, V. ve Olias, E., (2007). “New Power Factor Correction AC-DC Converter With Reduced Storage Capacitor Voltage”, IEEE Transactions on Industrial Electronics, 54 (1): 384-397.
- [3] Lu, D.D.C., Iu, H.H.C. ve Pjevalica, V., (2008). “A Single Stage AC/DC Converter With High Power Factor, Regulated Bus Voltage, and Output Voltage”, IEEE Transactions on Power Electronics, 23 (1): 218-228.
- [4] Lee, J.J., Kwon, J.M., Kim, E.H., Choi, W.Y. ve Kwon, B.H., (2008). “Single-Stage Single-Switch PFC Flyback Converter Using A Synchronous Rectifier”, IEEE Transactions on Industrial Electronics, 55 (3): 1352-1365.
- [5] Esam H. Ismail, Ahmad J. Sabzali, ve Mustafa A. Al-Saffar, “Buck–Boost-Type Unity Power Factor Rectifier With Extended Voltage Conversion Ratio”, IEEE Transactions on Industrial Electronics 55 (1), Mart 2008
- [6] J. Marcos Alonso, Marco A. Dalla Costa, ve Carlos Ordiz “Integrated Buck-Flyback Converter as a High-Power-Factor Off-Line Power Supply”, IEEE Transactions on Industrial Electronics 55 (3), Mart 2008
- [7] Laszlo Huber, Yungtaek Jang, ve Milan M. Jovanovic’, “Performance Evaluation of Bridgeless PFC Boost Rectifiers”, IEEE Transactions on Power Electronics 23 (3). Mayıs 2008
- [8] Yungtaek Jang ve Milan M. Jovanovi’c, “A Bridgeless PFC Boost Rectifier With Optimized Magnetic Utilization”, IEEE Transactions on Power Electronics 24 (1) Ocak 2009
- [9] Guichao Hua, Ching-Shan Leu, Yimin Jiang, ve Fred C. Y. Lee, “*Novel Zero-Voltage-Transition PWM Converters,*” IEEE Transitions on Power Electronics 9 (2) Mart 1994
- [10] Hacı Bodur ve A. Faruk Bakan., “*A New ZVT-PWM DC–DC Converter,*” IEEE Transitions on Power Electronics, 17 (1), Ocak 2002
- [11] Ching-Jung Tseng ve Chern-Lin Chen, “*Novel ZVT-PWM Converters with Active Snubbers,*” IEEE Transitions on Power Electronics, 13 (5) Eylül 1998

- [12] Guichao Hua, Eric X. Yang, Yimin Jiang, ve Fred C. Lee, "Novel Zero-Current-Transition PWM Converters, IEEE Transactions on Power Electronics," 9 (6) Eylül 1994.
- [13] Dong-Yun Lee, Min-Kwang Lee, Dong-Seok Hyun, ve Ick Choy, Member, IEEE, "New Zero-Current-Transition PWM DC/DC Converters Without Current Stress," IEEE Transactions on Power Electronics 18 (1) Ocak 2003
- [14] Carlos Marcelo de Oliveira Stein, ve H  lio Leaes Hey, "A True ZCZVT Commutation Cell for PWM Converters," IEEE Transactions on Power Electronics 15 (1) Ocak 2000
- [15] Hacı Bodur, ve A. Faruk Bakan, "A New ZVT–ZCT–PWM DC–DC Converter," IEEE Transactions on Power Electronics 19 (3), Mayıs 2004
- [16] Ismail Aksoy, Hacı Bodur, ve A. Faruk Bakan, "A New ZVT-ZCT-PWM DC–DC Converter," IEEE Transactions on Power Electronics 25 (3) Ağustos 2010
- [17] Prof. Dr. Hacı Bodur G   Elektroniğinde Kontrol ve Koruma Devreleri Ders Notları
- [18] Brian T. Irving ve Milan M. Jovanović, "Analysis, Design, and Performance Evaluation of Flying-Capacitor Passive Lossless Snubber Applied to PFC Boost Converter," Applied Power Electronics Conference and Exposition, APEC 2002. Seventeenth Annual IEEE 1
- [19] Ran Zhao, Jian Pan ve Jing Hui, "A Novel Soft-Switching Boost PFC with a Passive Snubber," Industrial Electronics and Applications, 2007. ICIEA 2007. 2nd IEEE Conference
- [20] Ching-Jung Tseng ve Chern-Lin Chen, "A Passive Lossless Snubber Cell for Nonisolated PWM DC/DC Converters," IEEE Trans Industrial Electronics 45: 593 – 601 (1998)
- [21] Prof. Dr. Uğur Arifoğlu G   Elektroniğı End  striyel Uygulamaları Ders Notları
- [22] Qinglin Zhao, Jianyong Zhang ve Chuang Zhao, "Passive Lossless Snubber for CCM PFC Based on Magnetic Coupling," Electrical Machines and Systems (ICEMS), International Conference on, Beijing, 1-6 (2011)
- [23] Ho-Sung Kim, Ju-Won Baek, Jee-Hoon Jung, Jong-Hyun Kim, Myung-Hyo Ryu, ve Hee-Je Kim, "A boost PFC rectifier with a passive lossless snubber circuit using coupled inductors methods" Applied Power Electronics Conference and Exposition (APEC), 2012 Twenty-Seventh Annual IEEE, 1148 - 1152 (2012)
- [24] Wei Dong, Qun Zhao, Jinjun Liu ve Fred C. Lee, "A Boost Converter with Lossless Snubber under Minimum Voltage Stress,". Applied Power Electronics Conference and Exposition, Seventeenth Annual IEEE, Dallas, TX, 1, 509 – 515 (2002)
- [25] Qun Zhao, Fengfeng Tao, Peng Xu, Jia Wei, ve Fred. C. Lee, "Improving Performance of Continuous Current Mode Boost Converters for Power Factor Correction", Power Electronics Specialists Conference, PESC. IEEE 32nd Annual., 2, 642 – 647 (2001)
- [26] Jos   Antonio Lambert, Jo  o Batista Vieira, Jr., Luiz Carlos de Freitas, L  ucio dos Reis Barbosa, ve Valdeir Jos   Farias, "A Boost PWM Soft-Single-Switched

- Converter with Low Voltage and Current Stresses,” IEEE Trans Power Electronics 13: 26 – 35 (1998)
- [27] J. A. Lambert J, B. Vieira Jr. L. C. de Freitas M. S. Vilela V. J. Farias, Applied Power Electronics Conference and Exposition, 1996. APEC '96. Conference Proceedings, Eleventh Annual 1, 469 – 474
 - [28] C. M. de O. Stein, “Concepção, Análise e Projeto de Conversores CC-CC PWM com Comutações em Zero de Corrente e Zero de Tensão, Simultaneamente,” M.Sc. dissertation (in Portuguese), Federal Univ. Santa Maria, Santa Maria, Brazil, Aralık 1997
 - [29] Jae-Jung Yun, Hyung-Jin Choe, Young-Ho Hwang, Yong-Kyu Park, ve Bongkoo Kang, Member, IEEE, “Improvement of Power-Conversion Efficiency of a DC–DC Boost Converter Usinga Passive Snubber Circuit”, IEEE Transactions on Industrial Electronics 59 (4) Nisan 2012
 - [30] H. Bodur, A.F. Bakan ve M. Baysal, “A Detailed Analytical Analysis of a Passive Resonant Snubber Cell Perfectly Constructed for a Pulse Width Modulated D.C.–D.C. Buck Converter,” Springer-Verlag Electrical Engineering 85: 45–52 (2003)
 - [31] Prof. Dr. Hacı Bodur Güç Elektronikinde Güç Faktörü Düzeltme Yöntemleri Ders Notları
 - [32] UC3855 Application Notes

ÖZGEÇMİŞ

KİŞİSEL BİLGİLER

Adı Soyadı :Hüseyin YEŞİLYURT
Doğum Tarihi ve Yeri :24/10/1988 Seyhan
Yabancı Dili :İngilizce
E-posta :huseyinyesilyurt01@gmail.com

ÖĞRENİM DURUMU

Derece	Alan	Okul/Üniversite	Mezuniyet Yılı
Y. Lisans	Elektrik Makinaları ve Güç Elektroniği	Yıldız Teknik Üniversitesi	Devam
Lisans	Elektrik Elektronik Mühendisliği	Sakarya Üniversitesi	2010
Lise	Fen Bilimleri	ATO Anadolu Lisesi	2006

İŞ TECRÜBESİ

Yıl	Firma/Kurum	Görevi
2011-2012	Abant İzzet Baysal Üniversitesi	Araştırma Görevlisi

Proje

1. 2013-04-02-YL01 Nolu BAPK Projesinde arařtırmacı olarak alıřmaya devam etmektedir.
2. 3130012 Nolu TUBİTAK Projesinde Tasarım ve Simölasyon Mühendisi olarak alıřmaya devam etmektedir.

ÖDÜLLERİ

1. Sakarya Üniversitesi Elektrik Elektronik Mühendislięi Bölüm İkincilięi (2010)