

**YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**AKIM MODLU ANALOG FİLTRE DEVRELERİNİN
SENTEZİ**

139642

139642

Elektronik Müh. Umut Engin AYTEN

FBE Elektronik ve Haberleşme Mühendisliği Anabilim Dalı Elektronik Programında
Hazırlanan

YÜKSEK LİSANS TEZİ

Tez Danışmanı : Doç. Dr. Herman SEDEF

Jüri Üyeleri : Prof. Şefik SARIKAYALAR

: Yrd. Doç. Dr. Şeref Naci ENGİN

(Handwritten signatures of Prof. Şefik SARIKAYALAR and Yrd. Doç. Dr. Şeref Naci ENGİN)

İSTANBUL, 2003

**YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

İÇİNDEKİLER

	Sayfa
SİMGE LİSTESİ.....	iv
KISALTMA LİSTESİ.....	v
ŞEKİL LİSTESİ.....	vi
ÇİZELGE LİSTESİ.....	ix
ÖNSÖZ.....	x
ÖZET.....	xi
ABSTRACT.....	xii
1. GİRİŞ.....	1
1.1 Tarihçe.....	3
1.2 Aktif Devre Sentezi Sorunu	4
1.3 Konuyla İlgili Çalışmalar	4
2. GERİLİM İZLEYİCİLİ AKIM FARKI KUVVETLENDİRİCİSİ (CDBA)	6
2.1 CDBA Elemanının CMOS'larla Gerçekleştirilmesi	7
2.2 CDBA Elemanının Performans Analizi	11
2.2.1 CDBA'nın Offset Gerilim ve Akım Değerleri	11
2.2.2 Lineer Bölgede Çalışma Koşulları (DC analiz)	11
2.2.3 CDBA'nın Frekans Yanıtı (AC analiz).....	14
3. CDBA KULLANILARAK GERÇEKLEŞTİRİLEN TEMEL DEVRELER	21
3.1 Genel Bir Girişli Gerilim Kuvvetlendirici Devresi	21
3.2 Genel n Girişli Gerilim Toplayıcı Devresi	22
3.3 Genel Bir Girişli Akım Kuvvetlendirici Devresi	23
3.4 Genel n Girişli Akım Toplayıcı Devresi	24
3.5 Bir Kapılı Devreler.....	25
3.5.1 Negatif Direnç Üretici	25
3.5.2 Bir Ucu Topraklı R/L ve C/D Simülatörü.....	26
3.6 CDBA Elemanı İle Gerçekleştirilen İki Kapılı Temel Devre Elemanları.....	27
3.6.1 Gerilim Kontrollü Gerilim Kaynağı (GKGK).....	27
3.6.2 Gerilim Kontrollü Akım Kaynağı (GKAK).....	28
3.6.3 Akım Kontrollü Akım Kaynağı (AKAK)	29
3.6.4 Akım Kontrollü Gerilim Kaynağı (AKGK)	30
3.6.5 Jirator Elemanı	31

4.	TRANSFER FONKSİYONLARINI AYRIŞTIRMA YÖNTEMLERİ ve <i>n</i> . DERECEDEN AKIM MODLU AKTİF FİLTRE SENTEZİ	32
4.1	Doğrudan Ayrıştırma.....	32
4.1.1	I. Yöntem.....	32
4.1.2	II. Yöntem	35
4.2	Seri Ayrıştırma	37
4.3	Paralel Ayrıştırma.....	38
5.	DÖRDÜNCÜ DERECEDEN BUTTERWORTH TİPİ AKIM MODLU FİLTRE UYGULAMALARINA İLİŞKİN ÖRNEKLER.....	41
5.1	Doğrudan Ayrıştırma I. Yöntem ile Genel Filtre Sentezi	41
5.1.1	Alçak Geçiren Filtre Sentezi	42
5.1.2	Yüksek Geçiren Filtre Sentezi.....	45
5.1.3	Band Geçiren Filtre Sentezi	47
5.1.4	Band Söndüren Filtre Sentezi.....	50
5.1.5	Tüm Geçiren Filtre Sentezi	52
5.2	Doğrudan Ayrıştırma II. Yöntem İle Dördüncü Dereceden Genel Filtre Sentezi.	55
5.2.1	Alçak Geçiren Filtre Sentezi	56
5.2.2	Yüksek Geçiren Filtre Sentezi.....	58
5.2.3	Band Geçiren Filtre Sentezi	61
5.2.4	Band Söndüren Filtre Sentezi.....	63
5.2.5	Tüm Geçiren Filtre Sentezi	65
5.3	Seri Ayrıştırma Yöntemi ile Akım Modlu Aktif Filtre Sentezi.....	67
5.4	Paralel Ayrıştırma Yöntemi İle Akım Modlu Aktif Filtre Sentezi.....	69
6.	CDBA DEVRESİNİN SERİMİ	72
6.1	Serim Sonrası Gerçekleştirilen Son Simülasyon.....	74
6.1.1	DC Analiz.....	74
6.1.2	AC analiz.....	76
7.	SONUÇLAR	79
	KAYNAKLAR.....	82
	EKLER	84
	Ek 1 TÜBİTAK YİYAL 1.5 μ Proses Parametreleri	85
	Ek 2 Dördüncü Dereceden Butterworth Tipi Transfer Fonksiyonlarının Elde Edilmesi	86
	Ek 3 Extract işlemi sonucunda oluşan SPICE NETLIST dosyası	88
	ÖZGEÇMİŞ	100

SİMGE LİSTESİ

B	Band genişliği
C	Kapasite
$\hat{C}$	Ölçeklenmiş kapasite
f_c	Köşe frekansı
f_m	Merkez frekansı
G	İletkenlik
I	Akım
L	Endüktans
R	Direnç
$\hat{R}$	Ölçeklenmiş direnç
V	Gerilim
ω_o	Açısal frekans
Y	Admitans
Z	Empedans



KISALTMA LİSTESİ

AGF	Alçak geçiren filtre
AKAK	Akım kontrollü akım kaynağı
AKGK	Akım kontrollü gerilim kaynağı
BGF	Band geçiren filtre
BSF	Band söndüren filtre
CCI	Current Conveyor First Generation
CCII	Current Conveyor Second Generation
CDBA	Current Differencing Buffered Amplifier
CFA	Current Feedback Amplifier
CMOS	Complimentary Metal Oxide Semiconductor
DCCCS	Differential Current Controlled Current Source
GKAK	Gerilim kontrollü akım kaynağı
GKGK	Gerilim kontrollü gerilim kaynağı
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
Op-Amp	Operational Amplifier
OTA	Operational Transconductance Amplifier
TGF	Tüm geçiren filtre
YGF	Yüksek geçiren filtre

ŞEKİL LİSTESİ

Şekil 2.1 CDBA elemanının sembolü	7
Şekil 2.2 CDBA küçük işaret eşdeğer devresi	7
Şekil 2.3 CMOS'larla gerçekleştirilen CDBA elemanı	8
Şekil 2.4 DCCS devresi.....	10
Şekil 2.5 I_z akımının I_p ile değişimi ($R_z = 0\Omega$)	12
Şekil 2.6 I_z akımının I_n ile değişimi ($R_z = 0\Omega$)	12
Şekil 2.7 I_z akımının I_p ile değişimi ($R_z = 1k\Omega, 5k\Omega, 10k\Omega$)	13
Şekil 2.8 V_w 'nın V_z ile değişimi.....	14
Şekil 2.9 CMOS CDBA ile gerçekleşmiş gerilim kuvvetlendirici devresinin $p - z$ uçlarına ilişkin genlik – frekans karakteristiği	15
Şekil 2.10 CMOS CDBA ile gerçekleşmiş gerilim kuvvetlendirici devresinin $p - z$ uçlarına ilişkin faz – frekans karakteristiği	15
Şekil 2.11 CMOS CDBA ile gerçekleşmiş gerilim kuvvetlendirici devrelerinin $n - z$ uçlarına ilişkin genlik – frekans karakteristiği	16
Şekil 2.12 CMOS CDBA ile gerçekleşmiş gerilim kuvvetlendirici devrelerinin $n - z$ uçlarına ilişkin faz – frekans karakteristiği	16
Şekil 2.13 CMOS CDBA ile gerçekleşmiş gerilim kuvvetlendirici devrelerinin $z - w$ uçlarına ilişkin genlik – frekans karakteristiği	17
Şekil 2.14 CMOS CDBA ile gerçekleşmiş gerilim kuvvetlendirici devrelerinin $z - w$ uçlarına ilişkin faz – frekans karakteristiği	17
Şekil 2.15 p ve z uçlarına ilişkin $f = 100kHz$ iken gerçekleştirilen sürekli sinüzoidal hal analizi.....	19
Şekil 2.16 n ve z uçlarına ilişkin $f = 100kHz$ iken gerçekleştirilen sürekli sinüzoidal hal analizi.....	19
Şekil 2.17 p ve z uçlarına ilişkin $f = 100kHz$ ve $V_{pm} = 2V$ iken gerçekleştirilen sürekli sinüzoidal hal analizi	20
Şekil 2.18 p ve z uçlarına ilişkin $f = 100MHz$ ve $V_{pm} = 100mV$ iken gerçekleştirilen sürekli sinüzoidal hal analizi	20
Şekil 3.1 Genel bir girişli genel gerilim kuvvetlendirici devresi	21
Şekil 3.2 Genel n girişli gerilim toplayıcı devresi ve işaret akış diyagramı	23
Şekil 3.3 Genel bir girişli akım kuvvetlendirici devresi ve işaret akış diyagramı	23
Şekil 3.4 Genel n girişli akım toplayıcı devresi ve işaret akış diyagramı	25
Şekil 3.5 Negatif direnç üretici.....	26
Şekil 3.6 Bir ucu topraklı R/L ve C/D simülasyonu yapan devre	26
Şekil 3.7 Gerilim kontrollü gerilim kaynağı elemanının eşdeğer devresi ve tanım bağıntısı ..	27
Şekil 3.8 CDBA elemanı ile gerçekleştirilen GK GK devresi ve işaret akış diyagramı	28
Şekil 3.9 GKAK elemanının eşdeğer devresi ve bağıntı matrisi.....	28
Şekil 3.10 GKAK'nın CDBA elemanı ile gerçekleştirilmesi	29
Şekil 3.11 AKAK elemanının eşdeğer devresi ve bağıntı matrisi.....	29
Şekil 3.12 AKAK'nın CDBA elemanı ile gerçekleştirilmesi ve işaret akış diyagramı	29
Şekil 3.13 AKGK elemanının eşdeğer devresi ve bağıntı matrisi.....	30
Şekil 3.14 AKGK'nın CDBA Elemanı İle Gerçekleştirilmesi ve işaret akış diyagramı.....	30
Şekil 3.15 Jirator elemanının eşdeğer devresi ve bağıntı matrisi.....	31
Şekil 3.16 Jirator elemanının CDBA ile gerçekleştirilmesi	31
Şekil 4.1 I. yöntem ile çizilen işaret akış diyagramı	33
Şekil 4.2 I. yöntem ile çizilen ve düzenlenen işaret akış diyagramı	34
Şekil 4.3 I. yöntem kullanılarak gerçekleştirilen n . dereceden aktif filtre devresi	34
Şekil 4.4 II. yöntem ile çizilen işaret akış diyagramı	35
Şekil 4.5 II. yöntem ile çizilen ve tekrar düzenlenen işaret akış diyagramı.....	36

Şekil 4.6 II. yöntem kullanılarak gerçekleştirilen n . dereceden aktif filtre devresi.....	36
Şekil 4.7 Transfer fonksiyonu seri ayrıştırılmış işaret akış diyagramı.....	37
Şekil 4.8 Seri ayrıştırma yöntemi kullanılarak gerçekleştirilen akım modlu aktif filtre devresi...	37
Şekil 4.9 Kökleri reel olmayan transfer fonksiyonun seri ayrıştırılmış işaret akış diyagramı .	38
Şekil 4.10 Seri ayrıştırma yöntemi ile elde edilen akım modlu aktif filtre devresi.....	38
Şekil 4.11 Transfer fonksiyonu paralel ayrıştırılmış işaret akış diyagramı.....	39
Şekil 4.12 Paralel ayrıştırma yöntemi kullanılarak gerçekleştirilen akım modlu filtre devresi	39
Şekil 4.13 Kökleri reel olmayan transfer fonksiyonun paralel ayrıştırılmış işaret akış diyagramı	40
Şekil 4.14 Paralel ayrıştırma yöntemi ile elde edilen akım modlu aktif filtre devresi	40
Şekil 5.1 Doğrudan ayrıştırma I. yöntem ile çizilen işaret akış diyagramı	41
Şekil 5.2 Doğrudan ayrıştırma I. yöntem ile gerçekleştirilen aktif filtre devresi	42
Şekil 5.3 I. yöntemi ile gerçekleştirilen alçak geçiren filtrenin işaret akış diyagramı	43
Şekil 5.4 I. yöntem ile gerçekleştirilen alçak geçiren filtre devresi	43
Şekil 5.5 I. yöntem ile elde edilen alçak geçiren filtre devresinin genlik Bode diyagramı.....	44
Şekil 5.6 I. yöntem ile elde edilen alçak geçiren filtre devresinin faz Bode diyagramı.....	44
Şekil 5.7 I. yöntem ile gerçekleştirilen yüksek geçiren filtrenin işaret akış diyagramı.....	45
Şekil 5.8 I. yöntem ile gerçekleştirilen yüksek geçiren filtre devresi.....	46
Şekil 5.9 I. yöntem ile elde edilen yüksek geçiren filtre devresinin genlik Bode diyagramı...	46
Şekil 5.10 I. yöntem ile elde edilen yüksek geçiren filtre devresinin faz Bode diyagramı.....	47
Şekil 5.11 I. yöntem ile gerçekleştirilen band geçiren filtrenin işaret akış diyagramı	47
Şekil 5.12 I. yöntem ile gerçekleştirilen band geçiren filtre devresi	48
Şekil 5.13 I. yöntem ile elde edilen band geçiren filtre devresinin genlik Bode diyagramı	49
Şekil 5.14 I. yöntem ile elde edilen band geçiren filtre devresinin faz Bode diyagramı	49
Şekil 5.15 I. yöntem ile gerçekleştirilen band söndüren filtrenin işaret akış diyagramı	50
Şekil 5.16 I. yöntem ile gerçekleştirilen band söndüren filtre devresi	51
Şekil 5.17 I. yöntem ile elde edilen band söndüren filtre devresinin genlik Bode diyagramı .	51
Şekil 5.18 I. yöntem ile elde edilen band söndüren filtre devresinin faz Bode diyagramı	52
Şekil 5.19 I. yöntem ile gerçekleştirilen tüm geçiren filtrenin işaret akış diyagramı.....	53
Şekil 5.20 I. yöntem ile gerçekleştirilen tüm geçiren filtre devresi.....	53
Şekil 5.21 I. yöntem ile elde edilen tüm geçiren filtre devresinin genlik Bode diyagramı.....	54
Şekil 5.22 I. yöntem ile elde edilen tüm geçiren filtre devresinin faz Bode diyagramı	54
Şekil 5.23 Doğrudan ayrıştırma II. yöntem ile çizilen işaret akış diyagramı.....	55
Şekil 5.24 II. yöntem ile gerçekleştirilen aktif filtre devresi	56
Şekil 5.25 II. yöntem ile gerçekleştirilen alçak geçiren filtrenin işaret akış diyagramı	56
Şekil 5.26 II. yöntem ile gerçekleştirilen alçak geçiren filtre devresi	57
Şekil 5.27 II. yöntem ile elde edilen alçak geçiren filtre devresinin genlik Bode diyagramı ..	58
Şekil 5.28 II. yöntem ile elde edilen alçak geçiren filtre devresinin faz Bode diyagramı	58
Şekil 5.29 II. yöntem ile gerçekleştirilen yüksek geçiren filtrenin işaret akış diyagramı	59
Şekil 5.30 II. yöntem ile gerçekleştirilen yüksek geçiren filtre devresi	59
Şekil 5.31 II. yöntem ile elde edilen yüksek geçiren filtre devresinin genlik Bode diyagramı	60
Şekil 5.32 II. yöntem ile elde edilen yüksek geçiren filtre devresinin faz Bode diyagramı	60
Şekil 5.33 II. yöntem ile gerçekleştirilen band geçiren filtrenin işaret akış diyagramı	61
Şekil 5.34 II. yöntem ile gerçekleştirilen band geçiren filtre devresi	61
Şekil 5.35 II. yöntem ile elde edilen band geçiren filtre devresinin genlik Bode diyagramı ...	62
Şekil 5.36 II. yöntem ile elde edilen band geçiren filtre devresinin faz Bode diyagramı	62
Şekil 5.37 II. yöntem ile gerçekleştirilen band söndüren filtrenin işaret akış diyagramı	63
Şekil 5.38 II. yöntem ile gerçekleştirilen band söndüren filtre devresi.....	63
Şekil 5.39 II. yöntem ile elde edilen band söndüren filtre devresinin genlik Bode diyagramı	64
Şekil 5.40 II. yöntem ile elde edilen band söndüren filtre devresinin faz Bode diyagramı	64
Şekil 5.41 II. yöntem ile gerçekleştirilen tüm geçiren filtrenin işaret akış diyagramı	65

Şekil 5.42 II.yöntem ile gerçekleştirilen tüm geçiren filtre devresi	65
Şekil 5.43 II. yöntem ile elde edilen tüm geçiren filtre devresinin genlik Bode diyagramı	66
Şekil 5.44 II. yöntem ile elde edilen tüm geçiren filtre devresinin faz Bode diyagramı.....	66
Şekil 5.45 Seri ayrıştırma yöntemi ile elde edilen alçak geçiren filtrenin işaret akış diyagramı	67
Şekil 5.46 Seri ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresi	67
Şekil 5.47 Seri ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresinin genlik Bode diyagramı	68
Şekil 5.48 Seri ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresinin faz Bode diyagramı	68
Şekil 5.49 Paralel ayrıştırma yöntemi ile elde edilen alçak geçiren filtrenin işaret akış diyagramı	69
Şekil 5.50 Paralel ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresi	70
Şekil 5.51 Paralel ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresinin genlik Bode diyagramı.....	71
Şekil 5.52 Paralel ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresinin faz Bode diyagramı	71
Şekil 6.1 MOS ile kapasite oluşturma.....	72
Şekil 6.2 CDBA devresinin serimi	73
Şekil 6.3 Serim sonucu oluşan kapasite değerleri ile hesaplanan $I_p - I_z$ değişimi	74
Şekil 6.4 Serim sonucu oluşan kapasite değerleri ile hesaplanan $I_n - I_z$ değişimi	75
Şekil 6.5 Serim sonucu oluşan kapasite değerleri ile hesaplanan $V_z - V_w$ değişimi.....	75
Şekil 6.6 $p - z$ uçlarına ilişkin genlik – frekans karakteristiği	76
Şekil 6.7 $p - z$ uçlarına ilişkin faz – frekans karakteristiği	76
Şekil 6.8 $n - z$ uçlarına ilişkin genlik – frekans transfer karakteristiği	77
Şekil 6.9 $n - z$ uçlarına ilişkin faz – frekans karakteristiği	77
Şekil 6.10 $z - w$ uçlarına ilişkin genlik – frekans karakteristiği	77
Şekil 6.11 $z - w$ uçlarına ilişkin faz – frekans karakteristiği.....	78

ÇİZELGE LİSTESİ

Çizelge 2.1 CMOS tranzistörlerin parametreleri.....	9
Çizelge 2.2 Giriş ve çıkış uçlarının offset gerilim ve akım değerleri	11
Çizelge 2.3 Gerilim transfer fonksiyonlarının köşe frekansı değerleri	17
Çizelge 2.4 Gerilim transfer fonksiyonlarının fazlarının -45° mutlak hata ile belirlenen frekans değerleri	18
Çizelge 3.1 Genel bir girişli gerilim kuvvetlendirici devresinden elde edilen devreler.....	22
Çizelge 3.2 Genel bir girişli akım kuvvetlendirici devresinden elde edilen devreler	24
Çizelge 3.3 R/L ve C/D simülasyonu devreleri.....	27
Çizelge 6.1 Post simülasyon sonucu elde edilen köşe frekansı değerleri	78
Çizelge 6.2 Post simülasyon sonucu elde edilen fazın -45° mutlak hata ile belirlenen frekans değerleri	78
Çizelge 7.1 CMOS CDBA ve serim sonucu oluşan CDBA'nın DC analiz karşılaştırma tablosu	79
Çizelge 7.2 CMOS CDBA ve serim sonucu oluşan CDBA ile gerçekleştirilen simülasyon sonucunda elde edilen köşe frekansları karşılaştırma tablosu	80
Çizelge 7.3 CMOS CDBA ve serim sonucu oluşan CDBA ile gerçekleştirilen simülasyon sonucunda elde edilen fazın -45° mutlak hatalı frekansları karşılaştırma tablosu.....	80
Çizelge 7.4 Eleman sayısı karşılaştırma tablosu	81
Çizelge Ek 1.1 TÜBİTAK YİTAL 1.5μ parametreleri	85
Çizelge Ek 2.1 Butterworth fonksiyonu katsayı tablosu	86

ÖNSÖZ

Yüksek Lisans öğrenimim süresince yardımlarını esirgemeyen sayın hocam Doç. Dr. Herman Sedef'e en içten teşekkürlerimi sunarım. Ayrıca serim aşamasında yardımcı olan Arş. Gör. Tuba Kıyan'a ve Devreler ve Sistemler Anabilim Dalı Arş. Görevlisi arkadaşlarıma teşekkür ederim.



ÖZET

Bu tezde, CDBA elemanı kullanılarak 1- kapılı ve 2- kapılı temel analog devreler tanıtılmış ve n . dereceden akım transfer fonksiyonlarının gerçekleştirilmesine ilişkin genel devreler verilmiştir. Bu devrelerin elde edilmesinde ayrıştırma ve işaret akış diyagramı yöntemlerinden yararlanılmıştır.

İkinci bölümde, CDBA elemanı tanıtılmış ve CMOS'larla $\pm 3V$ gerilimle çalışan CDBA topolojisi sunulmuştur. Bu topoloji, Sedef ve Acar tarafından 2000 yılında sunulan devrenin geliştirilmesiyle elde edilmiştir. CMOS CDBA devresi, TUBİTAK YİTAL 1.5 μ parametrelerine göre gerçekleştirilmiştir. PSPICE programı ile DC, AC ve geçici hal analizleri yapılmış ve devrenin performansı incelenmiştir.

Üçüncü bölümde, literatürde karşılaşılan ve aktif devre sentezinde çok kullanılan temel devre elemanları tanıtılmış ve bunlara ilişkin çıkış büyüklükleri ve işaret akış diyagramları elde edilmiştir. Bu temel devreler, CDBA elemanı ile gerçekleştirilmiştir.

Dördüncü bölümde, işaret akış diyagramı yöntemleri tanıtılmış ve n . dereceden akım modunda çalışan genel aktif filtre yapıları verilmiştir.

Beşinci bölümde, her bir işaret akış diyagramı yöntemi için akım modunda çalışan dördüncü dereceden alçak geçiren, yüksek geçiren, band geçiren, band söndüren ve tüm geçiren filtre devreleri verilmiştir. PSPICE programı ile simülasyonları yapılmış ve Bode diyagramları çizilmiştir. Simülasyonlarda, ideal CDBA ve CMOS'larla gerçekleştirilen CDBA devresi karşılaştırılmıştır.

Altıncı bölümde, CMOS CDBA devresinin serimi TUBİTAK YİTAL 1.5 μ kurallarına göre çizilmiş ve tümdevre haline getirilmiştir. Serim aşamasında oluşan parazitik kapasiteler hesaplanmış ve post simülasyonu gerçekleştirilmiştir.

Yedinci bölümde, bu çalışmada elde edilen tüm sonuçlar özetlenmiştir.

Anahtar kelimeler: Akım modlu devreler, İşaret akış diyagramı yöntemi, Gerilim izleyicili akım farkı kuvvetlendiricisi, Aktif filtre sentezi.

ABSTRACT

In this thesis, 1-gate and 2-gate basic analog circuits are introduced by using a CDBA component and general circuits, to realize n .th degree current transfer functions. To obtain these circuits, decomposition and signal flow graph methods are used.

In the second chapter, CDBA component is defined and the topology of CDBA component, which works with CMOS components in $\pm 3V$ voltage, is presented. This topology is obtained by improving the circuit introduced by Sedef and Acar in year 2000. CMOS CDBA circuit is realized according to TÜBİTAK YİTAL 1.5 micron parameters. PSPICE program is used for DC, AC and temporary state analysis and circuit performance is evaluated.

In the third chapter, fundamental circuit components are identified which take place in the literature and often used in the active circuit synthesis. Output values related to these components and signal flow graphs are obtained. These fundamental circuits are realized by CDBA components.

In the fourth chapter, signal flow graph methods are presented and n .th degree general active filter structures which work in current mode are given.

In the fifth chapter, working in current mode forth degree low pass, high pass, band pass, band rejection and all pass filter circuits are given for each signal flow graph method. The simulations are done in SPICE program and the Bode plots are drawn. Ideal CDBA and the CDBA circuits, which realized with CMOS, are compared in these simulations.

In the sixth chapter, the layout of the CMOS CDBA circuit is done according to the TÜBİTAK YİTAL 1.5 micron design rules and the integrated circuit form is obtained. The parasitic capacities, which formed in layout stage, are calculated and simulation is done.

In the seventh chapter, all conclusions, obtained in this thesis, are summarized.

Keywords: Current mode circuits, Signal flow graph method, Current differencing buffered amplifier, Active filter design.

1. GİRİŞ

Sürekli zamanlı filtreler, sürekli zamanlı giriş işaretinin frekans spektrumunu şekillendiren, böylelikle giriş işaretindeki istenmeyen frekans bileşenlerini ayrıştırarak, yalnızca istenilen frekans bileşenlerini içeren sürekli zamanlı çıkış işareti oluşturan devrelerdir. İşaretin içindeki gürültü gibi bozucu kısımlarını temizlemek, ölçme sırasındaki hatalar veya kötü bir iletim hattı nedeniyle oluşan distorsiyonu ortadan kaldırmak, haberleşme kanallarını daha verimli kullanmak için önceden karıştırılmış birden fazla işareti ayırmak, işareti demodüle etmek, ayrık zamanlı işareti sürekli zamanlı işarete çevirmek, işaretlerin bandlarını sınırlamak gibi pekçok amaç için kullanılabilir.

Elektrik devrelerinde en çok kullanılan analog devrelerin başında filtreler gelir. Pasif direnç, endüktans, kapasite elemanlarıyla gerçekleştirilen bu devreler aynı zamanda aktif elemanlarla birlikte sadece kapasite elemanları (Aktif – C), sadece direnç elemanları (Aktif – R) ya da bunların her ikisi birden kullanılarak da gerçekleştirilebilir (Aktif – RC). Aktif filtreler ve osilatörler gibi devrelerin gerçekleştirilmesinde son yirmi yılda, işlemsel kuvvetlendiriciler önemli rol oynamıştır. Son yıllarda ise akım taşıyıcılar (CCII+ ve CCII-) ve akım geri beslemeli işlemsel kuvvetlendiriciler (CFA) daha geniş band genişliğine sahip olmaları nedeniyle tercih edilmektedirler (Özcan vd.,1999).

Yine son yıllarda, bazı devre tasarımcıları akım transfer fonksiyonu gerçekleştiren devrelerin, gerilim transfer fonksiyonu gerçekleştiren devrelere nazaran daha avantajlı olduğunu görmüşler ve bu tip devreleri elde etmeye çalışmışlardır.

Gerilim transfer fonksiyonu sağlayan devrelerde en çok kullanılan aktif eleman, yüksek giriş, düşük çıkış empedansı ile bu işe çok uygun olan işlemsel – kuvvetlendiricidir (Op – Amp). Fakat Op – Amp’tan beklenen aşırı gerilim kazancı nedeniyle oluşması muhtemel bir kararsızlık sorununu önlemek amacıyla kullanılan kompanzasyon kapasitesi, bu elemanın band genişliğini önemli ölçüde azaltmaktadır (Allen ve Holberg, 1987). Ayrıca bu tip devrelerdeki yüksek empedanslı düğümler parazitik kapasitelerle beraber büyük zaman sabitleri oluşturup, devrenin çalışma frekansını düşürmektedir (Wilson, 1989). Düşük empedans seviyelerinde çalışan akım modlu devreler için, bu tür bir olumsuzluk söz konusu olmamaktadır. Gerilim modlu devrelerde, aynı zamanda dinamik performans da kötü olacaktır. Aktif devrelerdeki dinamik aralığın sınırlanması genelde düşük besleme gerilimlerinden kaynaklanmaktadır. Analog devrelerin sayısal devreler ile beraber gerçekleştirilmesi, besleme gerilimlerini 5V ile sınırlamıştır. Eğer devrede esas büyüklükler

akım, gerilimler ara büyüklükler ise, gerilimler tasarım yönteminden bağımsız olarak, kolaylıkla istenilen değerlere ayarlanabilir (Özoğuz, 1993).

Belli bir amaca uygun olarak çeşitli ölçmeler veya matematiksel işlemlerle elde edilmiş devre fonksiyonlarını sağlayan devrelerin tasarlanması ve yine bu devrelerdeki elemanlara ilişkin devre parametrelerinin hesabı devre sentezinin konusudur. Devre sentezi aktif ve pasif devre sentezi olmak üzere iki bölümde incelenebilir. Sadece pasif devre elemanları kullanılarak yapılan senteze pasif devre sentezi, pasif devre elemanları ile birlikte en az bir aktif eleman kullanılarak yapılan senteze ise aktif devre sentezi denir. Devre sentezinde sunulan yöntemler kendi aralarında ikiye ayrılırlar (Anday, 1981). Bunlar;

- 1) Devre modelinin öncelikle seçildiği yöntemler.
 - a) Ayırıştırma yöntemi (RC:-RC ayrışımı)
 - b) Katsayıları eşleştirme yöntemi
- 2) Devre modelinin öncelikle seçilmediği yöntemler.
 - a) Durum denklemleri yöntemi
 - b) Blok-diyagramı yöntemi
 - c) İşaret-akış diyagramı yöntemi
 - d) Pasif devre sentezinin uygulandığı yöntemlerdir.

Bu tezde, işaret akış diyagramı yöntemi kullanılarak aktif devre sentezi gerçekleştirilmiştir.

Bilindiği gibi, işaret akış diyagramları, lineer, cebirsel, bağımsız bir denklem sistemine ilişkin olarak düğümlerden ve bu düğümlere bağlı yönelmiş dallardan oluşan diyagramlardır. Ele alınan herhangi bir lineer devrenin veya transfer fonksiyonunun işaret akış diyagramı çizilebilir. Ayrıca, herhangi bir işaret akış diyagramı diğer bir diyagrama dönüştürülebilir. Bu nitelikler işaret akış diyagramı yönteminin devre sentezinde güçlü bir metod olmasını sağlamaktadır (Güneş E.O., 1996).

Bir devre fonksiyonunun bu yolla gerçekleştirilebilmesi için önce kimi alt-devreler ele alınmakta, bu alt-devrelerin analizi yapılarak bu devrelere ilişkin işaret akış diyagramları elde edilmektedir. Sentez böylece, gerçekleştirilmesi istenen devre fonksiyonuna ilişkin olarak, ele alınan alt-devrelere ait olan alt-diyagramlardan oluşan bir işaret akış diyagramının elde edilmesine, bu diyagramdan da elde edilen dönüşüm kurallarından yararlanılarak, aktif devreye geçişe dayandırılmış olmaktadır.

Tümdevre teknolojisinin geliştirilmesiyle çok küçük hacimlere sığdırılmış, değişik yapılarda aktif devre elemanları ortaya çıkmıştır. Bunlardan bazıları Op –Amp'lar, işlemsel transkondüktans kuvvetlendiriciler (OTA), birinci kuşak akım taşıyıcılar (CCI), ikinci kuşak akım taşıyıcılar (CCII), akım geribeslemeli kuvvetlendiricilerdir (CFA). Bu devre elemanları, lineer davranışlarının iyi olması nedeniyle, aktif devre sentezinde oldukça yaygın olarak kullanılmış ve bunlarla pek çok devre tasarımları yapılmıştır (Sedef, 1994).

Acar ve Özoğuz (1998) tarafından literatüre kazandırılan yeni bir aktif blok, aktif devre sentezinde ve gerçekleştirmede kolaylıklar sağlamaktadır. Bu tezde de CDBA elemanı kullanılarak akım modlu aktif filtre sentezi gerçekleştirilmiştir. CDBA elemanı geniş bir frekans aralığında hem akım hem de gerilim modunda çalışabilmektedir.

Bu bölümde, devre sentezinin tarihi gelişiminden bahsedildikten sonra devre sentezinde karşılaşılan sorunlar açıklanmıştır. Daha sonra konuyla ilgili çalışmalar incelenmiş ve bu tezde izlenen yol belirlenmiştir.

1.1 Tarihçe

Devre sentezi yani devre fonksiyonlarından bir veya birden fazla devrenin sistematik yöntemlerle elde edilmesi konusu 1915 – 1917 yılları arasında Amerika'da ve Almanya'da George Campbell ve Karl Wagner'ın elektrik filtrelerini birbirinden bağımsız olarak bulmalarıyla başlamıştır. 1924 – 1931 yılları arasında Otto J. Zobel, sonraki yıllarda Ronal M. Foster, Wilhelm Cauer, Otto Brune, Hendrick Bode, 1980'li yıllarda ise Sydney Darlington bu bilim dalına önemli katkılarda bulunmuşlardır. Sentezden yararlanılarak devre tasarımı konusunda ilk makale 1924 yılında Foster tarafından yazılmıştır.

Savaş sonrasındaki yıllarda, özellikle haberleşme sistemlerinde kapasiteyi ve güvenliğini arttırmak için yeni çalışmalar yapılması gerekli görülmüştür. Bu arada 1945 yılında Bell Laboratuvarında bir araştırma grubu kurulmuştur. Burada yapılan yarıiletkenler konusundaki çalışmalar sonucunda, Bardeen ve Brattain 1947 yılında tranzistörü keşfetmişlerdir. Teknolojinin gelişmesiyle çok sayıda direnç, diyot, tranzistör ve kapasiteden oluşan elektronik devrelerin bir bütün olarak gerçekleştirilmesi yolu bulunmuştur. Böylece ortaya tümleşik devreler (IC) çıkmıştır. İlk tümdevre 1960 yılında gerçekleştirilen ve 4 elemandan oluşan RTL (Resistor Transistor Logic) tipindeki devredir. Bir tümdevredeki eleman sayısı 1964'te 40'a ve 1972'de 1200'e yükselmiştir. 1982'li yıllarda VLSI (Very Large-Scale Integration) olarak isimlendirilen sistemlerde 100,000'ler mertebesinde eleman içeren tümdevreler gerçekleştirilmiştir (Leblebici D., 1974).

1.2 Aktif Devre Sentezi Sorunu

Lineer toplu elemanlı bir devrenin sentezi istenilen özellikleri sağlayan sabit katsayılı rasyonel devre fonksiyonunun gerçekleştirilmesine dayanır. İstenilen özellikleri sağlayan ve fiziksel olarak gerçekleştirilebilen devre fonksiyonlarının kutupları sol yarı s düzleminde ve imajiner eksen üzerinde katsız olarak bulunurlar. Öte yandan, direnç ve kapasite elemanlarından oluşmuş RC devrelerinin devre fonksiyonlarının kutupları negatif reel ekseninde bulunmaktadır. Bunun sonucunda RC devreleri ile kompleks kutuplar gerçekleştirilememektedir. Oysa direnç, kapasite ve endüktans elemanlarından oluşan RLC devrelerinin kompleks kutupları bulunabilmektedir. Bu nedenle pasif devre sentezinde direnç ve kapasite elemanlarının yanı sıra genellikle endüktans elemanları kullanılmaktadır. Ancak endüktans elemanı, yüksek frekansta lineer olmayan davranışı, istenmeyen kuplajları, alçak frekans uygulamasında ortaya çıkardığı boyut ve ağırlık, üretim güçlüğü ve maliyet sorunları, tümleştirmeye uygun olmayışı gibi nedenlerle kullanılmasından kaçınılan ancak fonksiyonundan vazgeçilemeyen bir elemandır. Bunların yanı sıra her devre fonksiyonu da RLC devreleri ile gerçekleştirilebilir.

Bu nedenlerle, gerek pasif RLC devrelerinin bu tür kısıtlamalarından, gerekse endüktans elemanının sağladığı özellikleri bir başka yoldan sağlamak amacı ile aktif elemanların kullanılması yoluna gidilmiştir (Anday,1981).

1.3 Konuyla İlgili Çalışmalar

Son yıllarda, akım modunda çalışan devrelerle ilgili pek çok çalışma yapılmıştır. Bu çalışmaların çoğunda aktif eleman olarak akım taşıyıcı kullanılmıştır. CDBA elemanı tanıtıldıktan sonra, bu elemanı kullanarak akım modunda çalışan devreler sunulmaya başlanmıştır.

Roberts ve Sedra (1989), akım modunda çalışan devrelerin sağladığı kolaylıkları sıraladıkları makalelerinde, gerilim transfer fonksiyonu sağlayan devrelerden, akım transfer fonksiyonu gerçekleştiren devrelere geçmek için bir yöntem önermişlerdir. Bu devrelerin dönüştürülen devreler ile aynı duyarlılığa sahip olduğunu ifade etmişlerdir. Akım modundaki bu filtre devrelerinde daha yüksek band genişliği, daha büyük lineerlik elde edilebileceğini göstermişlerdir.

Chang ve Chen (1991), gerilim modundaki devreleri akım modundaki devrelere dönüştürmek için işaret akış diyagramına dayanan bir yöntem önermişlerdir.

Özoğuz vd., (1998), iki girişli, üç çıkışlı akım modunda çalışan, iki adet genel filtre devresi sunmuşlardır. Bu devreler, dört adet (CCII+) tipinde akım taşıyıcı ile gerçekleştirilmiştir.

Acar ve Özoğuz (1998) literatüre yeni bir aktif eleman kazandırmıştır. Current differencing buffered amplifier (CDBA) adı verilen bu aktif eleman ile filtre sentezinde kolaylıklar sağlanabileceği gösterilmiştir. CDBA elemanı, iki adet CFA elemanı ile gerçekleştirilmiştir. Bu makalede, işaret akış diyagramı yöntemi kullanılarak üçüncü dereceden gerilim modunda çalışan tüm geçiren filtre sentezi yapılmıştır.

Acar ve Özoğuz (1999), CDBA elemanı kullanılarak, işaret akış diyagramı yöntemi ile akım modunda çalışan üçüncü dereceden tüm geçiren filtre devresi gerçekleştirmişlerdir.

Özcan vd., (1999) tarafından yayınlanan makalede, CMOS'larla CDBA elemanı gerçekleştirilmiştir. Gerçeklenen CMOS CDBA elemanı ile tek dirençle kontrol edilen osilatör devresi sunulmuştur.

Toker vd., (2000) tarafından yapılan çalışmada, CDBA elemanı kullanılarak yüksek kalite faktörüne sahip akım modunda çalışan band geçiren filtre devresi sunulmuştur.

Sedef ve Acar (2000) tarafından yayınlanan makalede, CMOS'larla CDBA elemanı gerçekleştirilmiş ve gerilim modunda çalışan filtre devreleri sunulmuştur.

Salama ve Soliman (2000) tarafından yayınlanan makalede, farklı bir topoloji ile CMOS CDBA devresi verilmiştir. Bu devre ile gerilim modunda çalışan alçak geçiren, yüksek geçiren ve band geçiren filtre devreleri gerçekleştirilmiştir.

Yukarıda kısaca açıklanan literatür çalışmaları CDBA elemanının üstünlüklerini ortaya koymuş ve osilatörler, filtreler gibi değişik amaçlı analog devreler için bu elemanın çok kullanışlı olduğunu göstermiştir. Ancak bu çalışmaların içinde n . dereceden akım transfer fonksiyonlarının sistemli bir biçimde gerçekleştirilmesine ilişkin bir yöntemle rastlanmamıştır. Bu nedenle, bu çalışmada CDBA elemanı kullanılarak n . dereceden akım transfer fonksiyonlarının işaret akış diyagramları ile gerçekleştirilmesine ilişkin genel bir sentez yöntemi sunulmuştur.

2. GERİLİM İZLEYİCİLİ AKIM FARKI KUVVETLENDİRİCİSİ (CDBA)

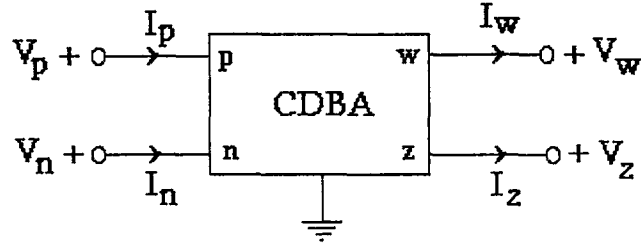
Bu bölümde CDBA elemanı tanıtılmış, devre sembolleri, devre modelleri ve tanım bağıntıları verilmiştir. Daha sonra, CMOS'larla gerçekleştirilen CDBA elemanının devresi verilmiş ve PSPICE programı ile analizleri yapılmış ve performansı incelenmiştir.

Son on yılda ve özellikle geçen yıllarda, akım geribeslemeli işlemsel kuvvetlendiriciler (CFA), faz çeviren ve çevirmeyen ikinci kuşak akım taşıyıcıları (CCII+ ve CCII-) gibi yeni aktif yapı blokları, daha fazla dinamik genliğe sahip olmaları, daha fazla band genişliğine sahip olmaları ve düşük güce gereksinim duymaları gibi özelliklerinden dolayı oldukça beğeni kazanmışlardır. Gerilim izleyicili akım farkı kuvvetlendiricisi (CDBA), son yıllarda literatüre verilmiş olan çalışmalarda da gösterildiği gibi, geniş-bandlı aktif süzgeç gerçeklemelerine uygun bir eleman olduğunu kanıtlamıştır.

CDBA Elemanı CMOS'larla rahatlıkla yapılabilirdiği gibi, iki adet CFA elemanı kullanılarak da gerçekleştirilebilir. Literatürde CMOS'larla gerçekleştirilmiş farklı topolojilerde CDBA elemanları mevcuttur.

CMOS'larla gerçekleştirilen CDBA elemanı farklı metodlar kullanılarak yapılabilir. Bu metodlardan biri farksal akım kontrollü akım kaynağı (Differential Current Controlled Current Source (DCCCS) ardından gerilim izleyici devresi kullanmaktır. Bu tezde bu metod kullanılarak CMOS CDBA gerçekleştirilmiştir. Gerilim izleyicisi, birim geri beslemeli bir işlemsel kuvvetlendirici ile oluşturulmuştur.

CDBA, beş uçlu aktif devre elemanıdır ve sembolü Şekil 2.1'de verilmiştir. Bu uçlardan biri referans (toprak) olmak üzere, iki uç giriş (p , n) ve iki uç ise (z , w) çıkış olarak kullanılmaktadır. Giriş ve çıkış uçlarından her birinin referans ucu ile oluşturduğu çift bir kapı oluşturur. Bu nedenle CDBA elemanı dört kapılı olarak da düşünülebilir. p ve n uçları akım girişli olup gerilimleri sıfırdır ($V_p = 0$, $V_n = 0$). z ucu akım çıkışlıdır ve p ve n uçlarından akan akımın farkını izler ($I_z = I_p - I_n$). w ucu ise gerilim çıkışlıdır ve z ucundaki gerilimi izler ($V_w = V_z$).

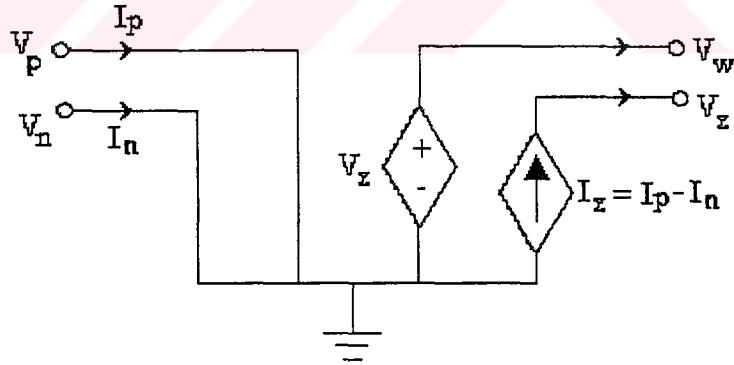


Şekil 2.1 CDBA elemanın sembolü

CDBA elemanın küçük işaretlerdeki lineer tanım bağıntısı (2.1)'deki hibrid matrisiyle verilebilir.

$$\begin{bmatrix} I_z \\ V_w \\ V_p \\ V_n \end{bmatrix} = \begin{bmatrix} 0 & 0 & 1 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} V_z \\ I_w \\ I_p \\ I_n \end{bmatrix} \quad (2.1)$$

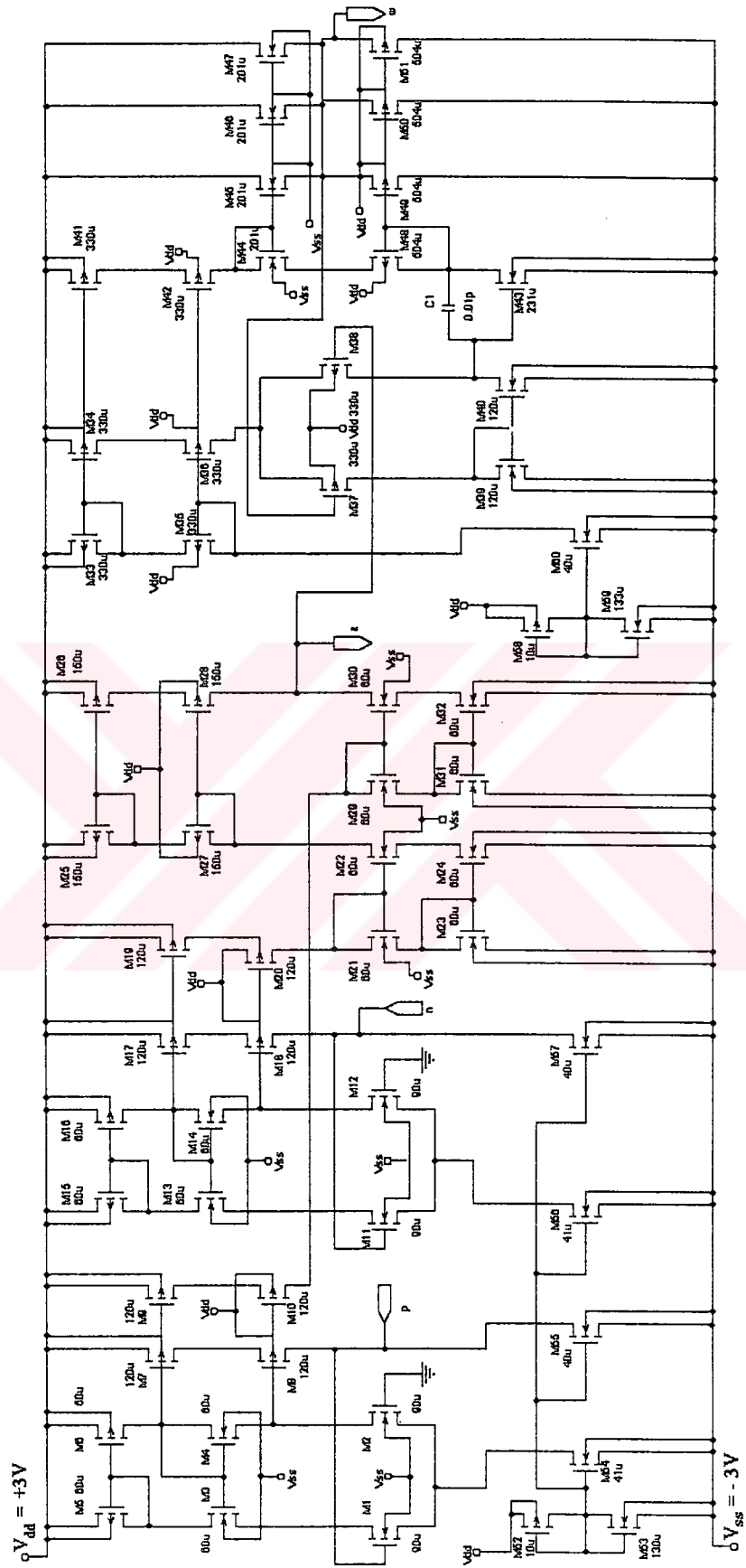
Bu tanım bağıntısından da görüldüğü gibi, CDBA birim kazançlı bir fark akım kontrollü akım kaynağı ile ve birim kazançlı bir gerilim kontrollü gerilim kaynağı ile modellenebilir. CDBA elemanın bağımlı kaynaklarla oluşturulmuş küçük işaretlerdeki eşdeğer devresi Şekil 2.2'de verilmiştir.



Şekil 2.2 CDBA küçük işaret eşdeğer devresi

2.1 CDBA Elemanının CMOS'larla Gerçekleştirilmesi

Bu kısımda, CMOS'larla gerçekleştirilen ve Şekil 2.3'te verilen CDBA devresi tanıtılmış ve CDBA elemanını oluşturan bloklar açıklanmıştır.



Şekil 2.3 CMOS'larla gerçekleştirilen CDBA elemanı

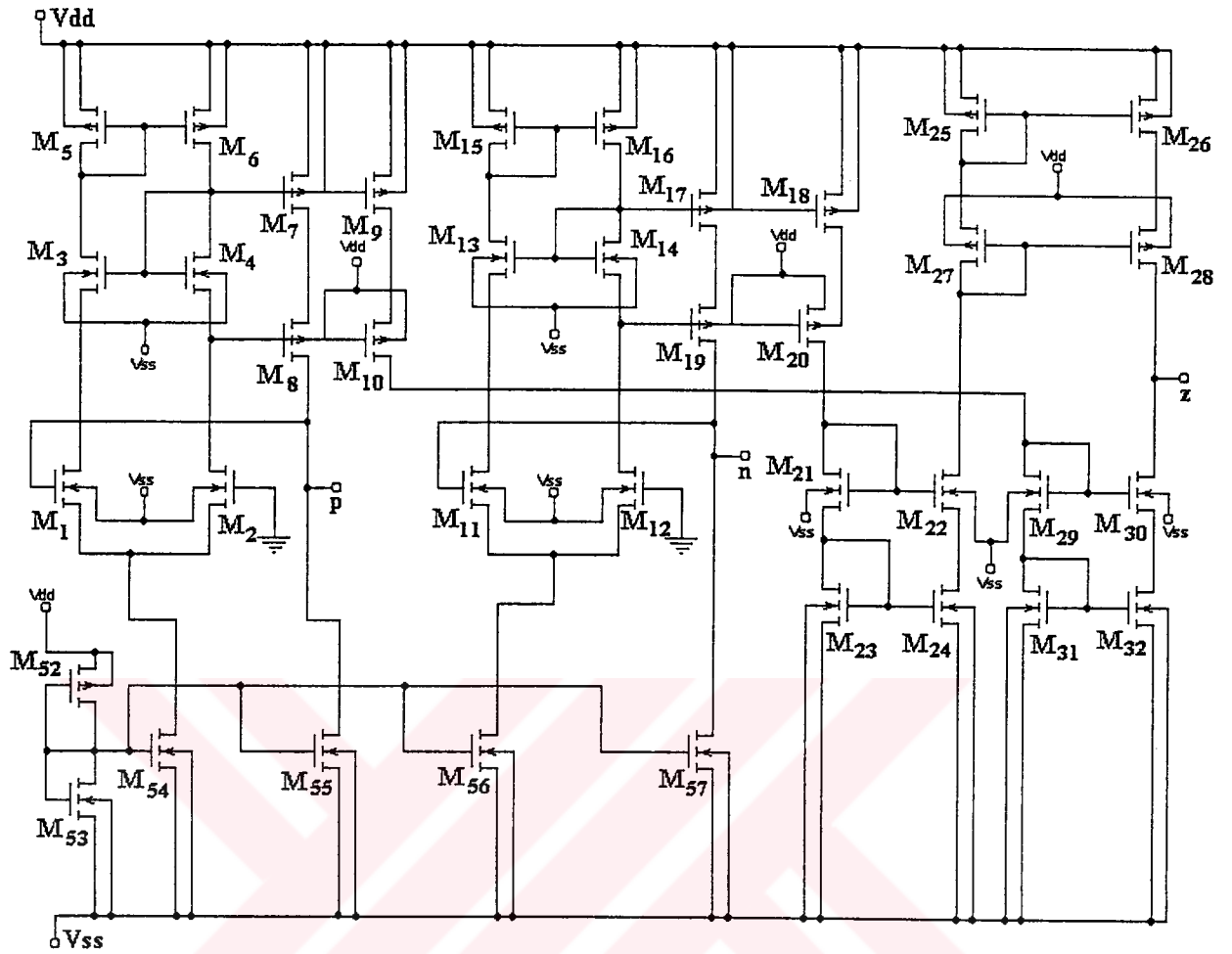
CDBA elemanını oluşturan CMOS tranzistörlerin kanal genişliği (W) ve uzunluk (L) oranları Çizelge 2.1’de verilmiştir. CMOS CDBA devresinin besleme gerilimi $V_{dd} = +3V$, $V_{ss} = -3V$ ’tur.

Çizelge 2.1 CMOS tranzistörlerin parametreleri

CMOS Tranzistör	W/L ($\mu m/\mu m$)
M_1, M_2, M_{11}, M_{12}	90 / 1.5
$M_3 - M_6, M_{13} - M_{16}, M_{21} - M_{24}, M_{29} - M_{32}$	60 / 1.5
$M_7 - M_{10}, M_{17} - M_{20}, M_{39}, M_{40}$	120 / 1.5
$M_{33} - M_{38}, M_{41}, M_{42}$	330 / 1.5
$M_{25} - M_{28}$	150 / 1.5
M_{43}	231 / 1.5
$M_{44} - M_{47}$	201 / 1.5
$M_{48} - M_{51}$	504 / 1.5
M_{52}, M_{58}	10 / 1.5
M_{53}	130 / 1.5
M_{54}, M_{56}	41 / 1.5
M_{59}	133 / 1.5
M_{55}, M_{57}, M_{60}	40 / 1.5

CDBA elemanının ilk kısmında giriş p ve n uçları ve çıkış z ucu ve bu uçların tanım bağıntılarını oluşturmak için DCCCS yapısı kullanılır. z ucundan akan akım p ve n uçlarından akan akımların farkına eşittir. Ayrıca p ve n uçlarının gerilimleri sıfırdır. DCCS yapısının ardından birim geri beslemeli işlemsel kuvvetlendirici yapısı eklenerek CDBA aktif elemanı oluşturulur.

Şekil 2.4’te DCCS yapısı verilmiştir. Bu devrede $M_{54}, M_{55}, M_{56}, M_{57}$ tranzistörleri, akım kaynakları oluşturmak için kullanılmıştır. M_{52} ve M_{53} tranzistörleri, bu akım kaynaklarını kutuplamaktadır. Bu akım kaynakları $I_b = 800\mu A$ ’lik dc akım üretmektedirler. M_1 ve M_2 tranzistörleri üzerinden geçen akım M_{54} tranzistörü üzerinden geçen akımın yarısına eşittir.



Şekil 2.4 DCCS devresi

I_p Akımı, p ucundan akıtıldığında $M_7 - M_{10}$ tranzistörlerine ilişkin akım $I_{D10} = I_b - I_p$ olur. Aynı şekilde M_{11} ve M_{12} tranzistörlerinden akan akım M_{56} tranzistörü ile oluşturulan akımın yarısına eşittir. I_n kadar bir akım, n ucundan akıtıldığında $M_{17} - M_{20}$ tranzistörlerine ilişkin akım $I_{D20} = I_b - I_n$ olur. $I_b - I_p$ akımı $M_{29} - M_{32}$ akım aynaları ile ($I_{D10} = I_{D30}$), $I_b - I_n$ ise $M_{25} - M_{28}$ akım aynaları ile çıkışa iletilir ($I_{D20} = I_{D28}$). z ucuna giren ve çıkan akımları eşitlersek, z ucunda $I_z = (I_b - I_n) - (I_b - I_p) = I_p - I_n$ elde edilir.

M_1 ve M_2 tranzistörlerinden akan akımlar, $M_3 - M_6$ akım aynaları ile birbirine eşit tutulduğundan M_2 tranzistörünün geçit – kaynak gerilimi M_1 tranzistörünün geçit – kaynak gerilimine eşit olacaktır ($V_{GS1} = V_{GS2}$). Aynı şekilde, $M_{11} - M_{12}$ tranzistörlerinden akan akımlar, $M_{13} - M_{16}$ akım aynaları ile eşit tutulur. Böylelikle $V_{GS11} = V_{GS12}$ olur. M_1 tranzistörünün geçit ucu p ucuna bağlı olduğundan, $V_{dp} = V_p = -V_{GS2} + V_{GS1}$ 'dir. $V_{GS1} = V_{GS2}$ olduğu için $V_p = 0$ bulunur. Aynı şekilde M_{11} tranzistörünün geçit ucu n ucuna bağlı olduğundan, $V_{dn} = V_n = -V_{GS12} + V_{GS11}$ 'dir. $V_{GS11} = V_{GS12}$ olduğu için $V_n = 0$ bulunur.

2.2 CDBA Elemanının Performans Analizi

Bu alt bölümde Şekil 2.3'te görülen CMOS'larla gerçekleştirilen CDBA devresinin PSPICE programından yararlanılarak DC, AC ve geçici hal analizleri yapılmış ve performansı incelenmiştir. Simülasyon işlemi TÜBİTAK YİTAL 1.5 μ parametreleri kullanılarak gerçekleştirilmiştir. Tübitak yital 1.5 μ parametreleri Ek 1'de verilmiştir.

2.2.1 CDBA'nın Offset Gerilim ve Akım Değerleri

CDBA elemanının p ve n ucuna uygulanan akımların $I_p = I_n = 0A$ olması, ayrıca çıkış z ucunun da kısa devre elemanı ile ($R_z = 0 \Omega$) sıfır volt'a şartlanması durumunda giriş ve çıkış uçlarının offset gerilim ve akım değerleri Çizelge 2.2'de verilmiştir.

Çizelge 2.2 Giriş ve çıkış uçlarının offset gerilim ve akım değerleri

Gerilim	Akım
$V_p = -543\mu V$	$I_p = 0A$
$V_n = -543\mu V$	$I_n = 0A$
$V_z = 0V$	$I_z = 150.28nA$
$V_w = 302\mu V$	$I_w = 0A$
$V_{dd} = 3V$	$I_{dd} = -15.3mA$
$V_{ss} = 3V$	$I_{ss} = -15.3mA$

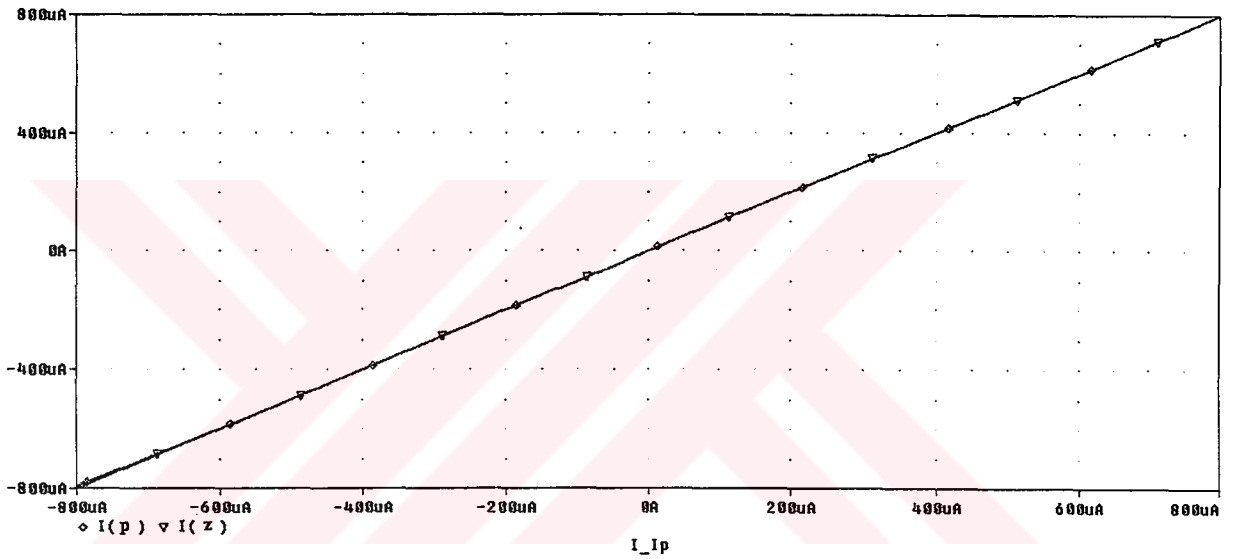
Yukarıdaki şartlanma koşullarına göre CDBA elemanında harcanan ortalama güç $91.8 mW \approx 92 mW$ 'tır.

2.2.2 Lineer Bölgede Çalışma Koşulları (DC analiz)

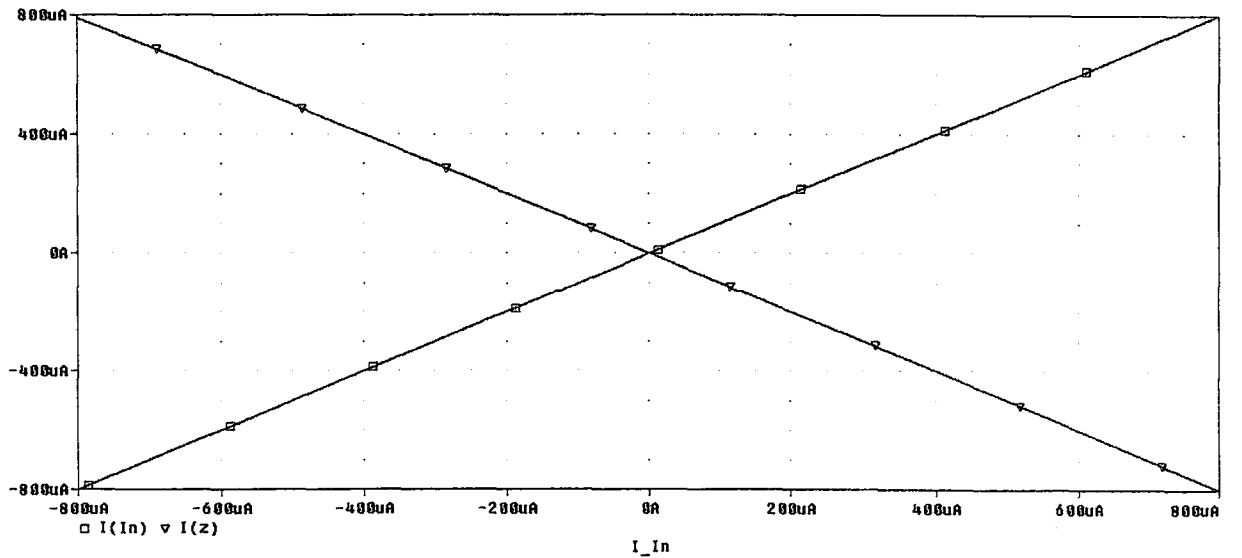
Şekil 2.3'te görülen CDBA devresi ile gerçekleştirilmiş olan çeşitli devrelerin (kuvvetlendiriciler, filtreler vb.) kendilerinden beklenen fonksiyonları tam olarak yerine getirebilmeleri için, bu devrelerde kullanılan her bir CDBA'nın lineer olarak çalışması gerekir. Bu nedenle kullanılacak olan CDBA'ların giriş ve çıkışlarına ilişkin akım veya gerilim sınır değerlerinin yani doyma akımlarının ve gerilimlerinin bilinmesi gerekir. Sınır değerlerin bulunması için bazı test devreleri gerçekleştirilmiş ve bu devrelerin analizleri yapılarak CDBA'nın lineer bölgede çalışma koşulları araştırılmıştır.

İlk olarak $R_z = 0\Omega$ (kısa devre) ve $I_n = 0A$ yapılmıştır. CDBA'nın p girişine $-800\mu A \leq I_p \leq 800\mu A$ aralığında değişen bir DC tarama akımı uygulanmış ve I_z akımının I_p 'ye göre değişimi incelenmiştir. Bu koşul altında z ucunun akım değerleri %1 hata payı ile $750\mu A \leq I_z \leq 800\mu A$ sınır değerleri içinde lineer olarak değiştiği görülmüştür. I_z akımının I_p 'ye göre değişimi Şekil 2.5'te verilmiştir.

Aynı şekilde $I_p = 0A$ yapılarak, n girişine $-800\mu A \leq I_n \leq 800\mu A$ aralığında değişen bir tarama akımı uygulanmış ve I_z akımının I_n 'ye göre değişimi incelenmiştir. Bu koşul altında z ucunun akım değerlerinin %1 hata payı ile $-800\mu A \leq I_z \leq 750\mu A$ sınır değerleri içinde lineer olarak değiştiği görülmüştür. I_z akımının I_p 'ye göre değişimi Şekil 2.6'da verilmiştir.



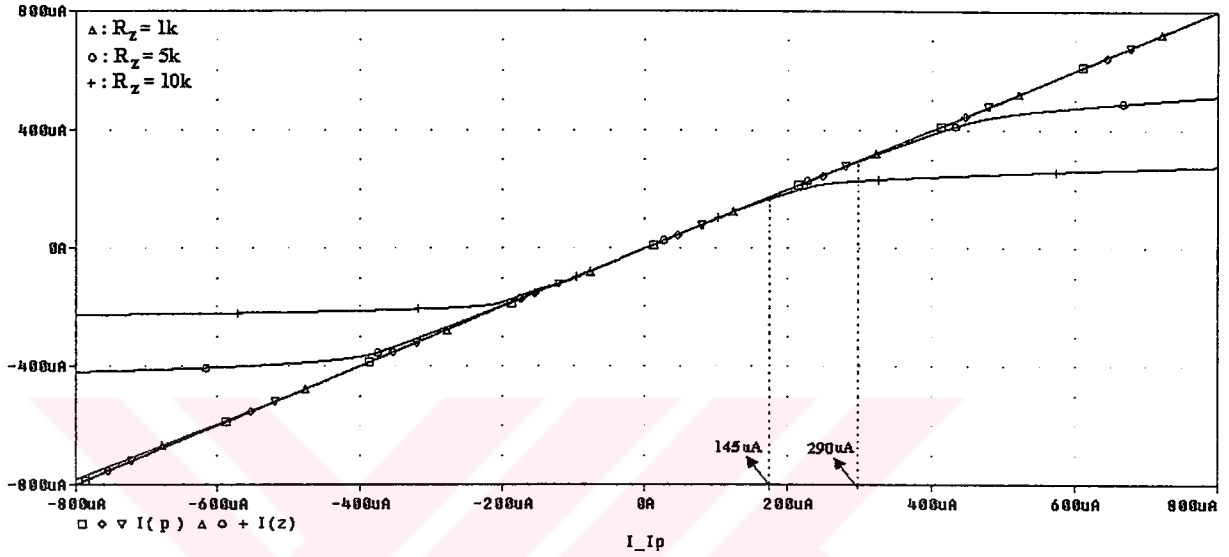
Şekil 2.5 I_z akımının I_p ile değişimi ($R_z = 0\Omega$)



Şekil 2.6 I_z akımının I_n ile değişimi ($R_z = 0\Omega$)

Elektriksel işaretlerin maksimum simetrik salınım yapabilmesi göz önüne alındığında z ucu akım sınırları $-750\mu A \leq I_z \leq 750\mu A$ olarak belirlenmiştir.

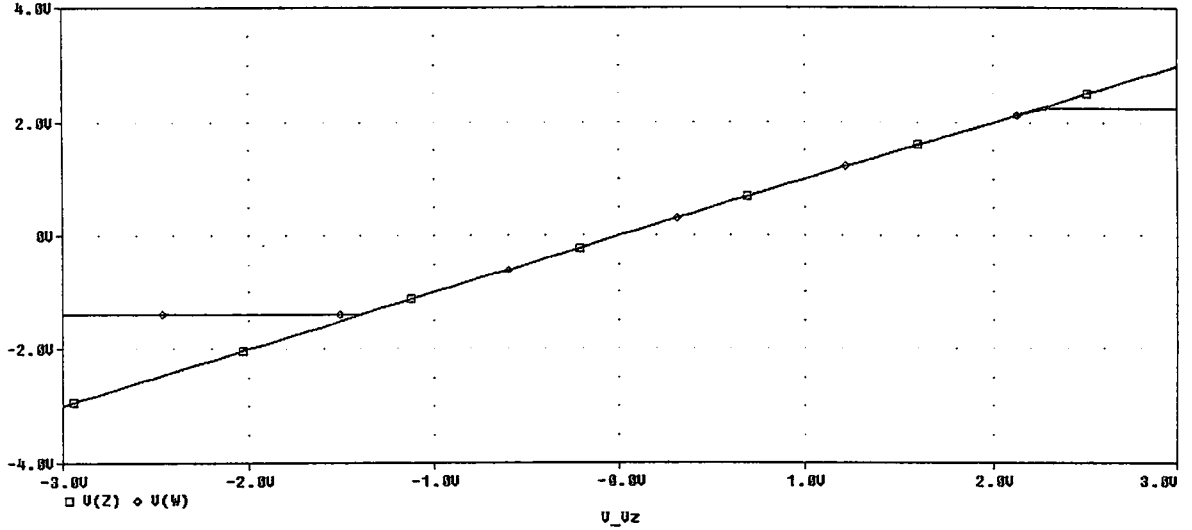
CDBA'nın z ucunun gerilim değişimine bağlı olarak lineerliğinin nasıl değiştiğini bulmak için $R_z = 1k\Omega, 5k\Omega, 10k\Omega$ değerleri için analiz yapılmış ve Şekil 2.7'deki sonuçlar elde edilmiştir. Bu işlem $I_n = 0A$ ve $-800\mu A \leq I_p \leq 800\mu A$ için gerçekleştirilmiştir.



Şekil 2.7 I_z akımının I_p ile değişimi ($R_z = 1k\Omega, 5k\Omega, 10k\Omega$)

Şekil 2.7'deki değişim sonuçları incelendiğinde, akımların doyma (kırılma) noktalarındaki değerler o eğrinin çizilmesindeki koşulu sağlayan R_z direnç değeri ile çarpıldığında z ucuna ilişkin gerilimlerin $-1.45V \leq V_z \leq 1.45V$ sınır değerleri içinde lineer olarak değiştiği görülmüştür. Aynı şekilde $I_p = 0A$ ve n girişine genliği $-800\mu A \leq I_n \leq 800\mu A$ aralığında değişen bir DC tarama akımı uygulandığında da V_z çıkışı için aynı sınır değerler elde edilmiştir.

Son olarak, tanım bağıntısındaki $V_z = V_w$ bağıntısının ne kadar gerçekleştirilebildiğini inceleyebilmek için z ucuna bir gerilim kaynağı bağlanmış ve $-3V \leq V_z \leq 3V$ aralığında değişen DC tarama gerilimi uygulanmıştır. Buna göre w ucuna ilişkin gerilimlerin $-1.4V \leq V_w \leq 2.2V$ aralığında lineer olarak değiştiği görülmüştür. Bu değişimin grafiği Şekil 2.8'de verilmiştir.



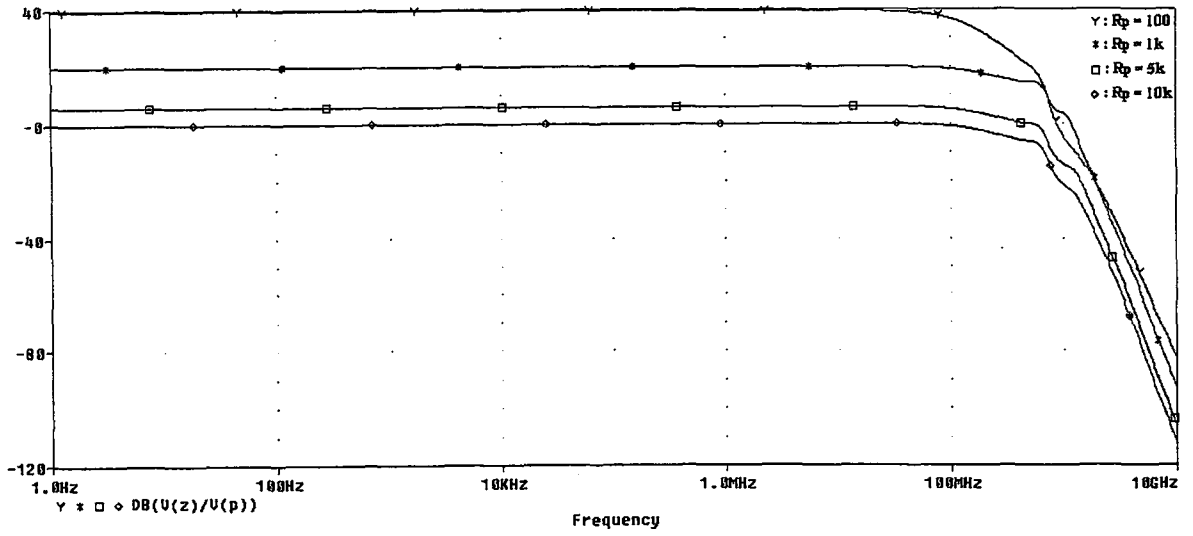
Şekil 2.8 V_w 'nın V_z ile değişimi

Sonuç olarak, elektriksel işaretin maksimum simetrik salınım yapabilmesi için doyma akım ve gerilim sınırları $|I_p| = |I_z| \leq 750\mu A$, $|V_w| = |V_z| \leq 1.4V$ olarak belirlenir.

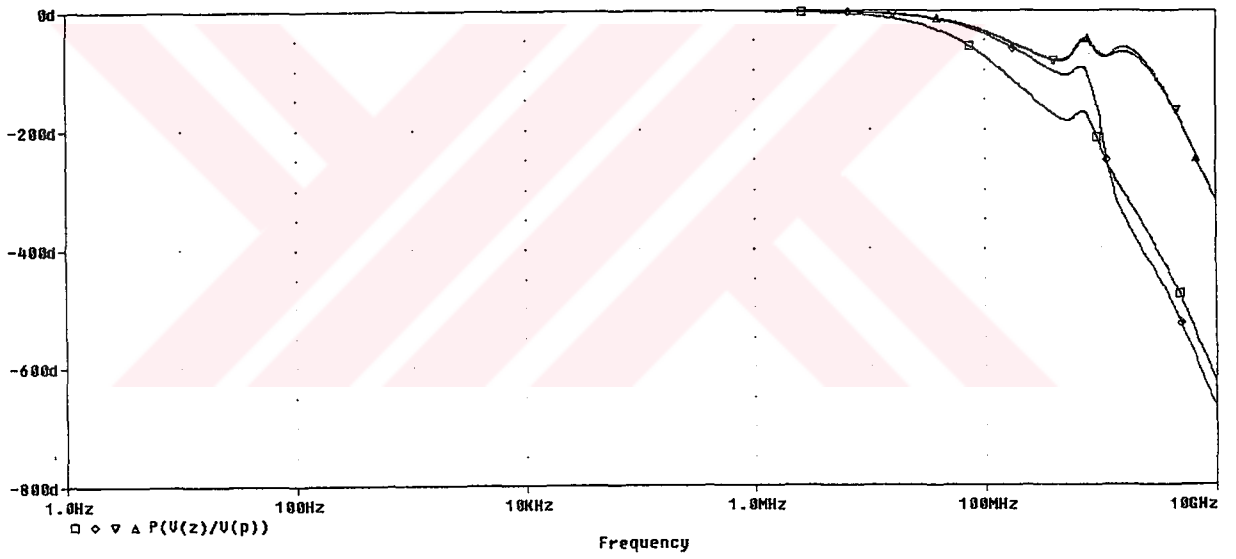
2.2.3 CDBA'nın Frekans Yanıtı (AC analiz)

Şekil 2.3'te görülen CDBA devresinin AC şartlarda davranışlarını incelemek ve frekans karakteristiklerini çıkarmak için, p ve z uçları R_p ve R_z dirençleri ile sonlandırılmıştır. Böylelikle bir gerilim kuvvetlendirici devresi elde edilmiştir. Bu devrede gerilim kazancını $|V_z / V_p| = R_z / R_p$ eşitliği ile hesaplamak mümkündür. $R_z = 10k\Omega$ sabit tutulmuş ve R_p direncinin 100Ω , $1k\Omega$, $5k\Omega$ ve $10k\Omega$ değerleri için V_p girişine maksimum genliği $100mV$ olan ve frekansı $1Hz$ ile $10GHz$ arasında değişen bir AC tarama gerilimi uygulanmıştır. Bu test koşulları altında V_z / V_p , V_z / V_n ve V_w / V_z gerilim transfer fonksiyonlarına ilişkin elde edilen genlik – frekans ve faz – frekans karakteristikleri sırasıyla Şekil 2.9 , Şekil 2.10, Şekil 2.11, Şekil 2.12, Şekil 2.13 ve Şekil 2.14'te verilmiştir. Bu devrede $p - z$ ve $n - z$ uçlarına ilişkin gerilim transfer fonksiyonlarının genliklerinin $-3dB$ zayıfladığı noktalardaki değişik R_p dirençleri için elde edilen köşe frekans değerleri Çizelge 2.3'te ve fazın -45° kaydığı noktalardaki değişik R_p dirençleri için elde edilen frekans değerleri Çizelge 2.4'te verilmiştir.

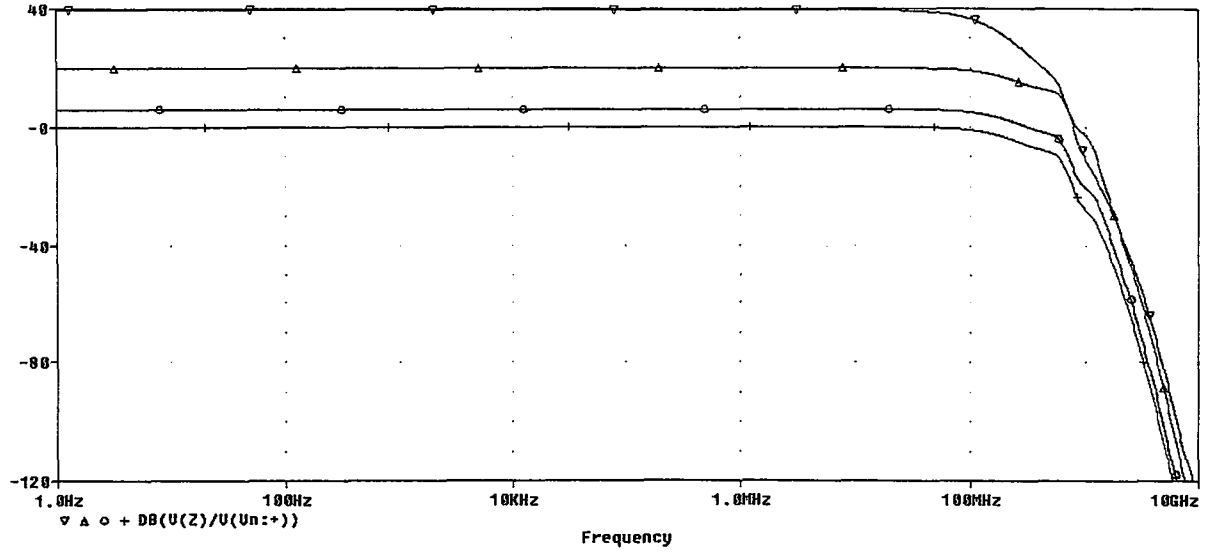
Ayrıca, z ve w uçlarına ilişkin gerilim transfer karakteristiğinde köşe frekansı değeri $1150MHz$ olarak ölçülmüştür.



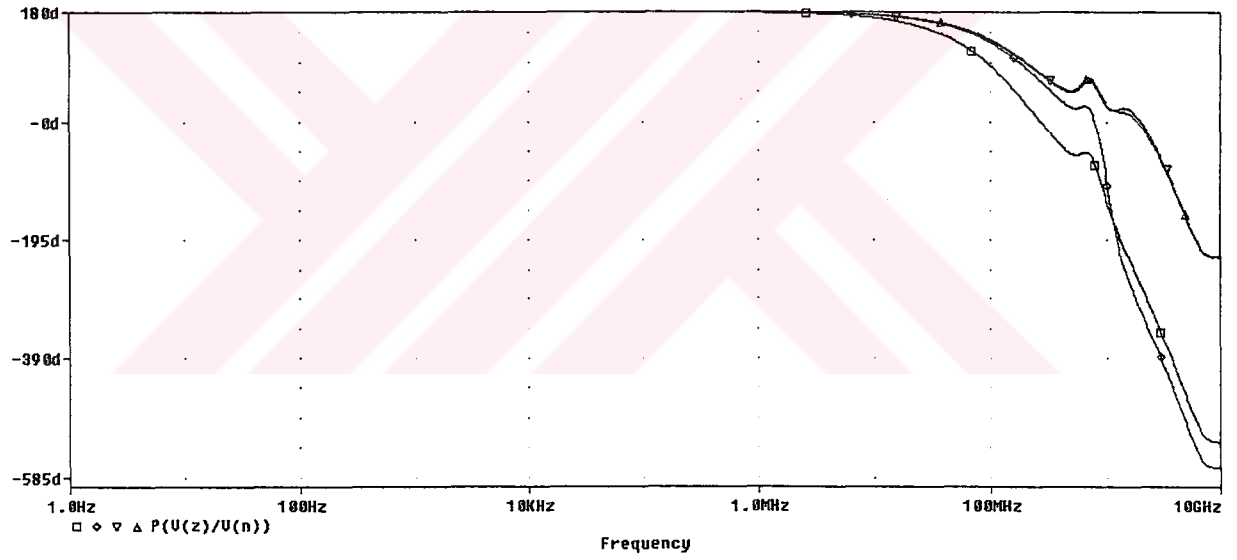
Şekil 2.9 CMOS CDBA ile gerçekleştirilmiş gerilim kuvvetlendirici devresinin $p - z$ uçlarına ilişkin genlik – frekans karakteristiği



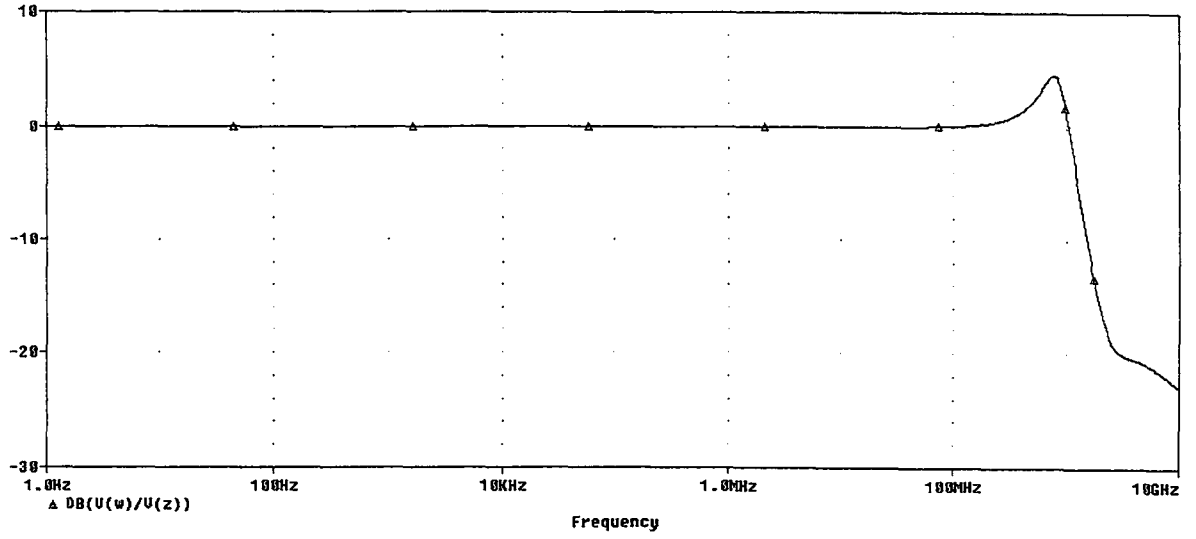
Şekil 2.10 CMOS CDBA ile gerçekleştirilmiş gerilim kuvvetlendirici devresinin $p - z$ uçlarına ilişkin faz – frekans karakteristiği



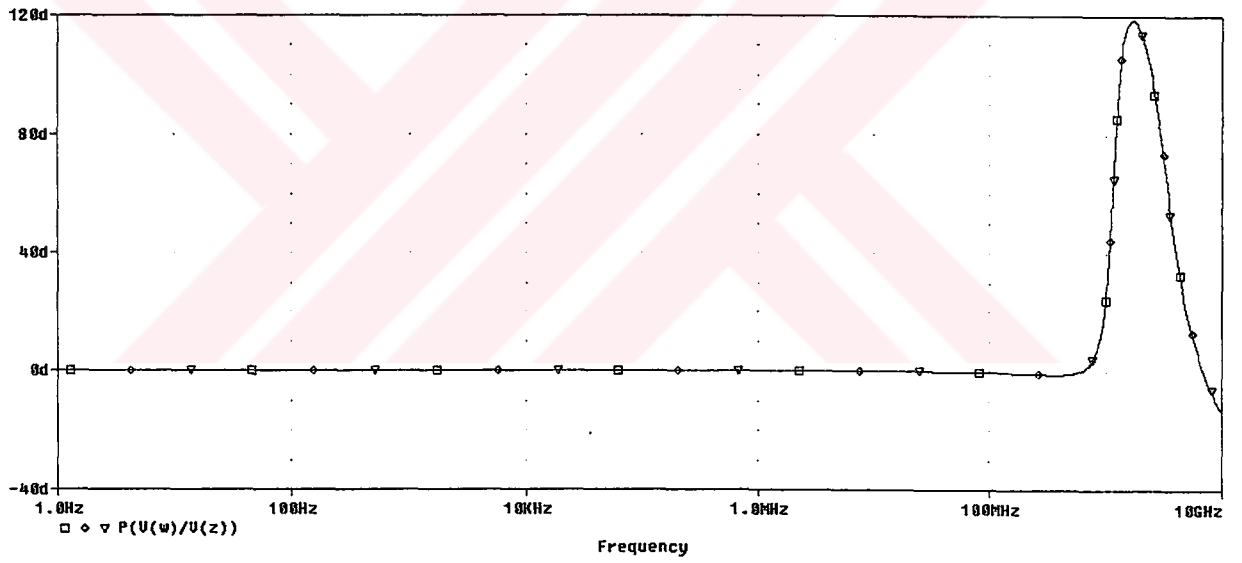
Şekil 2.11 CMOS CDBA ile gerçekleştirilmiş gerilim kuvvetlendirici devrelerinin $n - z$ uçlarına ilişkin genlik – frekans karakteristiği



Şekil 2.12 CMOS CDBA ile gerçekleştirilmiş gerilim kuvvetlendirici devrelerinin $n - z$ uçlarına ilişkin faz – frekans karakteristiği



Şekil 2.13 CMOS CDBA ile gerçekleştirilmiş gerilim kuvvetlendirici devrelerinin $z - w$ uçlarına ilişkin genlik – frekans karakteristiği



Şekil 2.14 CMOS CDBA ile gerçekleştirilmiş gerilim kuvvetlendirici devrelerinin $z - w$ uçlarına ilişkin faz – frekans karakteristiği

Çizelge 2.3 Gerilim transfer fonksiyonlarının köşe frekansı değerleri

R_p (k Ω)	$ V_z / V_p $ (dB)	$f_c(p - z)$ (MHz)	$f_c(n - z)$ (MHz)
10	0	205	186
5	6	205	182
1	20	205	182
0.1	39.6	100	97

Çizelge 2.4 Gerilim transfer fonksiyonlarının fazlarının -45° mutlak hata ile belirlenen frekans değerleri

R_p (k Ω)	$f(p - z)$ (MHz)	$f(n - z)$ (MHz)
10	135	97
5	135	95
1	116	90
0.1	55	50

Çizelge 2.3 ve Çizelge 2.4’te verilen sonuçlara göre CDBA devresinin en iyi şekilde çalıştığı frekans aralıkları aşağıda belirtilmiştir.

- Devrenin gerilim kazancı “1” iken $p - z$ ve $n - z$ uçlarına ilişkin köşe frekans değerleri;

$$f_c(p - z) = 205\text{MHz}, f_c(n - z) = 186\text{ MHz}$$

Bu sonuçlara göre, devrenin minimum köşe frekansı yani devrenin band genişliği 186MHz olarak alınır.

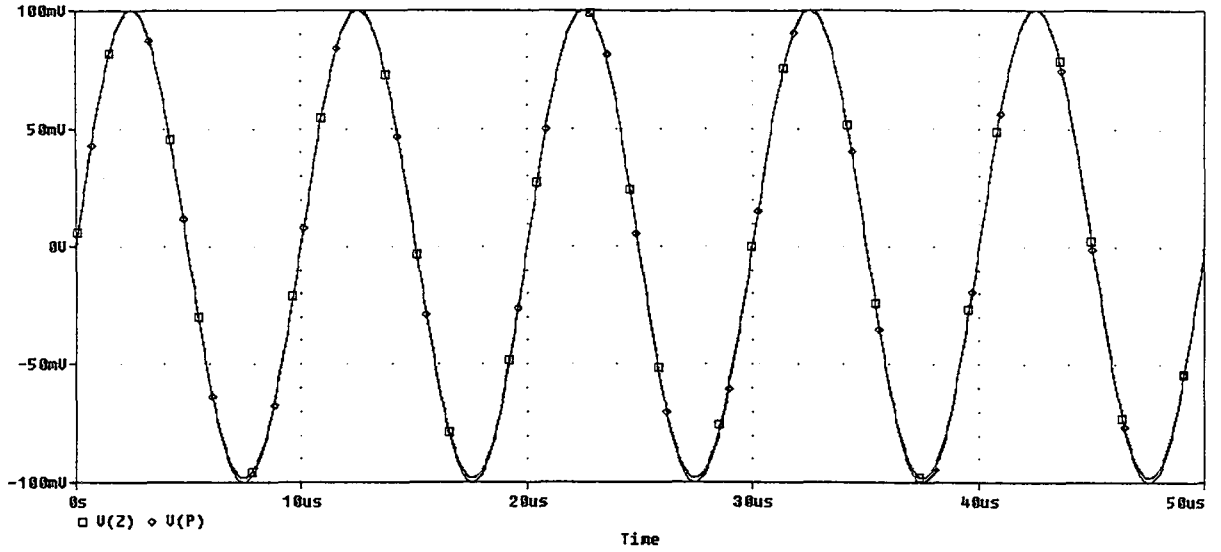
- Devrenin gerilim kazancı “1” iken $p - z$, $n - z$ uçlarına ilişkin fazın -45° mutlak hata ile belirlenen frekans değerleri;

$$f(p - z) = 135\text{MHz}, f(n - z) = 97\text{ MHz}$$

Buna göre devrenin doğru olarak çalıştığı maksimum çalışma frekansı $f_c = \min\{205, 186, 135, 97\} = 97\text{ MHz}$ olarak belirlenir.

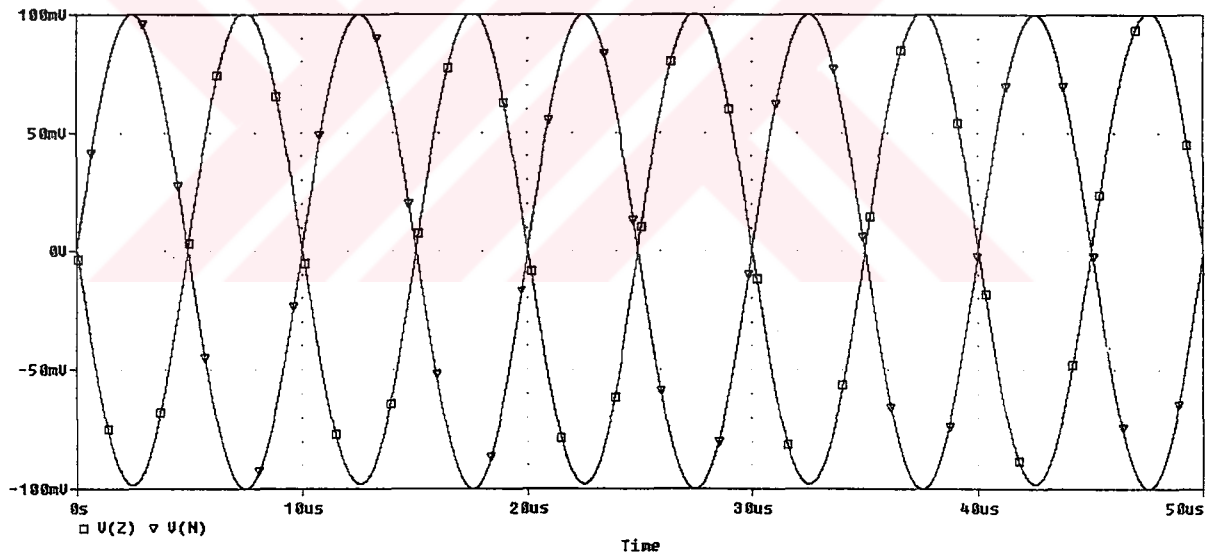
AC analizde bulunan sonuçların doğruluğunu gözden geçirmek için sürekli sinüzoidal halde belli frekans değerleri için aşağıda verilen işlemler gerçekleştirilmiştir.

CDBA elemanı kullanılarak gerçekleştirilen gerilim kuvvetlendirici devresinin girişine 100kHz frekansında ve 100 mV genliğinde sinüs işareti uygulanmıştır. Bu test devresinde $V_n = 0\text{V}$ ve $R_z = R_p = 10\text{k}\Omega$ alınmıştır. Elde edilen sonuçlar Şekil 2.15’de verilmiştir.



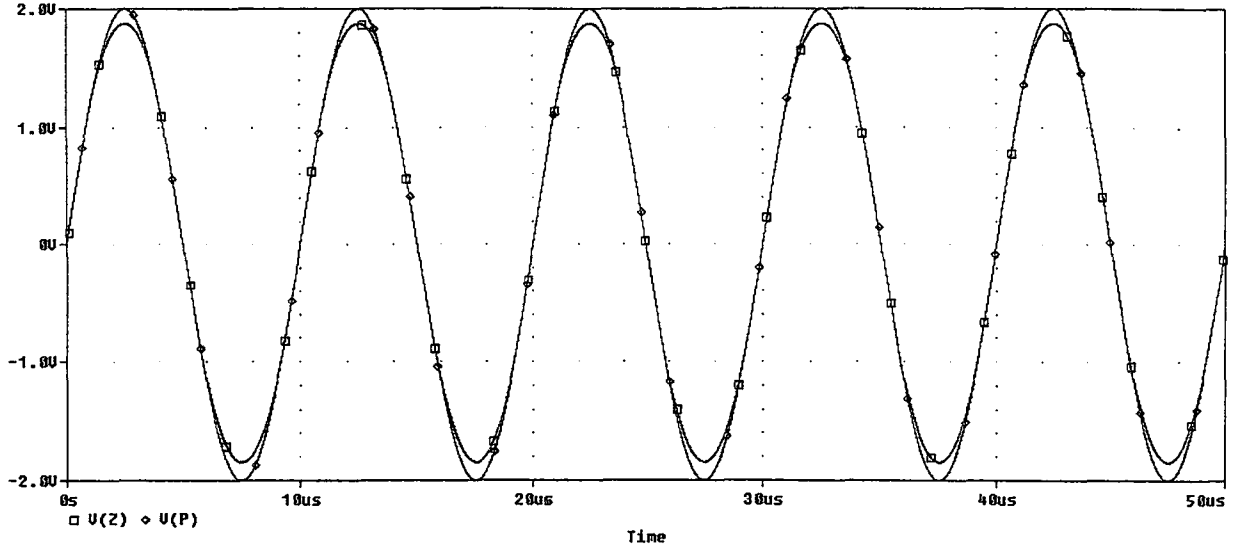
Şekil 2.15 p ve z uçlarına ilişkin $f = 100\text{kHz}$ iken gerçekleştirilen sürekli sinüzoidal hal analizi

Aynı devrede $V_{pm} = 0\text{V}$ yapıp, sinüs işareti n ucuna uygulandığında Şekil 2.16'daki değişim elde edilmiştir.



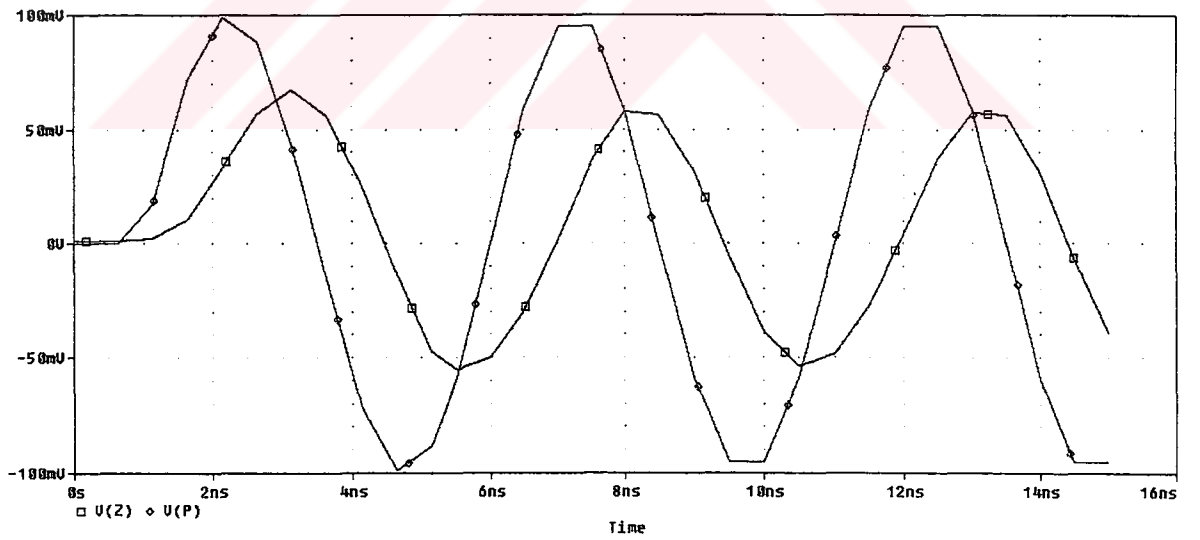
Şekil 2.16 n ve z uçlarına ilişkin $f = 100\text{kHz}$ iken gerçekleştirilen sürekli sinüzoidal hal analizi

DC analiz kısmında gerçekleştirilen test devresi ile z ucunun lineer kaldığı gerilim aralığı $-1.45\text{V} \leq V_z \leq 1.45\text{V}$ bulunmuştu, bu sonucu sürekli sinüzoidal hal analizi ile de görebilmek için tepe gerilimi 2V olan bir sinüs işareti devreye uygulanmış ve sonuç Şekil 2.17'de verilmiştir.



Şekil 2.17 p ve z uçlarına ilişkin $f = 100\text{kHz}$ ve $V_{pm} = 2\text{V}$ iken gerçekleştirilen sürekli sinüzoidal hal analizi

AC analiz kısmında gerçekleştirilen test devresi ile elde edilen sonuçlarda devrenin köşe frekansının $f_c = 205\text{MHz}$ olduğu görülmüştü, bu frekans değeri için geçici hal analizi gerçekleştirildiğinde Şekil 2.18'deki değişim elde edilmiştir. Bu analiz gerçekleştirilirken $V_{nm} = 0\text{V}$ ve $V_{pm} = 100\text{mV}$ alınmıştır.



Şekil 2.18 p ve z uçlarına ilişkin $f = 100\text{MHz}$ ve $V_{pm} = 100\text{mV}$ iken gerçekleştirilen sürekli sinüzoidal hal analizi

3. CDBA KULLANILARAK GERÇEKLEŞTİRİLEN TEMEL DEVRELER

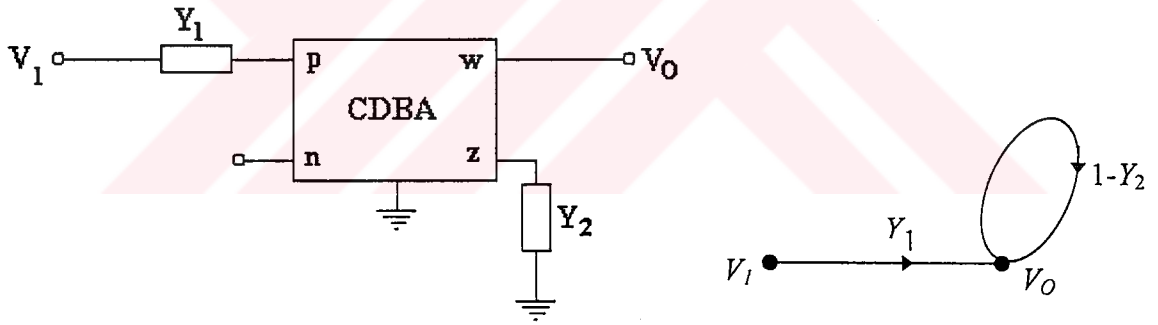
Bu bölümde literatürde karşılaşılan CDBA'lı temel devreler incelenmiş, analizleri yapılmış ve işaret akış diyagramları çıkartılmıştır. Ayrıca, akım modunda ve gerilim modunda çalışan çeşitli temel devreler verilmiştir. Bu devreler, akım ve gerilim transfer fonksiyonlarının CDBA elemanı ile gerçekleştirilmesinde kullanılabilen temel yapı taşlarıdır.

3.1 Genel Bir Girişli Gerilim Kuvvetlendirici Devresi

Gerilim kuvvetlendirici devresi ve işaret akış diyagramı Şekil 3.1.'de verilmiştir. Burada Y_1 ve Y_2 admitans olup birimi Ω^{-1} 'dir. Bu devrenin çıkış gerilimi ifadesi (3.1)'de verilmiştir.

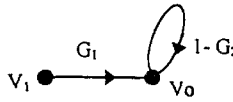
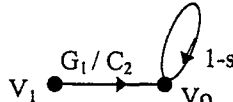
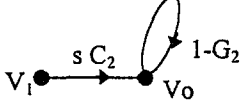
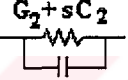
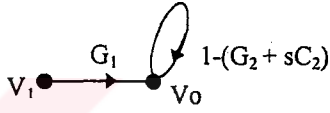
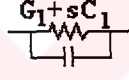
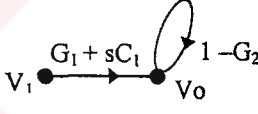
$$V_o = \frac{Y_1}{Y_2} V_i = \frac{Z_2}{Z_1} V_i \quad (3.1)$$

Bu devredeki Y_1 ve Y_2 admitansları yerine değişik pasif elemanların kullanılmasıyla türetilmiş devreler ve işaret akış diyagramları Çizelge 3.1'de verilmiştir.



Şekil 3.1 Genel bir girişli genel gerilim kuvvetlendirici devresi

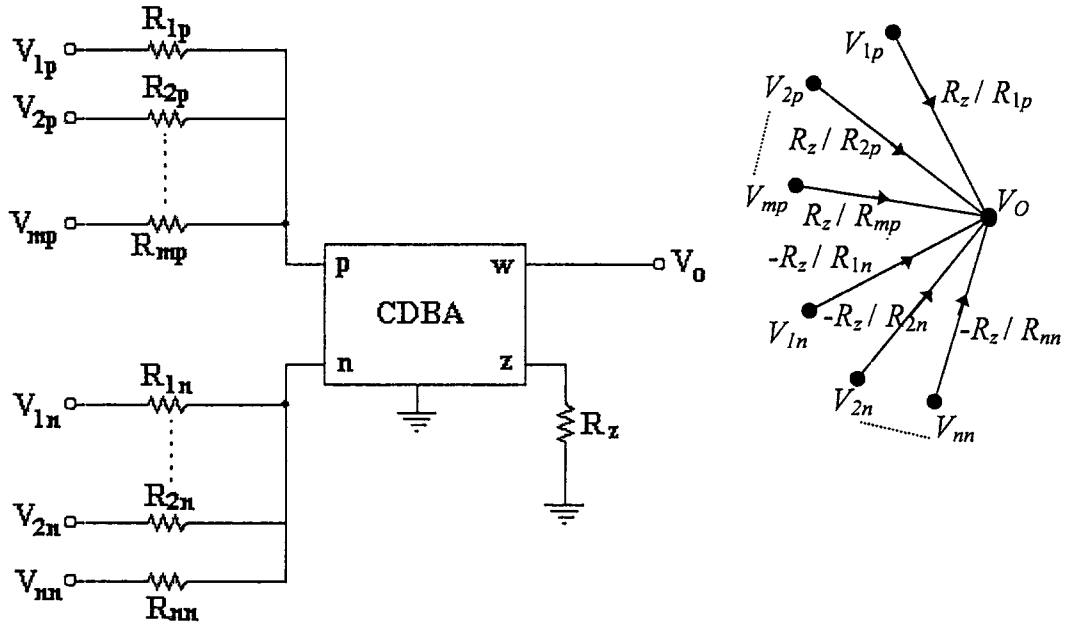
Çizelge 3.1 Genel bir girişli gerilim kuvvetlendirici devresinden elde edilen devreler

DEVRELER	Y_1 (mho)	Y_2 (mho)	$V_o(s)/V_i(s)$	İşaret Akış Diyagramı
Gerilim Kuvvetlendirici			G_1 / G_2	
İntegral Alıcı			G_1 / sC_2	
Türev Alıcı			$C_1 s / G_2$	
Kayıplı İntegral Alıcı			$G_1 / (G_2 + sC_2)$	
Kayıplı Türev Alıcı			$(G_1 + sC_1) / G_2$	

3.2 Genel n Girişli Gerilim Toplayıcı Devresi

Genel n girişli gerilim toplayıcı devresi ve işaret akış diyagramı Şekil 3.2’de verilmiştir. Bu devre Şekil 3.1’de verilen devrenin genelleştirilmiş halidir. Bu devrenin analizi yapılarak elde edilen çıkış gerilimi ifadesi (3.2)’de verilmiştir.

$$V_o = \left(\frac{R_z}{R_{1p}} V_{1p} + \frac{R_z}{R_{2p}} V_{2p} + \dots + \frac{R_z}{R_{mp}} V_{mp} \right) - \left(\frac{R_z}{R_{1n}} V_{1n} + \frac{R_z}{R_{2n}} V_{2n} + \dots + \frac{R_z}{R_{nn}} V_{nn} \right) \quad (3.2)$$



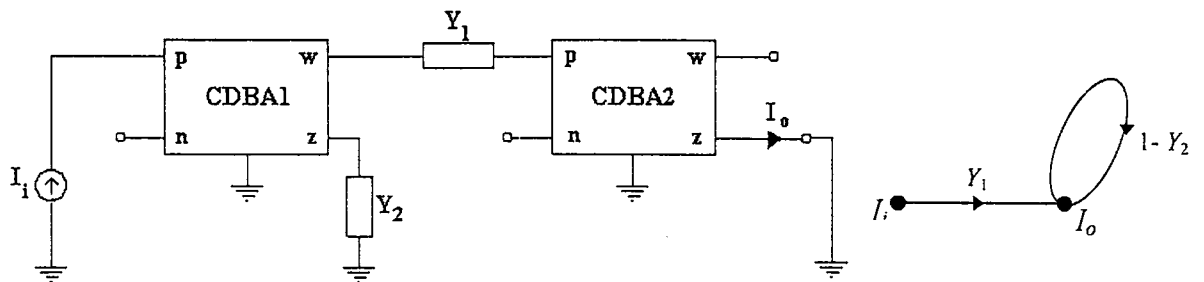
Şekil 3.2 Genel n girişli gerilim toplayıcı devresi ve işaret akış diyagramı

3.3 Genel Bir Girişli Akım Kuvvetlendirici Devresi

Bir girişli akım kuvvetlendirici devresi ve işaret akış diyagramı Şekil 3.3'te görülmektedir. Bu devrede Y_1 ve Y_2 admitans olup birimi Ω^{-1} 'dir. Bu devrenin çıkış akımı eşitliği (3.3)'te verilmiştir.

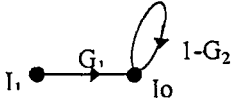
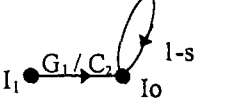
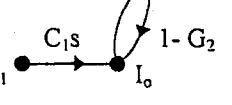
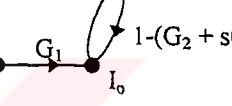
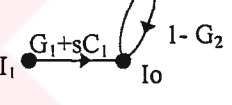
$$I_o = \frac{Y_1}{Y_2} I_i = \frac{Z_2}{Z_1} I_i \quad (3.3)$$

Bu devredeki Y_1 ve Y_2 admitansları yerine değişik pasif elemanların kullanılmasıyla türetilmiş devreler ve işaret akış diyagramları Çizelge 3.2'de verilmiştir.



Şekil 3.3 Genel bir girişli akım kuvvetlendirici devresi ve işaret akış diyagramı

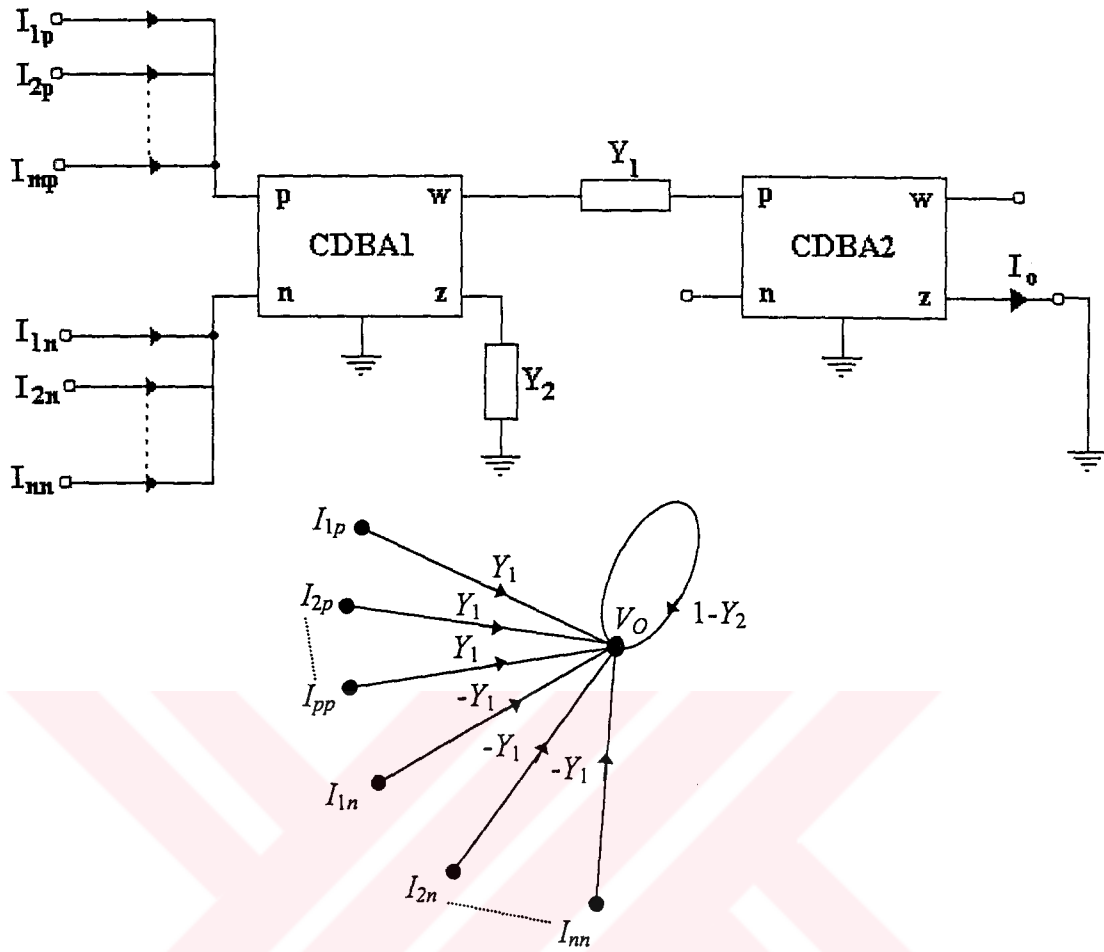
Çizelge 3.2 Genel bir girişli akım kuvvetlendirici devresinden elde edilen devreler

DEVRELER	Y_1 (mho)	Y_2 (mho)	$V_o(s)/V_i(s)$	İşaret Akış Diyagramı
Gerilim Kuvvetlendirici			G_1 / G_2	
İntegral Alıcı			G_1 / sC_2	
Türev Alıcı			$C_1 s / G_2$	
Kayıplı İntegral Alıcı			$G_1 / (G_2 + sC_2)$	
Kayıplı Türev Alıcı			$(G_1 + sC_1) / G_2$	

3.4 Genel n Girişli Akım Toplayıcı Devresi

Şekil 3.3 ile verilen devrenin girişi, n girişli hale getirildiğinde Şekil 3.4'teki devre elde edilir. Bu devrenin analizi yapılsa eşitlik (3.4) ile verilen çıkış ifadesi elde edilir.

$$I_o = \frac{Y_1}{Y_2} (I_{1p} + I_{2p} + \dots + I_{mp}) - \frac{Y_1}{Y_2} (I_{1n} + I_{2n} + \dots + I_{nn}) \quad (3.4)$$



Şekil 3.4 Genel n girişli akım toplayıcı devresi ve işaret akış diyagramı

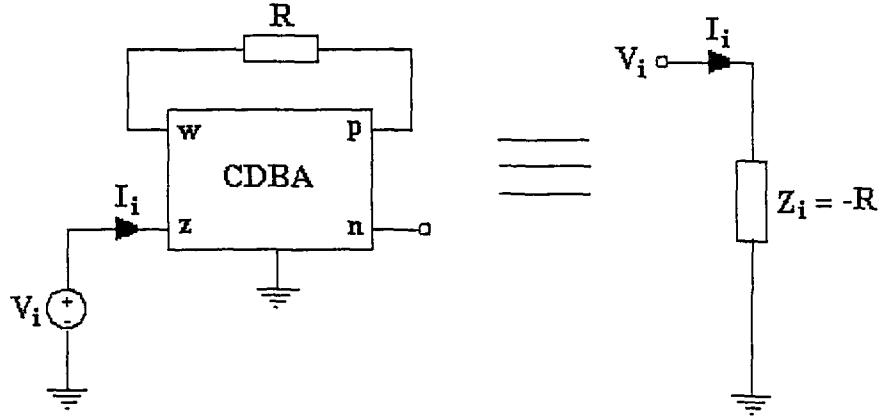
3.5 Bir Kapılı Devreler

Bu bölümde, CDBA elemanı kullanılarak gerçekleştirilen temel bir kapılı devreler incelenmiş ve analizleri gerçekleştirilmiştir.

3.5.1 Negatif Direnç Üretici

Şekil 3.5'te bir CDBA elemanı ve bir direnç elemanı kullanarak elde edilen negatif direnç üretici devresi verilmiştir (İbrahim Muhammed A., 1999). Devrenin analizi yapıldığında (3.5)'te verilen ifade elde edilir.

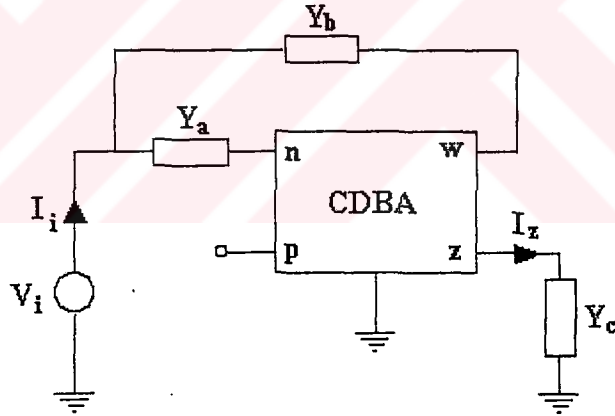
$$Z_i = \frac{V_i}{I_i} = -R \quad (3.5)$$



Şekil 3.5 Negatif direnç üretici

3.5.2 Bir Ucu Topraklı R/L ve C/D Simülatörü

CDBA kullanılarak gerçekleştirilen R/L, C/D simülasyonu yapabilen devre Şekil 3.6'da verilmiştir (Bilgen Kayın., 2002).



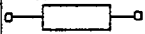
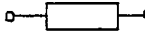
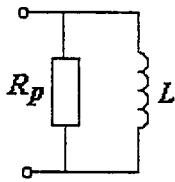
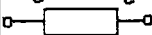
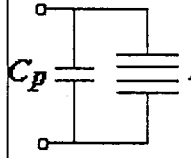
Şekil 3.6 Bir ucu topraklı R/L ve C/D simülasyonu yapan devre

Devrenin yapılan analizi sonucunda Y_i giriş admitansı, eşitlik (3.6)'da verilmiştir..

$$Y_i = \frac{I_i}{V_i} = Y_a + Y_b + \frac{Y_a Y_b}{Y_c} \quad (3.6)$$

Şekil 3.6'daki devre elemanlarının aldığı değerlere göre elde edilen, bir ucu topraklı R/L ve C/D simülatörü devreleri Çizelge 3.3'te verilmiştir.

Çizelge 3.3 R/L ve C/D simülasyonu devreleri

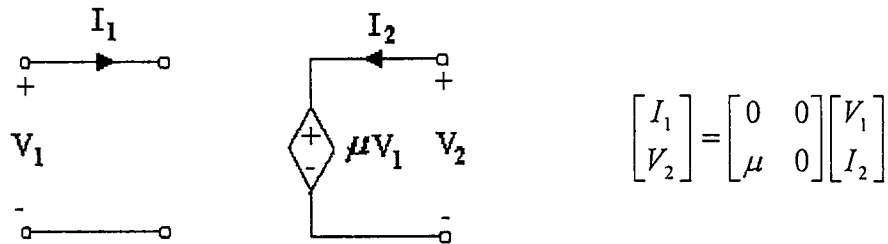
Y_a (mho)	Y_b (mho)	Y_c (mho)	Y_i (mho)	Simüle Edilen 1 – Kapılı
$G_a = 1/R_a$ 	$G_b = 1/R_b$ 	sC_c 	$G_a + G_b + \frac{G_a G_b}{sC_c}$	 $R_p = \frac{R_a R_b}{R_a + R_b}$ $L = R_a R_b C_c \Omega^2 F$
sC_a 	sC_b 	$G_c = 1/R_c$ 	$(C_a + C_b)s + \frac{s^2 C_a C_b}{G_c}$	 $C_p = C_a + C_b \text{ F}$ $D_p = C_a C_b R_c \text{ F}^2 \Omega$

3.6 CDBA Elemanı İle Gerçekleştirilen İki Kapılı Temel Devre Elemanları

Bu alt kısımda temel iki kapılı devre elemanları CDBA ile gerçekleştirilmiş, analizleri yapılmış ve işaret akış diyagramları çıkartılmıştır.

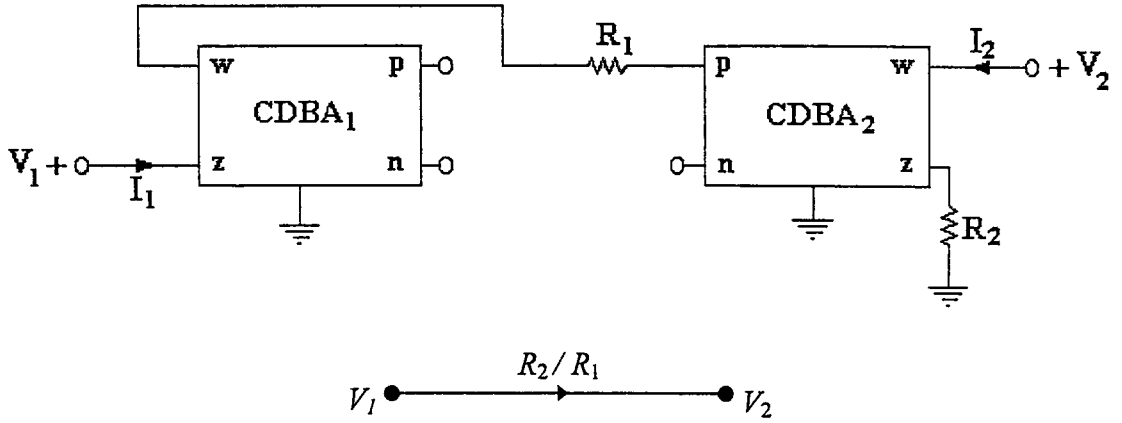
3.6.1 Gerilim Kontrollü Gerilim Kaynağı (GKGK)

Gerilim kontrollü gerilim kaynağı 2 – kapılısının eşdeğer devresi ve tanım bağıntıları Şekil 3.7’de verilmiştir.



Şekil 3.7 Gerilim kontrollü gerilim kaynağı elemanının eşdeğer devresi ve tanım bağıntısı

Şekil 3.8’de verilen devre ile GKGK devresi gerçekleştirilir.



Şekil 3.8 CDDBA elemanı ile gerçekleştirilen GKGK devresi ve işaret akış diyagramı

Devrenin analizi yapılırsa;

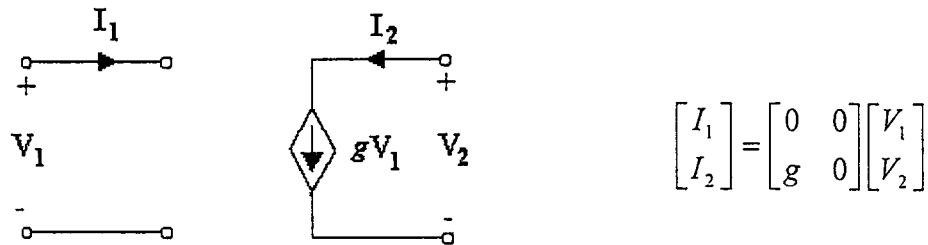
$$I_1 = 0,$$

$$V_2 = \frac{R_2}{R_1} V_1 \text{ eşitlikleri elde edilir. Burada, } \frac{R_2}{R_1} = \mu \text{ alınarak, Şekil 3.7'de verilen 2 - kapılı}$$

devrenin Şekil 3.8'de verilen devre ile gerçekleştirildiği kanıtlanmış olur.

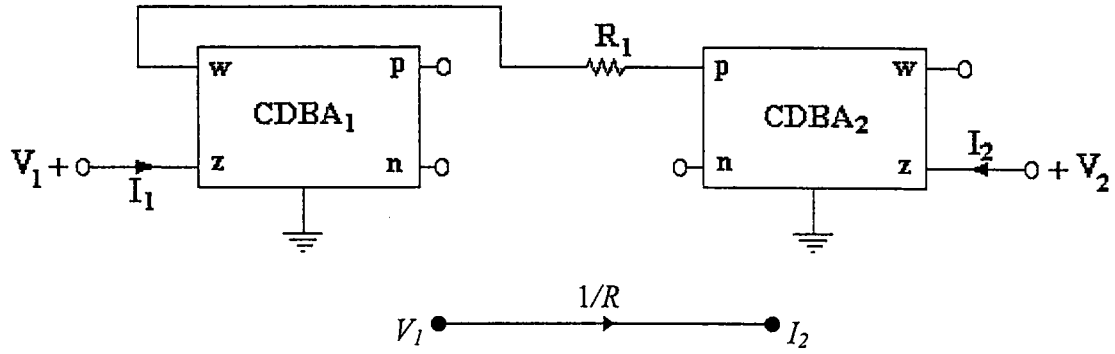
3.6.2 Gerilim Kontrollü Akım Kaynağı (GKAK)

Gerilim kontrollü gerilim kaynağı 2 - kapılısının eşdeğer devresi ve işaret akış diyagramı Şekil 3.9'da verilmiştir.



Şekil 3.9 GKAK elemanının eşdeğer devresi ve bağıntı matrisi

Şekil 3.10'da verilen devre ile GKAK devresi gerçekleştirilir.



Şekil 3.10 GKAK'nın CDBA elemanı ile gerçekleştirilmesi

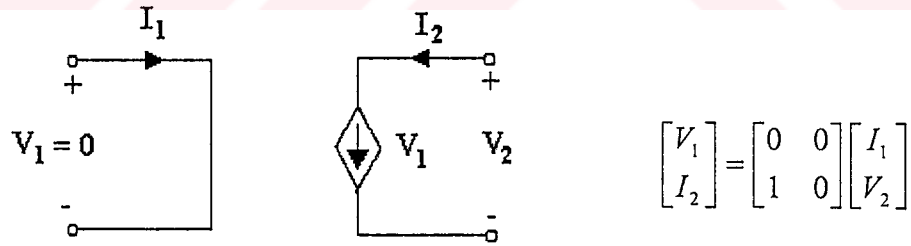
Devrenin analizi gerçekleştirilirse;

$$I_1 = 0,$$

$I_2 = \frac{1}{R} V_1$ eşitlikleri elde edilir. Burada $\frac{1}{R} = g$ alınarak, Şekil 3.9'da verilen 2 – kapılı devrenin Şekil 3.10'da verilen devre ile gerçekleştirildiği kanıtlanmış olur.

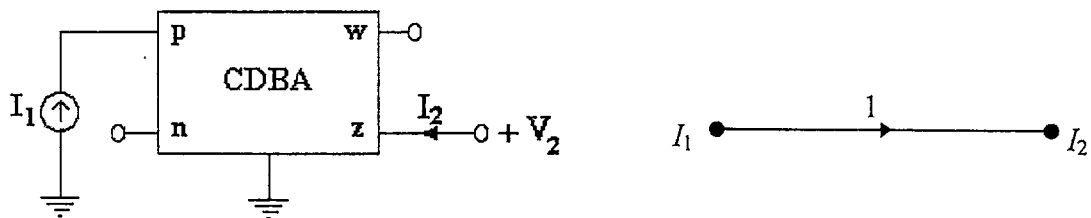
3.6.3 Akım Kontrollü Akım Kaynağı (AKAK)

Akım kontrollü akım kaynağı 2 – kapılısının eşdeğer devresi ve işaret akış diyagramı Şekil 3.11'de verilmiştir.



Şekil 3.11 AKAK elemanının eşdeğer devresi ve bağıntı matrisi

Şekil 3.12'de verilen devre ile AKAK devresi gerçekleştirilir.



Şekil 3.12 AKAK'nın CDBA elemanı ile gerçekleştirilmesi ve işaret akış diyagramı

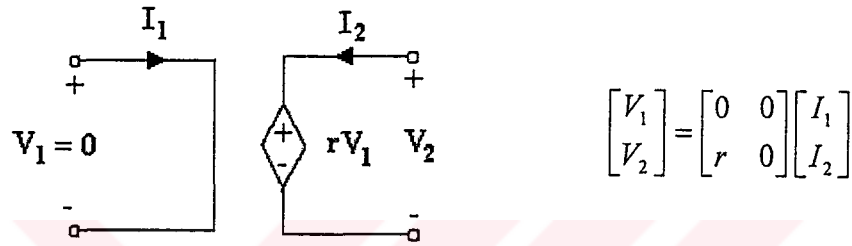
Devrenin analizi gerçekleştirilirse;

$$V_1 = 0,$$

$I_2 = I_1$ elde edilir. Böylece, Şekil 3.11'de verilen 2 – kapılı devrenin Şekil 3.12'de verilen devre ile gerçekleştirildiği kanıtlanmış olur.

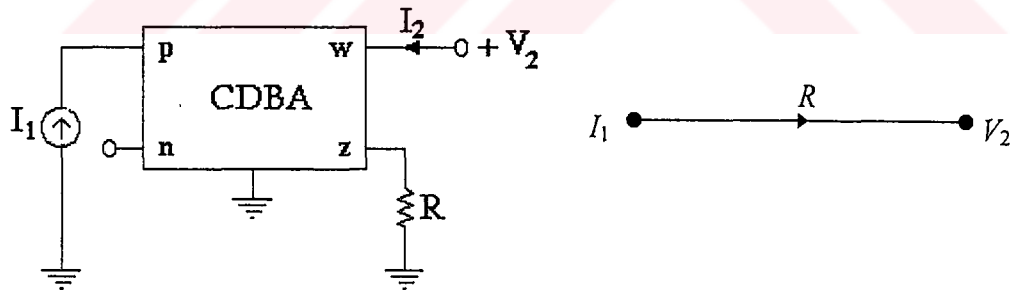
3.6.4 Akım Kontrollü Gerilim Kaynağı (AKGK)

Akım kontrollü gerilim kaynağını 2 – kapılısının eşdeğer devresi ve işaret akış diyagramı Şekil 3.13'te verilmiştir.



Şekil 3.13 AKGK elemanının eşdeğer devresi ve bağıntı matrisi

Şekil 3.14'te verilen devre ile AKGK devresi gerçekleştirilir.



Şekil 3.14 AKGK'nın CDBA Elemanı İle Gerçekleştirilmesi ve işaret akış diyagramı

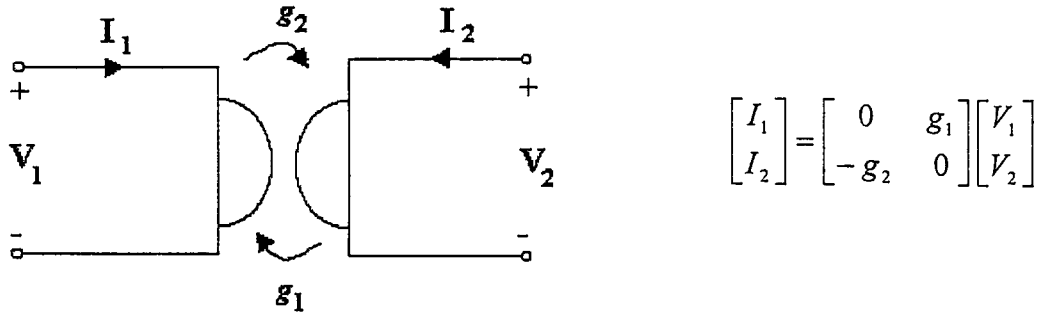
Devrenin analizi gerçekleştirilirse;

$$V_1 = 0,$$

$V_2 = R I_1$ elde edilir. Burada $R = r$ alınarak, Şekil 3.13'te verilen 2 – kapılı devrenin Şekil 3.14'te verilen devre ile gerçekleştirildiği kanıtlanmış olur.

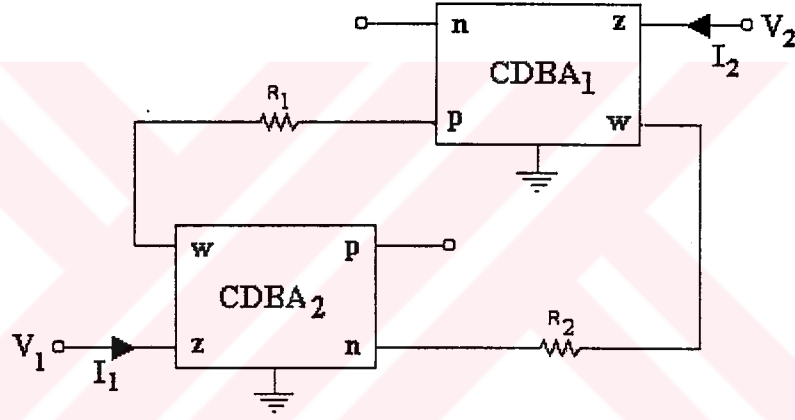
3.6.5 Jiratör Elemanı

Jiratör elemanının eşdeğer devresi ve tanım bağıntısı Şekil 3.15’te verilmiştir.



Şekil 3.15 Jiratör elemanının eşdeğer devresi ve bağıntı matrisi

Şekil 3.16’da CDBA elemanı ile gerçekleştirilen jiratör devresi verilmiştir (İbrahim Muhammed A., 1999).



Şekil 3.16 Jiratör elemanının CDBA ile gerçekleştirilmesi

Devrenin analizi gerçekleştirilirse aşağıdaki ifadeler elde edilir;

$$I_2 = -\frac{1}{R_1} V_1, \quad \frac{1}{R_1} = g_2 \quad (3.9)$$

$$I_1 = \frac{1}{R_2} V_2, \quad \frac{1}{R_2} = g_1 \quad (3.10)$$

$R_1 = R_2 = R$ seçilirse $g_1 = g_2 = g = \frac{1}{R}$ olur.

4. TRANSFER FONKSİYONLARINI AYRIŞTIRMA YÖNTEMLERİ ve n . DERECEDEN AKIM MODLU AKTİF FİLTRE SENTEZİ

Bir doğrusal sistemin tanımlanmasında çıkış noktasını sistemin diferansiyel denklemleri, transfer fonksiyonu ya da dinamik denklemleri oluşturur. Transfer fonksiyonlarından işaret akış diyagramlarının elde edilmesi işlemine transfer fonksiyonlarının ayrıştırılması adı verilir. Genelde transfer fonksiyonlarının ayrıştırılması için üç temel yöntemden yararlanılır: doğrudan ayrıştırma, seri ayrıştırma ve paralel ayrıştırma. Her üç yöntemin kendine özgü üstünlükleri vardır ve özel bir amaç güdüldüğünde en uygun olanı seçilir (Kuo C.B., 1999).

4.1 Doğrudan Ayrıştırma

Doğrudan ayrıştırma çarpanlarına ayrılmamış bir transfer fonksiyonuna uygulanır. Girişi $E(s)$ ve çıkışı $Y(s)$ olan n 'inci mertebeden tek giriş ve çıkışlı bir sistemin transfer fonksiyonu (4.1)'de verilmiştir;

$$\frac{Y(s)}{E(s)} = \frac{a_n s^n + a_{n-1} s^{n-1} + a_{n-2} s^{n-2} + \dots + a_1 s + a_0}{b_n s^n + b_{n-1} s^{n-1} + b_{n-2} s^{n-2} + \dots + b_1 s + b_0} \quad (4.1)$$

Doğrudan ayrıştırma yöntemi iki farklı şekilde gerçekleştirilebilir. I. yöntem, giriş kaynağının bütün durum değişkenlerini kontrol etmesi esasına dayanır. II. yöntem ise durum değişkenlerinin çıkışta ölçülebilmesi esasına dayanır. Bu bölümde bu iki yöntem açıklanmış ve transfer fonksiyonlarının bu ayrıştırma yöntemlerine karşılık gelen genel işaret akış diyagramları çizilmiştir. Akım transfer fonksiyonlarına karşılık gelen işaret akış diyagramlarını CDBA'lar, bir ucu topraklı direnç ve kapasite elemanları ile gerçekleyen iki adet akım modlu genel devre sunulmuştur.

4.1.1 I. Yöntem

Yukarıdaki (4.1) eşitliği ile verilen transfer fonksiyonunun I.yöntem ile ayrıştırılabilmesi için aşağıdaki adımlar öngörülür:

1. Transfer fonksiyonu s 'nin negatif üslerine göre düzenlenir.
2. Transfer fonksiyonunun pay ve paydası $X(s)$ ara değişkeni ile çarpılır. Son iki adımın uygulanması sonucu (4.1) denklemi aşağıdaki denkleme dönüşür.

$$\frac{Y(s)}{E(s)} = \frac{(a_n + a_{n-1} s^{-1} + a_{n-2} s^{-2} + \dots + a_1 s^{-n+1} + a_0 s^{-n}) X(s)}{(b_n + b_{n-1} s^{-1} + b_{n-2} s^{-2} + \dots + b_1 s^{-n+1} + b_0 s^{-n}) X(s)} \quad (4.2)$$

3. (4.2) denkleminde pay ve payda her iki taraftan eşitlenirse aşağıdaki ilişkiler elde edilir.

$$Y(s) = (a_n + a_{n-1}s^{-1} + a_{n-2}s^{-2} + \dots + a_1s^{-n+1} + a_0s^{-n})X(s) \quad (4.3)$$

$$E(s) = (b_n + b_{n-1}s^{-1} + \dots + b_1s^{-n+1} + b_0s^{-n})X(s) \quad (4.4)$$

4. (4.3) ve (4.4)'ten yararlanılarak durum diyagramlarını elde etmek için neden-sonuç ilişkileri haline getirmek gerekir. (4.3) ilişkisi bu ön koşulu karşılamaktadır. Ancak (4.4) ilişkisinde giriş sol tarafta yer almaktadır ve bu nedenle aşağıdaki gibi düzenlenir;

$$X(s) = \frac{1}{b_n} E(s) - \left(\frac{b_{n-1}}{b_n} s^{-1} + \frac{b_{n-2}}{b_n} s^{-2} + \dots + \frac{b_1}{b_n} s^{-n+1} + \frac{b_0}{b_n} s^{-n} \right) X(s) \quad (4.5)$$

(4.3) ve (4.5) ilişkilerinde, (4.6) ile verilen dönüşümler uygulanarak Şekil 4.1'de verilen işaret akış diyagramı çizilir.

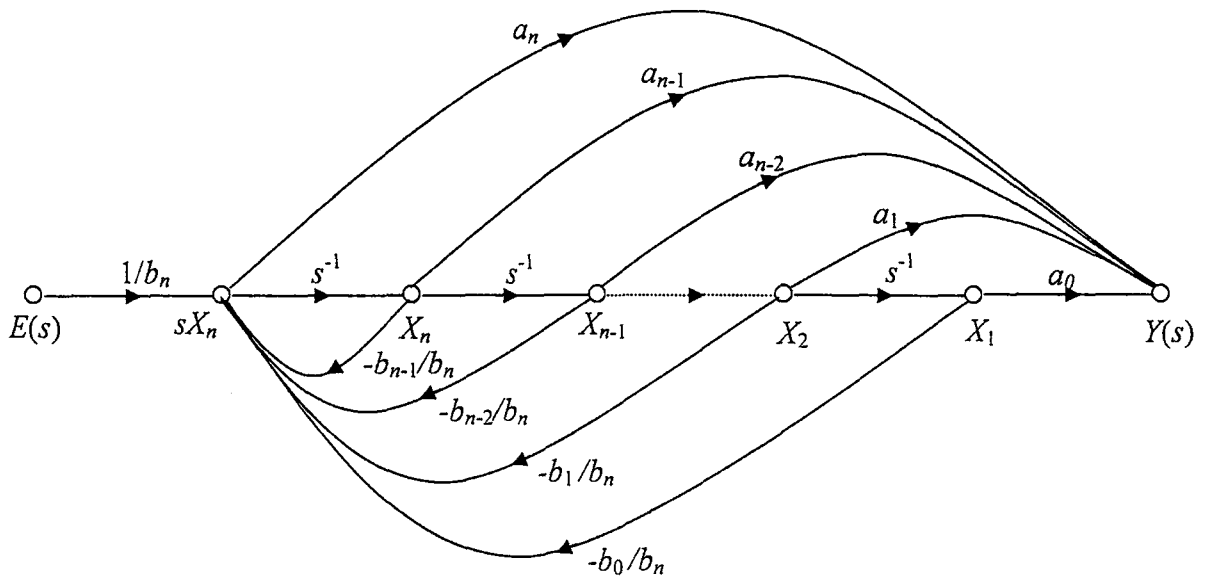
$$s^{-1} X(s) = X_n \quad (4.6)$$

$$s^{-2} X(s) = s^{-1}(X_n) = X_{n-1}$$

$$\vdots$$

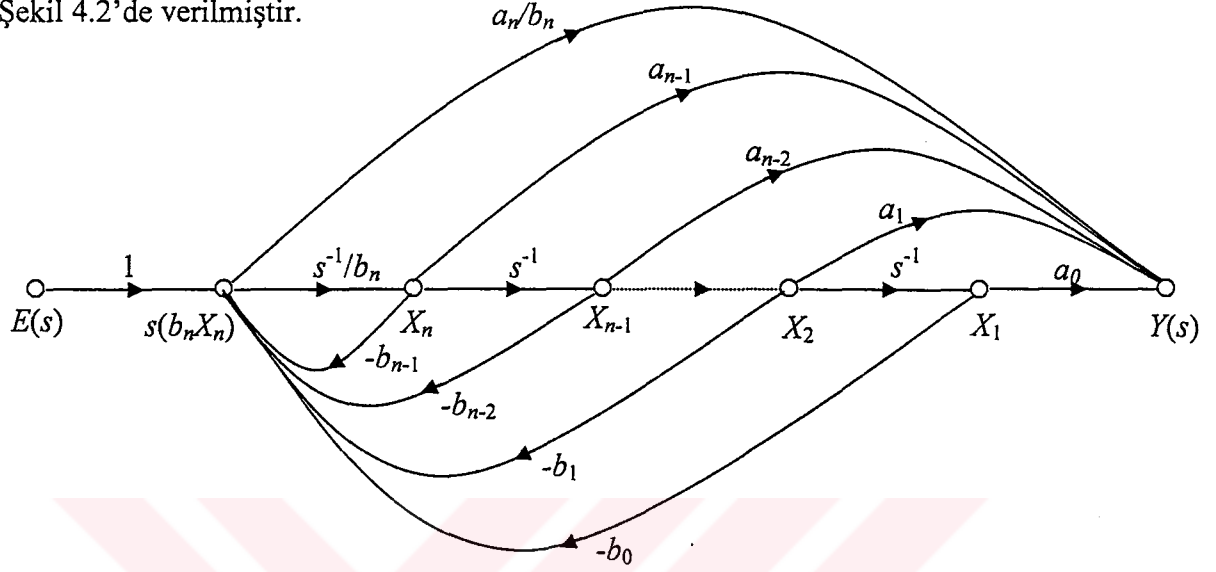
$$s^{-n} X(s) = s^{-1} X_2 = X_1$$

X_1, X_2, X_{n-1}, X_n durum değişkenleri integratör çıkışları olarak tanımlanır ve durum diyagramında sağdan sola doğru sıralanır.



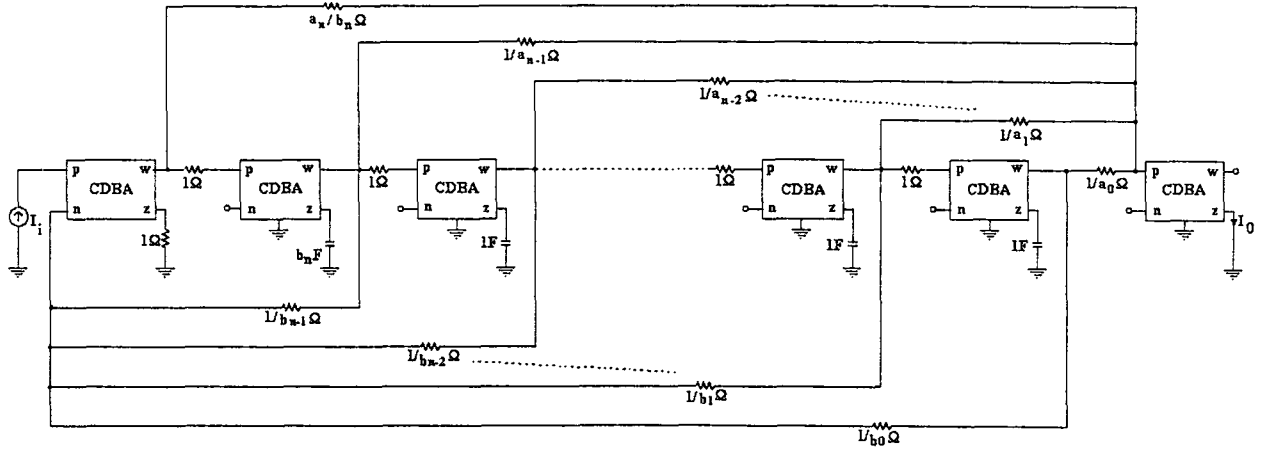
Şekil 4.1 I. yöntem ile çizilen işaret akış diyagramı

Şekil 4.1 ile verilen işaret akış diyagramında, $E(s)$ girişinin bağlı olduğu dal kazancı " $1/b_n$ " 1'e eşitlenirse akım modlu filtre devresi daha az CDBA elemanı kullanılarak gerçekleştirilebilir. Bunun için sX_n düğümüne giren bütün dallar b_n ile çarpılır ve çıkan bütün dallar ise b_n 'e bölünür. Bu işlem gerçekleştirildikten sonra elde edilen işaret akış diyagramı Şekil 4.2'de verilmiştir.



Şekil 4.2 I. yöntem ile çizilen ve düzenlenen işaret akış diyagramı

Bu tezde akım modlu devreler incelendiğinden akım transfer fonksiyonu için ayrıştırma işlemi gerçekleştirilmiştir. Bundan dolayı giriş ve çıkış büyüklükleri akım boyutundadır. I. yöntem kullanılarak gerçekleştirilen Şekil 4.2'de gösterilen işaret akış diyagramına uygun n . dereceden aktif filtre devresi Şekil 4.3'te verilmiştir.



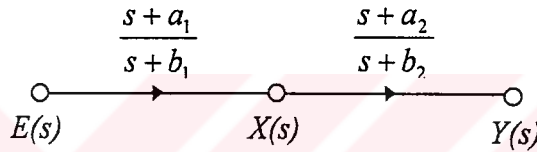
Şekil 4.3 I. yöntem kullanılarak gerçekleştirilen n . dereceden aktif filtre devresi

4.2 Seri Ayırıştırma

Seri (kaskad) ayırıştırma yöntemin, birinci ya da ikinci dereceden basit bileşenlerin çarpımından oluşan transfer fonksiyonlarını ayırıştırmada kullanılır. İki adet birinci dereceden transfer fonksiyonunun çarpımından oluşan eşitlik (4.9)'da verilmiştir.

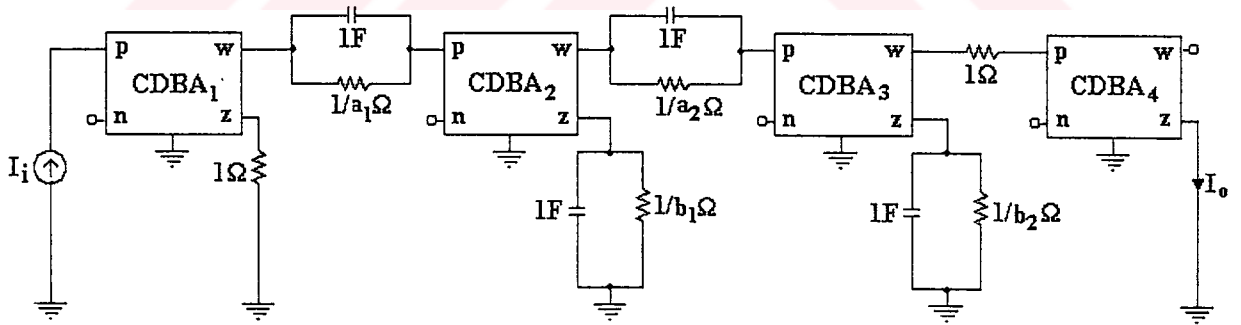
$$\frac{Y(s)}{E(s)} = \left(\frac{s + a_1}{s + b_1}\right) \left(\frac{s + a_2}{s + b_2}\right) \quad (4.9)$$

Burada a_1 , a_2 , b_1 ve b_2 gerçık sabitlerdir. Birinci dereceden her bir transfer fonksiyonu işaret akış diyagramı ile gösterilir ve iki işaret akış diyagramı seri bağlanırsa Şekil 4.5 elde edilir. Şekil 4.7'de $X(s)$ ile gösterilen aradeğişken, iki işaret akış diyagramını birleştirmek için kullanılmıştır.



Şekil 4.7 Transfer fonksiyonu seri ayırıştırılmış işaret akış diyagramı

Seri ayırıştırma yöntemi kullanılarak gerçekleştirilen Şekil 4.7'deki işaret akış diyagramına uygun akım modlu aktif filtre devresi Şekil 4.8'de verilmiştir.

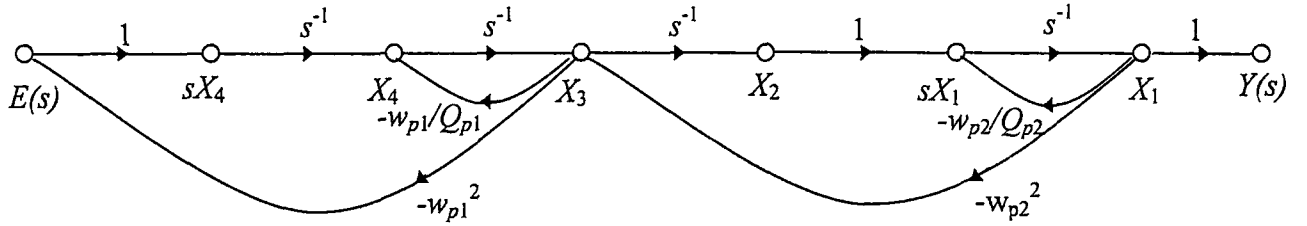


Şekil 4.8 Seri ayırıştırma yöntemi kullanılarak gerçekleştirilen akım modlu aktif filtre devresi

Eğer transfer fonksiyonunun kökleri reel değil ise ve transfer fonksiyonu çarpanlarına ayrılabilirse, bu çarpanlar doğrudan ayırıştırma yöntemlerinden biri kullanılarak ayırıştırılır ve işaret akış diyagramı çizilir. Eşitlik (4.10)'da 2.derece bileşenlerden oluşan genel transfer fonksiyonu verilmiştir.

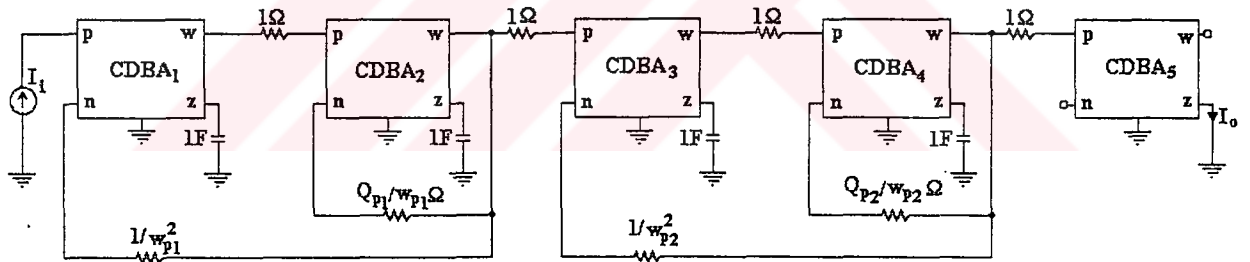
$$\frac{Y(s)}{E(s)} = \left(\frac{w_{p1}^2}{s^2 + \frac{w_{p1}}{Q_{p1}}s + w_{p1}^2} \right) \left(\frac{w_{p2}^2}{s^2 + \frac{w_{p2}}{Q_{p2}}s + w_{p2}^2} \right) \quad (4.10)$$

Eşitlik (4.10) ile verilen transfer fonksiyonunda $Q_p > 1/2$ ise kökler kompleksdir. Bu durumda doğrudan ayrıştırma II. yöntem kullanılarak transfer fonksiyonu ayrıştırılırsa Şekil 4.9'da verilen işaret akış diyagramı elde edilir.



Şekil 4.9 Kökleri reel olmayan transfer fonksiyonun seri ayrıştırılmış işaret akış diyagramı

Şekil 4.9 ile verilen işaret akış diyagramına uygun CDBA ile gerçekleştirilen akım modlu aktif filtre devresi Şekil 4.10'da verilmiştir.



Şekil 4.10 Seri ayrıştırma yöntemi ile elde edilen akım modlu aktif filtre devresi

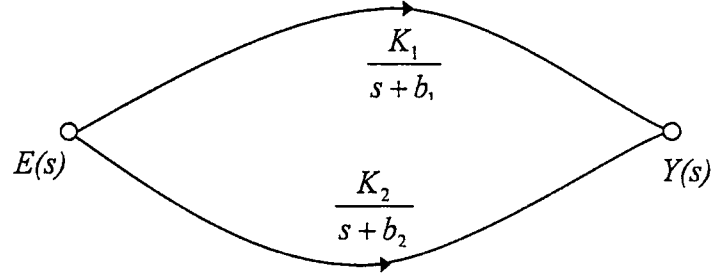
Seri ayrıştırma yöntemi, kompleks transfer fonksiyonlarını basit bileşenlere bölerek ayrıştırma ve sentez işlemini kolaylaştırır.

4.3 Paralel Ayrıştırma

Paralel ayrıştırma, transfer fonksiyonu basit kesirlere ayrılabilir ise gerçekleştirilir. Bu durumda işaret akış diyagramı birinci ve ikinci mertebeden paralel bağlı sistemlerden oluşur. İkinci dereceden paydası olan ve basit kesirlere ayrılmış transfer fonksiyonu eşitlik (4.11)'de verilmiştir.

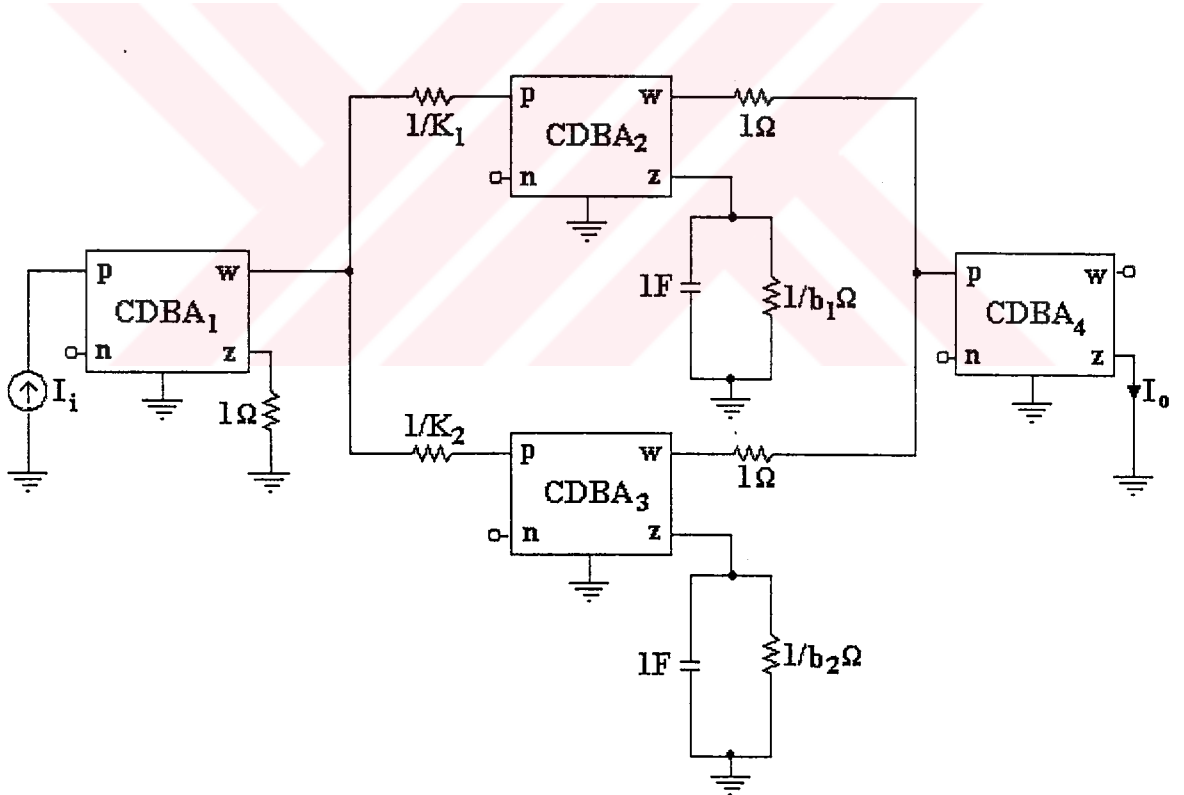
$$\frac{Y(s)}{E(s)} = \frac{K_1}{s + b_1} + \frac{K_2}{s + b_2} \quad (4.11)$$

Eşitlik (4.11) ile verilen transfer fonksiyonunda kökler reel kabul edilir ve birinci dereceden her bir transfer fonksiyonu işaret akış diyagramı ile gösterilir ve paralel bağlanırsa Şekil 4.11’de verilen işaret akış diyagramı elde edilir.



Şekil 4.11 Transfer fonksiyonu paralel ayrıştırılmış işaret akış diyagramı

Şekil 4.11’de verilen işaret akış diyagramı CDBA elemanı ile gerçekleştirilirse Şekil 4.12’de verilen akım modlu devre elde edilir.



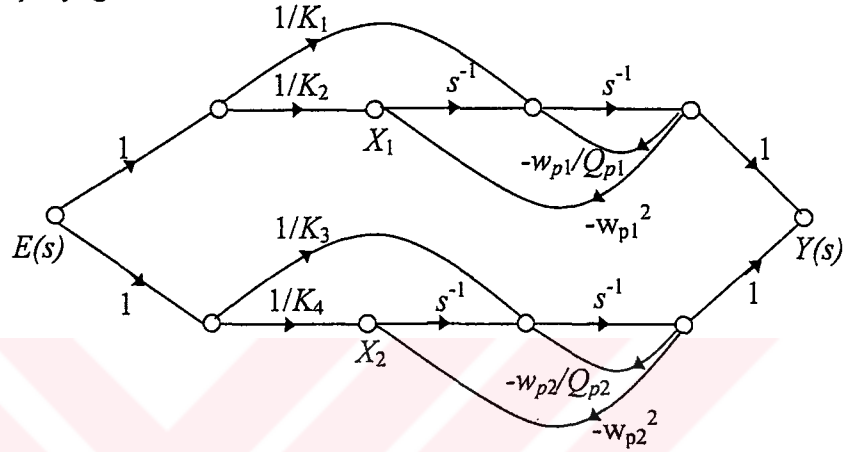
Şekil 4.12 Paralel ayrıştırma yöntemi kullanılarak gerçekleştirilen akım modlu filtre devresi

Transfer fonksiyonunun kökleri reel değilse, basit kesirlere ayrılmış her bir bileşen, doğrudan ayrıştırma yöntemlerinden biri kullanılarak ayrıştırılır ve işaret akış diyagramı çizilir.

Eşitlik (4.12)’de basitkesirlere ayrılmış ikinci derece genel transfer fonksiyonu verilmiştir.

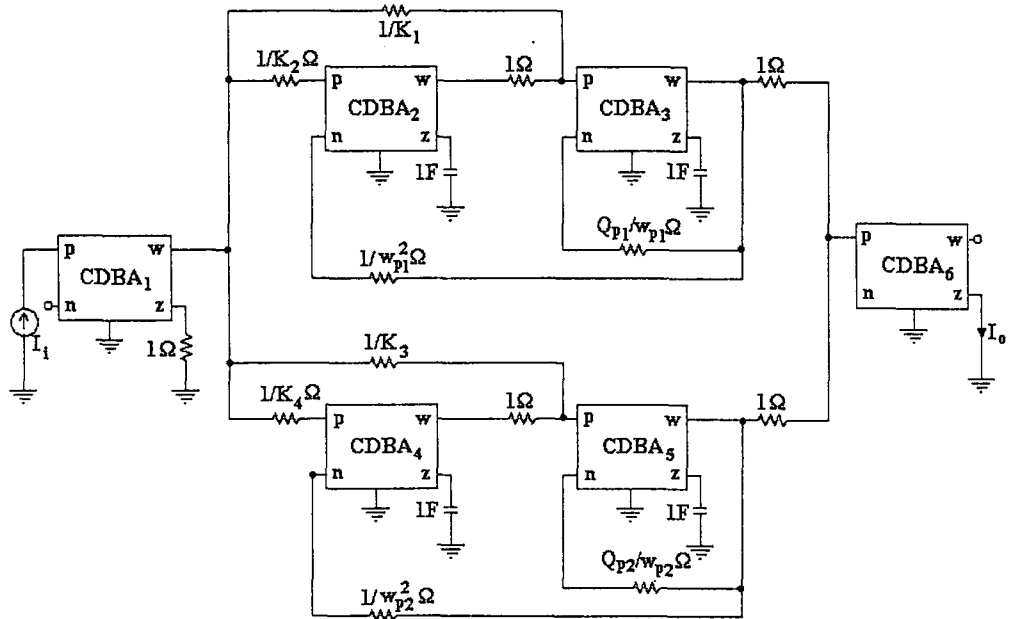
$$\frac{Y(s)}{E(s)} = \frac{K_1 s + K_2}{s^2 + \frac{w_{p1}}{Q_{p1}} s + w_{p1}^2} + \frac{K_3 s + K_4}{s^2 + \frac{w_{p2}}{Q_{p2}} s + w_{p2}^2} \quad (4.12)$$

Eşitlik (4.12) ile verilen transfer fonksiyonunda $Q_p > \frac{1}{2}$ ise kökler kompleksdir. Bu durumda doğrudan ayrıştırma II. yöntem kullanılarak transfer fonksiyonu ayrıştırılırsa Şekil 4.13'te verilen işaret akış diyagramı elde edilir.



Şekil 4.13 Kökleri reel olmayan transfer fonksiyonun paralel ayrıştırılmış işaret akış diyagramı

Şekil 4.13 ile verilen işaret akış diyagramına uygun CDBA ile gerçekleştirilen akım modlu aktif filtre devresi Şekil 4.14'de verilmiştir.



Şekil 4.14 Paralel ayrıştırma yöntemi ile elde edilen akım modlu aktif filtre devresi

5. DÖRDÜNCÜ DERECEDEN BUTTERWORTH TİPİ AKIM MODLU FİLTRE UYGULAMALARINA İLİŞKİN ÖRNEKLER

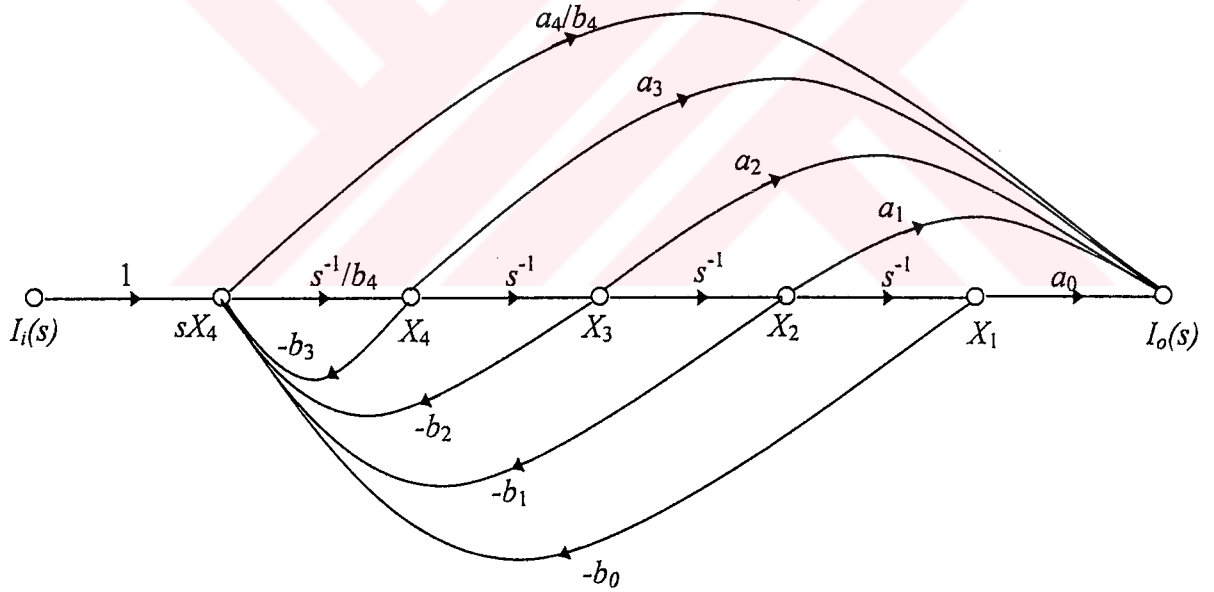
Bu bölümde, doğrudan ayrıştırma I. yöntem ve II. yöntemleri kullanılarak dördüncü dereceden akım modlu Butterworth tipi aktif filtre sentezi gerçekleştirilmiştir.

5.1 Doğrudan Ayrıştırma I. Yöntem ile Genel Filtre Sentezi

Bu bölümde dördüncü dereceden genel akım transfer fonksiyonu ve işaret akış diyagramı kullanılarak doğrudan ayrıştırma I. yöntem ile akım modlu aktif filtre sentezi gerçekleştirilmiş ve parametrik biçimde çözümü verilmiştir.

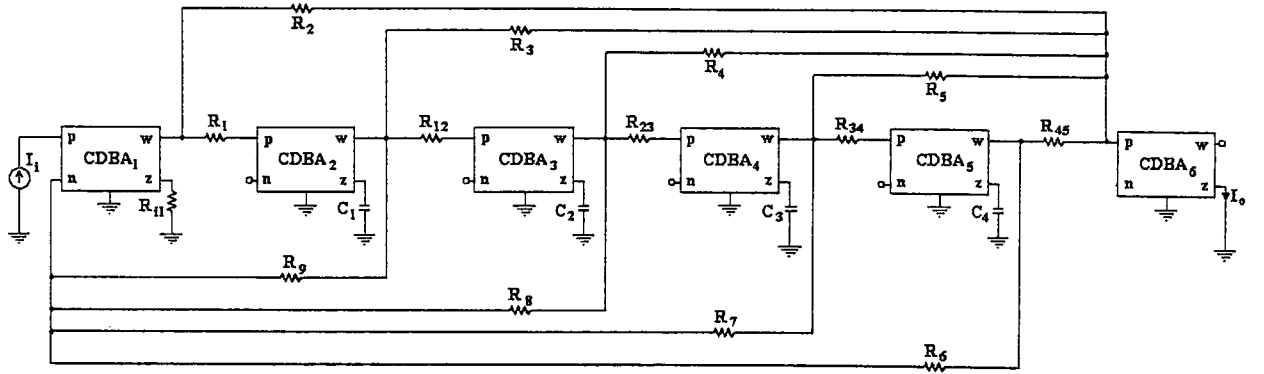
$$H(s) = \frac{I_o(s)}{I_i(s)} = \frac{a_4 s^4 + a_3 s^3 + a_2 s^2 + a_1 s + a_0}{b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0} \quad (5.1)$$

Eşitlik (5.1) ile verilen akım transfer fonksiyonu I. yöntem ile ayrıştırılırsa Şekil 5.1'deki işaret akış diyagramı elde edilir.



Şekil 5.1 Doğrudan ayrıştırma I. yöntem ile çizilen işaret akış diyagramı

Şekil 5.1'de verilen işaret akış diyagramını, işaret akış diyagramı bilinen temel devreler ile gerçekleştirmek mümkündür. Bölüm 3'te verilen genel akım toplama devresi ve integral alıcı devreler ile Şekil 5.1'de verilen işaret akış diyagramı CDBA'lar ile gerçekleştirilebilir. Şekil 5.2'de CDBA'lar ile gerçekleştirilmiş dördüncü dereceden aktif filtre devresi verilmiştir.



Şekil 5.2 Doğrudan ayrıştırma I. yöntem ile gerçekleştirilen aktif filtre devresi

Şekil 5.2'deki devrede bulunan eleman eşitlikleri aşağıda verilmiştir.

$$R_{i1} = R_{12} = R_{23} = R_{34} = R_1 = 1\Omega \quad (5.2)$$

$$R_2 = \frac{b_4}{a_4}\Omega, R_3 = \frac{1}{a_3}\Omega, R_4 = \frac{1}{a_2}\Omega, R_5 = \frac{1}{a_1}\Omega, R_{45} = \frac{1}{a_0}\Omega \quad (5.3)$$

$$R_6 = \frac{1}{b_0}\Omega, R_7 = \frac{1}{b_1}\Omega, R_8 = \frac{1}{b_2}\Omega, R_9 = \frac{1}{b_3}\Omega \quad (5.4)$$

$$C_1 = b_4 \text{ F}, C_2 = C_3 = C_4 = 1\text{F} \quad (5.5)$$

5.1.1 Alçak Geçiren Filtre Sentezi

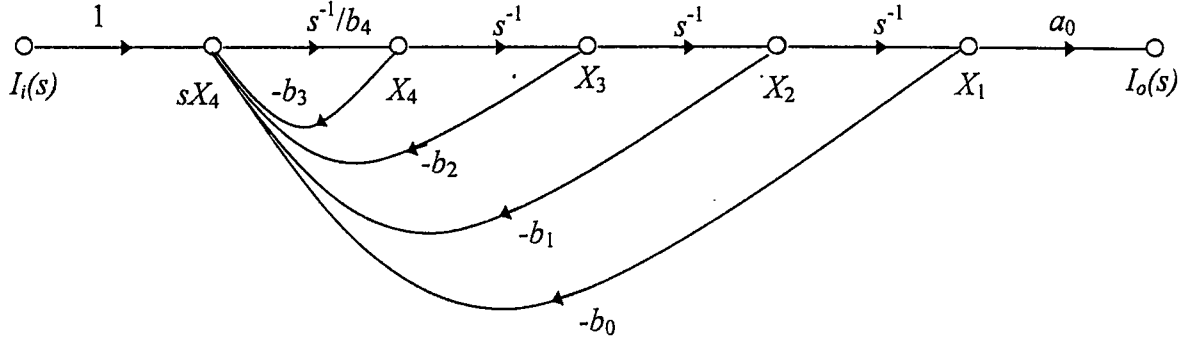
Dördüncü dereceden Butterworth tipi alçak geçiren filtre devresinin akım transfer fonksiyonu (5.6)'da verilmiştir. I. yöntem ile sentezi gerçekleştirilirse Şekil 5.3'te verilen işaret akış diyagramı elde edilir.

En genel halde alçak geçiren filtrenin akım transfer fonksiyonu (5.6) eşitliği ile verilmiştir.

$$H_i(s) = \frac{I_o(s)}{I_i(s)} = \frac{a_0}{b_4s^4 + b_3s^3 + b_2s^2 + b_1s + b_0} \quad (5.6)$$

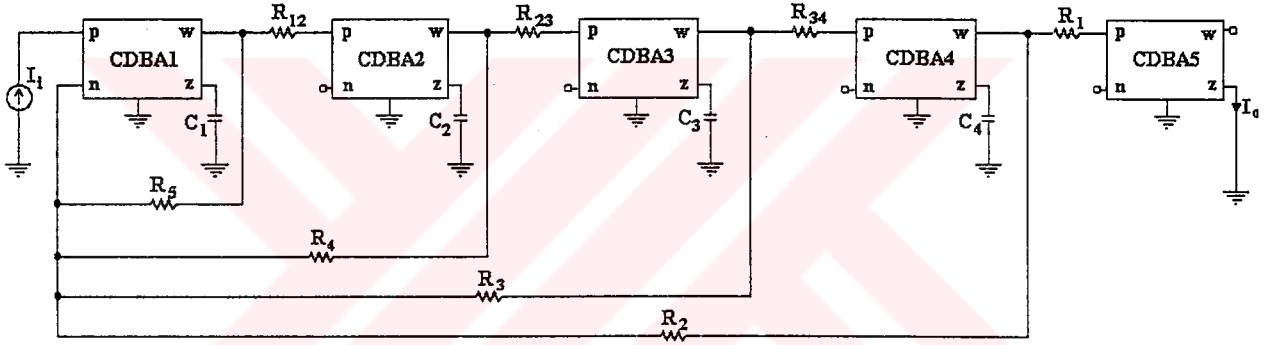
Butterworth yaklaşımı ile elde edilen akım transfer fonksiyonu (5.7) eşitliği ile gösterilmiştir.

$$H_i(s) = \frac{I_o(s)}{I_i(s)} = \frac{1}{s^4 + 2.613s^3 + 3.414s^2 + 2.613s + 1} \quad (5.7)$$



Şekil 5.3 I. yöntemi ile gerçekleştirilen alçak geçiren filtrenin işaret akış diyagramı

Şekil 5.3'te verilen işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.4'de verilen devre elde edilir.



Şekil 5.4 I. yöntem ile gerçekleştirilen alçak geçiren filtre devresi

I. yöntem ile gerçekleştirilen alçak geçiren filtre devresinin köşe frekansını 1.5MHz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir. Eleman değerleri, (5.7) fonksiyonuna genlik ve frekans ölçeklemesi yapılarak bulunmuştur. Genlik ölçekleme katsayısı (a) ve frekans ölçekleme katsayısı (b) olmak üzere, denormalize kapasite ve direnç değerleri (5.8) ve (5.9)'daki dönüşümlerle belirlenir.

$$\hat{C} = \frac{C}{ab} \text{ F} \quad (5.8)$$

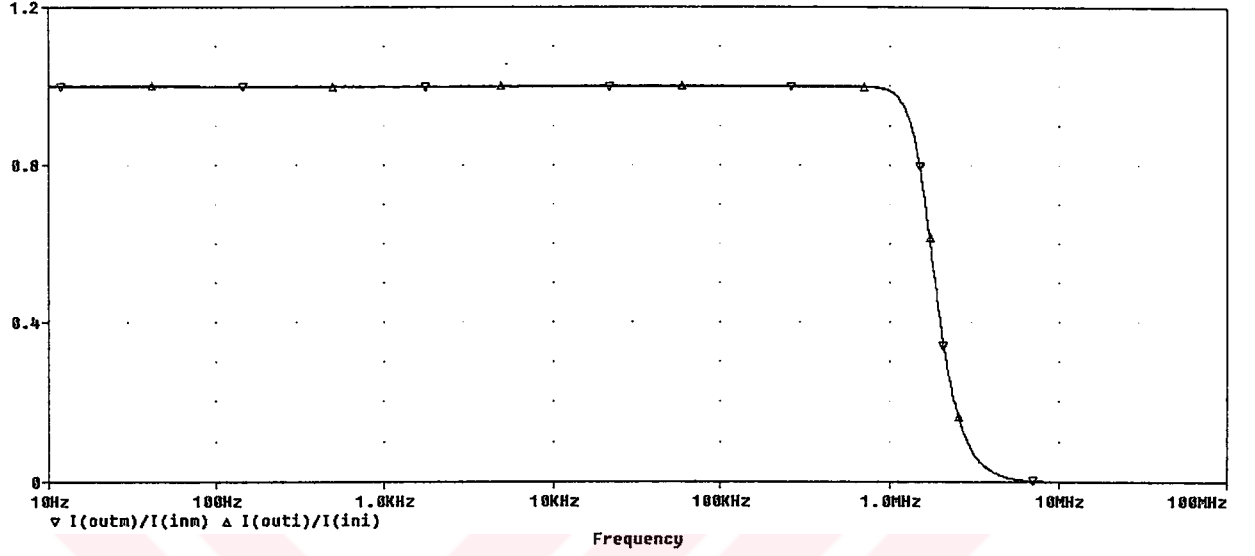
$$\hat{R} = aR \text{ } \Omega \quad (5.9)$$

$a = 6.10^3$, $b = 10^7$ olmak üzere denormalize eleman değerleri aşağıda verilmiştir.

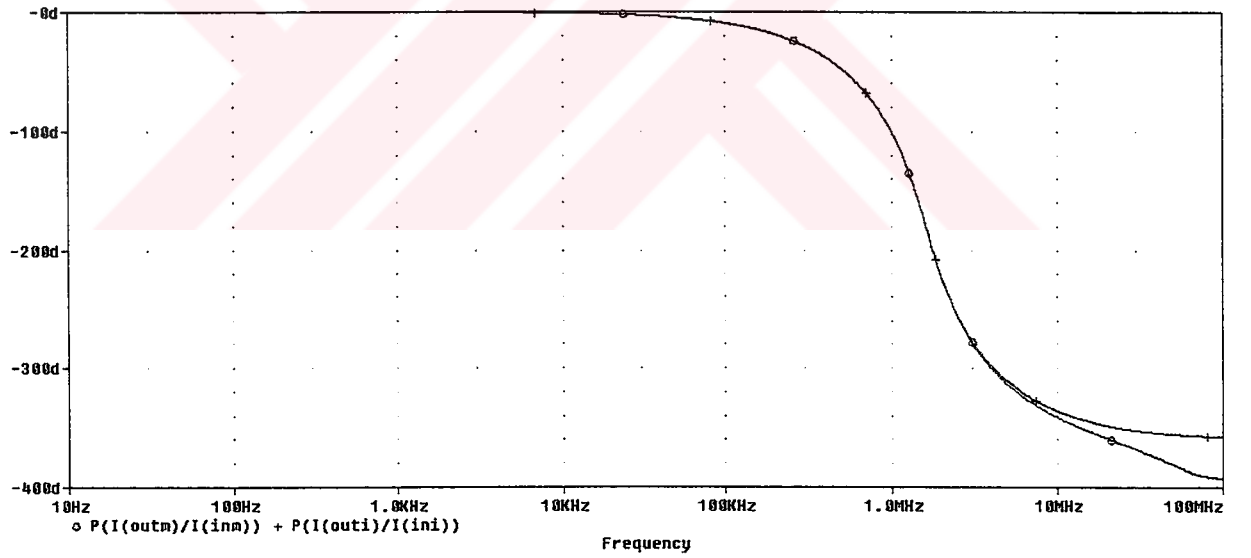
$$\hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_1 = \hat{R}_2 = 6 \text{ k}\Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 16 \text{ pF}$$

$$\hat{R}_3 = \hat{R}_5 = 2298 \Omega, \quad \hat{R}_4 = 1758 \Omega$$

Şekil 5.4 devresinde giriş, genliği $500\mu A$ ve frekansı 10Hz ile 100MHz arasında değişen bir AC tarama akımı uygulanmıştır. AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.5 ve Şekil 5.6'da verilmiştir.



Şekil 5.5 I. yöntem ile elde edilen alçak geçiren filtre devresinin genlik Bode diyagramı



Şekil 5.6 I. yöntem ile elde edilen alçak geçiren filtre devresinin faz Bode diyagramı

Şekil 5.5 ile verilen genlik Bode diyagramında, $I(\text{out})/I(\text{in})$ ile gösterilen eğri ideal CDBA kullanılarak gerçekleştirilen filtre devresinin değişimidir. $I(\text{outm})/I(\text{inm})$ ile gösterilen eğri ise Şekil 2.3'te verilen CMOS CDBA ile gerçekleştirilen filtre devresinin değişimidir. Bu bölümde gerçekleştirilen aktif filtre devrelerinin PSPICE programı ile yapılan simülasyonlarında bu iki eğrinin değişimleri incelenecektir.

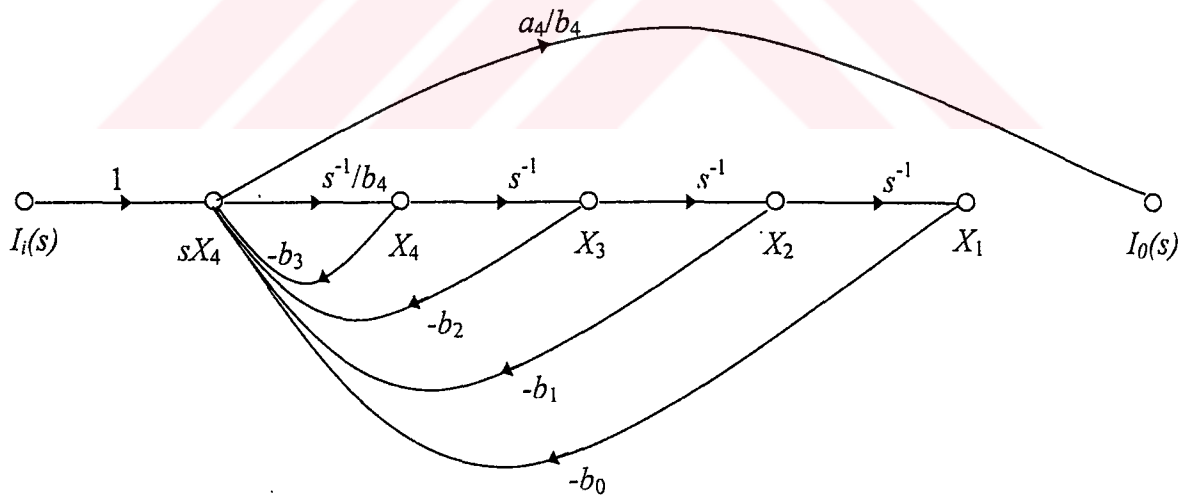
5.1.2 Yüksek Geçiren Filtre Sentezi

Dördüncü dereceden Butterworth tipi yüksek geçiren filtre devresinin akım transfer fonksiyonu (5.10)'da verilmiştir. I. yöntem ile sentezi gerçekleştirilirse Şekil 5.7'de verilen işaret akış diyagramı elde edilir.

$$H_i(s) = \frac{I_o(s)}{I_i(s)} = \frac{a_4 s^4}{b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0} \quad (5.10)$$

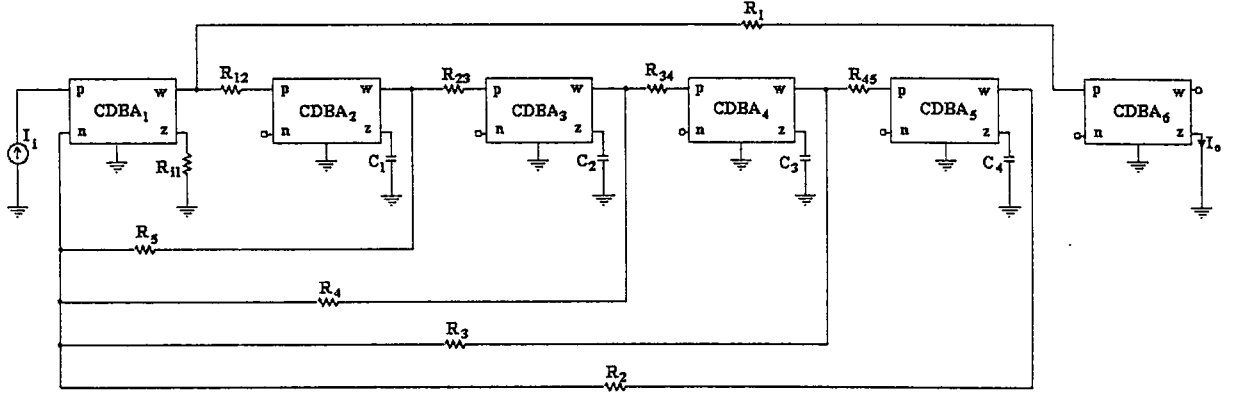
Butterworth yaklaşımı ile elde edilen transfer fonksiyonu (5.11) eşitliği ile gösterilmiştir;

$$H_i(s) = \frac{s^4}{s^4 + 2.613s^3 + 3.414s^2 + 2.613s + 1} \quad (5.11)$$



Şekil 5.7 I. yöntem ile gerçekleştirilen yüksek geçiren filtrenin işaret akış diyagramı

Şekil 5.7'de verilen işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.8'de verilen devre elde edilir.



Şekil 5.8 I. yöntem ile gerçekleştirilen yüksek geçiren filtre devresi

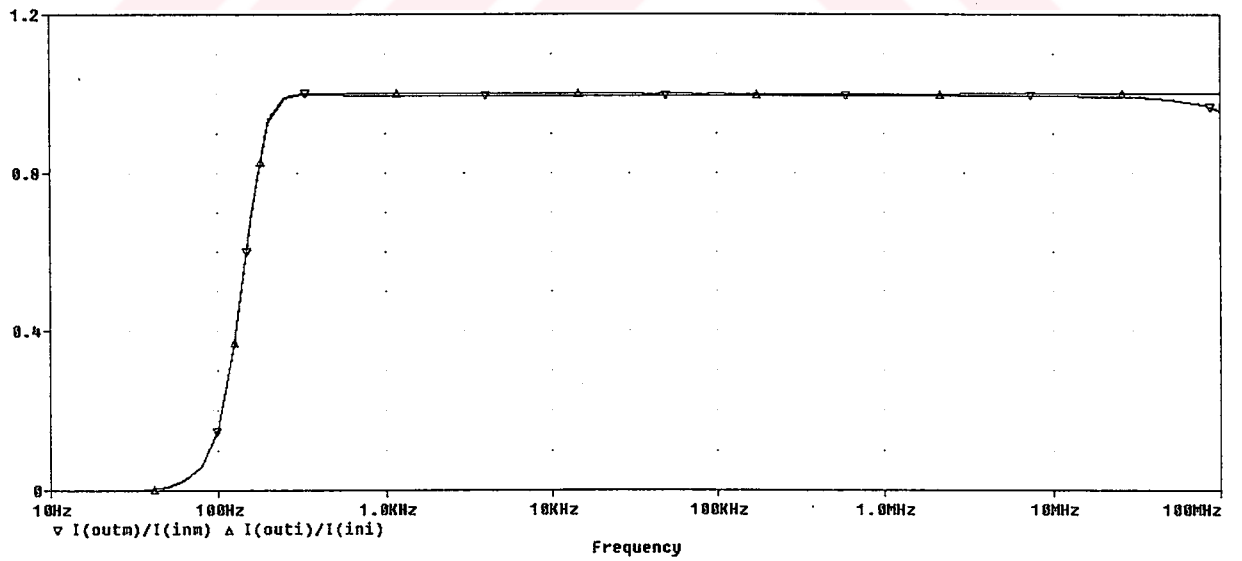
Şekil 5.8 ile verilen yüksek geçiren filtre devresinin köşe frekansını 150Hz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 5 \cdot 10^3$, $b = 10^3$ olmak üzere Şekil 5.8'e ilişkin eleman değerleri aşağıdadır.

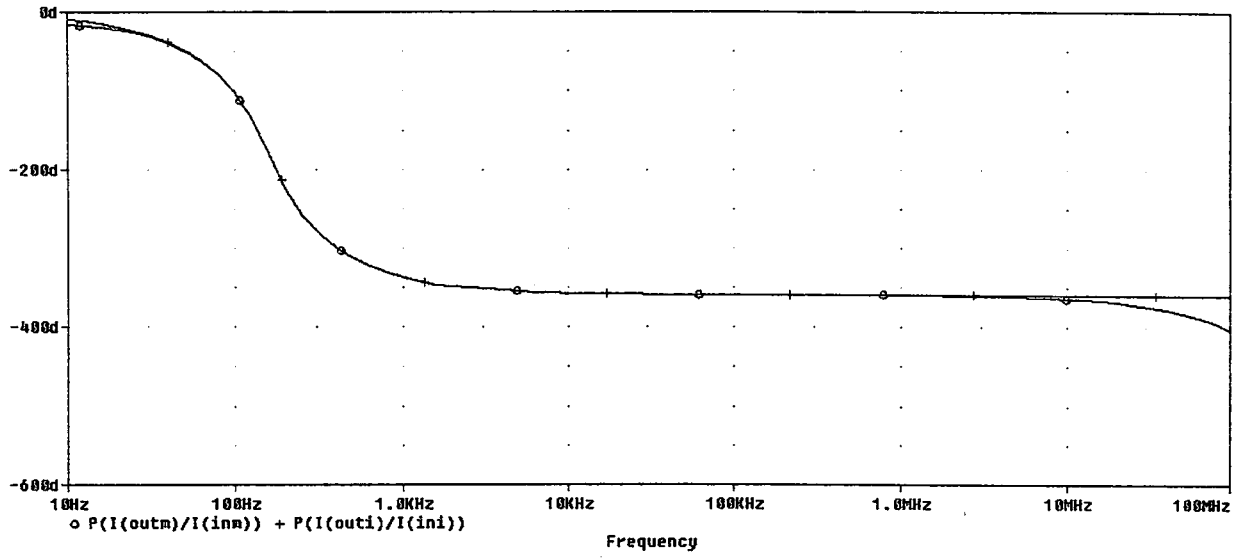
$$\hat{R}_{11} = \hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_{45} = \hat{R}_1 = \hat{R}_2 = 5 \text{ k}\Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 200 \text{ nF}$$

$$\hat{R}_3 = \hat{R}_5 = 1915 \Omega, \quad \hat{R}_4 = 1465 \Omega$$

Şekil 5.8 devresinde gerçekleştirilen AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.9 ve Şekil 5.10'da verilmiştir.



Şekil 5.9 I. yöntem ile elde edilen yüksek geçiren filtre devresinin genlik Bode diyagramı



Şekil 5.10 I. yöntem ile elde edilen yüksek geçiren filtre devresinin faz Bode diyagramı

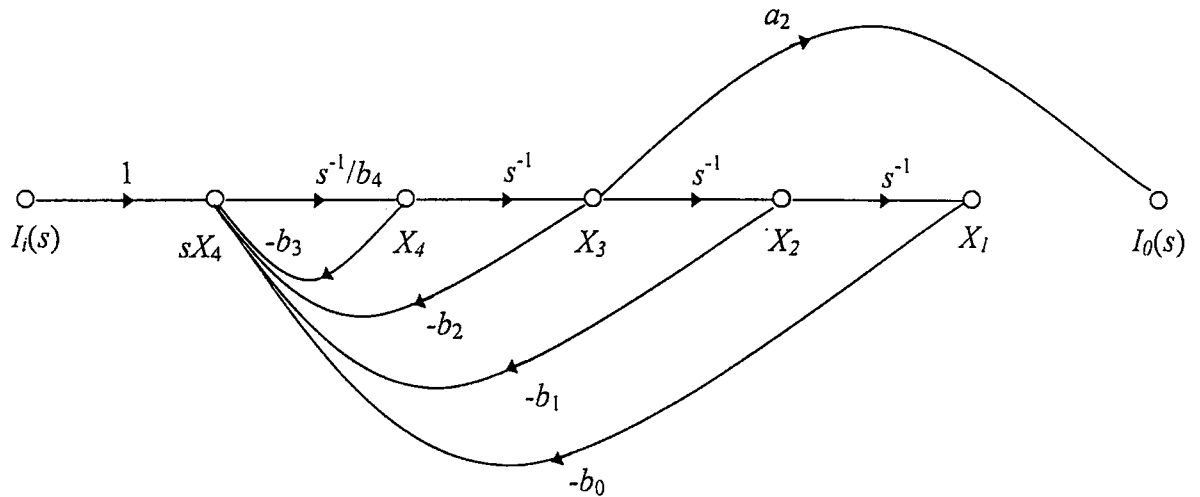
5.1.3 Band Geçiren Filtre Sentezi

Dördüncü dereceden Butterworth tipi band geçiren filtre devresinin akım transfer fonksiyonu (5.12)'de verilmiştir. I. yöntem ile sentezi gerçekleştirilirse Şekil 5.11'de verilen işaret akış diyagramı elde edilir.

$$H_i(s) = \frac{I_o(s)}{I_i(s)} = \frac{a_2 s^2}{b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0} \quad (5.12)$$

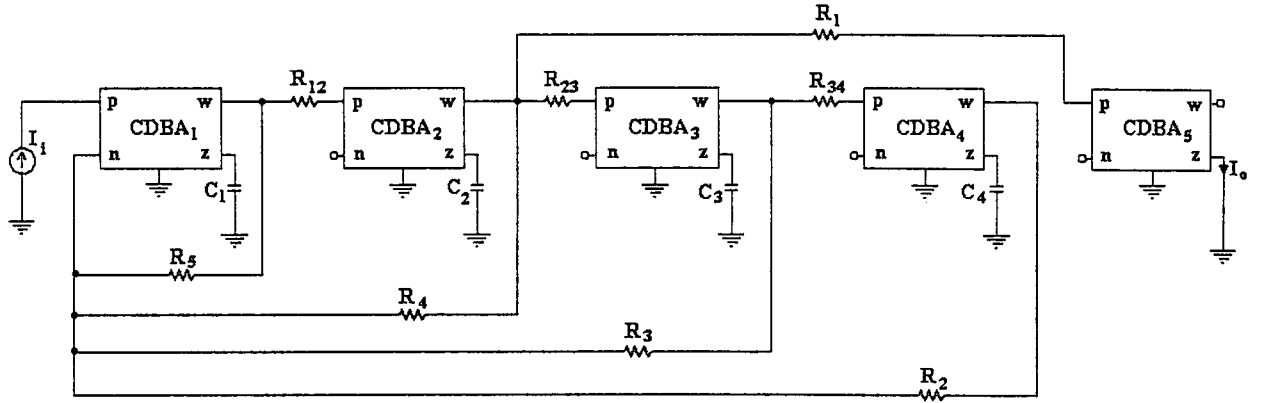
Butterworth yaklaşımı ile elde edilen transfer fonksiyonu (5.13) eşitliği ile gösterilmiştir;

$$H_i(s) = \frac{s^2}{s^4 + 1.414s^3 + 3s^2 + 1.414s + 1} \quad (5.13)$$



Şekil 5.11 I. yöntem ile gerçekleştirilen band geçiren filtrenin işaret akış diyagramı

Şekil 5.11’de verilen işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.12’de verilen devre elde edilir.



Şekil 5.12 I. yöntem ile gerçekleştirilen band geçiren filtre devresi

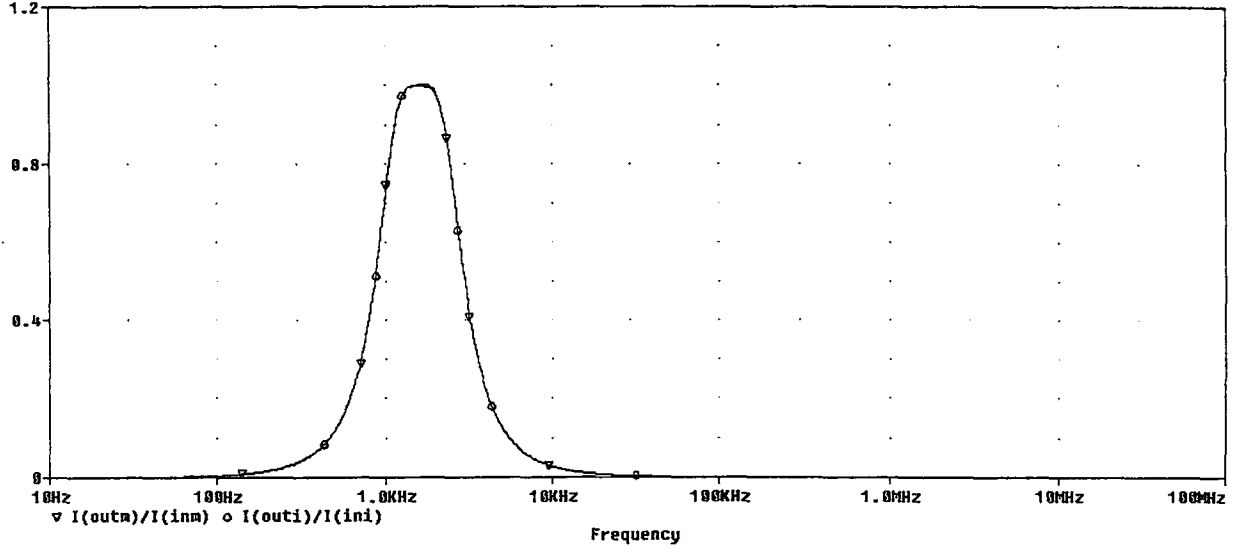
Şekil 5.12 ile verilen band geçiren filtre devresinin merkez frekansını 1.5kHz’e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 5.10^3$, $b = 10^4$ olmak üzere Şekil 5.12’ye ilişkin eleman değerleri aşağıdadır.

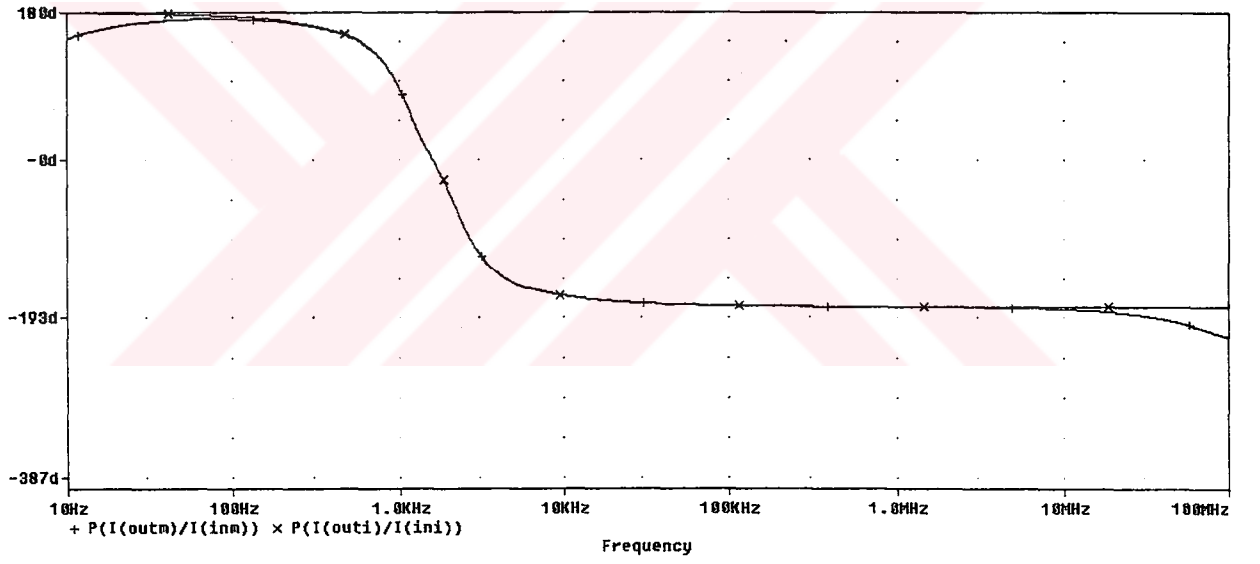
$$\hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_{45} = \hat{R}_1 = \hat{R}_2 = 5 \text{ k}\Omega, \quad \hat{R}_3 = \hat{R}_5 = 3535 \Omega, \quad \hat{R}_4 = 1665 \Omega$$

$$\hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 20 \text{ nF}$$

Şekil 5.12 devresinde gerçekleştirilen AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.13 ve Şekil 5.14’te verilmiştir.



Şekil 5.13 I. yöntem ile elde edilen band geçiren filtre devresinin genlik Bode diyagramı



Şekil 5.14 I. yöntem ile elde edilen band geçiren filtre devresinin faz Bode diyagramı

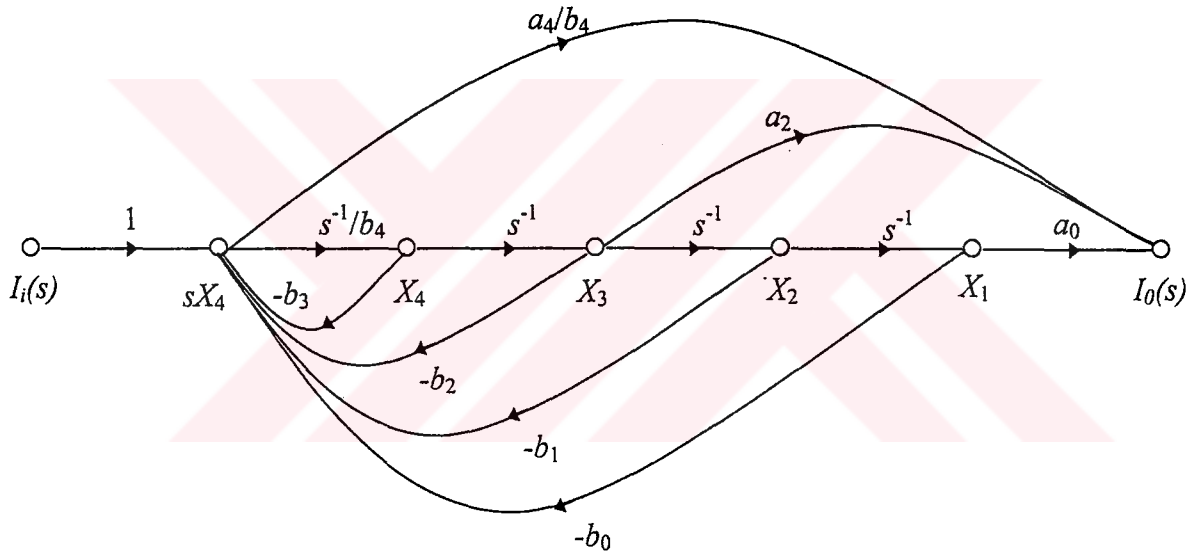
5.1.4 Band Söndüren Filtre Sentezi

Dördüncü dereceden Butterworth tipi band söndüren filtre devresinin akım transfer fonksiyonu (5.14)'te verilmiştir. I. yöntem ile sentezi gerçekleştirilirse Şekil 5.15'te verilen işaret akış diyagramı elde edilir.

$$H_i(s) = \frac{I_o(s)}{I_i(s)} = \frac{a_4 s^4 + a_2 s^2 + a_0}{b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0} \quad (5.14)$$

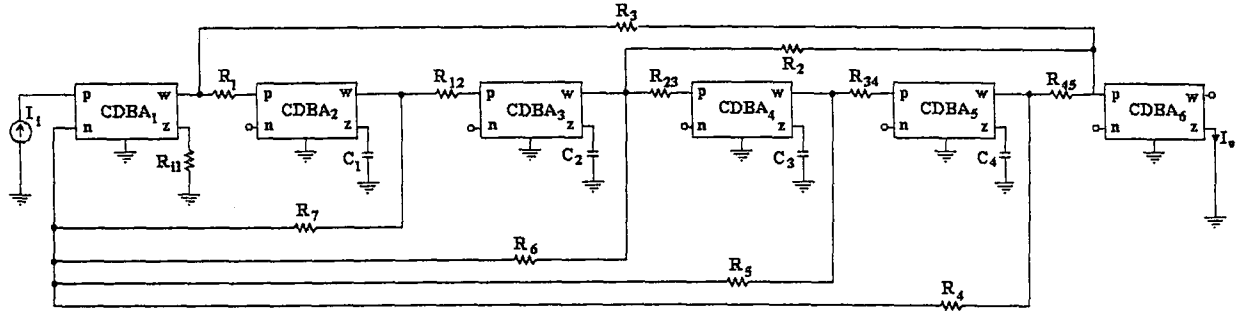
Butterworth yaklaşımı ile elde edilen transfer fonksiyonu (5.15) eşitliği ile gösterilmiştir

$$H_i(s) = \frac{s^4 + 2s^2 + 1}{s^4 + 1.414s^3 + 3s^2 + 1.414s + 1} \quad (5.15)$$



Şekil 5.15 I. yöntem ile gerçekleştirilen band söndüren filtrenin işaret akış diyagramı

Şekil 5.15'te verilen işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.16'da verilen devre elde edilir.



Şekil 5.16 I. yöntem ile gerçekleştirilen band söndüren filtre devresi

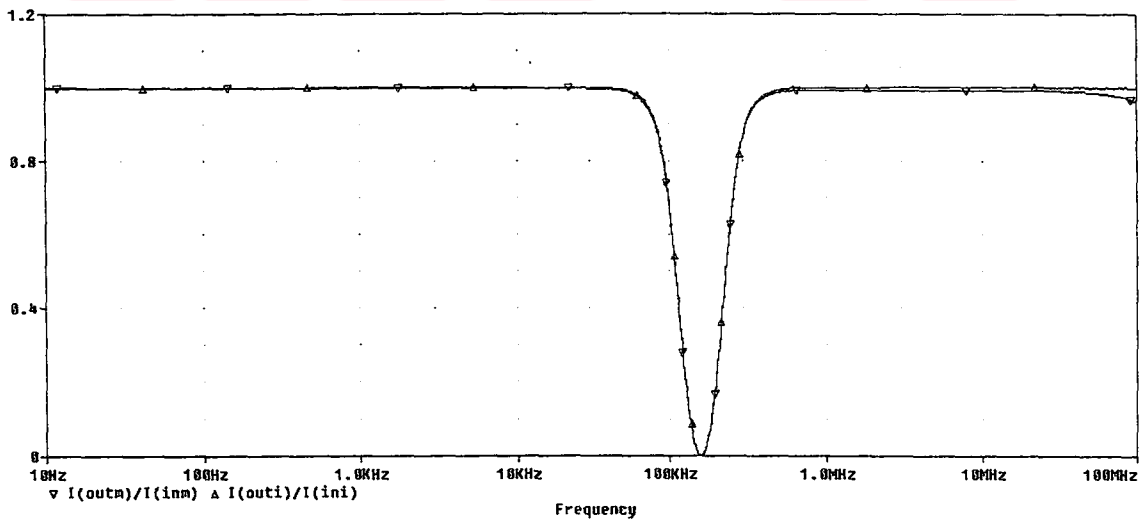
Şekil 5.16 ile verilen bandsöndüren filtre devresinin merkez frekansını 150kHz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 5 \cdot 10^3$, $b = 10^6$ olmak üzere Şekil 5.16'ya ilişkin eleman değerleri aşağıdadır.

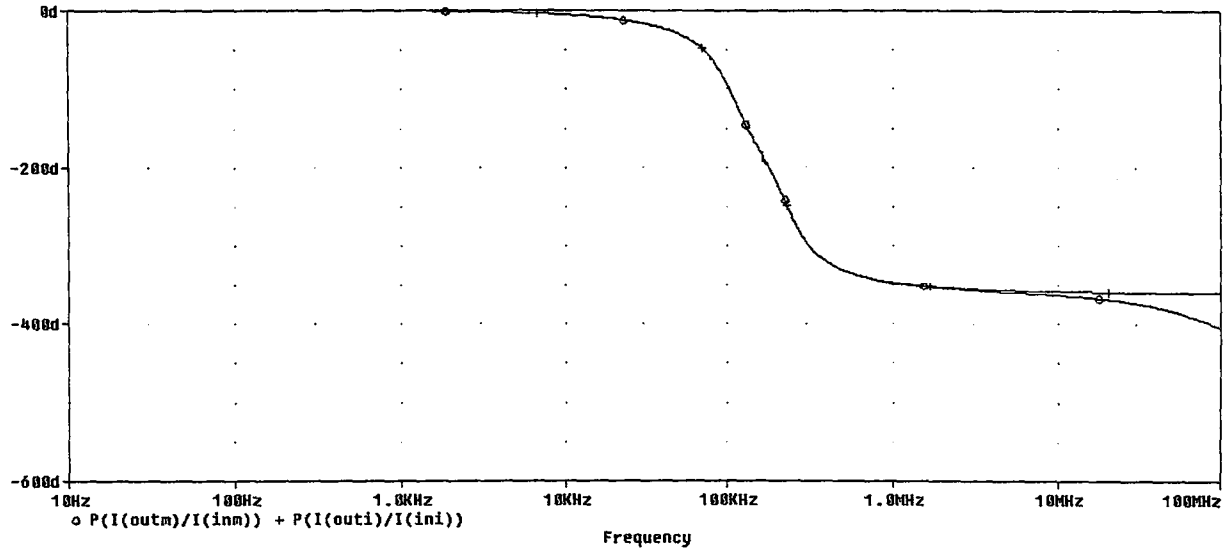
$$\hat{R}_{11} = \hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_{45} = \hat{R}_1 = \hat{R}_3 = \hat{R}_4 = 5 \text{ k}\Omega, \quad \hat{R}_2 = 2500 \Omega, \quad \hat{R}_5 = \hat{R}_7 = 3535 \Omega$$

$$\hat{R}_6 = 1665 \Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 200 \text{ pF}$$

Şekil 5.16 devresinde gerçekleştirilen AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.17 ve Şekil 5.18'de verilmiştir.



Şekil 5.17 I. yöntem ile elde edilen band söndüren filtre devresinin genlik Bode diyagramı



Şekil 5.18 I. yöntem ile elde edilen band söndüren filtre devresinin faz Bode diyagramı

5.1.5 Tüm Geçiren Filtre Sentezi

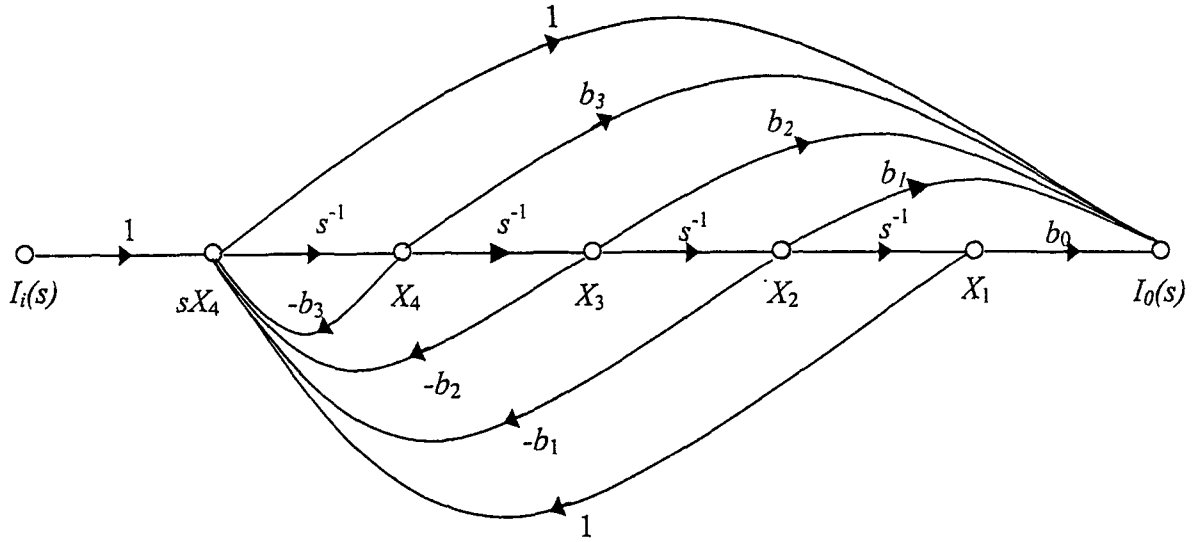
Dördüncü dereceden Butterworth tipi tüm geçiren filtre devresinin akım transfer fonksiyonu (5.16)'da verilmiştir. I. yöntem ile sentezi gerçekleştirilirse Şekil 5.19'da verilen işaret akış diyagramı elde edilir.

$$H_i(s) = \frac{I_o(s)}{I_i(s)} = \frac{s^4 - b_3s^3 + b_2s^2 - b_1s + b_0}{s^4 + b_3s^3 + b_2s^2 + b_1s + b_0} \quad (5.16)$$

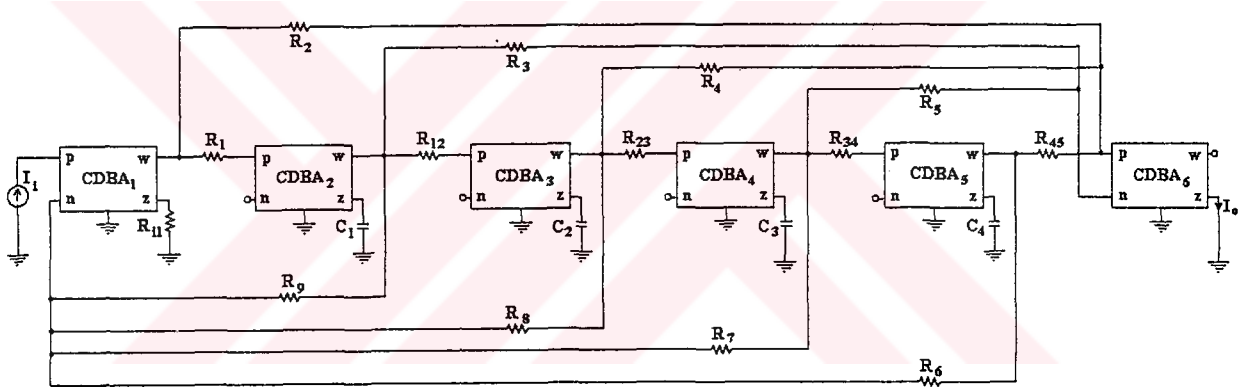
Butterworth yaklaşımı ile elde edilen akım transfer fonksiyonu (5.17) eşitliğinde verilmiştir.

$$H_i(s) = \frac{s^4 - 2.613s^3 + 3.414s^2 - 2.613s + 1}{s^4 + 2.613s^3 + 3.414s^2 + 2.613s + 1} \quad (5.17)$$

Şekil 5.19'da verilen işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.20'de verilen devre elde edilir.



Şekil 5.19 I. yöntem ile gerçekleştirilen tüm geçiren filtrenin işaret akış diyagramı



Şekil 5.20 I. yöntem ile gerçekleştirilen tüm geçiren filtre devresi

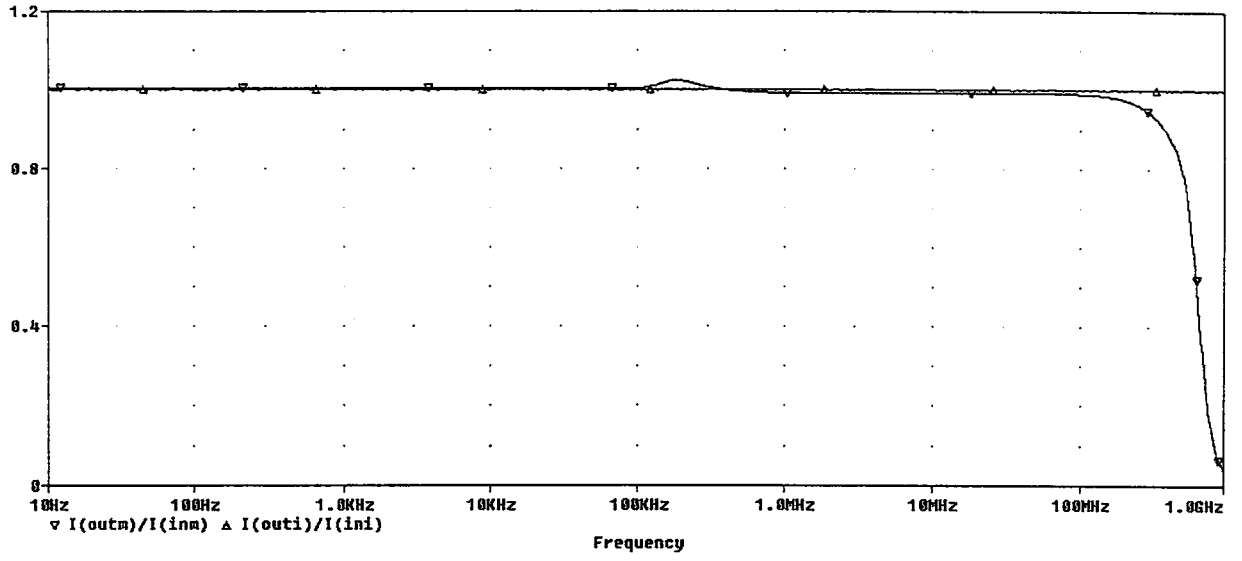
Şekil 5.20 ile verilen tüm geçiren filtre devresinin merkez frekansını 180kHz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 2 \cdot 10^3$, $b = 10^6$ olmak üzere Şekil 5.18'e ilişkin eleman değerleri aşağıdadır.

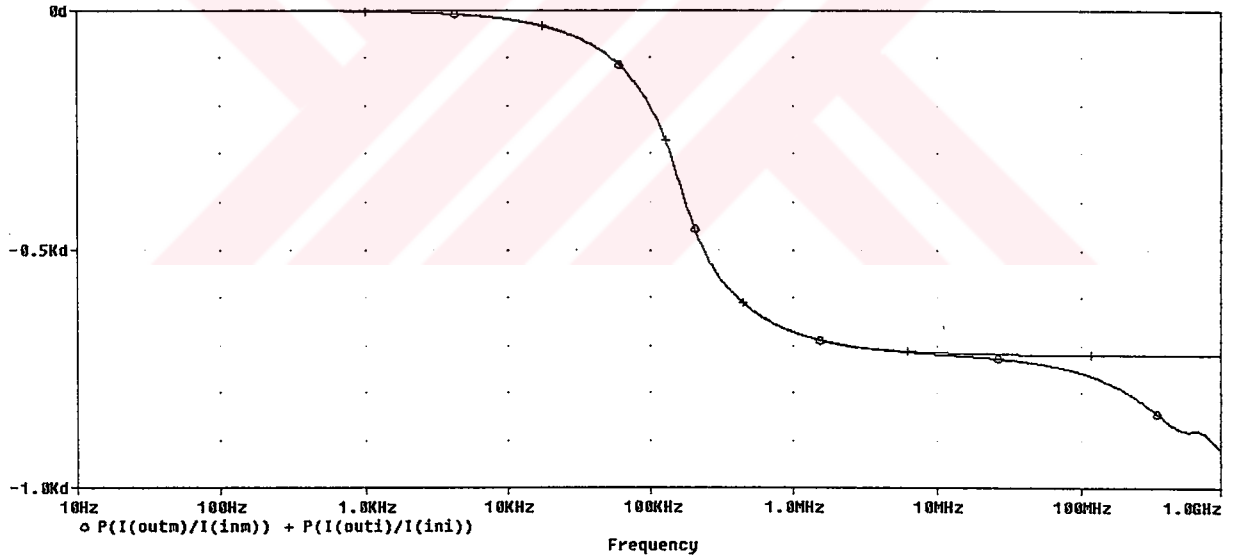
$$\hat{R}_{11} = \hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_{45} = \hat{R}_1 = \hat{R}_2 = \hat{R}_6 = 2 \text{ k}\Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 500 \text{ pF}$$

$$\hat{R}_3 = \hat{R}_5 = \hat{R}_7 = \hat{R}_9 = 766 \Omega, \quad \hat{R}_4 = \hat{R}_7 = 586 \Omega$$

Şekil 5.20 devresinde girişe, AC tarama akımı uygulanmıştır. AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.21 ve Şekil 5.22’de verilmiştir.



Şekil 5.21 I. yöntem ile elde edilen tüm geçiren filtre devresinin genlik Bode diyagramı



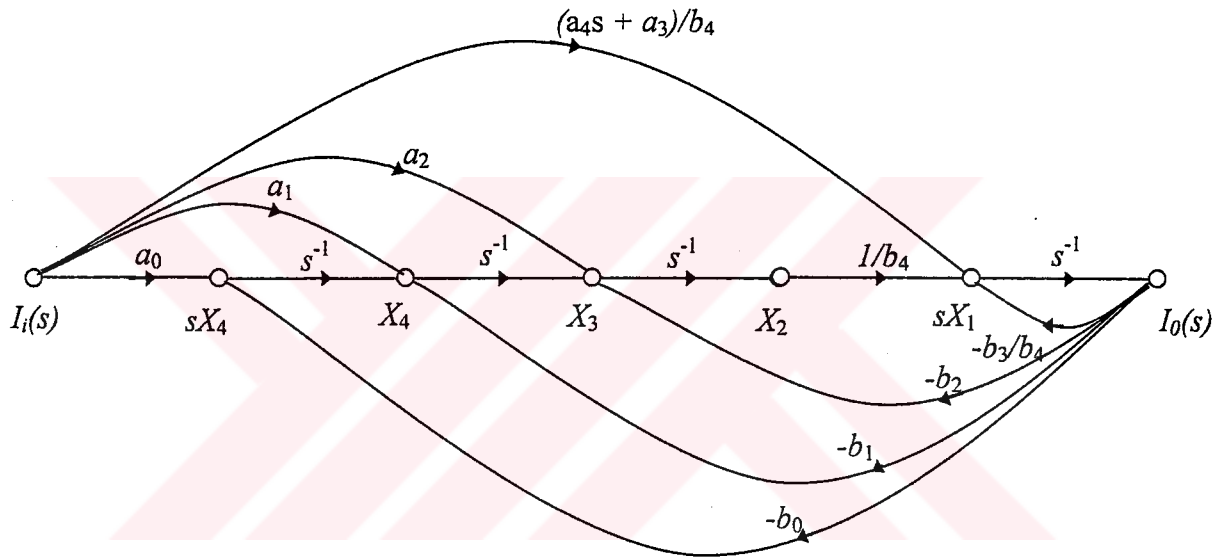
Şekil 5.22 I. yöntem ile elde edilen tüm geçiren filtre devresinin faz Bode diyagramı

5.2 Doğrudan Ayırıştırma II. Yöntem İle Dördüncü Dereceden Genel Filtre Sentezi

Bu bölümde dördüncü dereceden genel akım transfer fonksiyonu ve işaret akış diyagramı kullanılarak doğrudan ayırıştırma II. yöntem ile akım modlu aktif filtre sentezi gerçekleştirilmiş ve parametrik biçimde çözümü verilmiştir.

$$H(s) = \frac{I_o(s)}{I_i(s)} = \frac{a_4 s^4 + a_3 s^3 + a_2 s^2 + a_1 s + a_0}{b_4 s^4 + b_3 s^3 + b_2 s^2 + b_1 s + b_0} \quad (5.18)$$

Eşitlik (5.18) ile verilen akım transfer fonksiyonu II. yöntem ile ayrıştırılırsa Şekil 5.23'deki işaret akış diyagramı elde edilir.



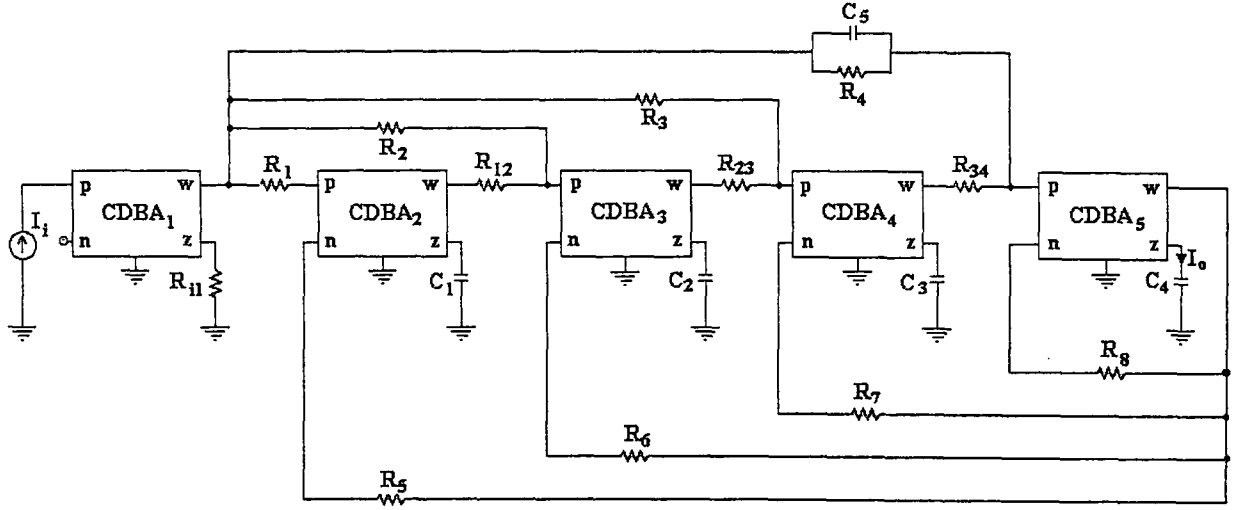
Şekil 5.23 Doğrudan ayırıştırma II. yöntem ile çizilen işaret akış diyagramı

Şekil 5.23'te verilen işaret akış diyagramı, CDBA elemanları ile Şekil 5.24'te verilen devre ile gerçekleştirilebilir. Şekil 5.24'e ilişkin eleman eşitlikleri aşağıda verilmiştir.

$$R_1 = \frac{1}{a_0} \Omega, \quad R_2 = \frac{1}{a_1} \Omega, \quad R_3 = \frac{1}{a_2} \Omega, \quad R_4 = \frac{b_4}{a_3} \Omega \quad (5.19)$$

$$R_5 = \frac{1}{b_0} \Omega, \quad R_6 = \frac{1}{b_1} \Omega, \quad R_7 = \frac{1}{b_2} \Omega, \quad R_8 = \frac{b_4}{b_3} \Omega, \quad R_{12} = R_{23} = R_{34} = 1 \Omega \quad (5.20)$$

$$C_1 = C_2 = C_3 = C_4 = 1 \text{ F}, \quad C_5 = \frac{a_4}{b_4} \text{ F} \quad (5.21)$$

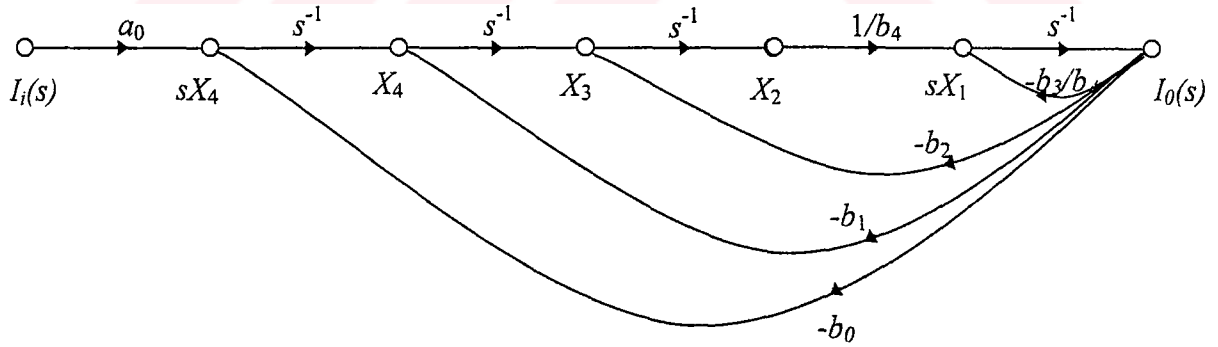


Şekil 5.24 II. yöntem ile gerçekleştirilen aktif filtre devresi

5.2.1 Alçak Geçiren Filtre Sentezi

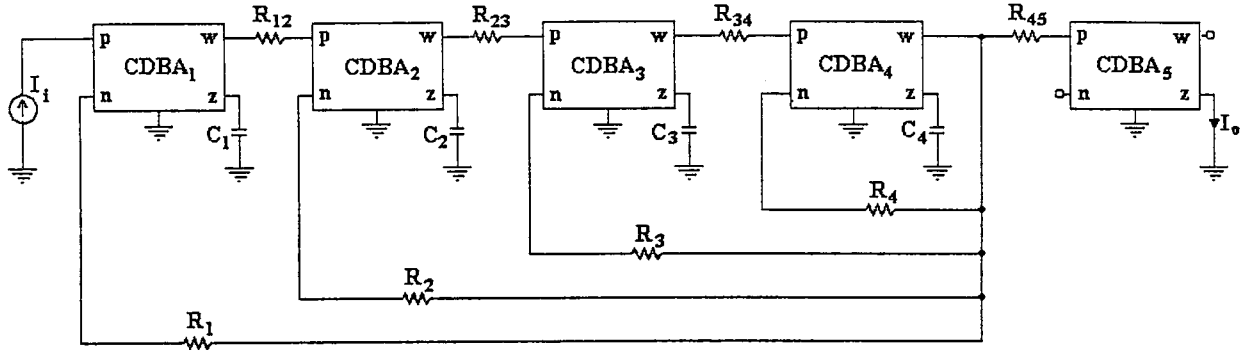
Dördüncü dereceden Butterworth tipi alçak geçiren filtre devresinin akım transfer fonksiyonu (5.6)'da verilmiştir. II. yöntem ile sentezi gerçekleştirilirse Şekil 5.25'te verilen işaret akış diyagramı elde edilir.

Butterworth yaklaşımı ile elde edilen alçak geçiren filtrenin transfer fonksiyonu (5.7) eşitliği ile verilmiştir.



Şekil 5.25 II. yöntem ile gerçekleştirilen alçak geçiren filtrenin işaret akış diyagramı

Şekil 5.25’de verilen işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.26’da verilen devre elde edilir.



Şekil 5.26 II. yöntem ile gerçekleştirilen alçak geçiren filtre devresi

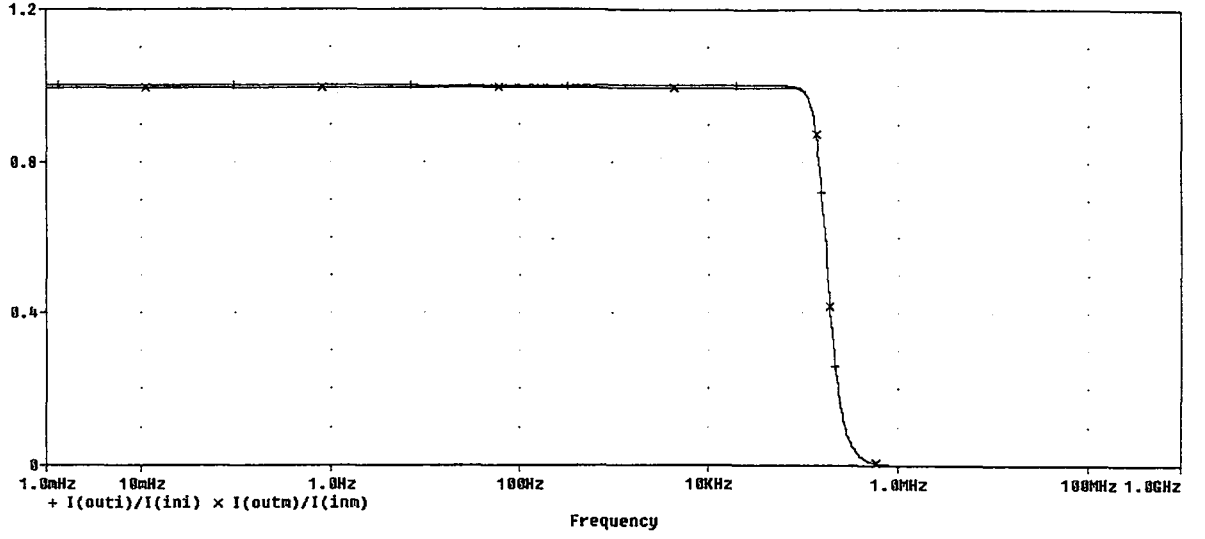
Şekil 5.26 ile verilen alçak geçiren filtre devresinin köşe frekansını 150kHz’e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 3.10^3$, $b = 10^6$ olmak üzere Şekil 5.26’ya ilişkin eleman değerleri aşağıdadır.

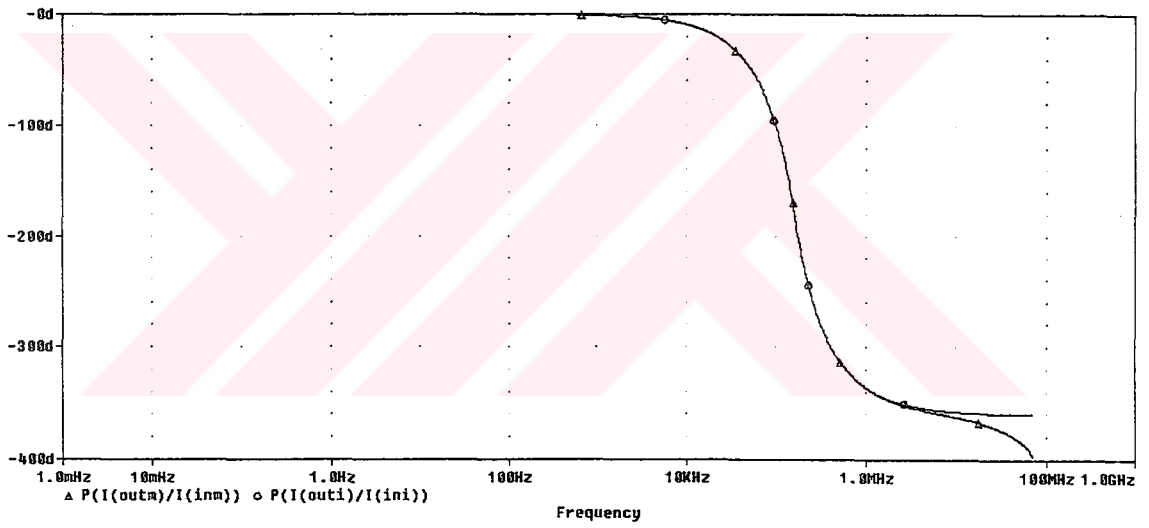
$$\hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_{45} = \hat{R}_1 = \hat{R}_o = 3000 \Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 333 \text{ pF}$$

$$\hat{R}_2 = \hat{R}_4 = 1149 \Omega, \quad \hat{R}_3 = 879 \Omega$$

Şekil 5.26 devresinde gerçekleştirilen AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.27 ve Şekil 5.28’de verilmiştir.



Şekil 5.27 II. yöntem ile elde edilen alçak geçiren filtre devresinin genlik Bode diyagramı

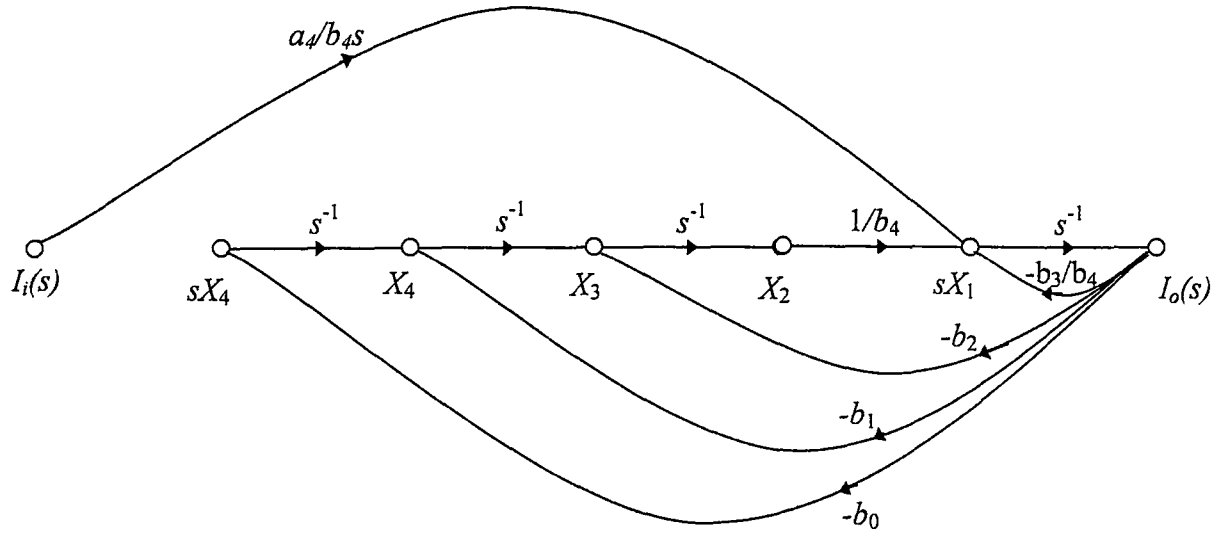


Şekil 5.28 II. yöntem ile elde edilen alçak geçiren filtre devresinin faz Bode diyagramı

5.2.2 Yüksek Geçiren Filtre Sentezi

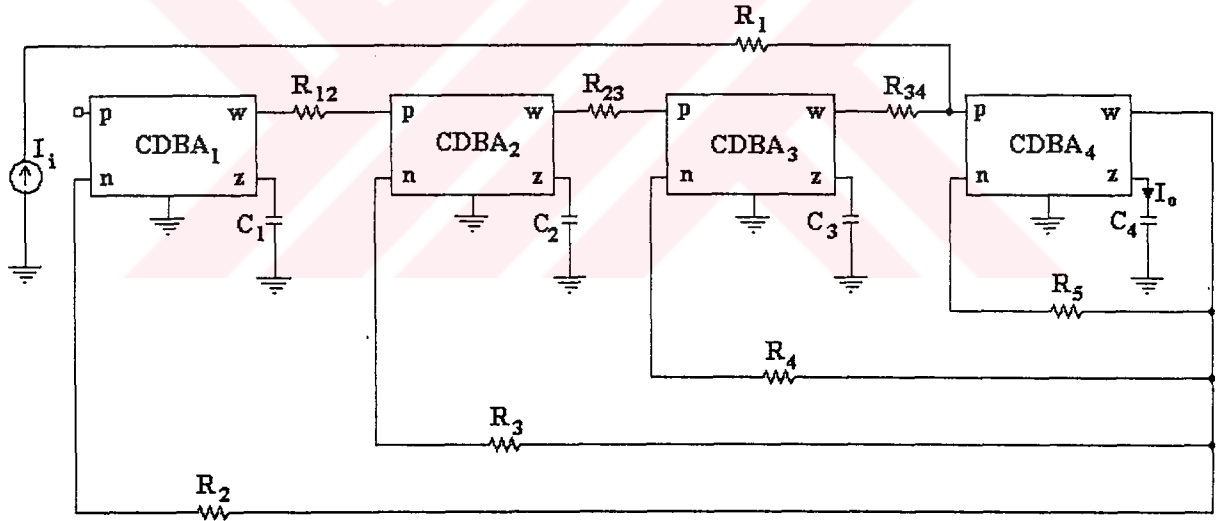
Dördüncü dereceden Butterworth tipi yüksek geçiren filtre devresinin akım transfer fonksiyonu (5.10)'da verilmiştir. II.yöntem ile sentezi gerçekleştirilirse Şekil 5.29'da verilen işaret akış diyagramı elde edilir.

Butterworth yaklaşımı ile elde edilen transfer fonksiyonu daha önce (5.11) eşitliği ile verilmiştir.



Şekil 5.29 II. yöntem ile gerçekleştirilen yüksek geçiren filtrenin işaret akış diyagramı

Şekil 5.29'da verilen işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.30'da verilen devre elde edilir.



Şekil 5.30 II. yöntem ile gerçekleştirilen yüksek geçiren filtre devresi

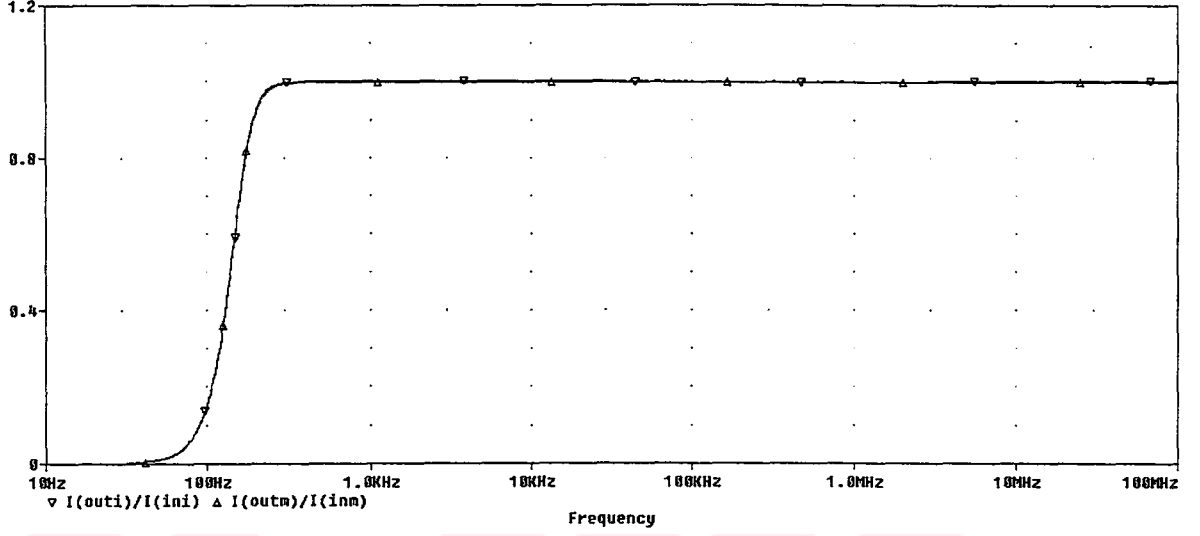
Şekil 5.30 ile verilen alçak geçiren filtre devresinin köşe frekansını 150Hz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 10^4$, $b = 10^3$ olmak üzere Şekil 5.30'a ilişkin eleman değerleri aşağıdadır.

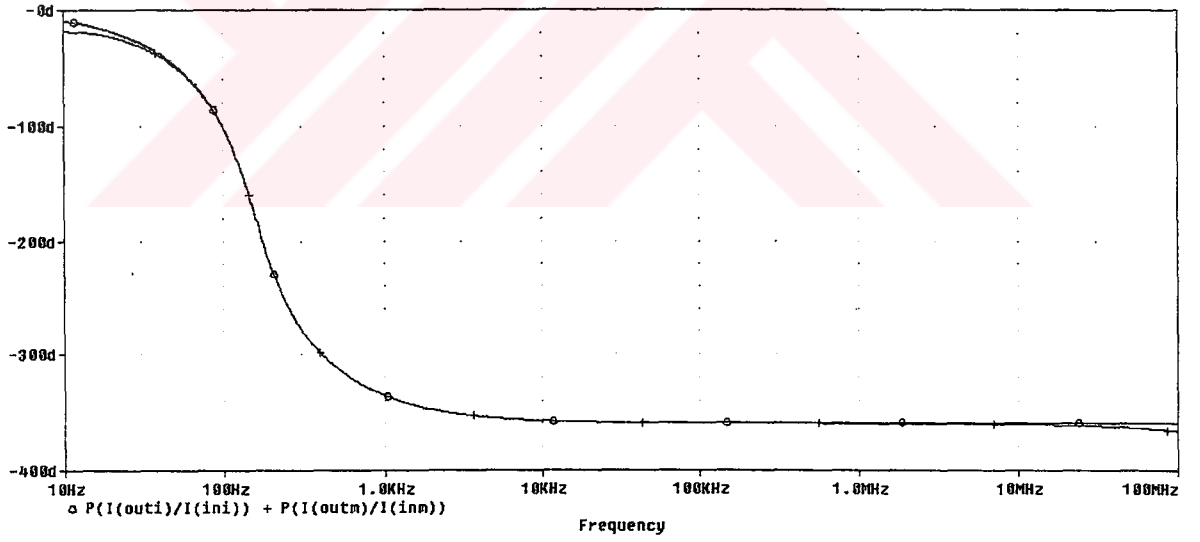
$$\hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_1 = \hat{R}_2 = 10 \text{ k}\Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 0.1 \mu\text{F}$$

$$\hat{R}_3 = \hat{R}_5 = 3830 \Omega, \quad \hat{R}_4 = 2930 \Omega$$

Şekil 5.26 devresinde giriş, genliği $500\mu\text{A}$ ve frekansı 10Hz ile 100MHz arasında değişen bir AC tarama akımı uygulanmıştır. AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.31 ve Şekil 5.32’de verilmiştir.



Şekil 5.31 II. yöntem ile elde edilen yüksek geçiren filtre devresinin genlik Bode diyagramı

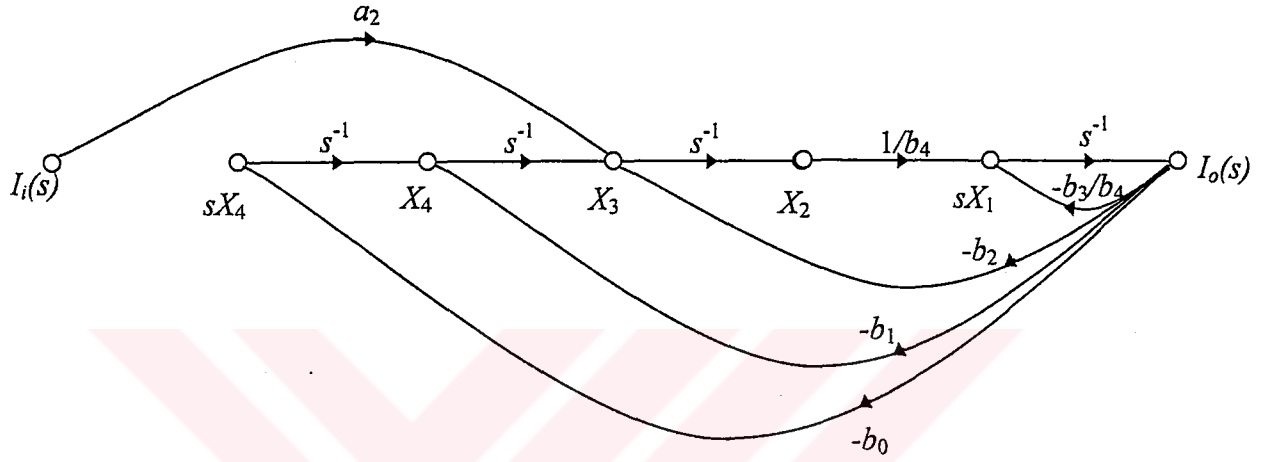


Şekil 5.32 II. yöntem ile elde edilen yüksek geçiren filtre devresinin faz Bode diyagramı

5.2.3 Band Geçiren Filtre Sentezi

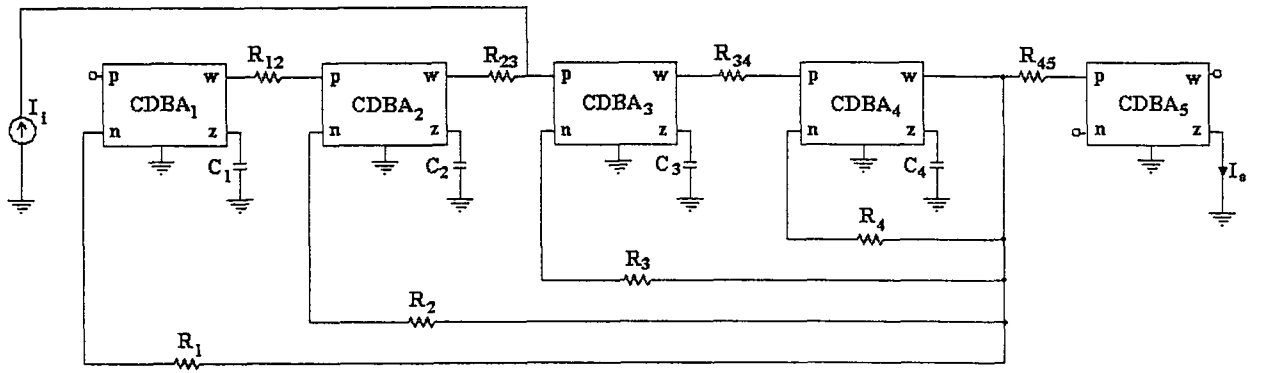
Dördüncü dereceden Butterworth tipi band geçiren filtre devresinin akım transfer fonksiyonu (5.12)'de verilmiştir. II. yöntem ile sentezi gerçekleştirilirse Şekil 5.33'te verilen işaret akış diyagramı elde edilir.

Butterworth yaklaşımı ile elde edilen transfer fonksiyonu daha önce (5.13) eşitliği ile gösterilmiştir;



Şekil 5.33 II. yöntem ile gerçekleştirilen band geçiren filtrenin işaret akış diyagramı

Şekil 5.33'te verilen işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.34'te verilen devre elde edilir.



Şekil 5.34 II. yöntem ile gerçekleştirilen band geçiren filtre devresi

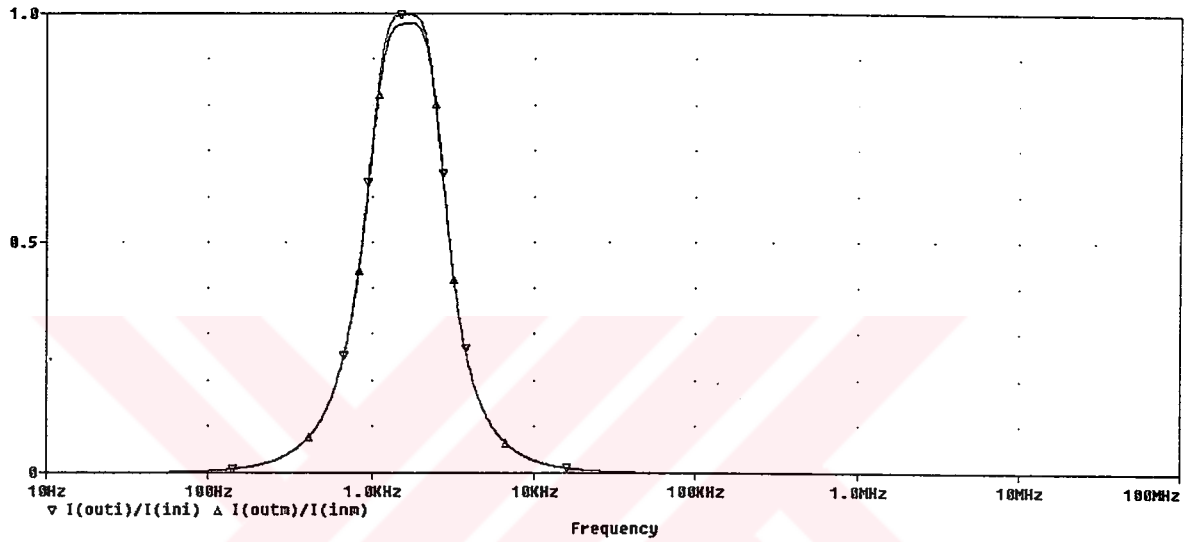
Şekil 5.34 ile verilen band geçiren filtre devresinin merkez frekansını 1.5kHz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 15 \cdot 10^3$, $b = 10^4$ olmak üzere Şekil 5.30'a ilişkin eleman değerleri aşağıdadır.

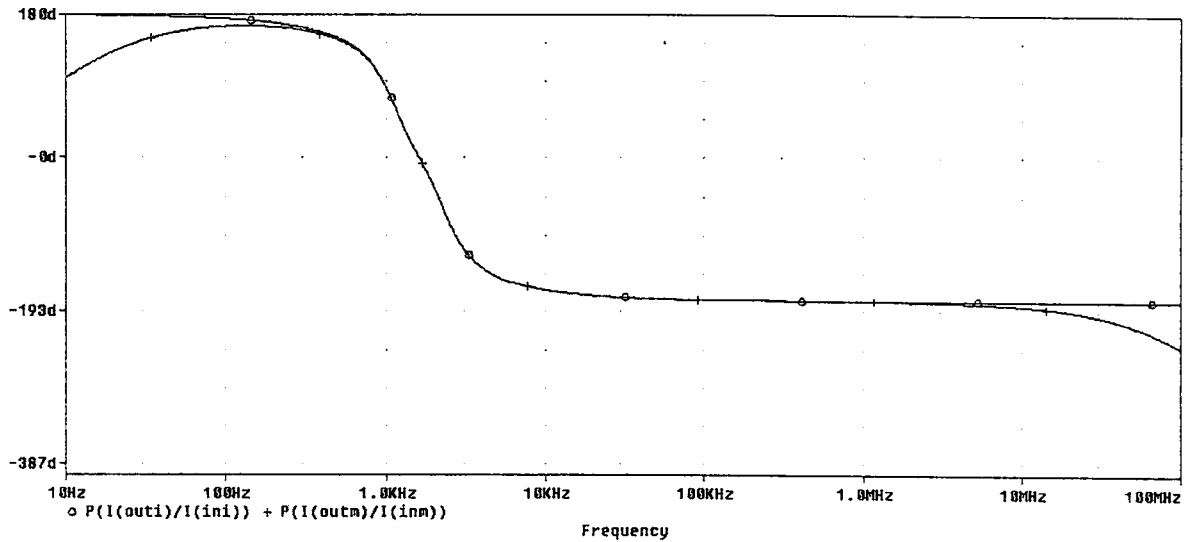
$$\hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_{45} = \hat{R}_1 = \hat{R}_o = 15 \text{ k}\Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 0.66 \text{ }\mu\text{F}$$

$$\hat{R}_2 = \hat{R}_4 = 10605 \text{ }\Omega, \quad \hat{R}_4 = 4995 \text{ }\Omega$$

Şekil 5.34 devresinde girişe, AC tarama akımı uygulanmıştır. AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.35 ve Şekil 5.36'da verilmiştir.



Şekil 5.35 II. yöntem ile elde edilen band geçiren filtre devresinin genlik Bode diyagramı

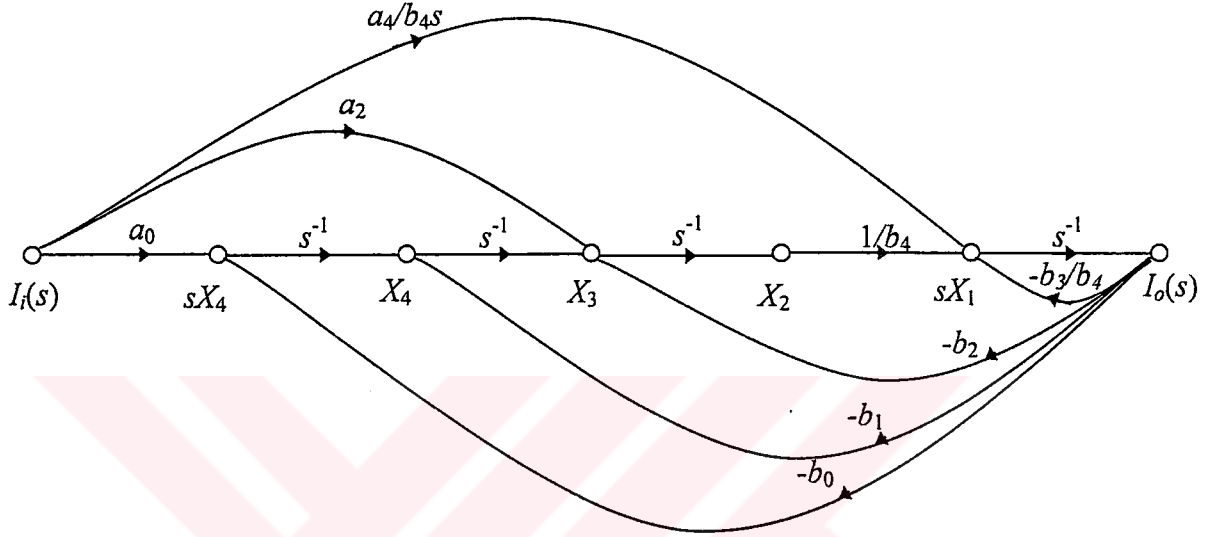


Şekil 5.36 II. yöntem ile elde edilen band geçiren filtre devresinin faz Bode diyagramı

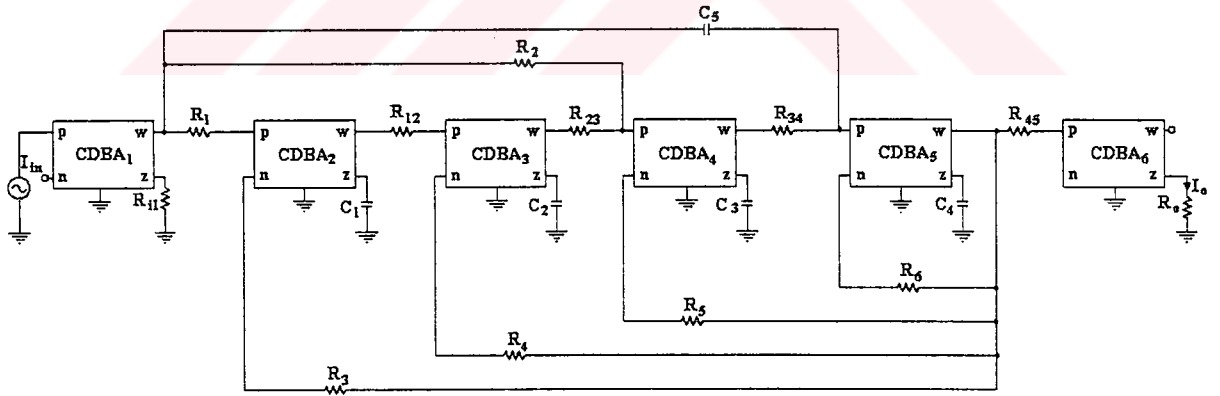
5.2.4 Band Söndüren Filtre Sentezi

Dördüncü dereceden Butterworth tipi band söndüren filtre devresinin akım transfer fonksiyonu (5.14)'te verilmiştir. II. yöntem ile sentezi gerçekleştirilirse Şekil 5.37'de verilen işaret akış diyagramı elde edilir.

Butterworth yaklaşımı ile elde edilen transfer fonksiyonu (5.15) eşitliği ile verilmiştir.



Şekil 5.37 II. yöntem ile gerçekleştirilen band söndüren filtrenin işaret akış diyagramı



Şekil 5.38 II. yöntem ile gerçekleştirilen band söndüren filtre devresi

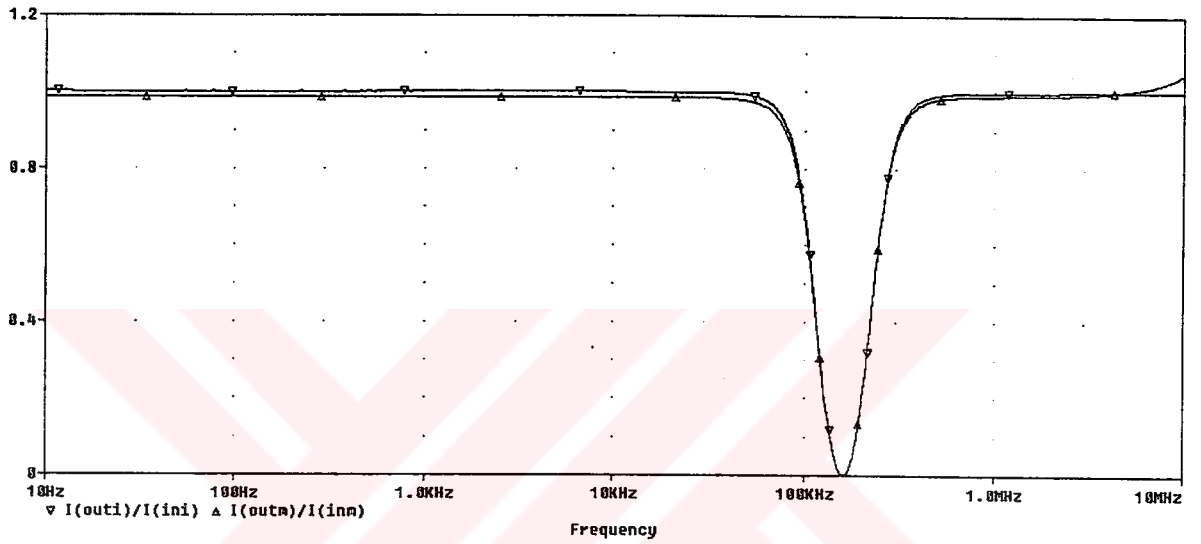
Şekil 5.38 ile verilen band söndüren filtre devresinin merkez frekansını 160kHz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 10 \cdot 10^3$, $b = 10^6$ olmak üzere Şekil 5.38'e ilişkin eleman değerleri aşağıdadır.

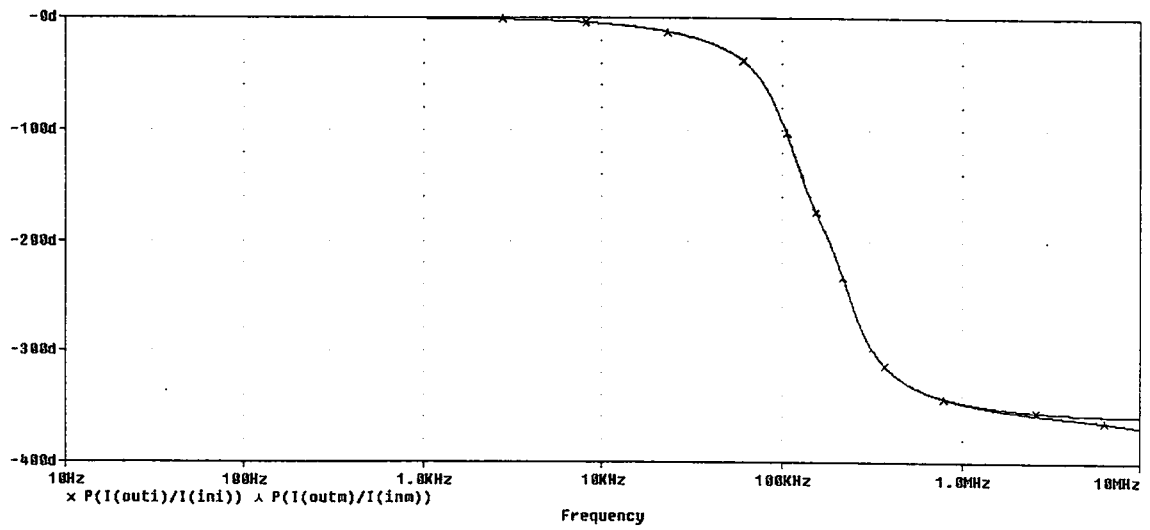
$$\hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_{45} = \hat{R}_{11} = \hat{R}_1 = \hat{R}_o = \hat{R}_3 = 10 \text{ k}\Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = \hat{C}_5 = 100 \text{ pF}$$

$$\hat{R}_4 = \hat{R}_6 = 7070 \Omega, \quad \hat{R}_5 = 3330 \Omega, \quad \hat{R}_2 = 5000 \Omega$$

Şekil 5.38 devresinde gerçekleştirilen AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.39 ve Şekil 5.40'ta verilmiştir.



Şekil 5.39 II. yöntem ile elde edilen band söndüren filtre devresinin genlik Bode diyagramı

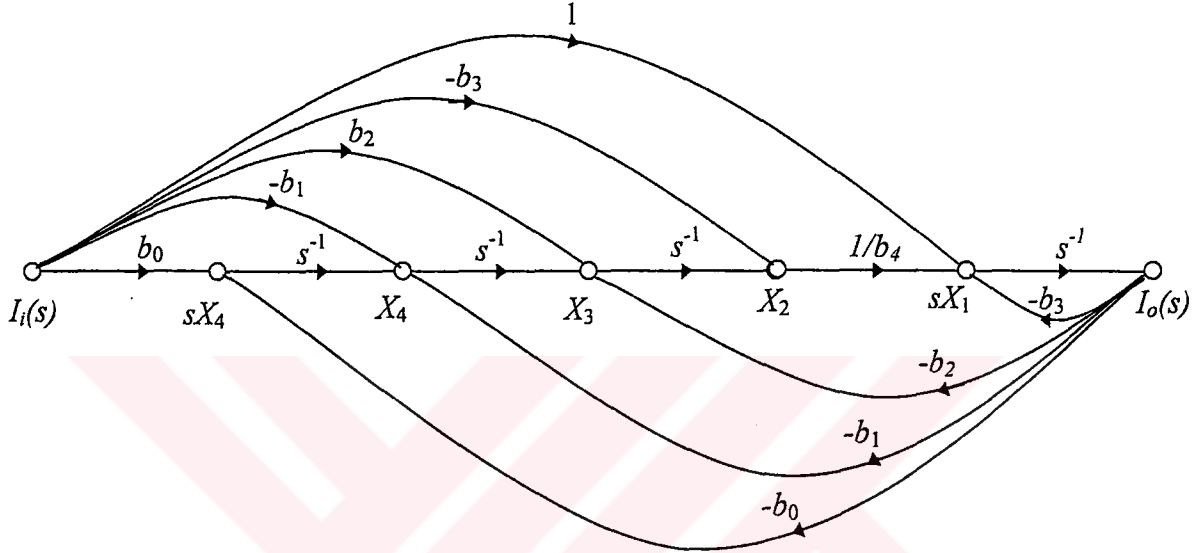


Şekil 5.40 II. yöntem ile elde edilen band söndüren filtre devresinin faz Bode diyagramı

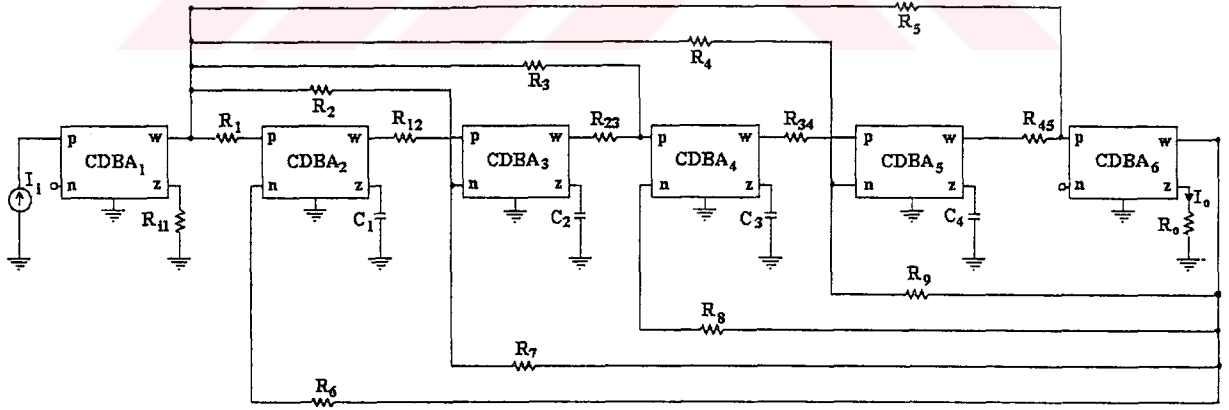
5.2.5 Tüm Geçiren Filtre Sentezi

Dördüncü dereceden Butterworth tipi tüm geçiren filtre devresinin akım transfer fonksiyonu (5.16)'da verilmiştir. II. yöntem ile sentezi gerçekleştirilirse Şekil 5.41'de verilen işaret akış diyagramı elde edilir.

Butterworth yaklaşımı ile elde edilen transfer fonksiyonu (5.17) eşitliği ile gösterilmiştir;



Şekil 5.41 II. yöntem ile gerçekleştirilen tüm geçiren filtrenin işaret akış diyagramı



Şekil 5.42 II.yöntem ile gerçekleştirilen tüm geçiren filtre devresi

Şekil 5.42 ile verilen tüm geçiren filtre devresinin merkez frekansını 160kHz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

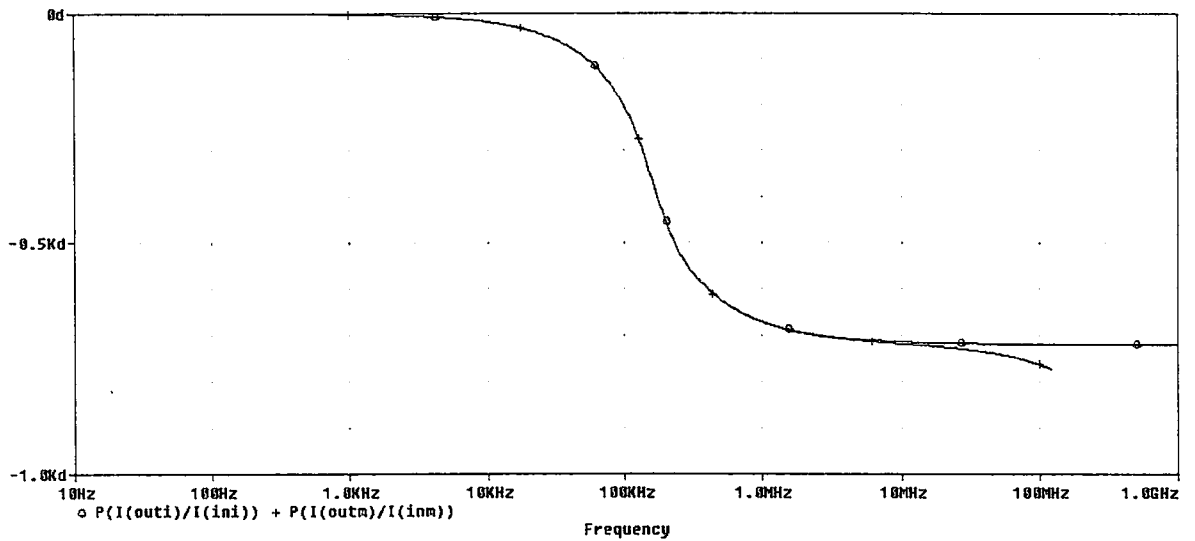
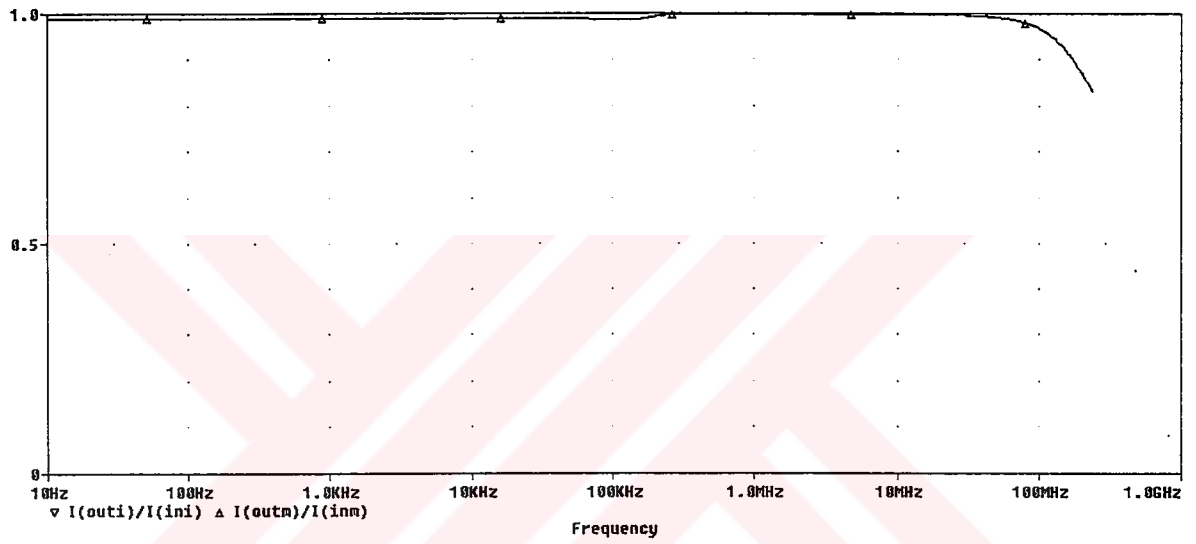
$a = 5 \cdot 10^3$, $b = 10^6$ olmak üzere Şekil 5.38'e ilişkin eleman değerleri aşağıdadır.

$$\hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_{45} = \hat{R}_{i1} = \hat{R}_1 = \hat{R}_o = \hat{R}_5 = \hat{R}_6 = 10 \text{ k}\Omega,$$

$$\hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = \hat{C}_5 = 200 \text{ pF}$$

$$\hat{R}_3 = \hat{R}_8 = 1465 \Omega, \quad \hat{R}_2 = \hat{R}_4 = \hat{R}_7 = \hat{R}_9 = 1915 \Omega$$

Şekil 5.42 devresinde gerçekleştirilen AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.43 ve Şekil 5.44'te verilmiştir.

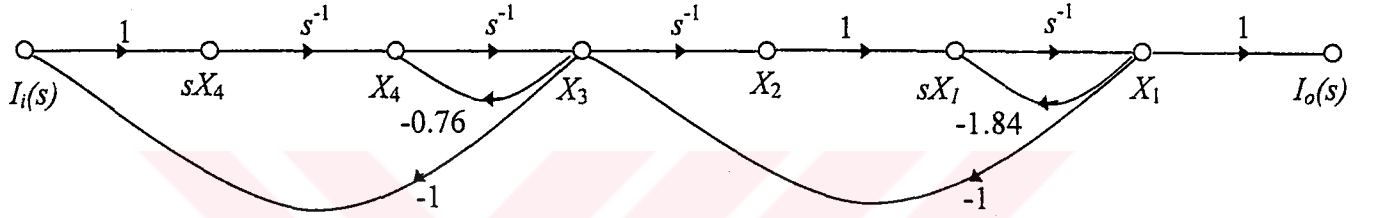


5.3 Seri Ayrıştırma Yöntemi ile Akım Modlu Aktif Filtre Sentezi

Bu alt bölümde Butterworth yaklaşımı ile elde edilen dördüncü dereceden alçak geçiren filtre devresi, seri ayrıştırma yöntemi kullanılarak gerçekleştirilmiştir. Dördüncü dereceden alçak geçiren akım transfer fonksiyonunun paydasının çarpanlarına ayrılmış şekli, eşitlik (5.22)'de verilmiştir.

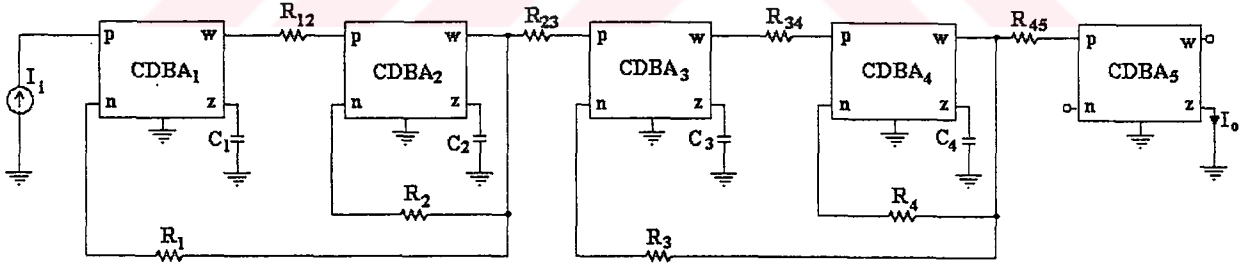
$$H_i(s) = \frac{I_o(s)}{I_i(s)} = \left(\frac{1}{s^2 + 0.76s + 1} \right) \left(\frac{1}{s^2 + 1.84s + 1} \right) \quad (5.22)$$

Her bir bileşen doğrudan ayrıştırma II. yöntem kullanılarak ayrıştırılırsa Şekil 5.45'te verilen işaret akış diyagramı elde edilir.



Şekil 5.45 Seri ayrıştırma yöntemi ile elde edilen alçak geçiren filtrenin işaret akış diyagramı

Şekil 5.45'te verilen işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.46'da verilen devre elde edilir.



Şekil 5.46 Seri ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresi

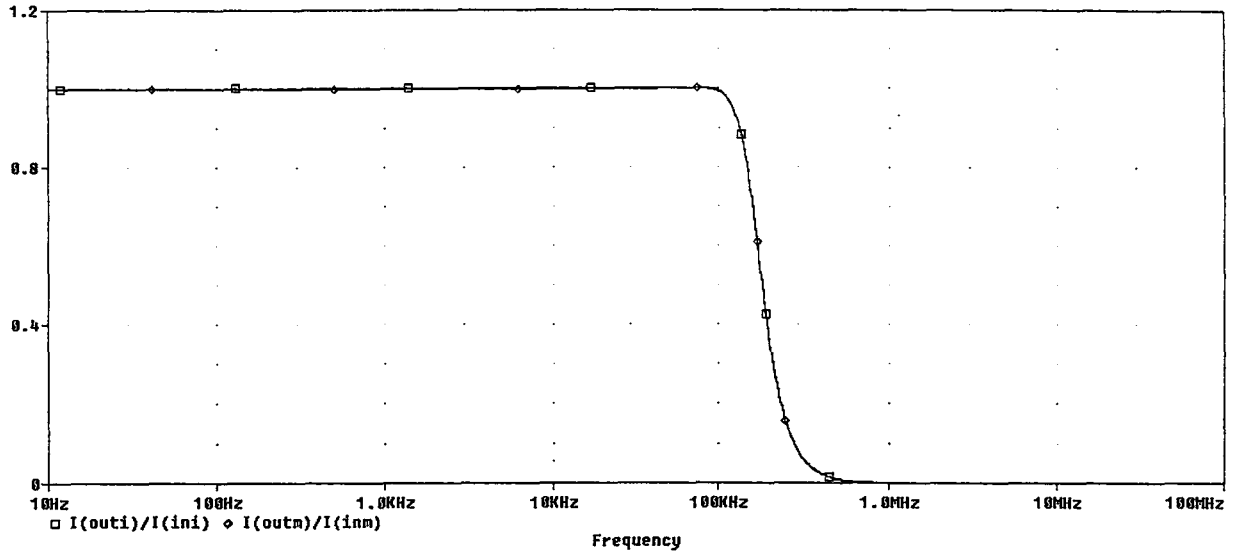
Şekil 5.46 ile verilen alçak geçiren filtre devresinin köşe frekansını 150kHz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 1.10^3$, $b = 10^6$ olmak üzere Şekil 5.46'ya ilişkin eleman değerleri aşağıdadır.

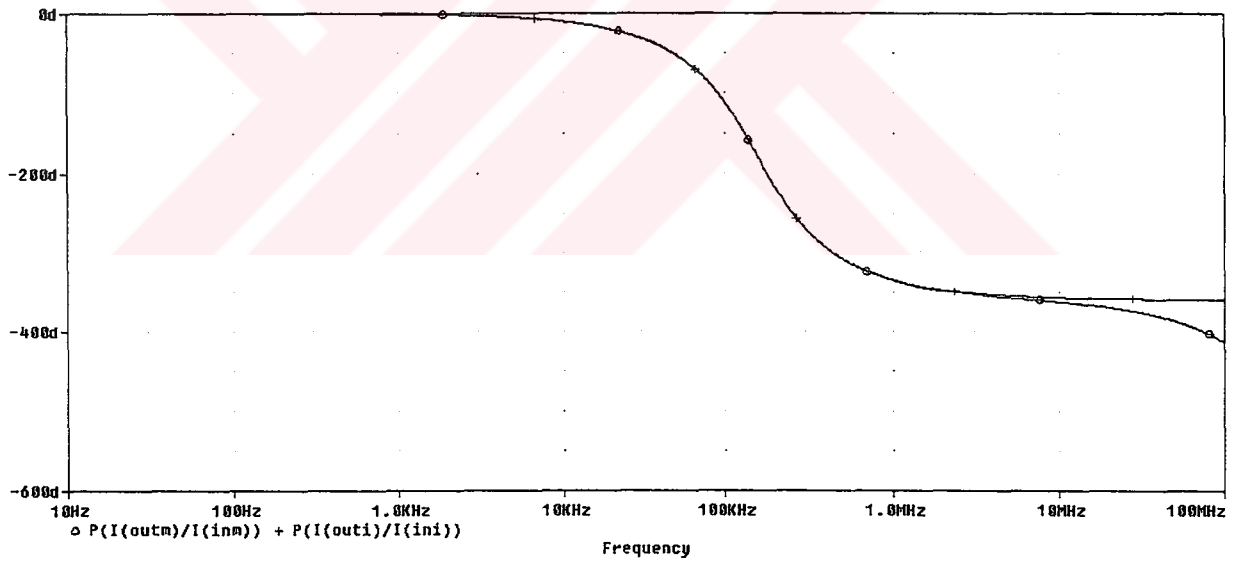
$$\hat{R}_{12} = \hat{R}_{23} = \hat{R}_{34} = \hat{R}_{45} = \hat{R}_1 = \hat{R}_3 = 1 \text{ k}\Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 1 \text{ nF}$$

$$\hat{R}_2 = 1316 \Omega, \quad \hat{R}_4 = 543 \Omega$$

Şekil 5.46 devresinde gerçekleştirilen AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.47 ve Şekil 5.48’de verilmiştir.



Şekil 5.47 Seri ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresinin genlik Bode diyagramı



Şekil 5.48 Seri ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresinin faz Bode diyagramı

5.4 Paralel Ayırıştırma Yöntemi İle Akım Modlu Aktif Filtre Sentezi

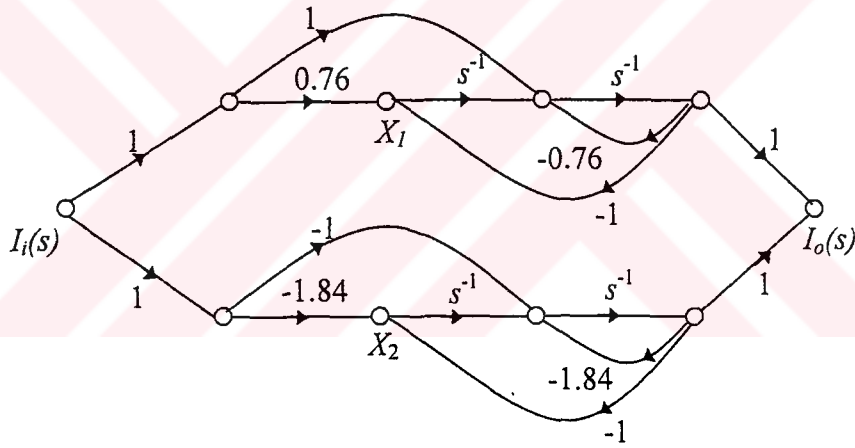
Bu alt bölümde Butterworth yaklaşımı ile elde edilen dördüncü dereceden alçak geçiren filtre devresi, paralel ayırıştırma yöntemi kullanılarak gerçekleştirilmiştir. Dördüncü dereceden alçak geçiren akım transfer fonksiyonunun kısmi kesirlere ayrılmış şekli, eşitlik (5.23)'te verilmiştir.

$$H_i(s) = \frac{I_o(s)}{I_i(s)} = \frac{1}{(s^2 + 0.76s + 1)(s^2 + 1.84s + 1)} = \frac{K_1s + K_2}{s^2 + 0.76s + 1} + \frac{K_3s + K_4}{s^2 + 1.84s + 1} \quad (5.23)$$

(5.23) Eşitliğinde K_1, K_2, K_3, K_4 'ün değerleri (5.24)'te verilmiştir.

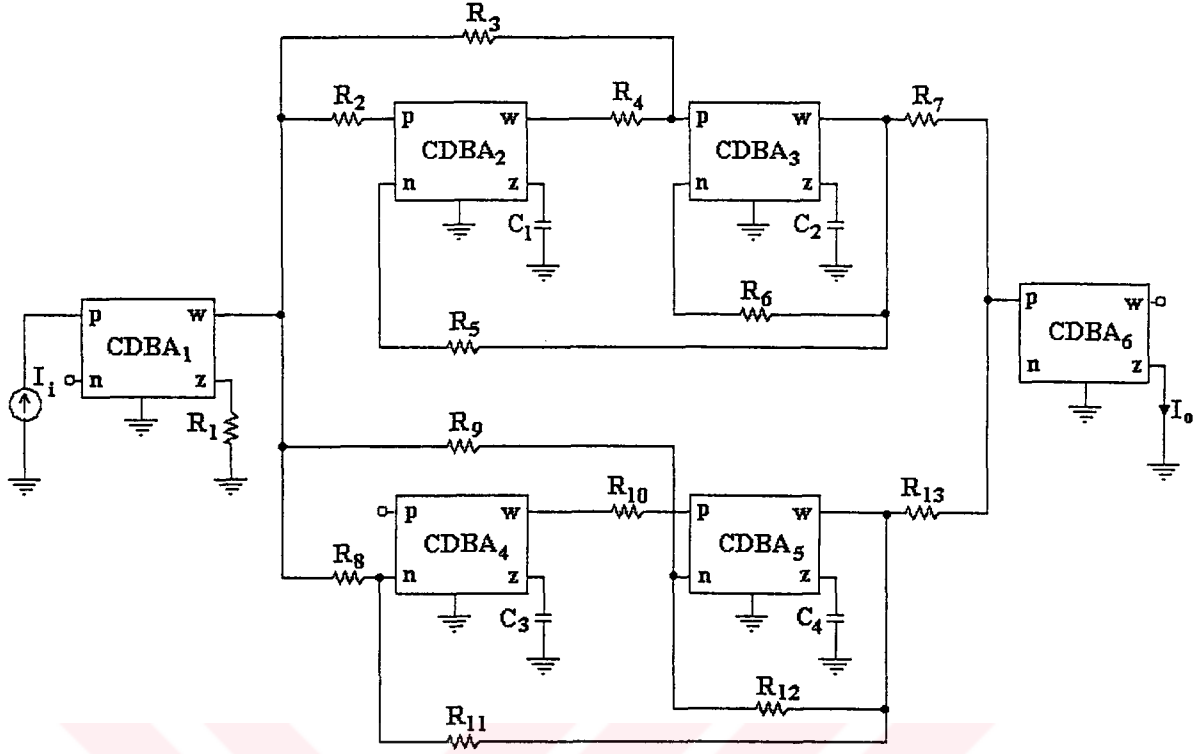
$$K_1 = 1, K_2 = 0.76, K_3 = -1, K_4 = -1.84 \quad (5.24)$$

Her bir bileşen doğrudan ayırıştırma II. yöntem ile ayrıştırılırsa Şekil 5.49'daki işaret akış diyagramı elde edilir.



Şekil 5.49 Paralel ayırıştırma yöntemi ile elde edilen alçak geçiren filtrenin işaret akış diyagramı

Şekil 5.49'daki işaret akış diyagramına göre aktif filtre devresi gerçekleştirilirse Şekil 5.50'de verilen devre elde edilir.



Şekil 5.50 Paralel ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresi

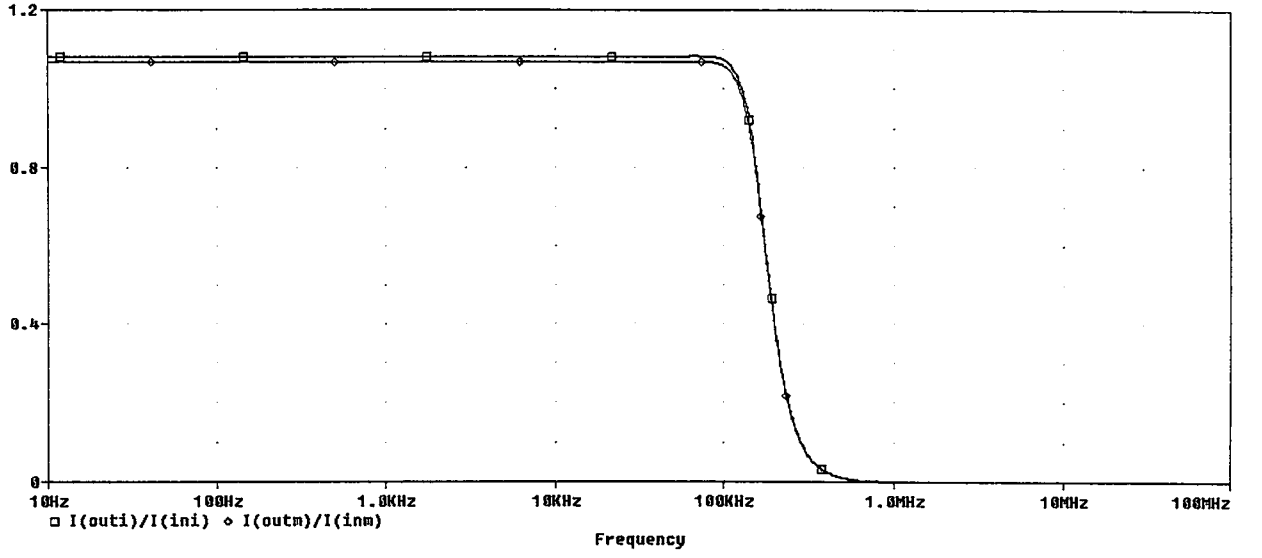
Şekil 5.50 ile verilen alçak geçiren filtre devresinin köşe frekansını 150kHz'e ayarlamak için aşağıda verilen denormalizasyon işlemleri gerçekleştirilmiştir.

$a = 1.10^3$, $b = 10^6$ olmak üzere Şekil 5.46'ya ilişkin eleman değerleri aşağıdadır.

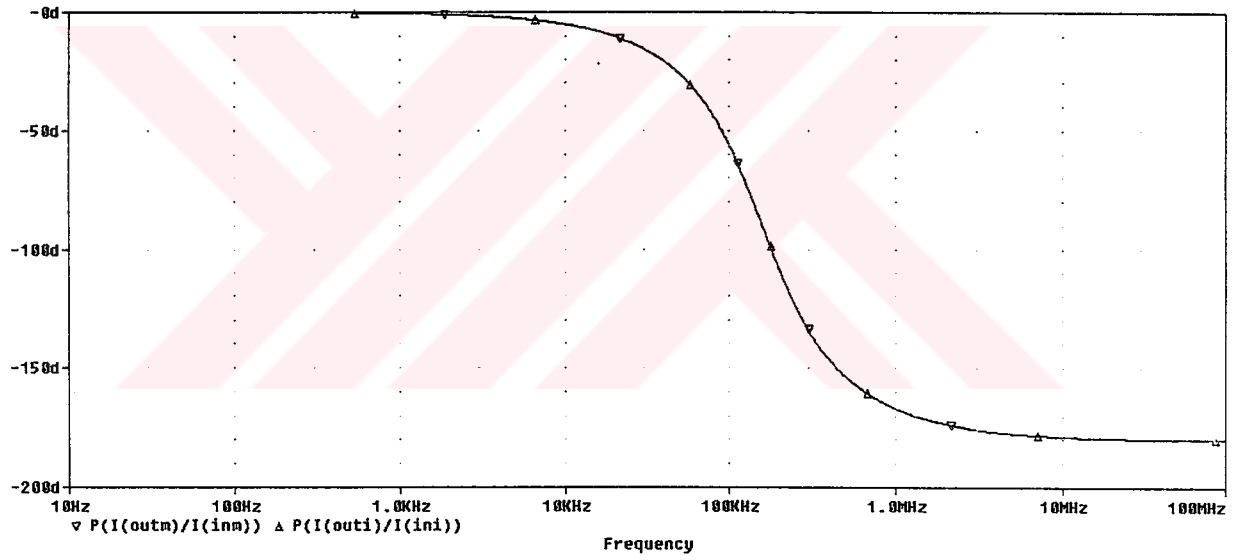
$$\hat{R}_1 = \hat{R}_3 = \hat{R}_4 = \hat{R}_5 = \hat{R}_7 = \hat{R}_8 = \hat{R}_9 = \hat{R}_{10} = \hat{R}_{11} = \hat{R}_{13} = 1 \text{ k}\Omega$$

$$\hat{R}_2 = \hat{R}_6 = 1315 \Omega, \quad \hat{R}_8 = \hat{R}_{12} = 543 \Omega, \quad \hat{C}_1 = \hat{C}_2 = \hat{C}_3 = \hat{C}_4 = 1 \text{ nF}$$

Şekil 5.50 devresinde gerçekleştirilen AC analize göre elde edilen genlik ve faz Bode diyagramları Şekil 5.51 ve Şekil 5.52'de verilmiştir.



Şekil 5.51 Paralel ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresinin genlik Bode diyagramı

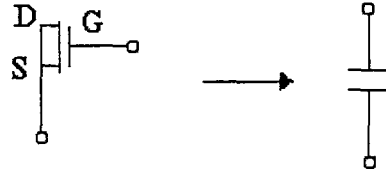


Şekil 5.52 Paralel ayrıştırma yöntemi ile elde edilen alçak geçiren filtre devresinin faz Bode diyagramı

6. CDBA DEVRESİNİN SERİMİ

Bu bölümde simülasyonları gerçekleştirilen CDBA devresinin serimi (layout) yapılacaktır. Serim çizimi için L-Edit (The Layout Editor) programı ve YİTAL 1.5 μ tasarım kuralları kullanılmıştır. Serim aşamasında oluşan parazitik kapasiteler hesaplanarak, son simülasyonu yapılmış ve devrenin doğru çalıştığı gösterilmiştir.

Şekil 2.3'te verilen CMOS CDBA devresinde, gerilim izleyici kısmında kompanzasyon için C_1 kapasitesi kullanılmıştır. Bu kapasitenin değeri 10fF'dır. Bu kapasiteyi gerçekleştirmek için savak ve kaynağı kısa devre edilmiş tranzistör kullanılır (Tamer Y.,2001).



Şekil 6.1 MOS ile kapasite oluşturma

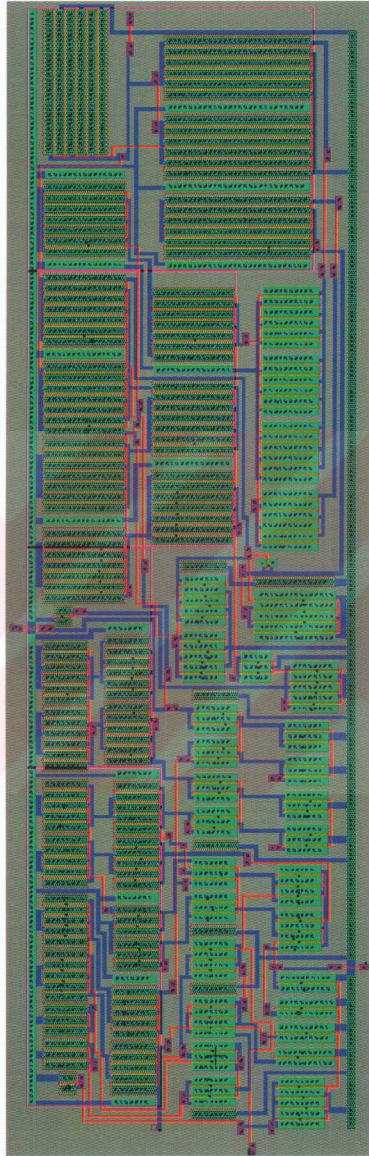
$$C = W.L \left(\frac{\epsilon_{ox}}{t_{ox}} \right) \quad (6.1)$$

Bir MOSFET tranzistörün savak ve geçit'inin kısa devre edilmesi sonucu geçit – kaynak arasında C_{GS} kapasitesi oluşur, ve (6.1) ifadesinden görüldüğü gibi bu kapasite tranzistörün boyutlarına bağlıdır. Buna göre (6.2) eşitliği ile 10fF'lık kapasite için gerekli olan " $W.L$ " çarpımı hesaplanır. Yital 1.5 μ parametrelerinde t_{ox} değeri 230.10^{-10} 'dur.

$$10.10^{-15} = W.L \left(\frac{3.45.10^{-11}}{230.10^{-10}} \right) \left[m \frac{F/m}{m} \right] \quad (6.2)$$

(6.2)'ye göre, $W.L = 667.10^{-14}$ m olmalıdır. $L = 1.5\mu$ alınırsa, $W = 4.4\mu$ olur. Bu değerlere göre oluşturulan tranzistör ile kapasite değeri elde edilir.

YİTAL 1.5 μ tasarım kuralları ile gerçekleştirilen devrenin serimi Şekil 6.2'de verilmiştir.



Şekil 6.2 CDBA devresinin serimi

L – Edit programındaki “Extract” komutu kullanılarak serimde oluşan parazitik kapasiteler hesaplanmıştır. Extract işlemi sonucunda oluşan parazitik kapasiteleri gösteren SPICE netlist dosyası Ek – 3’te verilmiştir.

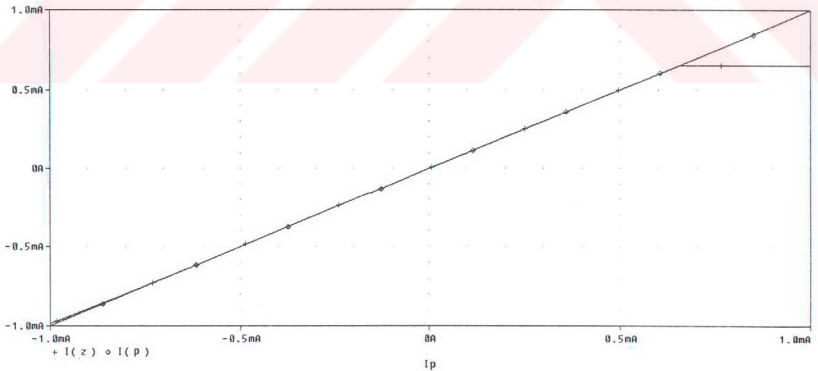
6.1 Serim Sonrası Gerçekleştirilen Son Simülasyon

Bu alt bölümde, Extract işlemi sonucunda oluşan parazitik kapasiteler PSPICE dosyasına eklenerek, Bölüm 2’de performans analizi kısmında gerçekleştirilen işlemler tekrarlandı.

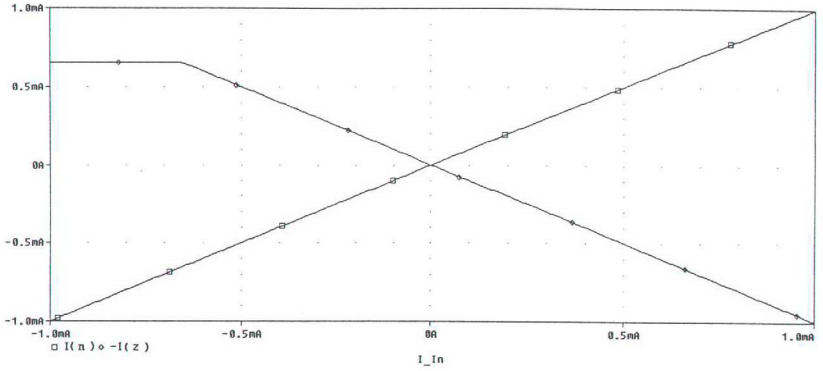
6.1.1 DC Analiz

İlk olarak $R_z = 0\Omega$ (kısa devre) ve $I_n = 0A$ yapılmıştır. CDBA’nın p girişine $-1000\mu A \leq I_p \leq 1000\mu A$ aralığında değişen bir DC tarama akımı uygulanmış ve I_z akımının I_p ’ye göre değişimi incelenmiştir. Bu koşul altında z ucunun akım değerleri %1 hata payı ile $-900\mu A \leq I_z \leq 650\mu A$ sınır değerleri içinde lineer olarak değiştiği görülmüştür. I_z akımının I_p ’ye göre değişimi Şekil 6.3’te verilmiştir.

Aynı Şekilde $I_p = 0A$ yapılarak, n girişine $-1000\mu A \leq I_n \leq 1000\mu A$ aralığında değişen bir tarama akımı uygulanmış ve I_z akımının I_n ’ye göre değişimi incelenmiştir. Bu koşul altında z ucunun akım değerleri %1 hata payı ile $-650\mu A \leq I_z \leq 1000\mu A$ sınır değerleri içinde lineer olarak değiştiği görülmüştür. I_z akımının I_n ’ye göre değişimi Şekil 6.4’te verilmiştir.



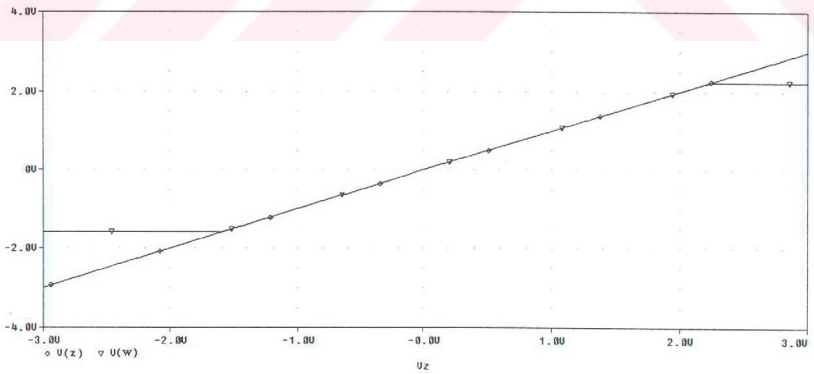
Şekil 6.3 Serim sonucu oluşan kapasite değerleri ile hesaplanan $I_p - I_z$ değişimi



Şekil 6.4 Serim sonucu oluşan kapasite değerleri ile hesaplanan $I_n - I_z$ değişimi

Bu sonuçlara göre, serim sonucu oluşan kapasite değerleri ile hesaplanan z ucu akım değerleri $-650\mu A \leq I_z \leq 650\mu A$ aralığında lineer olarak değiştiği ve bu aralıkta istenilen şekilde çalıştığı gözlemlenmiştir.

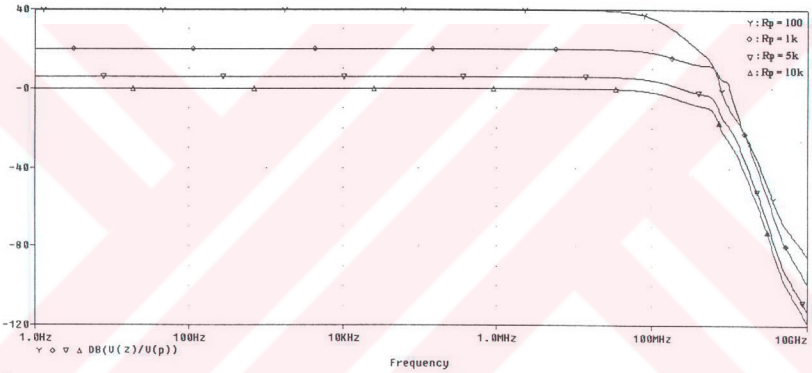
Son olarak, CDDB elemanının z ucuna bir gerilim kaynağı bağlanmış ve $-3V \leq V_z \leq 3V$ aralığında değişen DC tarama gerilimi uygulanmıştır. Buna göre w ucuna ilişkin gerilimlerin $-1.6V \leq V_w \leq 2.2V$ aralığında lineer olarak değiştiği görülmüştür. Bu değişimin grafiği Şekil 6.5'te verilmiştir.



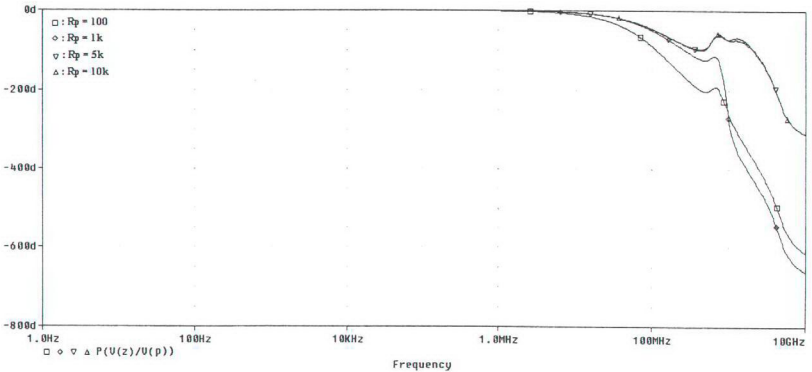
Şekil 6.5 Serim sonucu oluşan kapasite değerleri ile hesaplanan $V_z - V_w$ değişimi

6.1.2 AC analiz

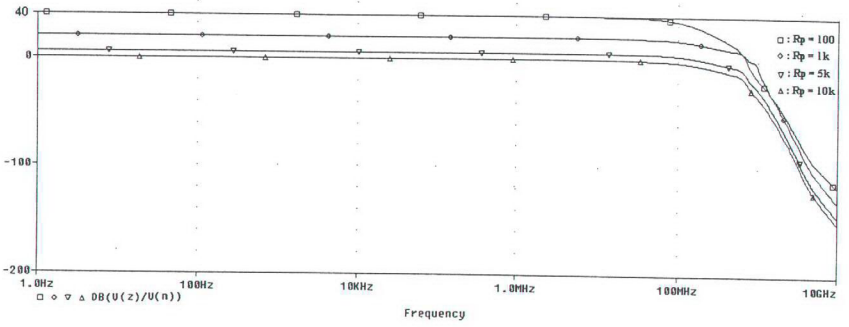
Serimi gerçekleştirilen CDBA devresinin AC şartlarda davranışlarını incelemek ve frekans karakteristiklerini çıkarmak için, p ve z uçları R_p ve R_z dirençleri ile sonlandırılmıştır. Böylelikle gerilim kuvvetlendirici devresi elde edilmiştir. Bu devrede gerilim kazancını $|V_z / V_p| = R_z / R_p$ eşitliği ile hesaplamak mümkündür. $R_z = 10k\Omega$ sabit tutulmuş ve R_p direncinin 100Ω , $1k\Omega$, $5k\Omega$ ve $10k\Omega$ değerleri için V_p girişine genliği $100mV$ olan ve frekansı $1Hz$ ile $1GHz$ arasında değişen bir AC tarama gerilimi uygulanmıştır. Bu test koşulları altında V_z / V_p , V_z / V_n ve V_w / V_z gerilim transfer fonksiyonlarına ilişkin elde edilen genlik – frekans ve faz – frekans karakteristikleri sırasıyla Şekil 6.6, Şekil 6.7, Şekil 6.8, Şekil 6.9, Şekil 6.10 ve Şekil 6.11’de verilmiştir.



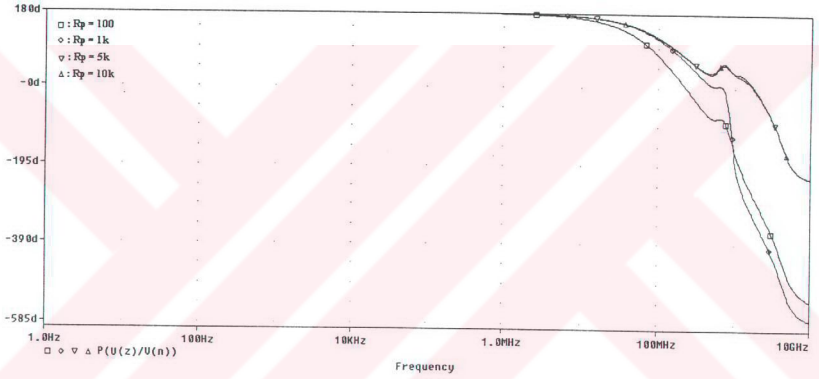
Şekil 6.6 $p-z$ uçlarına ilişkin genlik – frekans karakteristiği



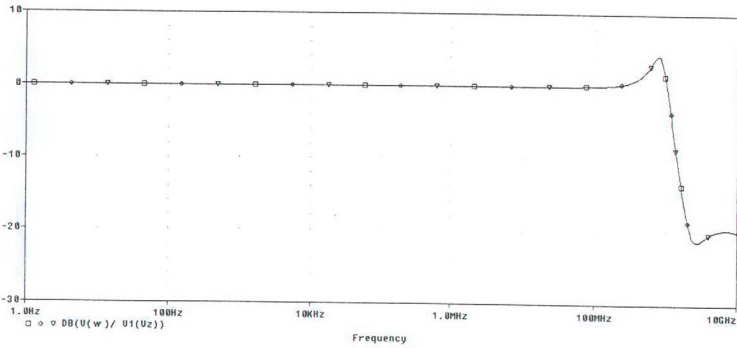
Şekil 6.7 $p-z$ uçlarına ilişkin faz – frekans karakteristiği



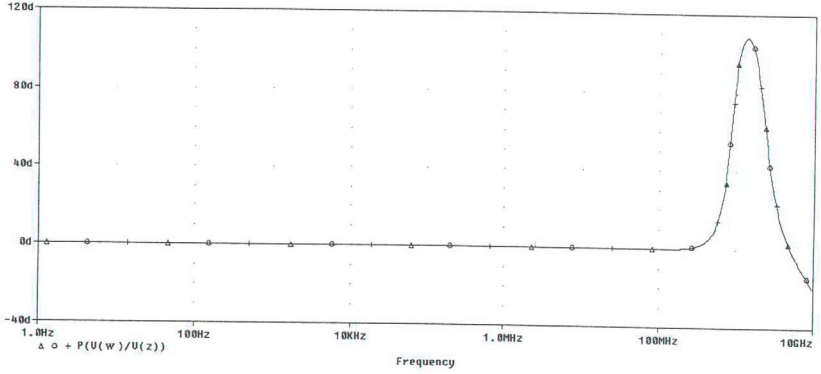
Şekil 6.8 $n-z$ uçlarına ilişkin genlik – frekans transfer karakteristiği



Şekil 6.9 $n-z$ uçlarına ilişkin faz – frekans karakteristiği



Şekil 6.10 $z-w$ uçlarına ilişkin genlik – frekans karakteristiği



Şekil 6.11 $z - w$ uçlarına ilişkin faz – frekans karakteristiği

$p - z$ ve $n - z$ uçlarına ilişkin gerilim transfer fonksiyonlarının genliklerinin -3dB zayıfladığı noktalardaki değişik R_p dirençleri için elde edilen köşe frekans değerleri Çizelge 6.1’de ve fazın -45° mutlak hatalı olduğu noktalardaki değişik R_p dirençleri için elde edilen frekans değerleri Çizelge 6.2’te verilmiştir.

Çizelge 6.1 Post simülasyon sonucu elde edilen köşe frekansı değerleri

R_p (k Ω)	$ V_z / V_p $ (dB)	$f_c (p - z)$ (MHz)	$f_c (n - z)$ (MHz)
10	-33m	140	134
5	5.9	140	134
1	19.9	140	134
0.1	39.6	85	85

Çizelge 6.2 Post simülasyon sonucu elde edilen fazın -45° mutlak hata ile belirlenen frekans değerleri

R_p (k Ω)	$f (p - z)$ MHz	$F (n - z)$ MHz
10	102	76
5	100	76
1	90	65
0.1	47	40

7. SONUÇLAR

Bu tezde, CMOS'larla CDBA elemanı gerçekleştirilmiş ve PSPICE programı yardımıyla DC, AC ve geçici hal analizleri yapılmıştır. Bu analizler sonucunda, CDBA elemanının lineer olarak çalıştığı akım, gerilim ve frekans aralıkları tespit edilmiştir.

İşaret akış diyagramı yöntemleri (Doğrudan ayrıştırma I. yöntem, II. yöntem, Seri ayrıştırma ve paralel ayrıştırma) tanıtılmış ve n . dereceden akım transfer fonksiyonlarının işaret akış diyagramları çizilmiş ve CDBA elemanı ile gerçekleştirilmiştir.

Tanıtılan yöntemler ile alçak geçiren, yüksek geçiren, band geçiren, band söndüren ve tüm geçiren filtrelerin işaret akış diyagramları çizilmiş, ideal CDBA ve CMOS CDBA elemanı ile akım modlu filtre devreleri gerçekleştirilmiştir. Bu devrelerin analizleri PSPICE programı ile yapılmış ve Bode diyagramları çizilmiştir. İdeal CDBA ve CMOS CDBA ile oluşturulan filtre devrelerinin analizleri karşılaştırılmalı olarak verilmiştir.

Son olarak, CMOS CDBA devresinin serimi L – Edit programı kullanılarak çizilmiş ve serim sonucu oluşan parazitik kapasiteler hesaplanmıştır. Oluşan parazitik kapasiteler PSPICE dosyasına eklenmiş ve son simülasyonu gerçekleştirilerek CDBA devresinin doğru olarak çalıştığı gösterilmiştir.

CMOS CDBA ve serim sonucu oluşan parazitik kapasiteler eklendikten sonra oluşan CDBA ile yapılan DC analiz sonuçlarının karşılaştırılması Çizelge 7.1'de verilmiştir.

Çizelge 7.1 CMOS CDBA ve serim sonucu oluşan CDBA'nın DC analiz karşılaştırma tablosu

CMOS CDBA			Parazitik kapasiteler eklendikten sonra oluşan CMOS CDBA		
$I_p - I_z$ (μA)	$I_n - I_z$ (μA)	$V_z - V_w$ (V)	$I_p - I_z$ (μA)	$I_n - I_z$ (μA)	$V_z - V_w$ (V)
$-750 \leq I_z \leq 800$	$-800 \leq I_z \leq 750$	$-1.4 \leq V_z \leq 2.2$	$-900 \leq I_z \leq 650$	$-650 \leq I_z \leq 1000$	$-1.6 \leq V_z \leq 2.2$

Bu sonuçlara göre, tümdevre haline getirilen CDBA devresinin lineer olarak çalıştığı akım ve gerilim sınırları $|I_p| = |I_z| \leq 650 \mu A$ ve $|V_z| = |V_w| \leq 1.6V$ olarak belirlenir.

CMOS CDBA ve serim sonucu oluşan parazitik kapasiteler eklendikten sonra oluşan CDBA ile yapılan AC analiz sonuçlarının karşılaştırılması Çizelge 7.2 ve Çizelge 7.3'te verilmiştir.

Çizelge 7.2 CMOS CDBA ve serim sonucu oluşan CDBA ile gerçekleştirilen simülasyon sonucunda elde edilen köşe frekansları karşılaştırma tablosu

CMOS CDBA				Parazitik kapasiteler eklendikten sonra oluşan CMOS CDBA		
R_p (k Ω)	$ V_z/V_i $ (dB)	$f_c(p-z)$ MHz	$f_c(n-z)$ MHz	$ V_z/V_i $ (dB)	$f_c(p-z)$ MHz	$f_c(n-z)$ MHz
10	0	205	186	-33m	140	134
5	6	205	182	5.9	140	134
1	20	205	182	19.9	140	134
0.1	39.6	100	97	39.6	85	85

Çizelge 7.3 CMOS CDBA ve serim sonucu oluşan CDBA ile gerçekleştirilen simülasyon sonucunda elde edilen fazın -45° mutlak hatalı frekansları karşılaştırma tablosu

CMOS CDBA			Parazitik kapasiteler eklendikten sonra oluşan CMOS CDBA	
R_p (k Ω)	$f(p-z)$ MHz	$f(n-z)$ MHz	$f(p-z)$ MHz	$f(n-z)$ MHz
10	135	97	102	76
5	135	95	100	76
1	116	90	90	65
0.1	55	50	47	40

Bu sonuçlara göre, tümdevre haline getirilen CDBA devresi ile gerçekleştirilen filtre devrelerinde genlik ve fazlarının doğru olabilmesi için uygulanması gereken maksimum frekans değeri 76 MHz olarak belirlenir. Bu eleman ile gerçekleştirilecek filtre devrelerinde faz önemli değilse, devreye uygulanacak kaynağın frekansı 134 MHz'e kadar çıkarılabilir.

İşaret akış diyagramı yöntemleri ile oluşturulan filtre devrelerinde kullanılan eleman sayıları karşılaştırıldığında Çizelge 7.4 elde edilir.

Çizelge 7.4 Eleman sayısı karşılaştırma tablosu

Doğrudan Ayırıştırma I. yöntem				Doğrudan Ayırıştırma II. yöntem		
	CDBA	Direnç	Kapasite	CDBA	Direnç	Kapasite
AG	5	8	4	5	8	4
YG	6	10	4	4	8	4
BG	5	8	4	5	8	4
BS	6	12	4	6	11	5
TG	6	14	4	6	15	4

Çizelge 7.4'te görüldüğü gibi en az elemanın kullanıldığı yöntem II. yöntem olarak belirlenmiştir.

İşaret akış diyagramı yöntemleri ile gerçekleştirilen akım modlu filtre devrelerinde, bütün elemanların bir ucu topraklı olarak gerçekleşmiştir. Bu özellik sayesinde gerçekleştirilen aktif devrelerde parazitik etkiler en aza indirgenmiştir.

Aktif filtre sentezinde kullanılan CDBA elemanı, kazançtan bağımsız sabit band genişliği sağlayarak, yüksek frekanslarda kuvvetlendirme yapabilmektedir. CDBA elemanının bu özelliği sayesinde, gerçekleştirilen filtreler yüksek frekanslarda çalışabilmektedir.

Serimi gerçekleştirilen CDBA devresi tümdevre haline getirilmiş ve gerçekleştirilmek üzere TUBİTAK'a gönderilmiştir.

KAYNAKLAR

- Acar C., Özoğuz S., (1998), "A New Versatile Building Block: Current Differencing Buffered Amplifier Suitable For Analog Processing Filters", *Microelectronics Journal*, 30, 157 – 160.
- Acar C., Özoğuz S., (1999), "Nth – Order Current Transfer Function Synthesis Using Current Differencing Buffered Amplifier: Signal – Flow Graph Approach", *Microelectronics Journal*, 31, 49 – 53.
- Allen. P.H., Holberg. D.R., (1987), "Cmos Analog Circuits Design", Holt, Rinehart and Winston, NY.
- Anday F., (1981), "Aktif Filtre Sentezi", Tübitak Yayınları No:495, İstanbul.
- Chang C.M., Chen P.C., (1991), "Realization of Current – Mode Transfer Function Using Second – Generation Current Conveyors", *Int. J. Electronics*, 71, 809 – 815.
- Güneş O., (1998), "Akım Taşıyıcılar ve Akım Taşıyıcı Tabanlı Aktif Elemanlarla Transfer Fonksiyonlarının Gerçekleştirilmesi", İstanbul Teknik Üniversitesi, Doktora Tezi, İstanbul.
- Ibrahim M.A., (1999), "Current Differencing Buffered Amplifier (CDBA) and its Applications", İstanbul Teknik Üniversitesi, Yüksek Lisans Tezi, İstanbul.
- Kayın B., (2002), "CDBA Elemanı Kullanılarak Aktif Filtre Sentezinde Yeni Olanaklar", Yıldız Teknik Üniversitesi, Yüksek Lisans Tezi, İstanbul.
- Kuo C.B., (1999), "Otomatik Kontrol Sistemleri", Literatür Yayınları 35.
- Leblebici D., (1974), "Tranzistörün 25 Yılı", İTÜ Elektrik Fakültesi Konferansları, 4. Konferans, İstanbul
- Özcan S., Toker A., Acar C., Kuntman., Çiçekoğlu O., (1999), "Single Resistance – Controlled Sinusoidal Oscillators Employing Current Differencing Buffered Amplifier", *Microelectronics Journal*, 31, 169 – 174.
- Özoğuz S., (1993), "Akım Taşıyıcı Kullanarak Akım Transfer Fonksiyonu Sentezi", İstanbul Teknik Üniversitesi, Yüksek Lisans Tezi, İstanbul.
- Özoğuz S., Toker A., Acar C., (1999), "A New Current Mode Continuous – Time Fully Integrated Universal Filter Using CDBAs", *Electron. Lett.*, 35 , 97 – 98.
- Özoğuz S., Toker A., Çiçekoğlu O., (1998), "New Current – Mode Universal Filters Using Only Four (CCII+)'s", *Microelectronics Journal*, 30, 255 – 258.
- Pay A., (2000), "Gerilim İzleyicili Akım Fark Kuvvetlendiricisi (CDBA) ve Osilatör Uygulamaları", İstanbul Teknik Üniversitesi, Yüksek Lisans Tezi, İstanbul.
- Roberts G.W., Sedra A.S., (1989), "All Current – Mode Frequency Selective Circuits", *Electronics Letters*, 25, 759 – 761.
- Salama K.N., Soliman A.M., (2000), "Voltage Mode Kerwin – Huelsman – Newcomb Circuit Using CDBAs", *Frequenz*, 54, 3-4.
- Sedef H., (1994), "Akım Taşıyıcıları Kullanılarak Aktif Devre Sentezinde Yeni Olanaklar", Yıldız Teknik Üniversitesi, Doktora Tezi, İstanbul.

- Sedef H., Acar C., (2000), "On the Realization of Voltage – Mode Filters Using CDBA", *Frequenz*, 54, 45 – 46.
- Soliman A.M., (1995), "Current Mode Universal Filter", *IEEE Circuits and Devices Magazine*, 45 – 46.
- Tamer Y.B., (2001), "4-Bitlik sram devresi tasarımı ve serimi", Yıldız Teknik Üniversitesi, Lisans Tezi, İstanbul.
- Toker A., Özoğuz S., Acar C., (1999), "Current Mode KHN Equivalent – Biquad Using CDBAs", *Electron. Lett.*, 35, 1682 – 1683.
- Toker A., Özoğuz., Çiçekoğlu O., Acar C., (2000), "Current – Mode All – Pass Filters Using Current Differencing Buffered Amplifier and A New High – Q Bandpass Filter Configuration", *IEEE Trans. Circuits and Systems – II*, 47, 949 – 954.
- Wilson B., (1986), "Using Current Conveyors", *Electron. Wirel. World*, pp. 28-32.
- 

EKLER

- Ek 1 T B TAK Y TAL 1.5  proses parametreleri
- Ek 2 D rd nc  dereceden Butterworth tipi transfer fonksiyonlarının elde edilmesi
- Ek 3 Extract i lemi sonucunda olu an SPICE NETLIST dosyası

Ek 1 TÜBİTAK YİYAL 1.5μ Proses Parametreleri

Bu tezdeki simülasyonların ve tasarımların tümünde TÜBİTAK YİYAL 1.5μ parametreleri kullanılmıştır. Bu değerler aşağıdaki tabloda verilmiştir.

Çizelge Ek 1.1 TÜBİTAK YİYAL 1.5μ parametreleri

İsim	NMOS	PMOS
Level	3	3
VTO	0,7	-0,66
TOX	230.10^{-10}	230.10^{-10}
LD	$0,125.10^{-6}$	$0,06.10^{-6}$
WD	$0,6.10^{-6}$	$0,6.10^{-6}$
U0	570	230
THETA	0,05	0,17
RS	75	120
RD	75	120
DELTA	0,4	0,4
NSUB	$1,2.10^{16}$	$1,2.10^{16}$
XJ	$0,15.10^{-6}$	$0,3.10^{-6}$
VMAX	$2,3.10^5$	0
ETA	0,0022	0,016
KAPPA	0,5	0,06
NFS	7.10^{11}	1.10^{12}
GAMMA	0,46	0,48
PHI	0,35	0,35

Ek 2 Dördüncü Dereceden Butterworth Tipi Transfer Fonksiyonlarının Elde Edilmesi

Butterworth fonksiyonlarının bulunmasında, transfer fonksiyonunun derecesine göre, Butterworth polinomlarını veren tablolar kullanılabilir (Sedef H., 1994). 7. Dereceye kadar Butterworth polinomlarını içeren tablo, Çizelge Ek 2.1'de verilmiştir.

Çizelge Ek 2.1 Butterworth fonksiyonu katsayı tablosu

n	B_0	b_1	b_2	b_3	b_4	b_5	b_6	b_7
1	1	1						
2	1	1.414	1					
3	1	2	2	1				
4	1	2.613	3.414	2.613	1			
5	1	3.236	5.236	5.236	3.236	1		
6	1	3.864	7.464	9.141	7.464	3.864	1	
7	1	4.494	10.103	14.606	14.606	10.103	4.434	1

Bu tablo, alçak geçiren filtrelerin transfer fonksiyonlarını oluştururken kullanılır. Alçak geçiren filtrenin transfer fonksiyonunda çeşitli değişiklikler yapılarak, diğer tip filtre transfer fonksiyonları elde edilir. Çizelge Ek 2.1 kullanılarak elde edilen dördüncü dereceden alçak geçiren filtrenin Butterworth transfer fonksiyonu eşitlik (Ek 2.1)'de verilmiştir.

$$H_{AGF4}(s) = \frac{1}{s^4 + 2.613s^3 + 3.414s^2 + 2.613s + 1} \quad (\text{Ek 2.1})$$

$H_{AGF4}(s)$ transfer fonksiyonunda “s” yerine “1/s” yazılarak dördüncü dereceden yüksek geçiren filtrenin transfer fonksiyonu elde edilir (Ek 2.2).

$$H_{YGF4}(s) = \frac{s^4}{s^4 + 2.613s^3 + 3.414s^2 + 2.613s + 1} \quad (\text{Ek 2.2})$$

Band geçiren ve band söndüren filtrelerin transfer fonksiyonlarını elde etmek için ikinci dereceden alçak geçiren filtrenin transfer fonksiyonu kullanılır.

$$H_{AGF2}'\text{de “s” yerine } s = \frac{s^2 + w_0^2}{Bs} \text{ ve } s = \frac{Bs}{s^2 + w_0^2} \text{ yazılarak sırasıyla dördüncü dereceden}$$

band geçiren ve band söndüren filtrelerin transfer fonksiyonları elde edilir. Burada w_0 filtrenin

merkez frekansı, B ise filtrenin band genişliğidir. Dördüncü dereceden Butterworth tipi band geçiren ve band söndüren filtrelerin transfer fonksiyonları eşitlik (Ek 2.3) ve (Ek 2.4)'te verilmiştir.

$$H_{BGF4}(s) = \frac{s^2}{s^4 + 1.414s^3 + 3s^2 + 1.414s + 1} \quad (\text{Ek 2.3})$$

$$H_{BSF4}(s) = \frac{s^4 + 2s^2 + 1}{s^4 + 1.414s^3 + 3s^2 + 1.414s + 1} \quad (\text{Ek 2.4})$$

Dördüncü dereceden tüm geçiren filtrenin en genel halde transfer fonksiyonu (Ek 2.5) eşitliği ile verilmiştir.

$$H_{TGF4}(s) = \frac{s^4 - b_3s^3 + b_2s^2 - b_1s + 1}{s^4 + b_3s^3 + b_2s^2 + b_1s + 1} \quad (\text{Ek 2.5})$$

(Ek 2.5)'e göre elde edilen dördüncü dereceden Butterworth tipi tüm geçiren filtrenin transfer fonksiyonu eşitlik (Ek 2.6)'da verilmiştir.

$$H_{TGF4}(s) = \frac{s^4 - 2.613s^3 + 3.414s^2 - 2.613s + 1}{s^4 + 2.613s^3 + 3.414s^2 + 2.613s + 1} \quad (\text{Ek 2.6})$$

Ek 3 Extract işlemi sonucunda oluşan SPICE NETLIST dosyası

```

* Circuit Extracted by Tanner Research's L-Edit V6.02 / Extract V3.00 ;
* TDB File C:\L-Edit\Yital\cdbay36, Cell Cell1, Extract Definition File C:\L-Edit\Yital\Yital.ext ;
* Node 8 = 23
* Node w = 38
* Node 18 = n
* Node 7 = p
C1 3 0 319.131FF
C2 43 0 50.0938FF
C3 35 0 51.5188FF
C4 37 0 78.075FF
C5 34 0 49.9688FF
C6 26 0 24.875FF
C7 25 0 24.9438FF
C8 21 0 20.3438FF
C9 20 0 20.3438FF
C10 15 0 16.3188FF
C11 14 0 16.5063FF
C12 10 0 20.3125FF
C13 9 0 20.3125FF
C14 2 0 16.3188FF
C15 1 0 16.5FF
C16 36 0 58.2437FF
C17 33 0 40.9688FF
C18 27 0 28.2563FF
C19 11 0 21.2937FF
C20 22 0 27.1938FF
C21 17 0 16.6938FF
C22 23 0 0.50625FF
C23 16 0 15.6563FF
C24 5 0 12.9688FF
C25 4 0 11.75FF
C26 38 0 174.831FF
C27 41 0 76.8813FF
C28 42 0 62.9813FF
C29 28 0 37.9438FF
C30 39 0 41.1875FF
C31 40 0 55.4125FF

```

C32 32 0 29.1687FF

C33 30 0 9.5375FF

C34 31 0 12.9375FF

C35 30 0 3.375FF

C36 n 0 30.725FF

C37 24 0 12.7563FF

C38 29 0 12.5313FF

C39 19 0 22.1438FF

C40 p 0 24.9063FF

C41 6 0 21.8625FF

C42 13 0 321.8FF

C43 12 0 21.2875FF

M44 36 34 3 3 MbreakP4 L=1.5U W=66U

* M44 Drain Gate Source Bulk (504.5 80 570.5 81.5) A = 99, W = 66

M45 36 34 3 3 MbreakP4 L=1.5U W=66U

* M45 Drain Gate Source Bulk (504.5 87 570.5 88.5) A = 99, W = 66

M46 36 34 3 3 MbreakP4 L=1.5U W=66U

* M46 Drain Gate Source Bulk (504.5 94 570.5 95.5) A = 99, W = 66

M47 36 34 3 3 MbreakP4 L=1.5U W=66U

* M47 Drain Gate Source Bulk (504.5 101 570.5 102.5) A = 99, W = 66

M48 36 34 3 3 MbreakP4 L=1.5U W=66U

* M48 Drain Gate Source Bulk (504.5 108 570.5 109.5) A = 99, W = 66

M49 35 34 3 3 MbreakP4 L=1.5U W=66U

* M49 Drain Gate Source Bulk (427.5 80 493.5 81.5) A = 99, W = 66

M50 35 34 3 3 MbreakP4 L=1.5U W=66U

* M50 Drain Gate Source Bulk (427.5 87 493.5 88.5) A = 99, W = 66

M51 35 34 3 3 MbreakP4 L=1.5U W=66U

* M51 Drain Gate Source Bulk (427.5 94 493.5 95.5) A = 99, W = 66

M52 35 34 3 3 MbreakP4 L=1.5U W=66U

* M52 Drain Gate Source Bulk (427.5 101 493.5 102.5) A = 99, W = 66

M53 35 34 3 3 MbreakP4 L=1.5U W=66U

* M53 Drain Gate Source Bulk (427.5 108 493.5 109.5) A = 99, W = 66

M54 34 34 3 3 MbreakP4 L=1.5U W=66U

* M54 Drain Gate Source Bulk (339 81 405 82.5) A = 99, W = 66

M55 34 34 3 3 MbreakP4 L=1.5U W=66U

* M55 Drain Gate Source Bulk (339 88 405 89.5) A = 99, W = 66

M56 34 34 3 3 MbreakP4 L=1.5U W=66U

* M56 Drain Gate Source Bulk (339 95 405 96.5) A = 99, W = 66

M57 34 34 3 3 MbreakP4 L=1.5U W=66U

- * M57 Drain Gate Source Bulk (339 102.405 103.5) A = 99, W = 66
M58 34 34 3 3 MbreakP4 L=1.5U W=66U
- * M58 Drain Gate Source Bulk (339 109 405 110.5) A = 99, W = 66
M59 26 25 3 3 MbreakP4 L=1.5U W=30U
- * M59 Drain Gate Source Bulk (326 83.5 327.5 113.5) A = 45, W = 30
M60 26 25 3 3 MbreakP4 L=1.5U W=30U
- * M60 Drain Gate Source Bulk (319 83.5 320.5 113.5) A = 45, W = 30
M61 26 25 3 3 MbreakP4 L=1.5U W=30U
- * M61 Drain Gate Source Bulk (312 83.5 313.5 113.5) A = 45, W = 30
M62 26 25 3 3 MbreakP4 L=1.5U W=30U
- * M62 Drain Gate Source Bulk (305 83.5 306.5 113.5) A = 45, W = 30
M63 26 25 3 3 MbreakP4 L=1.5U W=30U
- * M63 Drain Gate Source Bulk (298 83.5 299.5 113.5) A = 45, W = 30
M64 25 25 3 3 MbreakP4 L=1.5U W=30U
- * M64 Drain Gate Source Bulk (281 83.5 282.5 113.5) A = 45, W = 30
M65 25 25 3 3 MbreakP4 L=1.5U W=30U
- * M65 Drain Gate Source Bulk (274 83.5 275.5 113.5) A = 45, W = 30
M66 25 25 3 3 MbreakP4 L=1.5U W=30U
- * M66 Drain Gate Source Bulk (267 83.5 268.5 113.5) A = 45, W = 30
M67 25 25 3 3 MbreakP4 L=1.5U W=30U
- * M67 Drain Gate Source Bulk (260 83.5 261.5 113.5) A = 45, W = 30
M68 25 25 3 3 MbreakP4 L=1.5U W=30U
- * M68 Drain Gate Source Bulk (253 83.5 254.5 113.5) A = 45, W = 30
M69 21 15 3 3 MbreakP4 L=1.5U W=30U
- * M69 Drain Gate Source Bulk (236 83.5 237.5 113.5) A = 45, W = 30
M70 21 15 3 3 MbreakP4 L=1.5U W=30U
- * M70 Drain Gate Source Bulk (229 83.5 230.5 113.5) A = 45, W = 30
M71 21 15 3 3 MbreakP4 L=1.5U W=30U
- * M71 Drain Gate Source Bulk (222 83.5 223.5 113.5) A = 45, W = 30
M72 21 15 3 3 MbreakP4 L=1.5U W=30U
- * M72 Drain Gate Source Bulk (215 83.5 216.5 113.5) A = 45, W = 30
M73 20 15 3 3 MbreakP4 L=1.5U W=30U
- * M73 Drain Gate Source Bulk (198 83.5 199.5 113.5) A = 45, W = 30
M74 20 15 3 3 MbreakP4 L=1.5U W=30U
- * M74 Drain Gate Source Bulk (191 83.5 192.5 113.5) A = 45, W = 30
M75 20 15 3 3 MbreakP4 L=1.5U W=30U
- * M75 Drain Gate Source Bulk (184 83.5 185.5 113.5) A = 45, W = 30
M76 20 15 3 3 MbreakP4 L=1.5U W=30U
- * M76 Drain Gate Source Bulk (177 83.5 178.5 113.5) A = 45, W = 30

M77 15 14 3 3 MbreakP4 L=1.5U W=30U

* M77 Drain Gate Source Bulk (160 87 161.5 117) A = 45, W = 30

M78 15 14 3 3 MbreakP4 L=1.5U W=30U

* M78 Drain Gate Source Bulk (153 87 154.5 117) A = 45, W = 30

M79 14 14 3 3 MbreakP4 L=1.5U W=30U

* M79 Drain Gate Source Bulk (136 87 137.5 117) A = 45, W = 30

M80 14 14 3 3 MbreakP4 L=1.5U W=30U

* M80 Drain Gate Source Bulk (129 87 130.5 117) A = 45, W = 30

M81 10 2 3 3 MbreakP4 L=1.5U W=30U

* M81 Drain Gate Source Bulk (111.5 83.5 113 113.5) A = 45, W = 30

M82 10 2 3 3 MbreakP4 L=1.5U W=30U

* M82 Drain Gate Source Bulk (104.5 83.5 106 113.5) A = 45, W = 30

M83 10 2 3 3 MbreakP4 L=1.5U W=30U

* M83 Drain Gate Source Bulk (97.5 83.5 99 113.5) A = 45, W = 30

M84 10 2 3 3 MbreakP4 L=1.5U W=30U

* M84 Drain Gate Source Bulk (90.5 83.5 92 113.5) A = 45, W = 30

M85 9 2 3 3 MbreakP4 L=1.5U W=30U

* M85 Drain Gate Source Bulk (73.5 83.5 75 113.5) A = 45, W = 30

M86 9 2 3 3 MbreakP4 L=1.5U W=30U

* M86 Drain Gate Source Bulk (66.5 83.5 68 113.5) A = 45, W = 30

M87 9 2 3 3 MbreakP4 L=1.5U W=30U

* M87 Drain Gate Source Bulk (59.5 83.5 61 113.5) A = 45, W = 30

M88 9 2 3 3 MbreakP4 L=1.5U W=30U

* M88 Drain Gate Source Bulk (52.5 83.5 54 113.5) A = 45, W = 30

M89 2 1 3 3 MbreakP4 L=1.5U W=30U

* M89 Drain Gate Source Bulk (35.5 87 37 117) A = 45, W = 30

M90 12 12 3 3 MbreakP4 L=1.5U W=10U

* M90 Drain Gate Source Bulk (-11.5 90.5 -10 100.5) A = 15, W = 10

M91 2 1 3 3 MbreakP4 L=1.5U W=30U

* M91 Drain Gate Source Bulk (28.5 87 30 117) A = 45, W = 30

M92 1 1 3 3 MbreakP4 L=1.5U W=30U

* M92 Drain Gate Source Bulk (11.5 87 13 117) A = 45, W = 30

M93 1 1 3 3 MbreakP4 L=1.5U W=30U

* M93 Drain Gate Source Bulk (4.5 87 6 117) A = 45, W = 30

M94 3 43 38 13 MbreakN4 L=1.5U W=51U

* M94 Drain Gate Source Bulk (736.5 58.5 738 109.5) A = 76.5, W = 51

M95 3 43 38 13 MbreakN4 L=1.5U W=50U

* M95 Drain Gate Source Bulk (725 59.5 726.5 109.5) A = 75, W = 50

M96 3 43 38 13 MbreakN4 L=1.5U W=50U

- * M96 Drain Gate Source Bulk (718 59.5 719.5 109.5) A = 75, W = 50
M97 3 43 38 13 MbreakN4 L=1.5U W=50U
- * M97 Drain Gate Source Bulk (711 59.5 712.5 109.5) A = 75, W = 50
M98 3 43 38 13 MbreakN4 L=1.5U W=50U
- * M98 Drain Gate Source Bulk (695.5 58.5 697 109.5) A = 76.5, W = 51
M99 3 43 38 13 MbreakN4 L=1.5U W=50U
- * M99 Drain Gate Source Bulk (684 59.5 685.5 109.5) A = 75, W = 50
M100 3 43 38 13 MbreakN4 L=1.5U W=50U
- * M100 Drain Gate Source Bulk (677 59.5 678.5 109.5) A = 75, W = 50
M101 3 43 38 13 MbreakN4 L=1.5U W=50U
- * M101 Drain Gate Source Bulk (670 59.5 671.5 109.5) A = 75, W = 50
M102 3 43 38 13 MbreakN4 L=1.5U W=51U
- * M102 Drain Gate Source Bulk (654.5 58.5 656 109.5) A = 76.5, W = 51
M103 3 43 38 13 MbreakN4 L=1.5U W=50U
- * M103 Drain Gate Source Bulk (643 59.5 644.5 109.5) A = 75, W = 50
M104 3 43 38 13 MbreakN4 L=1.5U W=50U
- * M104 Drain Gate Source Bulk (636 59.5 637.5 109.5) A = 75, W = 50
M105 3 43 38 13 MbreakN4 L=1.5U W=50U
- * M105 Drain Gate Source Bulk (629 59.5 630.5 109.5) A = 75, W = 50
M106 43 43 42 13 MbreakN4 L=1.5U W=51U
- * M106 Drain Gate Source Bulk (613.5 58.5 615 109.5) A = 76.5, W = 51
M107 43 43 42 13 MbreakN4 L=1.5U W=50U
- * M107 Drain Gate Source Bulk (602 59.5 603.5 109.5) A = 75, W = 50
M108 43 43 42 13 MbreakN4 L=1.5U W=50U
- * M108 Drain Gate Source Bulk (595 59.5 596.5 109.5) A = 75, W = 50
M109 43 43 42 13 MbreakN4 L=1.5U W=50U
- * M109 Drain Gate Source Bulk (588 59.5 589.5 109.5) A = 75, W = 50
M110 35 33 37 3 MbreakP4 L=1.5U W=66U
- * M110 Drain Gate Source Bulk (455 34 521 35.5) A = 99, W = 66
M111 35 33 37 3 MbreakP4 L=1.5U W=66U
- * M111 Drain Gate Source Bulk (455 41 521 42.5) A = 99, W = 66
M112 35 33 37 3 MbreakP4 L=1.5U W=66U
- * M112 Drain Gate Source Bulk (455 48 521 49.5) A = 99, W = 66
M113 35 33 37 3 MbreakP4 L=1.5U W=66U
- * M113 Drain Gate Source Bulk (455 55 521 56.5) A = 99, W = 66
M114 35 33 37 3 MbreakP4 L=1.5U W=66U
- * M114 Drain Gate Source Bulk (455 62 521 63.5) A = 99, W = 66
M115 32 32 3 3 MbreakP4 L=1.5U W=10U
- * M115 Drain Gate Source Bulk (363 55 364.5 65) A = 15, W = 10

M116 33 33 34 3 MbreakP4 L=1.5U W=66U

* M116 Drain Gate Source Bulk (376 30.5 442 32) A = 99, W = 66

M117 33 33 34 3 MbreakP4 L=1.5U W=66U

* M117 Drain Gate Source Bulk (376 37.5 442 39) A = 99, W = 66

M118 33 33 34 3 MbreakP4 L=1.5U W=66U

* M118 Drain Gate Source Bulk (376 44.5 442 46) A = 99, W = 66

M119 33 33 34 3 MbreakP4 L=1.5U W=66U

* M119 Drain Gate Source Bulk (376 51.5 442 53) A = 99, W = 66

M120 33 33 34 3 MbreakP4 L=1.5U W=66U

* M120 Drain Gate Source Bulk (376 58.5 442 60) A = 99, W = 66

M121 28 27 26 3 MbreakP4 L=1.5U W=30U

* M121 Drain Gate Source Bulk (345 39.5 346.5 69.5) A = 45, W = 30

M122 28 27 26 3 MbreakP4 L=1.5U W=30U

* M122 Drain Gate Source Bulk (338 39.5 339.5 69.5) A = 45, W = 30

M123 28 27 26 3 MbreakP4 L=1.5U W=30U

* M123 Drain Gate Source Bulk (331 39.5 332.5 69.5) A = 45, W = 30

M124 28 27 26 3 MbreakP4 L=1.5U W=30U

* M124 Drain Gate Source Bulk (324 39.5 325.5 69.5) A = 45, W = 30

M125 28 27 26 3 MbreakP4 L=1.5U W=30U

* M125 Drain Gate Source Bulk (317 39.5 318.5 69.5) A = 45, W = 30

M126 27 27 25 3 MbreakP4 L=1.5U W=30U

* M126 Drain Gate Source Bulk (300 42 301.5 72) A = 45, W = 30

M127 27 27 25 3 MbreakP4 L=1.5U W=30U

* M127 Drain Gate Source Bulk (293 42 294.5 72) A = 45, W = 30

M128 27 27 25 3 MbreakP4 L=1.5U W=30U

* M128 Drain Gate Source Bulk (286 42 287.5 72) A = 45, W = 30

M129 27 27 25 3 MbreakP4 L=1.5U W=30U

* M129 Drain Gate Source Bulk (279 42 280.5 72) A = 45, W = 30

M130 27 27 25 3 MbreakP4 L=1.5U W=30U

* M130 Drain Gate Source Bulk (272 42 273.5 72) A = 45, W = 30

M131 22 17 21 3 MbreakP4 L=1.5U W=30U

* M131 Drain Gate Source Bulk (255 42 256.5 72) A = 45, W = 30

M132 22 17 21 3 MbreakP4 L=1.5U W=30U

* M132 Drain Gate Source Bulk (248 42 249.5 72) A = 45, W = 30

M133 22 17 21 3 MbreakP4 L=1.5U W=30U

* M133 Drain Gate Source Bulk (241 42 242.5 72) A = 45, W = 30

M134 22 17 21 3 MbreakP4 L=1.5U W=30U

* M134 Drain Gate Source Bulk (234 42 235.5 72) A = 45, W = 30

M135 n 17 20 3 MbreakP4 L=1.5U W=30U

- * M135 Drain Gate Source Bulk (217 42 218.5 72) A = 45, W = 30
- M136 n 17 20 3 MbreakP4 L=1.5U W=30U
- * M136 Drain Gate Source Bulk (210 42 211.5 72) A = 45, W = 30
- M137 n 17 20 3 MbreakP4 L=1.5U W=30U
- * M137 Drain Gate Source Bulk (203 42 204.5 72) A = 45, W = 30
- M138 n 17 20 3 MbreakP4 L=1.5U W=30U
- * M138 Drain Gate Source Bulk (196 42 197.5 72) A = 45, W = 30
- M139 15 15 17 13 MbreakN4 L=1.5U W=30U
- * M139 Drain Gate Source Bulk (171.5 41.5 173 71.5) A = 45, W = 30
- M140 15 15 17 13 MbreakN4 L=1.5U W=30U
- * M140 Drain Gate Source Bulk (164.5 41.5 166 71.5) A = 45, W = 30
- M141 14 15 16 13 MbreakN4 L=1.5U W=30U
- * M141 Drain Gate Source Bulk (149 41.5 150.5 71.5) A = 45, W = 30
- M142 14 15 16 13 MbreakN4 L=1.5U W=30U
- * M142 Drain Gate Source Bulk (142 41.5 143.5 71.5) A = 45, W = 30
- M143 11 5 10 3 MbreakP4 L=1.5U W=30U
- * M143 Drain Gate Source Bulk (117.5 42.5 119 72.5) A = 45, W = 30
- M144 11 5 10 3 MbreakP4 L=1.5U W=30U
- * M144 Drain Gate Source Bulk (110.5 42.5 112 72.5) A = 45, W = 30
- M145 11 5 10 3 MbreakP4 L=1.5U W=30U
- * M145 Drain Gate Source Bulk (103.5 42.5 105 72.5) A = 45, W = 30
- M146 11 5 10 3 MbreakP4 L=1.5U W=30U
- * M146 Drain Gate Source Bulk (96.5 42.5 98 72.5) A = 45, W = 30
- M147 p 5 9 3 MbreakP4 L=1.5U W=30U
- * M147 Drain Gate Source Bulk (79.5 42.5 81 72.5) A = 45, W = 30
- M148 p 5 9 3 MbreakP4 L=1.5U W=30U
- * M148 Drain Gate Source Bulk (72.5 42.5 74 72.5) A = 45, W = 30
- M149 p 5 9 3 MbreakP4 L=1.5U W=30U
- * M149 Drain Gate Source Bulk (65.5 42.5 67 72.5) A = 45, W = 30
- M150 p 5 9 3 MbreakP4 L=1.5U W=30U
- * M150 Drain Gate Source Bulk (58.5 42.5 60 72.5) A = 45, W = 30
- M151 2 2 5 13 MbreakN4 L=1.5U W=30U
- * M151 Drain Gate Source Bulk (34 41.5 35.5 71.5) A = 45, W = 30
- M152 2 2 5 13 MbreakN4 L=1.5U W=30U
- * M152 Drain Gate Source Bulk (27 41.5 28.5 71.5) A = 45, W = 30
- M153 1 2 4 13 MbreakN4 L=1.5U W=30U
- * M153 Drain Gate Source Bulk (11.5 41.5 13 71.5) A = 45, W = 30
- M154 1 2 4 13 MbreakN4 L=1.5U W=30U
- * M154 Drain Gate Source Bulk (4.5 41.5 6 71.5) A = 45, W = 30

M155 43 33 36 3 MbreakP4 L=1.5U W=82.5U

* M155 Drain Gate Source Bulk (455 -4 537.5 -2.5) A = 123.75, W = 82.5

M156 43 33 36 3 MbreakP4 L=1.5U W=82.5U

* M156 Drain Gate Source Bulk (455 3 537.5 4.5) A = 123.75, W = 82.5

M157 43 33 36 3 MbreakP4 L=1.5U W=82.5U

* M157 Drain Gate Source Bulk (455 10 537.5 11.5) A = 123.75, W = 82.5

M158 43 33 36 3 MbreakP4 L=1.5U W=82.5U

* M158 Drain Gate Source Bulk (455 17 537.5 18.5) A = 123.75, W = 82.5

M159 41 41 42 3 MbreakP4 L=1.5U W=101U

* M159 Drain Gate Source Bulk (426.5 -22 527.5 -20.5) A = 151.5, W = 101

M160 40 39 13 13 MbreakN4 L=1.5U W=30U

* M160 Drain Gate Source Bulk (306.5 -21.5 308 8.5) A = 45, W = 30

M161 40 39 13 13 MbreakN4 L=1.5U W=30U

* M161 Drain Gate Source Bulk (299.5 -21.5 301 8.5) A = 45, W = 30

M162 40 39 13 13 MbreakN4 L=1.5U W=30U

* M162 Drain Gate Source Bulk (292.5 -21.5 294 8.5) A = 45, W = 30

M163 40 39 13 13 MbreakN4 L=1.5U W=30U

* M163 Drain Gate Source Bulk (285.5 -21.5 287 8.5) A = 45, W = 30

M164 39 39 13 13 MbreakN4 L=1.5U W=30U

* M164 Drain Gate Source Bulk (270 -21.5 271.5 8.5) A = 45, W = 30

M165 39 39 13 13 MbreakN4 L=1.5U W=30U

* M165 Drain Gate Source Bulk (263 -21.5 264.5 8.5) A = 45, W = 30

M166 39 39 13 13 MbreakN4 L=1.5U W=30U

* M166 Drain Gate Source Bulk (256 -21.5 257.5 8.5) A = 45, W = 30

M167 39 39 13 13 MbreakN4 L=1.5U W=30U

* M167 Drain Gate Source Bulk (249 -21.5 250.5 8.5) A = 45, W = 30

M168 33 32 13 13 MbreakN4 L=1.5U W=20U

* M168 Drain Gate Source Bulk (233.5 -15 235 5) A = 30, W = 20

M169 33 32 13 13 MbreakN4 L=1.5U W=20U

* M169 Drain Gate Source Bulk (226.5 -15 228 5) A = 30, W = 20

M170 28 11 31 13 MbreakN4 L=1.5U W=30U

* M170 Drain Gate Source Bulk (208.5 -15 210 15) A = 45, W = 30

M171 28 11 31 13 MbreakN4 L=1.5U W=30U

* M171 Drain Gate Source Bulk (201.5 -15 203 15) A = 45, W = 30

M172 11 11 30 13 MbreakN4 L=1.5U W=30U

* M172 Drain Gate Source Bulk (186 -15 187.5 15) A = 45, W = 30

M173 11 11 30 13 MbreakN4 L=1.5U W=30U

* M173 Drain Gate Source Bulk (179 -15 180.5 15) A = 45, W = 30

M174 27 22 29 13 MbreakN4 L=1.5U W=30U

- * M174 Drain Gate Source Bulk (163.5 -17.5 165 12.5) A = 45, W = 30
M175 27 22 29 13 MbreakN4 L=1.5U W=30U
- * M175 Drain Gate Source Bulk (156.5 -17.5 158 12.5) A = 45, W = 30
M176 22 22 24 13 MbreakN4 L=1.5U W=30U
- * M176 Drain Gate Source Bulk (141 -17.5 142.5 12.5) A = 45, W = 30
M177 22 22 24 13 MbreakN4 L=1.5U W=30U
- * M177 Drain Gate Source Bulk (134 -17.5 135.5 12.5) A = 45, W = 30
M178 16 n 19 13 MbreakN4 L=1.5U W=30U
- * M178 Drain Gate Source Bulk (85.5 0.5 87 30.5) A = 45, W = 30
M179 17 23 19 13 MbreakN4 L=1.5U W=30U
- * M179 Drain Gate Source Bulk (115 -4 116.5 26) A = 45, W = 30
M180 17 23 19 13 MbreakN4 L=1.5U W=30U
- * M180 Drain Gate Source Bulk (108 -4 109.5 26) A = 45, W = 30
M181 17 23 19 13 MbreakN4 L=1.5U W=30U
- * M181 Drain Gate Source Bulk (101 -4 102.5 26) A = 45, W = 30
M182 5 23 6 13 MbreakN4 L=1.5U W=30U
- * M182 Drain Gate Source Bulk (49 -0.5 50.5 29.5) A = 45, W = 30
M183 5 23 6 13 MbreakN4 L=1.5U W=30U
- * M183 Drain Gate Source Bulk (42 -0.5 43.5 29.5) A = 45, W = 30
M184 5 23 6 13 MbreakN4 L=1.5U W=30U
- * M184 Drain Gate Source Bulk (35 -0.5 36.5 29.5) A = 45, W = 30
M185 16 n 19 13 MbreakN4 L=1.5U W=30U
- * M185 Drain Gate Source Bulk (78.5 0.5 80 30.5) A = 45, W = 30
M186 16 n 19 13 MbreakN4 L=1.5U W=30U
- * M186 Drain Gate Source Bulk (71.5 0.5 73 30.5) A = 45, W = 30
M187 4 p 6 13 MbreakN4 L=1.5U W=30U
- * M187 Drain Gate Source Bulk (18.5 -0.5 20 29.5) A = 45, W = 30
M188 4 p 6 13 MbreakN4 L=1.5U W=30U
- * M188 Drain Gate Source Bulk (11.5 -0.5 13 29.5) A = 45, W = 30
M189 4 p 6 13 MbreakN4 L=1.5U W=30U
- * M189 Drain Gate Source Bulk (4.5 -0.5 6 29.5) A = 45, W = 30
M190 13 41 38 3 MbreakP4 L=1.5U W=101U
- * M190 Drain Gate Source Bulk (682.5 -56 684 45) A = 151.5, W = 101
M191 13 41 38 3 MbreakP4 L=1.5U W=101U
- * M191 Drain Gate Source Bulk (654.5 -56 656 45) A = 151.5, W = 101
M192 13 41 38 3 MbreakP4 L=1.5U W=101U
- * M192 Drain Gate Source Bulk (675.5 -56 677 45) A = 151.5, W = 101
M193 13 41 38 3 MbreakP4 L=1.5U W=101U
- * M193 Drain Gate Source Bulk (668.5 -56 670 45) A = 151.5, W = 101

M194 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M194 Drain Gate Source Bulk (661.5 -56 663 45) A = 151.5, W = 101
 M195 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M195 Drain Gate Source Bulk (637.5 -56 639 45) A = 151.5, W = 101
 M196 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M196 Drain Gate Source Bulk (609.5 -56 611 45) A = 151.5, W = 101
 M197 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M197 Drain Gate Source Bulk (630.5 -56 632 45) A = 151.5, W = 101
 M198 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M198 Drain Gate Source Bulk (623.5 -56 625 45) A = 151.5, W = 101
 M199 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M199 Drain Gate Source Bulk (616.5 -56 618 45) A = 151.5, W = 101
 M200 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M200 Drain Gate Source Bulk (589.5 -56 591 45) A = 151.5, W = 101
 M201 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M201 Drain Gate Source Bulk (582.5 -56 584 45) A = 151.5, W = 101
 M202 41 40 41 3 MbreakP4 L=1.5U W=5.5U
 * M202 Drain Gate Source Bulk (544 -32 545.5 -26.5) A = 8.25, W = 5.5
 M203 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M203 Drain Gate Source Bulk (561.5 -56 563 45) A = 151.5, W = 101
 M204 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M204 Drain Gate Source Bulk (575.5 -56 577 45) A = 151.5, W = 101
 M205 13 41 38 3 MbreakP4 L=1.5U W=101U
 * M205 Drain Gate Source Bulk (568.5 -56 570 45) A = 151.5, W = 101
 M206 41 41 42 3 MbreakP4 L=1.5U W=101U
 * M206 Drain Gate Source Bulk (426.5 -50 527.5 -48.5) A = 151.5, W = 101
 M207 41 41 42 3 MbreakP4 L=1.5U W=101U
 * M207 Drain Gate Source Bulk (426.5 -43 527.5 -41.5) A = 151.5, W = 101
 M208 41 41 42 3 MbreakP4 L=1.5U W=101U
 * M208 Drain Gate Source Bulk (426.5 -36 527.5 -34.5) A = 151.5, W = 101
 M209 41 41 42 3 MbreakP4 L=1.5U W=101U
 * M209 Drain Gate Source Bulk (426.5 -29 527.5 -27.5) A = 151.5, W = 101
 M210 40 28 37 3 MbreakP4 L=1.5U W=66U
 * M210 Drain Gate Source Bulk (404.5 -50 406 16) A = 99, W = 66
 M211 40 28 37 3 MbreakP4 L=1.5U W=66U
 * M211 Drain Gate Source Bulk (397.5 -50 399 16) A = 99, W = 66
 M212 40 28 37 3 MbreakP4 L=1.5U W=66U
 * M212 Drain Gate Source Bulk (390.5 -50 392 16) A = 99, W = 66
 M213 40 28 37 3 MbreakP4 L=1.5U W=66U

- * M213 Drain Gate Source Bulk (383.5 -50 385 16) A = 99, W = 66
- M214 39 38 37 3 MbreakP4 L=1.5U W=66U
- * M214 Drain Gate Source Bulk (359.5 -49 361 17) A = 99, W = 66
- M215 40 28 37 3 MbreakP4 L=1.5U W=66U
- * M215 Drain Gate Source Bulk (376.5 -50 378 16) A = 99, W = 66
- M216 39 38 37 3 MbreakP4 L=1.5U W=66U
- * M216 Drain Gate Source Bulk (352.5 -49 354 17) A = 99, W = 66
- M217 39 38 37 3 MbreakP4 L=1.5U W=66U
- * M217 Drain Gate Source Bulk (345.5 -49 347 17) A = 99, W = 66
- M218 39 38 37 3 MbreakP4 L=1.5U W=66U
- * M218 Drain Gate Source Bulk (338.5 -49 340 17) A = 99, W = 66
- M219 39 38 37 3 MbreakP4 L=1.5U W=66U
- * M219 Drain Gate Source Bulk (331.5 -49 333 17) A = 99, W = 66
- M220 41 40 13 13 MbreakN4 L=1.5U W=58.5U
- * M220 Drain Gate Source Bulk (251 -60 309.5 -58.5) A = 87.75, W = 58.5
- M221 41 40 13 13 MbreakN4 L=1.5U W=57.5U
- * M221 Drain Gate Source Bulk (251 -48.5 308.5 -47) A = 86.25, W = 57.5
- M222 41 40 13 13 MbreakN4 L=1.5U W=57.5U
- * M222 Drain Gate Source Bulk (251 -41.5 308.5 -40) A = 86.25, W = 57.5
- M223 41 40 13 13 MbreakN4 L=1.5U W=57.5U
- * M223 Drain Gate Source Bulk (251 -34.5 308.5 -33) A = 86.25, W = 57.5
- M224 32 32 13 13 MbreakN4 L=1.5U W=34U
- * M224 Drain Gate Source Bulk (229 -63 230.5 -29) A = 51, W = 34
- M225 32 32 13 13 MbreakN4 L=1.5U W=33U
- * M225 Drain Gate Source Bulk (217.5 -62 219 -29) A = 49.5, W = 33
- M226 32 32 13 13 MbreakN4 L=1.5U W=33U
- * M226 Drain Gate Source Bulk (210.5 -62 212 -29) A = 49.5, W = 33
- M227 32 32 13 13 MbreakN4 L=1.5U W=33U
- * M227 Drain Gate Source Bulk (203.5 -62 205 -29) A = 49.5, W = 33
- M228 31 30 13 13 MbreakN4 L=1.5U W=30U
- * M228 Drain Gate Source Bulk (188 -60.5 189.5 -30.5) A = 45, W = 30
- M229 31 30 13 13 MbreakN4 L=1.5U W=30U
- * M229 Drain Gate Source Bulk (181 -60.5 182.5 -30.5) A = 45, W = 30
- M230 30 30 13 13 MbreakN4 L=1.5U W=30U
- * M230 Drain Gate Source Bulk (165.5 -60.5 167 -30.5) A = 45, W = 30
- M231 30 30 13 13 MbreakN4 L=1.5U W=30U
- * M231 Drain Gate Source Bulk (158.5 -60.5 160 -30.5) A = 45, W = 30
- M232 29 24 13 13 MbreakN4 L=1.5U W=30U
- * M232 Drain Gate Source Bulk (143 -58.5 144.5 -28.5) A = 45, W = 30

M233 29 24 13 13 MbreakN4 L=1.5U W=30U

* M233 Drain Gate Source Bulk (136 -58.5 137.5 -28.5) A = 45, W = 30

M234 24 24 13 13 MbreakN4 L=1.5U W=30U

* M234 Drain Gate Source Bulk (120.5 -58.5 122 -28.5) A = 45, W = 30

M235 24 24 13 13 MbreakN4 L=1.5U W=30U

* M235 Drain Gate Source Bulk (113.5 -58.5 115 -28.5) A = 45, W = 30

M236 n 12 13 13 MbreakN4 L=1.5U W=40U

* M236 Drain Gate Source Bulk (94 -58.5 95.5 -18.5) A = 60, W = 40

M237 19 12 13 13 MbreakN4 L=1.5U W=41U

* M237 Drain Gate Source Bulk (78.5 -53 80 -12) A = 61.5, W = 41

M238 p 12 13 13 MbreakN4 L=1.5U W=40U

* M238 Drain Gate Source Bulk (52.5 -52 54 -12) A = 60, W = 40

M239 6 12 13 13 MbreakN4 L=1.5U W=41U

* M239 Drain Gate Source Bulk (37 -53 38.5 -12) A = 61.5, W = 41

M240 12 12 13 13 MbreakN4 L=1.5U W=32.5U

* M240 Drain Gate Source Bulk (18.5 -44.5 20 -12) A = 48.75, W = 32.5

M241 12 12 13 13 MbreakN4 L=1.5U W=32.5U

* M241 Drain Gate Source Bulk (11.5 -44.5 13 -12) A = 48.75, W = 32.5

M242 12 12 13 13 MbreakN4 L=1.5U W=32.5U

* M242 Drain Gate Source Bulk (4.5 -44.5 6 -12) A = 48.75, W = 32.5

M243 12 12 13 13 MbreakN4 L=1.5U W=32.5U

* M243 Drain Gate Source Bulk (-2.5 -44.5 -1 -12) A = 48.75, W = 32.5

* Total Nodes: 43 ;

* Total Elements: 243 ;

* Extract Elapsed Time: 8 seconds ;

.END

ÖZGEÇMİŞ

Doğum tarihi	23.04.1979	
Doğum yeri	Tekirdağ	
Lise	1992-1995	Tekirdağ Tuğlacılar Lisesi
Lisans	1995-2000	Uludağ Üniversitesi Mühendislik – Mimarlık Fak. Elektronik Mühendisliği Bölümü
Yüksek Lisans	2000-2003	Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü Elektronik ve Hab. Müh. Anabilim Dalı, Elektronik Programı

Çalıştığı kurum(lar)

2000-Devam ediyor YTÜ Fen Bilimleri Enstitüsü Araştırma Görevlisi