

46954

YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

BİR ORTAMIN ISITMA, HAVALANDIRMA VE
AYDINLATMASININ
ST62 MİKROKONTROLÖRÜ İLE KONTROLÜ

Elek.Müh. K.Kaan Ünal

F.B.E. Elektrik Mühendisliği Anabilim Dalında
hazırlanan

YÜKSEK LİSANS TEZİ

Tez Danışmanı : Yrd.Doç.Dr. Gülderen YILDIRMAZ

İSTANBUL, 1995

YÜKSEKÖĞRETİM KURULU
İNTEGRASYON MERKEZİ

İÇİNDEKİLER

Özet	III
Summary	IV
1. GİRİŞ	1
2. ST62 MİMARİSİ	3
2.1. ST62 Blok Yapısı ve Ayak Bağlantılarının Tanımı	3
2.2. Çekirdek Yapı	6
2.2.1. Kaydediciler	6
2.2.2. Durum Bayrakları	8
2.3. Bellek Sahaları	8
2.3.1. Program Sahası	8
2.3.2. Veri Sahası ve Veri ROM Adresleme	9
2.3.3. Yığın Sahası	12
2.4. ST62 Kesme Yapısı	13
2.5. ST62 Reset Yapısı	18
2.5.1. RESET Girişi	18
2.5.2. POR Reset	19
2.5.3. Watchdog Reset	20
2.6. Çalışma Modları	20
2.6.1. Bekleme Modu	20
2.6.2. Durma Modu	21
2.6.3. Bekleme ve Durma Modundan Çıkış	21
2.7. Osilatör	22
2.8. Giriş/Çıkış (I/O) Kapıları	23
2.9. ST62 Çevresel Birimleri	27
2.9.1. Zamanlayıcı	27
2.9.2. Dijital Watchdog	32
2.9.3. A/D Dönüştürücü	33
3. PROGLAMLAMA	37
3.1. Programlama Modeli	37
3.2. Adresleme Modları	37
3.2.a. Doğal Adresleme Modu	37
3.2.b. Direct Adresleme Modu	38
3.2.c. Kısa Direkt Adresleme Modu	38

3.2.d. Dolaylı Adresleme Modu	39
3.2.e. Hemen Adresleme Modu	40
3.2.f. Program Sayıcı Bağımlı Adresleme Modu	40
3.2.g. Uzun Adresleme Modu	41
3.2.h. Bit Direkt Adresleme Modu	41
3.2.i. Bit Test Etme ve Dalkanma Modu	42
3.3. Komut Takımı	43
3.3.a. Aritmetik ve Lojik İşlem Komutları	43
3.3.b. Veri Aktarma (Yükleme ve Depo Etme) Komutları	44
3.3.c. Şartlı Dalkanma Komutları	45
3.3.d. Atlama ve Çağırma Komutları	45
3.3.e. Kontrol Komutları	46
3.3.f. Bit İşleme Komutları	46
3.4. ST62 İle Tasarım	46
4. A.C. KONTROL	49
4.1. Donanım	49
4.2. Yazılım ve Değerlendirme	51
KAYNAKLAR	63

ÖZET

Günümüzde mikrokontrolörler yavaş yavaş analog kontrolörlerin yerini almaktadır. Düşük maliyetli uygulamalarda bile bu durum geçerli olup çamaşır makinası motor regülasyonu, elektrikli süpürge kontrolü, bir lambanın ışık ayarı, kahve makinalarında sıcaklık kontrolü vb. bir çok uygulama ile mikrokontrolörler evlere kadar girmiş bulunmaktadır. Analog entegre devrelerle cihaz dahilinde belli bir işlevle sınırlı kalınmasının tasarımcıya verdiği dezavantaj, mikrokontrolörlerin kullanım esnekliği sayesinde giderilebilmektedir.

Bina otomasyonundan otomotiv sanayiine kadar bir çok yerde çeşitli firmalara ait değişik mikrokontrolörler kullanılmaktadır. Her firmanın mikrokontrolör ürün zinciri diğerinden farklı yapıdadır. Genel benzerliklerin yanında mimari yapıları, komut takımları, adresleme biçimleri vs. farklılıklar göstermektedir. Mikroişlemci tabanlı kontrol sistemlerinde ayrı çipler halinde devrede bulunan EPROM, RAM, Giriş/Çıkış Kapıları, Zamanlayıcı (Timer)/Sayıcı, A/D Dönüştürücü gibi çevresel birimlerin mikrokontrolörlerde tek çip üzerinde bulunması, kullanım kolaylığını önemli derecede artırmaktadır.

Bu tezde, SGS-Thomson firmasının ST6 genel ailesine ait ST62 mikrokontrolörlerinin iç mimarisi, komut yapıları, adresleme biçimleri incelenmiştir. Mikrokontrolörün mimari yapısının incelenmesi yanında bir odanın lamba ışık şiddetini ayarlayarak yapılan aydınlatma kontrolü, oda sıcaklığını elektrikli ısıtıcılara verilen gücü ayarlayarak belirli bir sıcaklıkta sabit tutan sıcaklık kontrolü ve bu sıcaklığın üstündeki değerlerde otomatik, altındaki değerlerde isteğe bağlı havalandırma amaçlı bir fan motoru kontrolü yapılmıştır.

SUMMARY

Today, the microcontrollers progressively replace analog controllers. This happens even in low cost applications and the microcontrollers have also been used in home appliances with plenty of applications such as the motor regulation of a washing machine, the control of a vacuum cleaner, the light dimming of a lamp, the heating control in a coffee machine. The disadvantage for the designer of being limited to a fixed function inside the device with the analog ICs can be eliminated, thanks to the flexibility of the microcontrollers in usage.

Various types of microcontrollers being manufactured by different producers are used in the area from home automation to the automotive industry. The production chain of each producer differs from the other production chains. Together with their general similarities, each production has a different architectural structure, instruction set, addressing mode, etc.. On-chip peripherals such as EPROM, RAM, Input/Output Ports, Timer/Counter, A/D Converter which are available as separate ICs in a microprocessor-based control systems provides an easy handling of microcontrollers.

In this thesis, the internal architecture, the instruction structure and the addressing modes of the ST62 microcontroller, belonging to the ST6 main family, have been studied. Apart from studying the architectural structure of the microcontroller, the light dimming of a lamp in a room for the purpose of illumination control, the temperature control which keeps the temperature of the room steady at a given value by switching on and off the heaters and the ventilation motor control which has an automatic drive above and an optional drive below this given temperature have been made.

1. GİRİŞ

Yüksek seviyeli sistem kontrolünden orta seviye ve küçük sistemlerin ekonomik kontrolüne kadar tüm önemli uygulama alanlarında kullanılmak üzere piyasada geniş bir mikrokontrolör ürün zinciri mevcuttur.

Bu ürün zinciri içinde ST6 mikrokontrolör ailesi silikon üzerinde maksimum entegrasyonu sağlayarak gerekli harici cihaz sayısını minimum kılacak şekilde geliştirilmiş olup, esnek kontrol sistemlerine uygun bir yapı oluşturmaktadır. Örneğin, ST62 alt ailesine ait 20 ayaklı ST6210 mikrokontrolörü bir kristal osilatör, iki küçük değerli kondansatör ve bir lojik seviyeli triyak ile beraber şebekeden beslenen bir motor kontrolünün kalbini oluşturabilmektedir. 20 mA çıkışlı sürme kabiliyeti, zamanlayıcı, giriş koruması, ve A/D dönüştürücü ile birlikte ekonomik bir çözüm teşkil etmektedir.

ST6 ailesi mikrokontrolörleri giriş ve geribesleme için keyboard tarama düzenlemesi, direkt LCD gösterge sürme, poyansiyometre üzerinden direkt kontrol etme imkanı da sağlamaktadır.

ST6 ailesinin parametre depolamada kullanılan EEPROM içeren mikrokontrolörlerinin yanında, tüm ürünlerin hızlı önüretim değerlendirilmesi ve test edilmesi, geliştirme sürecinde pazara sunma zamanının kısaltılması için EPROM ve OTP ROM versiyonları da mevcuttur. Bu aşamadaki çalışmalar assembler ve linker, yazılım simülasyonu, donanım emulasyonu ve EPROM programlayıcısı gibi geliştirme cihazları ile desteklenebilmektedir.

Daha ileri ST6 üyeleri TV ve uydu ayar kontrol uygulamalarında kullanılmak üzere geliştirilmiştir.

ST62 alt ailesi ise analog ve dijital kontrol için temel çözümler sunmakta ve bu aileye ait genel amaçlı ST6210, ST6215, ST6220 ve ST6225 mikrokontrolör birimleri maliyet hassasiyetli uygulamalar ile mevcut analog devrelerin çoğunun yerine de kullanılabilirlerdir.

Çip üzerindeki A/D dönüştürücü yardımıyla analog girişlere geri besleme imkanı, düşük tüketim modları sayesinde pil ile beslenen uygulamalarda da kullanılabilmesi, yüksek gürültü bağışıklığı ve düşük gürültü üretimi ile gürültü hassasiyetli uygulamalarda pasif bileşenlerden tasarruf sağlanması gibi özellikleri ile ST62XX üyeleri otomotiv sanayiinde (kapı camı kontrolü, merkezi kilit, alarm uygulamaları vs.) endüstriyel ve tüketici bazındaki uygulamalarda (ölçme aletleri, ev aletleri vs) kullanılmaya elverişli bir yapı oluşturmaktadır.

ST62 ile AC kontrol uygulamasında mikrokontrolörün 20mA çıkışlı ayakları (PA0-PA3) kullanılarak lojik seviyeli bir triyak ile üniversal motor, ısıtıcı ve aydınlatma kontrolü yapılabilmekte, devreye değişik kontrol uygulamaları, geri besleme vb. özellikler ilave edilebilmektedir. Diyak kullanılarak yapılan kontrollerde sensörlü geri besleme ya da gelişmiş motor sürme devreleri kolayca gerçekleştirilememekte, kontrol ara birim tercihi sınırlı kalmakta, haricen kullanılan eleman sayısı artabilmektedir (SGS-Thomson, 1993).

Bu tezde, ST62XX mikrokontrolörünün mimari yapısı dahilinde Program Sahası, Veri Sahası ve Veri Sahası'na ait kaydediciler, Yığın Sahası, look-up tablolarının kullanımına ilişkin veri ROM adresleme, ST62 kesme ve reset yapısı, çalışma modları, zamanlayıcı, watchdog ve ADC kullanımı ile programlama yapısı dahilinde adresleme modları ve kullanılan komut takımı sınıflara ayrılarak incelenmiş, tasarım sırasında izlenen yol kısaca anlatılmıştır. Zamanlayıcı, watchdog, ADC, tablo değerleri ve alt programların kullanımı AC kontrol temelli uygulamada gerçekleştirilmiştir.

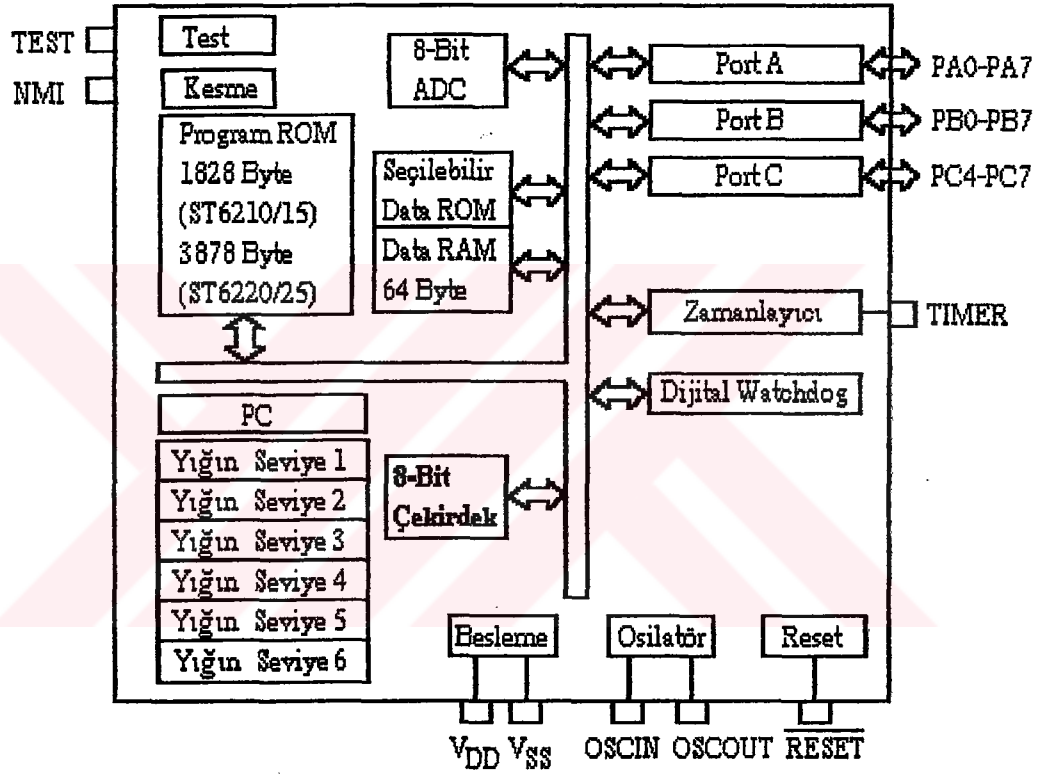
Faz kesme metoduyla yapılan aydınlatma kontrolü soft-start özelliğine sahip olup, ST62 ile AC kontrolde kullanılan potansiyometre, dokunmatik ve push-button ara birimlerinden potansiyometre tercih edilmiştir. Ayrıca, 25 °C referans alınarak ADC girişine bağlanan bir sıcaklık sensörü ve iki farklı sürme devresi ile ısıtıcı ve havalandırma motor kontrolü gerçekleştirilmiştir.



2. ST62 MİMARİSİ

2.1. ST62 Blok Yapısı ve Ayak Bağlantılarının Tanımı

ST6210, ST6215, ST6220 ve ST6225 mikrokontrolörleri 8-bit HCMOS ST62XX ailesinin üyeleri olup tüm ST62 üyelerinin blok yapısını Şekil 2.1'de gösterildiği gibi, çip üzerinde bulunan çevresel birimlerin (makro hücrelerin) kombinasyonu ile sarılmış ortak bir çekirdek yapı oluşturur (SGS-Thomson, 1993).



Şekil 2.1 ST62XX Blok Diyagramı

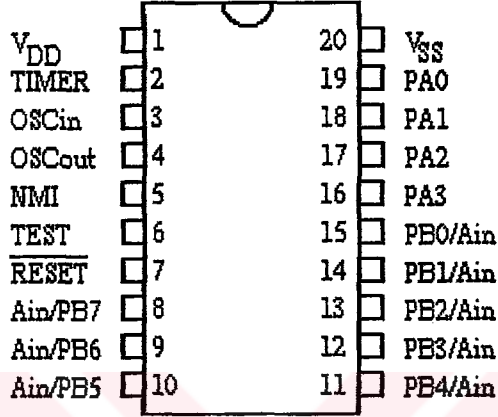
ST6210/15/20/25'e ait makro hücreler şunlardır,

- 1- 7-bit programlanabilir önbölücü ile birlikte 8-bit sayıcı içeren zamanlayıcı,
- 2- ST6210/20 için 8, ST6215/25 için 16 analog girişi 8-bit A/D dönüştürücü (A/D girişleri I/O - giriş/çıkış- ayaklarının alternatif fonksiyonu olmak üzere),
- 3- Dijital Watchdog (DWD).

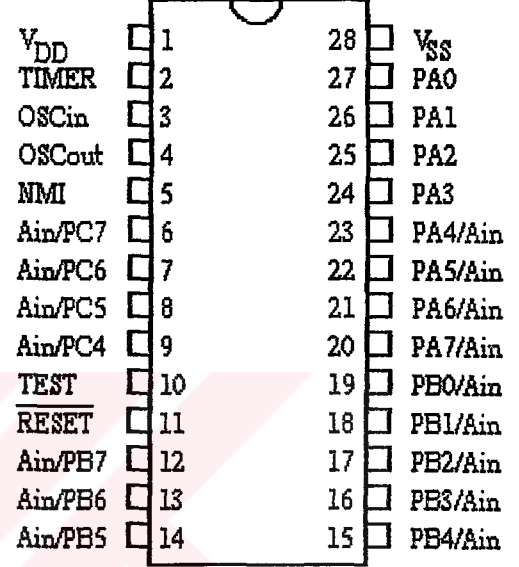
Bu çevresel birimler sayesinde ST6210/15/20/25 mikrokontrolörleri otomotiv, ev aletleri ve endüstriyel uygulamalarda kullanılmaya uygun hale gelmiş olmaktadır.

Şekil 2.2 ve Şekil 2.3'te ST62XX mikrokontrolörlerinin ayak bağlantıları gösterilmiş, tanımları aşağıda yapılmıştır;

a- $V_{DD}/V_{SS:MCU}$ (mikrokontrolör birimi) beslemesi V_{DD} ve V_{SS} ayakları üzerinden yapılmakta olup V_{DD} güç, V_{SS} toprak bağlantı uçlarıdır.



Şekil 2.2 ST6210/ST6220 Ayak Bağlantısı



Şekil 2.3 ST6215/ST6225 Ayak Bağlantısı

b- OSCin/OSCout: Bu iki ayak çip üzerinde bulunan osilatör devresine içten bağlantılı olup OSCin giriş ucu, OSCout çıkış ucudur. İki uç arasına kuartz kristal, seramik rezonatör veya harici bir clock sinyali bağlanabilir.

c- RESET: Aktif low seviyeli RESET ucu mikrokontrolörü programın başına döndürmek için kullanılır.

d- TEST: TEST ucu mikrokontrolörü özel bir çalışma moduna sokmak için kullanılır. Normal çalışmada bu uç V_{SS} 'ye bağlanmalıdır (bu ucta bağlantı yapılmazsa dahili bir pull-down direnci normal çalışma modunu seçer).

e- NMI: NMI ayağı mikrokontrolöre asenkron bir maskelenemeyen kesme uygulama olanağı sağlar. Düşen kenar hassasiyetlidir. ST6210/15/20/25 için NMI ucuna içten bağlı pull-up dirençli ve pull-up dirençsiz olmak üzere seçim kullanıcı tarafından yapılabilir. Fakat EPROM ve OTP versiyonlarında bu pull-up direnci mevcut olmayıp haricen bağlanmalıdır.

f- TIMER: Zamanlayıcı I/O ayağı olup giriş modunda önbölücüye bağlanır ve harici zamanlayıcı clock olarak ya da dahili zamanlayıcı clock için kontrol kapısı olarak davranır. Çıkış modunda sayma bittiği anda veri bitini çıkışa verir. ST6210/15/20/25 için TIMER ucuna içten bağlı pull-up dirençli ve pull-up

dirençsiz olmak üzere seçim kullanıcı tarafından yapılabilir. Fakat EPROM ve OTP versiyonlarında bu pull-up direnci mevcut olmayıp haricen bağlanmalıdır.

g- PA0-PA3,PA4-PA7: Bu 8 hat bir I/O kapısı (port A) olarak kullanılır. Her bir hat yazılım kontrolü altında;

- Dahili pull-up dirençli veya dahili pull-up dirençsiz giriş,
- Pull-up dirençli kesme üreten giriş,
- Açık-kollektör ya da push-pull çıkış,

olarak düzenlenebilir. ST6215/25'de mevcut olan PA4-PA7 A/D dönüştürücü için analog giriş olarak programlanabilirken, 20 mA çıkış verebilen PA0-PA3 direkt LED sürmede kullanılabilir.

h- PB0-PB7: Bu 8 hat bir I/O kapısı (port B) olarak kullanılır. Her bir hat yazılım kontrolü altında;

- Dahili pull-up dirençli veya dahili pull-up dirençsiz giriş,
- Pull-up dirençli kesme üreten giriş,
- Açık-kollektör ya da push-pull çıkış,
- A/D dönüştürücü için analog giriş,

olarak düzenlenebilir.

ı- PC4-PC7: Bu 4 hat ST6215/ST6225'de mevcut olup bir I/O kapısı (port B) olarak kullanılır. Her bir hat yazılım kontrolü altında;

- Dahili pull-up dirençli veya dahili pull-up dirençsiz giriş,
- Pull-up dirençli kesme üreten giriş,
- Açık-kollektör ya da push-pull çıkış,
- A/D dönüştürücü için analog giriş,

olarak düzenlenebilir.

Prototip ve düşük seviyeli üretimler için ST62E10/E15/E20/E25 EPROM versiyonlarının yanısıra bir kez programlanabilen ST62T10/T15/T20/T25 OTP versiyonları da mevcuttur.

Tablo 2.1'de de özetlendiği gibi ST6210/15 ve ST6220/25 arasındaki tek fark ST6210/15 için 2Kbyte, ST6220/25 için 4Kbyte olan program hafızasıdır.

Tablo 2.1 ROM Hafıza ve Ayak Sayılarının Karşılaştırılması

Model	ROM (Byte)	I/O Ayak Sayısı
ST6210	2K	12
ST6215	2K	20
ST6220	4K	12
ST6225	4K	20

- Reset	PC= Reset vektörü
- RET ve RETI komutları	PC= Pop (Yığın)
- Normal Komut	PC= PC + 1

şeklinde değiştirilebilir.

2.2.2. Durum Bayrakları

ST62XX çekirdek yapısı üç farklı moda (normal mod, kesme modu ve maskelenemeyen kesme modu) karşılık gelen üç çift bayrak içerir. Her bir çift bir ELDE (CARRY) bayrağı ve bir SIFIR (ZERO) bayrağından ibaret olup bir çift (CN, ZN) normal işletme sırasında, bir çift (CI, ZI) kesme modu sırasında ve bir çift de (CNMI, ZNMI) maskelenemeyen kesme modu sırasında kullanılır.

ST62XX çekirdek yapısı gerçek moda karşılık gelen bayrak çiftlerini kullanır. Örneğin, bir kesme üretilir üretilmez ST62XX çekirdeği normal bayraklar yerine kesme bayraklarını kullanır. RETI komutu yerine getirildiğinde kesmeden önce MCU normal modda ise normal bayraklar eski konumuna döner. Her bir bayrak takımı kendi rutininde adreslenebilir (maskelenemeyen kesme, normal kesme veya ana rutin) ve bayraklar son rutin anahtarlamasının çıkışlarındaki durumlarında kalırlar.

ELDE bayrağı aritmetik işlemler sırasında bir elde yada ödünç alma meydana geldiği zaman setlenir, aksi takdirde reset durumundadır. Bit test komutu ile test edilen bitin değerine göre de setlenen ELDE bayrağı sola döndürme komutunda da kullanılır.

SIFIR bayrağı son aritmetik ya da lojik işlemin sonucu sıfıra eşitse setlenir, aksi takdirde reset durumundadır.

Üç bayrak takımı arasındaki anahtarlama bir NMI, kesme ya da RETI komutu meydana geldiği vakit otomatik olarak yapılır. Mikrokontrolörün resetinden sonra NMI modu otomatik olarak seçildiği için ST62XX çekirdeği ilk olarak NMI bayraklarını kullanır.

2.3. Bellek Sahaları

ST6 mikrokontrolörleri Program Sahası, Veri Sahası ve Yığın Sahası olmak üzere üç farklı sahada çalışmaktadır.

2.3.1. Program Sahası

Program Sahası fiziksel olarak ROM bellekte mevcut olup işlenecek tüm komutları, hemen adresleme modu komutları için gerekli bilgiyi, yedek test sahasını ve kullanıcı vektörlerini içerir. 12-bit program sayıcı kaydedicisi (PC kaydedici) tarafından adreslendiği için ST62XX çekirdek yapısı

Program Sahası'nun 4Kbyte'ını direkt olarak adresleyebilir. Bununla birlikte Program Sahası 2Kbyte'lık ROM bankalarının eklenmesiyle genişletilebilir. Bu işlem ROM belleğin ikinci 2K'lık kısmının Veri Sahası'nda bulunan ilgili bank kaydedicisi vasıtasıyla sayfanması sonucu yapılır. ROM belleğin ilk 2K'lık kısmı statik olup Tablo 2.2 ve Tablo 2.3'de belirtilen sabit adreslerdeki reset, maskelenemeyen kesme (NMI) ve diğer kesme vektörlerini içerir (SGS-Thomson, 1993).

Tablo 2.2 ST6210/15 Program ROM Bellek Haritası

Adres	Açıklama
0000H-07FFH	-
0800H-087FH	Yedek
0880H-0F9Fh	Program ROM 1828 Byte
0FA0H-0FEFH	Yedek
0FF0H-0FF7H	Kesme Vektörleri
0FF8H-0FFBH	Yedek
0FFCH-0FFDH	NMI Vektörü
0FFEh-0FFFH	Reset Vektörü

Tablo 2.3 ST6220/25 Program ROM Bellek Haritası

Adres	Açıklama
0000H-007FH	Yedek
0080H-0F9FH	Program ROM 3872 Byte
0FA0H-0FEFH	Yedek
0FF0H-0FF7H	Kesme Vektörleri
0FF8H-0FFBH	Yedek
0FFCH-0FFDH	NMI Vektörü
0FFEh-0FFFH	Reset Vektörü

2.3.2. Veri Sahası ve Veri ROM Adresleme

ST62XX çekirdek yapısına ait komutlar Veri Sahası denen ve programın işlenmesi için gerekli tüm bilgiyi içeren özel bir sahada çalışmaktadır.

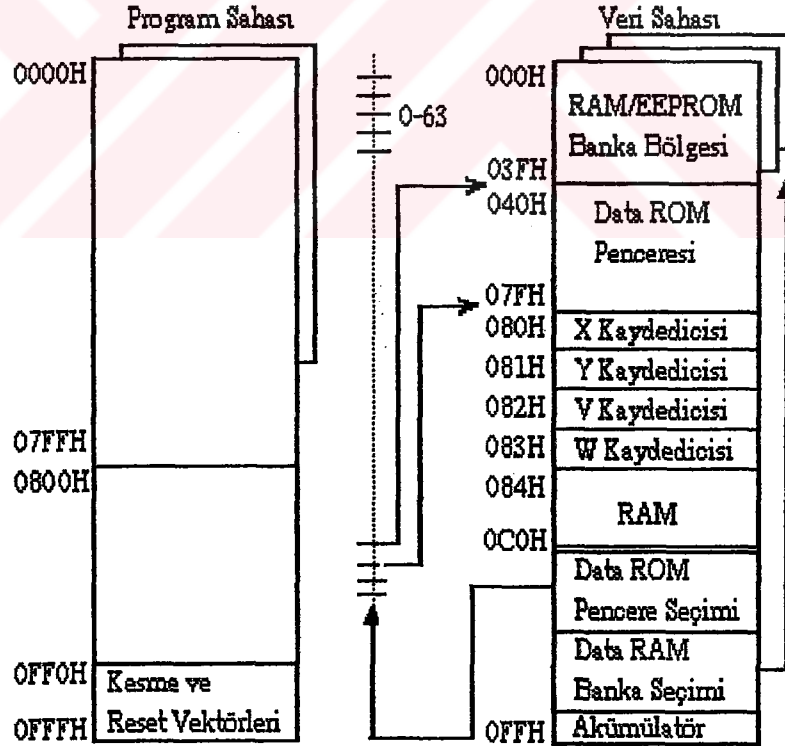
Tablo 2.4 ST6210/15/20/25 Veri Sahası

-	000H-03FH
Data ROM Penceresi - 64 Byte	040H-07FH
X Kaydedicisi	080H
Y Kaydedicisi	081H
V Kaydedicisi	082H
W Kaydedicisi	083H
Data RAM - 60 Byte	084H-0BFH
Port A Veri Kaydedicisi	0C0H
Port B Veri Kaydedicisi	0C1H
Port C Veri Kaydedicisi	0C2H
Yedek	0C3H
Port A Yönlendirme Kaydedicisi	0C4H
Port B Yönlendirme Kaydedicisi	0C5H
Port C Yönlendirme Kaydedicisi	0C6H
Yedek	0C7H
Kesme Tercih Kaydedicisi	0C8H
Data ROM Pencere Kaydedicisi	0C9H
Yedek	0CAH-0CBH
Port A Tercih Kaydedicisi	0CCH
Port B Tercih Kaydedicisi	0CDH
Port C Tercih Kaydedicisi	0CEH
Yedek	0CFH
A/D Veri Kaydedicisi	0D0H
A/D Kontrol Kaydedicisi	0D1H
Zamanlayıcı PSC Kaydedicisi	0D2H
Zamanlayıcı Veri Kaydedicisi	0D3H
Zamanlayıcı TSCR Kaydedicisi	0D4H
Yedek	0D5H-0D7H
Watchdog Kaydedicisi	0D8H
Yedek	0D9H-0FEH
Akümülatör	0FFH

Veri Sahası RAM belleğin, ST62XX çekirdek/çevresel birim kaydedicilerinin, sabitler ve tablo değerleri gibi sadece okunabilir verilerin adreslenmesine imkan verir. ST62XX ürünlerinde Veri Sahası; 60-byte'lık RAM, Akümülatör (A), Dolaylı Kaydediciler (X)/ (Y), Kısa Direkt Kaydediciler (V)/ (W), I/O Kapı Kaydedicileri, Çevresel Birimlerin Veri ve Kontrol Kaydedicileri, Kesme Tercih Kaydedicisi ve Data ROM Pencere Kaydedicisi (DRWR) ihtiva eder. Veri Sahası'na ait kaydediciler adresleriyle birlikte Tablo 2.4'te gösterilmiştir.

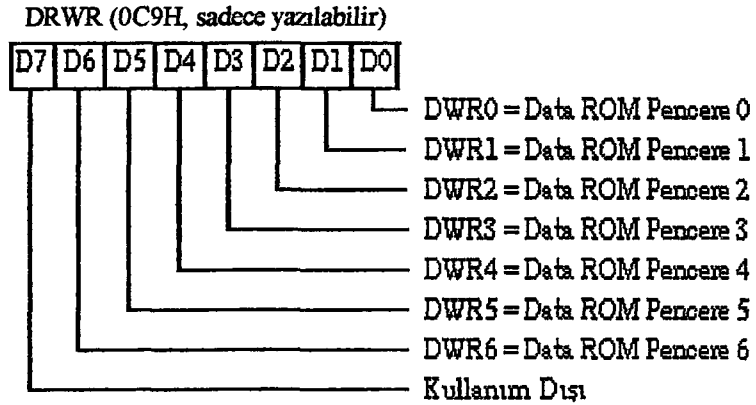
RAM belleği de 00H ve 7FH arasında adresli 64 byte'lık RAM bankalarının ilavesiyle genişletmek mümkündür.

ST62XX çekirdeği tarafından farklı sabit değerlerin ve tablo değerlerinin adreslenmesinde kullanılan Veri Sahası bölmeleri, içinden ROM bellekte yüklü sadece okunabilir verilere ulaşma imkanı veren 64 byte'lık bir pencere olarak göz önüne alınabilir. ROM bellekte 000H-03FH adresleri arasındaki byte'ların direkt okunmasını mümkün kılan bu pencere Veri Sahası'nda 40H adresinden 7FH adresine kadar olan bölgede mevcuttur. ROM belleğin tüm byte'ları komutların ya da sadece okunabilir verilerin depolanmasında kullanılabilir. Data ROM Pencere Kaydedicisi'ne uygun kodun yazılmasıyla bu pencereyi ROM bellek boyunca 64 byte'lık adımlar halinde hareket ettirmek mümkündür (Şekil 2.6).



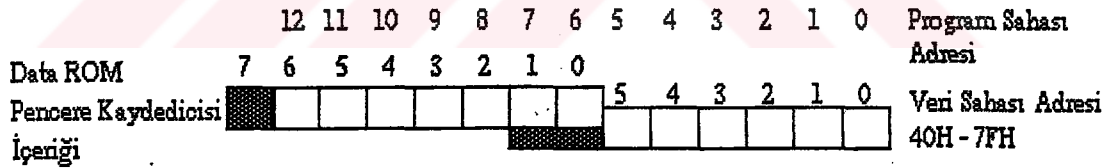
Şekil 2.6 Bellek Adresleme Diyagramı

Data ROM Pencere Kaydedicisi (DRWR) Veri Sahası'ndaki 0C9H adresinde bir RAM bölmesi gibi adreslenebilmekle beraber tek bitli işlemlerle ulaşılamayan ve sadece yazılabilen bir kaydedicidir (Şekil 2.7).



Şekil 2.7 Data ROM Pencere Kaydedicisi

Bu kaydedici Veri Sahasında 40H - 7FH aralığında adresli olan 64 byte'lık sadece okunabilir veri penceresini MCU'nun ROM belleğinde 64 byte'lık adımlar halinde aşağı/yukarı hareket ettirmek üzere kullanılır. ROM bellekte bir bilgi olarak okunacak olan byte'ın efektif adresi komutta verilen kaydedici adresinin en az ağırlıklı 6 bitinin (en az ağırlıklı bitler olarak) ve DRWR içeriğinin (en ağırlıklı bitler olarak) ardarda gelmesi ile elde edilir (Şekil 2.8).



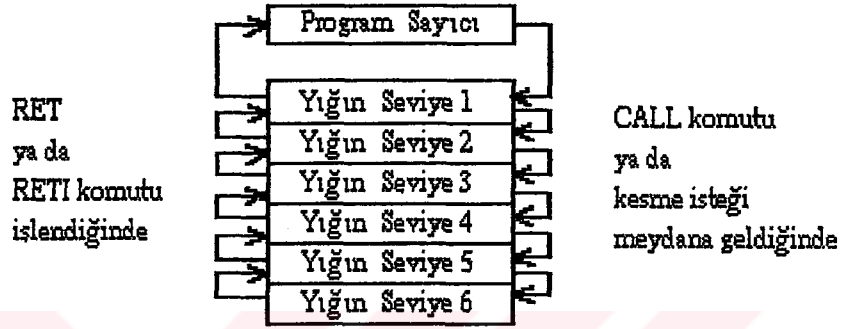
Şekil 2.8 Data ROM Pencere Adresleme

Reset sırasında DRWR silinmediği için Data ROM Pencere sahasına ilk ulaşımdan önce yazılımın yapılması gerekmektedir.

2.3.3. Yiğın Sahası

ST62XX çekirdek yapısı yiğın göstericiye gerek duymayan gerçek LIFO (Son Giren İlk Çıkar) donanım yiğını içerir. Veri Sahası'na ait olmayan altı ayrı 12-bit'lik RAM bölmesinden oluşan Yiğın

Sahası alt program ile kesme dönüş adresleri ve mevcut PC kaydedicisini yığmak üzere kullanılır. Bir alt program çağrıldığı yahut kesme isteği meydana geldiği vakit program sayıcının içeriği ilk seviye içine, diğer seviyelerin içerikleri bir sonraki seviyeye kaydırılır, altıncı seviye değeri kaybolur. RET (Alt programdan dön) ya da RETI (Kesme'den dön) komutu birinci seviyenin tekrar PC içine kaymasına ve her bir seviye değerinin bir önceki seviyeye geçmesine neden olur. Bu iki çalışma modu Şekil 2.9'da açıklanmıştır.



Şekil 2.9 Yığın Bölgesi

Akümülatör diğer tüm Veri Sahası kaydedicileri gibi bu yığında depo edilmediğinden bu kaydedicilerin kullanımının alt program içinde gerçekleştirilmesi gerekir. Altı adet çağırma ya da kesmeden daha fazlası yerine getirilirse yığın gösterici en son durumunda, yığın boşsa ve bir RET/RETI komutu yerine getirilmişse en üst durumunda kalır. Bu ikinci durumda bir sonraki komut işlenir.

2.4. ST62 Kesme Yapısı

ST62XX çekirdeği dört farklı maskelenebilir kesme kaynağı ile bir maskelenemeyen kesme kaynağını (en üst öncelik seviyeli kesme) yönetebilir. Her bir kaynak belirli bir kesme vektörü ile bağlantılıdır. İlgili kesme hizmet programına bir JUMP (Atla) komutu içeren her vektörün Program Sahası'nda belli bir adresi vardır. Bir kaynak kesme isteği ürettiği zaman ST62XX çekirdeği tarafından kesme engellenmemişse PC kaydedicisi kesme vektörünün (JUMP komutunun) adresiyle yüklenir ve kesme programı işlem görür.

ST6210, ST6215, ST6220 ve ST6225 mikrokontrolörleri Tablo 2.5'te açıklandığı gibi farklı kesme vektörleri ile ilişkili altı farklı kesme kaynağına sahiptir.

Tablo 2.5 Kesme Vektör-Kaynak İlişkisi

Kesme Kaynağı	İlgili Vektör	Vektör Adresi
NMI ayağı	Kesme Vektör #0 (NMI)	(0FFCH, 0FFDH)
Port A	Kesme Vektör #1	(0FF6H, 0FF7H)
Port B	Kesme Vektör #2	(0FF4H, 0FF5H)
Port C	Kesme Vektör #2	(0FF4H, 0FF5H)
Zamanlayıcı (TIMER)	Kesme Vektör #3	(0FF3H, 0FF2H)
ADC	Kesme Vektör #4	(0FF0H, 0FF1H)

ST62XX çekirdeği Program Sahası'nın statik sayfasında beş farklı kesme programına dallanmak üzere beş farklı kesme vektörü içerir;

a- Maskelenemeyen kesme kaynağı ile ilişkili kesme vektörü Kesme Vektör #0 olarak adlandırılır ve Program Sahası'nda 0FFCH, 0FFDH adreslerine yerleştirilmiştir. ST6210/15/20/25'de bu vektör harici düşen kenar hassasiyetli kesme ayağı (NMI) ile ilişkilidir. Reset sonrası NMI bayrak takımı kullanılır ve RETI komutu işleninceye kadar başka hiç bir kesme kabul edilmez.

b- 0FF6H, 0FF7H adreslerindeki kesme vektörü Kesme Vektör #1 olarak adlandırılır. Port A ayakları ile ilişkilidir ve Kesme Tercih Kaydedicisine yüklenen koda bağlı olarak yazılım tarafından düşen kenar modunda ya da alçak seviye hassasiyetli modda programlanabilir.

c- 0FF4H, 0FF5H adreslerindeki kesme vektörü Kesme Vektör #2 olarak adlandırılır. Port B ve Port C ayakları ile ilişkilidir ve Kesme Tercih Kaydedicisine yüklenen koda bağlı olarak yazılım tarafından düşen kenar modunda ya da pozitif kenar modunda programlanabilir.

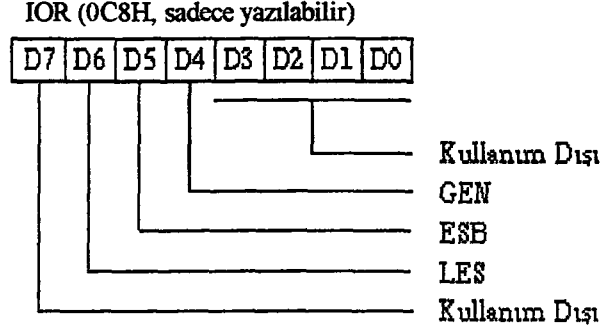
d- 0FF3H, 0FF2H adreslerindeki kesme vektörü Zamanlayıcı (TIMER) çevresel birimi ile ilişkili olup Kesme Vektör #3 olarak adlandırılır.

e- 0FF1H, 0FF0H adreslerindeki kesme vektörü A/D dönüştürücü (ADC) çevresel birimi ile ilişkili olup Kesme Vektör #4 olarak adlandırılır.

Maskelenemeyen kesme isteği en üst öncelik seviyesine sahip olup herhangi bir anda diğer kesme programlarını kesebilir. Buna rağmen diğer dört kesme birbirlerini kesemezler. Yerine getirilmeyi bekleyen birden fazla kesme isteği varsa ST62XX çekirdeği tarafından öncelik seviyelerine göre işlem görürler; Vektör #4 daha düşük seviyeli önceliğe sahipken Vektör #1 daha yüksek seviyeli önceliğe sahiptir. Her bir kesme kaynağının önceliği sabittir.

Kesme Tercih Kaydedicisi (IOR) tek tek kesme kaynaklarını açmak, kapatmak ve harici kesme girişlerinin çalışma modunu seçmek üzere kullanılır. Bu kaydedici Veri Sahası'nda RAM bölmesi olarak 0C8H ile adreslenir ve sadece yazılabilen bir kaydedici olup tek bit işlemleri ile ulaşılamaz. Kesme

Vektör #1 ve #2 ile ilişkili harici kesme girişlerinin çalışma modu IOR kaydedicisinin 5. ve 6. bitleri ile tayin edilir. Bu kaydedicinin içeriği reset ile silinir.



Şekil 2.10 Kesme Tercih Kaydedicisi

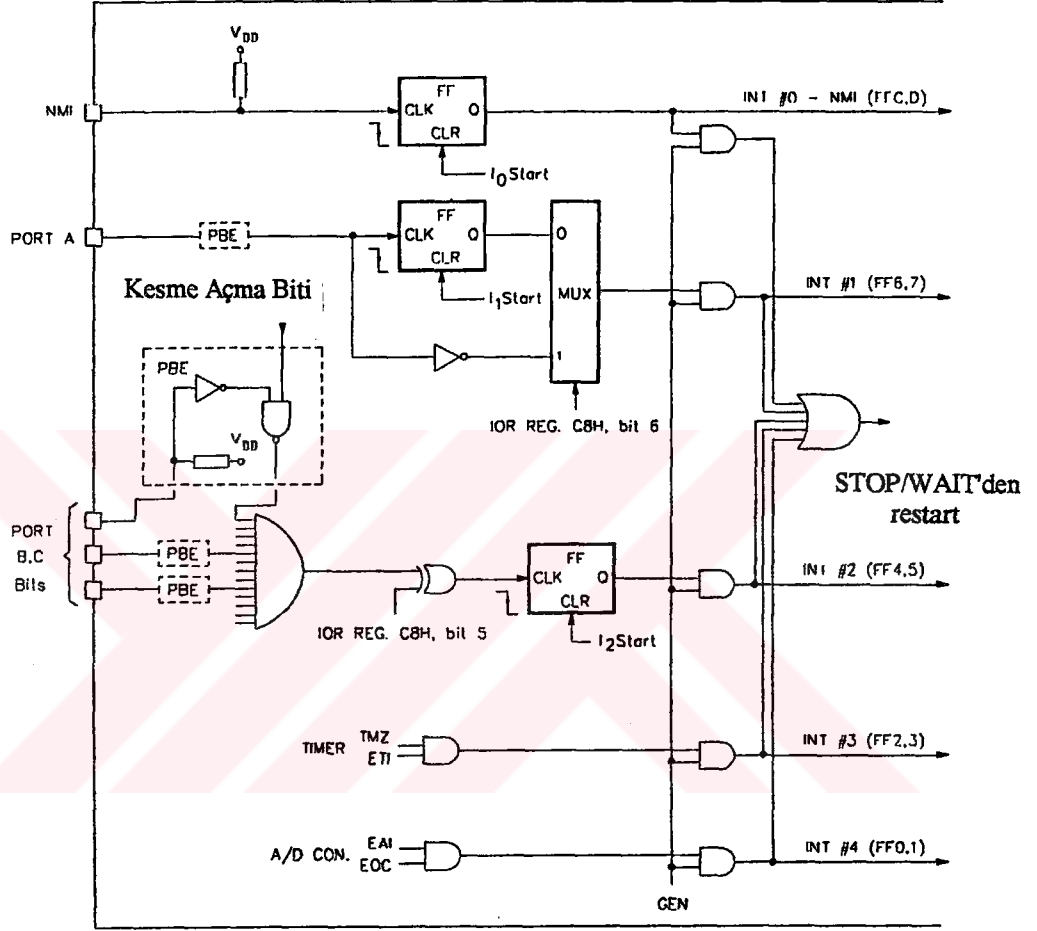
Şekil 2.10'da GEN (Global Enable) biti 1 yapıldığında tüm kesme isteklerine müsaade edilmiş, 0 yapıldığında tüm kesmeler (NMI hariç) engellenmiş olur. ESB (Edge Selection Bit) 1 yapıldığında Kesme #2 (Port B ve Port C hatları) pozitif kenar hassasiyetli olup, 0 yapıldığında negatif kenar hassasiyetli kesme modu seçilmiş olur. LES (Level/Edge Selection) biti 1 yapıldığında Kesme #1 alçak seviye hassasiyetli olup, 0 yapıldığında negatif kenar hassasiyetli kesme modu seçilmiş olur. Bu durum Tablo 2.6 'da özetlenmiştir.

Tablo 2.6 IOR Bit Açıklaması

GEN	SET	Tüm Kesmeler Açık
	RESET	Tüm Kesmeler Kapalı
ESB	SET	Kesme Girişi #2 için Yükselen Kenar Modu
	RESET	Kesme Girişi #2 için Düşen Kenar Modu
LES	SET	Kesme Girişi #1 için Seviye Hassasiyet Modu
	RESET	Kesme Girişi #1 için Düşen Kenar Modu

Maskelenemeyen kesme ST6210/15/20/25 mikrokontrolörlerinin harici kesme ayağı ile bağlantılıdır. Bu ayak düşen kenar hassasiyetli olup kesme sinyali maskelenemeyen kesme hizmet programının başında çekirdek tarafından otomatik olarak resetlenen bir flip-flop tarafından kilitlenir. NMI ayağında bir Schmitt tetikleyici mevcuttur. Harici kesme ayaklarının (Port A/B/C) düşen/yükselen kenar modu ile ilişkili iki kesme kaynağı iki dahili kilide bağlıdır. İlk kesme kaynağının çalışması sırasında düşen/yükselen bir kenar meydana geldiği zaman her bir kilit setlenir ve kesme ilk işlem biter

bitmez işleme konur (eğer daha yüksek seviyede öncelikli bir kesme isteği yoksa). İlk kesmenin çalışması sırasında birden fazla kesme meydana gelirse diğer kesme istekleri kaybolacaktır. Şekil 2.11 kesme devre diyagramını göstermektedir.



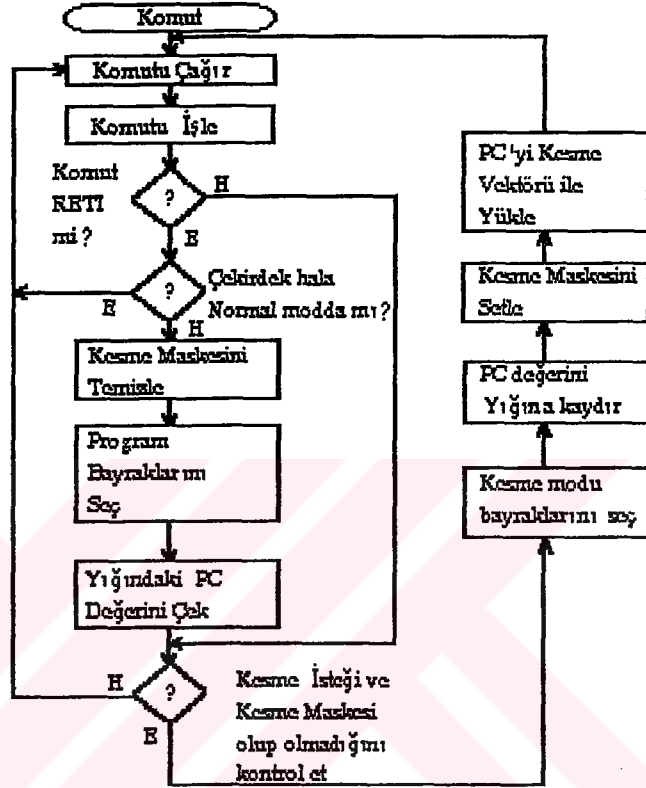
Şekil 2.11 Kesme Devre Diyagramı

Kesme isteklerinin depolanması, seviye hassasiyetli algılama modunda mevcut değildir. Komutların yerine getirilmesinden sonra çekirdek hattın örneğini aldığı zaman, LOW seviye kesme ayağında hazır olmalıdır.

Her bir komutun sonunda çekirdek kesme hatlarını test eder. Eğer bir kesme isteği varsa bir sonraki komut değil, ilgili kesme programı yerine getirilir.

Kesme işleminin çağırma (CALL) işlemine çok benzemesi nedeniyle kesmeye asenkron bir çağırma gözüyle bakılabilir. Asenkron bir olay olduğu için kesmenin ne zaman meydana geleceği önceden bilinemez. Kesme programlarının içinde kullanılacak olan Veri Sahası kaydedicilerinin hepsi

ayrı bir RAM bölmesinde saklanmalıdır. Otomatik olarak anahtarlanan normal, kesme ve maskelenemeyen kesme modları için ayrı işlemci bayrak takımları olduğundan bunların saklanması gerekmemektedir. Kesme işlemine ait akış diyagramı Şekil 2.12'deki gibidir.



Şekil 2.12 Kesme İşlemi Akış Diyagramı

Aşağıdaki liste, kesme işlemini özetlemektedir ;

- Kesme algılanır,
- Ana programın C ve Z bayrakları, kesme programının C ve Z bayrakları ile değiştirilir,
- Program sayıcının değeri yığının ilk seviyesinde depolanır,
- Normal kesme hatları engellenir (NMI hala aktiftir),
- Kenar flip-flop resetlenir,
- İlgili kesme vektörü program sayıcıya yüklenir,
- Kullanıcı tarafından seçilen kaydediciler kesme hizmet programında saklanır (normalde bir yazılım yığını üzerinde),
- Kesmenin kaynağı ayırtdedilir (bir kaynaktan fazlası aynı vektörle ilişkiyse),
- Kesme hizmeti yerine getirilir,
- Kesmeden dönüş (RETI),

- ST62XX çekirdeği otomatik olarak normal bayraklara anahtarlama yapar ve yığından, bir önceki PC değerini sayıcıya alır. RETI komutundan sonra ana program devam eder.

2.5. ST62 Reset Yapısı

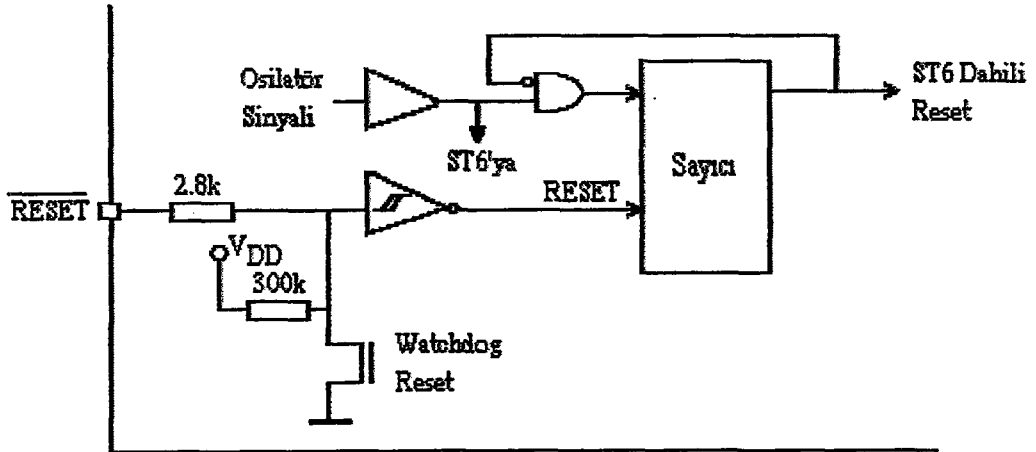
ST6210/15/20/25 mikrokontrolörleri üç yolla reset edilebilir;

- Harici RESET girişinin toprak seviyesine çekilmesi ile,
- Power-on Reset (POR) ile,
- Dijital watchdog/zamanlayıcı çevresel birimi ile (SGS-Thomson, 1993).

2.5.1. RESET Girişi

RESET ayağı, çalışma sırasında mikrokontrolörü resetlemek üzere uygulama devresi üzerinde bir cihaza bağlanabilir. Reset girişinin aktif hale geçmesi çalışma, bekleme ya da durma modunda olabilir. Bu girişin MCU iç durumunu resetlemek için kullanılması ve doğru bir yol verme işleminin sağlanması gerekir. Reset girişi aktif low seviyeli olup schmitt tetikleyici girişine sahiptir. Dahili reset sinyali, harici sinyale bir gecikme ilave edilerek oluşturulur. Bu nedenle, reset ucundaki kısa darbeler bile kabul edilir. Bu özellik V_{DD} 'nin yükselme evresini tamamlaması ve osilatörün doğru olarak çalışması (normal çalışma veya bekleme modları) şartıyla geçerlidir.

Resetin aktif hale geçmesi çalışma (RUN) ya da bekleme (WAIT) modunda olursa, RESET ayağındaki sinyal toprak seviyesinde oldukça mikrokontrolör reset modundadır. Programın işlenişi (çalışma modundayken) durur ve giriş çıkışlar anahtarlama pull-up dirençli yüksek empedans durumunda olur. Reset ucundaki seviye HIGH olur olmaz başlatma rutini işlenir.

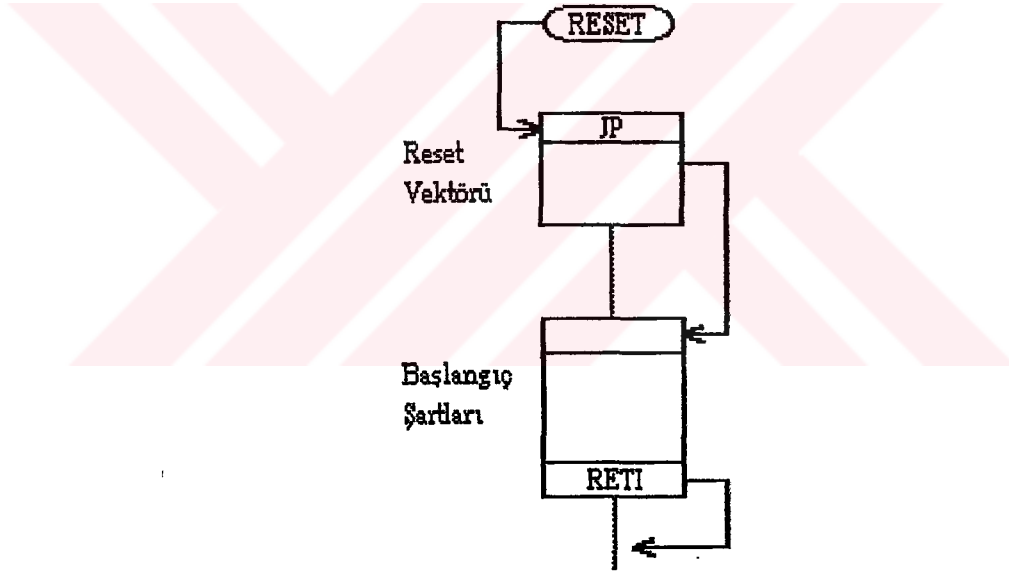


Şekil 2.13 Reset Devresi

Resetin aktif hale geçmesi durma (STOP) modunda olursa, osilatör çalışmaya başlar ve RESET ayağı toprak seviyesinde oldukça, tüm giriş çıkışlar pull-up dirençli yüksek empedans durumunda olur. RESET'teki seviye HIGH olduğunda, osilatörün tam olarak kararlılığını sağlamak üzere ST62XX çekirdeği tarafından bir gecikme üretilir. Ondan sonra başlatma rutini işlenir. ST62XX reset devresi Şekil 2.13'teki gibidir.

Reset meydana geldiğinde yığın, program sayıcıya resetlenir. Program sayıcı reset vektörünün adresi (Program ROM belleğinde 0FFEh/0FFFh) ile yüklenir. Bir JUMP komutu (programın başına atla) bu bölümlere yazılmış olmalıdır.

Resetten sonra çekirdeğin maskelenemeyen kesme modunda olması dolayısıyla başlatma fazında yanlış ya da istenmeyen kesmelerin önüne geçilmiş olması için bir NMI otomatik olarak aktif hale geçer. Bu nedenle başlatma programının normal moda anahtarlama yapmak ve kesmeleri mümkün kılmak için RETI komutuyla sona erdirilmesi gerekir. Reset programının sonunda yerine getirilmeyi bekleyen bir kesme bulunmuyorsa ST62XX, RETI'den sonraki komutla devam eder. Aksi takdirde sırasını bekleyen kesme yerine getirilir. Şekil 2.14 reset sonrası akış diyagramını göstermektedir.



Şekil 2.14 Başlatma Rutini Akış Diyagramı

2.5.2. POR Reset

POR (Power-on Reset)'un fonksiyonu, mikrokontrolöre güç verilmesiyle çalışmaya başlamasından ibarettir. Tüm giriş/çıkış kapıları reset zincirinin başında pull-up dirençli yüksek empedans giriş modunda düzenlenir ve hiç bir komut işlenmez. Besleme gerilimi yeterli olduğunda

osilatör çalışır. Buna rağmen ST62XX çekirdeği ilk komutun işlenmesinden önce osilatörün tamamen kararlı hale geçebilmesi için bir gecikme üretmekte, ardından başlatma dizisi işlenmektedir.

Reset ayağı toprak seviyesinde kaldıkça işlemci reset durumunu korur. Reset ayağındaki gerilim HIGH seviyeye ulaştığında reset durumu sona erer.

Çip üzerindeki sayıcı devre, reset HIGH seviyesinin tayini ile MCU'nun resetten kurtulması arasında 2048 osilatör periyodu kadar bir gecikme üretir.

Yavaş yükselen V_{DD} için düzgün bir reset sinyali, diğer bir deyişle yeterli çalışma gerilimine ulaşma ile reset girişinin HIGH seviyeye değişmesi arasındaki gerekli gecikme RESET ucu ile V_{SS} arasına harici bir kondansatör bağlanarak sağlanabilir.

POR, V_{DD} geriliminin dinamik yükselen kenarını farkettiğinde resetleme yapmak suretiyle dinamik tarzda çalışır. Tipik eşik gerilimi yaklaşık 2V olmakla birlikte gerçek değeri V_{DD} geriliminin yükselme şekline bağlıdır. POR cihazı V_{DD} geriliminin statik artan ya da düşen kenar denetimine izin vermez.

2.5.3. Watchdog Reset

ST6210/15/20/25, yazılımda meydana gelebilecek bir bozukluğu gidermek üzere çip üstü watchdog/zamanlayıcı fonksiyonuna sahiptir. Watchdog kaydedicisi tazelenmediyse (sayma sonuna ulaşması engellenmediyse) dahili bir devre reset ucunu V_{SS} 'ye çeker. RESET ayağındaki gerilim ilgili düşük seviyeye ulaşır ulaşmaz MCU reset durumuna girer. Watchdog da reset durumuna geçerek pull-down durumunu kapatıp reset ayağındaki pull-up düzenini çalıştırır. Bu pozitif geçiş ile reset sona ermiş olur.

2.6. Çalışma Modları

2.6.1. Bekleme Modu

MCU, WAIT komutu yerine getirilir getirilmez bekleme (WAIT) moduna girer. Bu mikrokontrolör için bir nevi yazılımın donması durumudur. Çekirdek program komutlarını işlemeyi durdurur, besleme gerilimi RAM tutma geriliminden büyük olduğu sürece RAM bölmelerinin ve çevresel kaydedicilerin içerikleri korunur, çevresel birimler ise halen çalışmaktadır. Bekleme modu harici olayların kontrolü ya da zaman sayımı gibi özelliklerini kaybetmeden MCU'nun çalışmadığı sırada tüketimini azaltmak amacıyla kullanılır. Çevresel birimlere clock sinyali sağlamak üzere osilatör çalışmasına devam eder. Bekleme moduna girmeden önce zamanlayıcı sayımı başlatılabilir (TSCR kaydedicisindeki PSI bitine yazarak) ve zamanlayıcıya ait kesme üretmesine izin verilebilir. Kesme ile

birlikte bekleme modu terk edilir. Zamanlayıcı ile ilgili bu açıklamalar A/D dönüştürücü içinde geçerlidir. Bekleme modundan çıkış genel bir reset ile (RESET ayağının aktivasyonu ya da watchdog reseti ile) yapılırsa, MCU Reset bölümünde açıklandığı gibi normal bir reset işlemi içine girer. Bekleme modu sırasında bir kesme üretilirse MCU bekleme dizisinin başlamasından önceki ST62XX çekirdeğinin durumuna, ayrıca üretilen kesme isteğinin türüne bağlı olarak davranır. Herhangi bir durumda osilatör çalışmasını sürdürdüğü için ST62XX çekirdeği kesme meydana geldikten sonra bir gecikme üretmez.

2.6.2. Durma Modu

Durma (STOP) modu watchdog çalışmıyorken kullanılabilir. Bu modda mikrokontrolörün güç tüketimi en az düzeyde olup mikrokontrolör bir nevi donma durumundadır. Hiç bir komut işlenmez, osilatör durur, besleme gerilimi RAM tutma geriliminden büyük olduğu sürece RAM bölmelerinin ve çevresel kaydedicilerin içerikleri korunur ve ST62XX çekirdeği durma modundan çıkmak için harici bir kesme isteği ya da reset olmasını bekler.

Durma modundan çıkış genel bir reset ile (RESET ayağının aktivasyonu ile) yapılırsa MCU Reset bölümünde açıklandığı gibi normal bir reset işlemi içine girer. Kesme olayı durma dizisinin başlamasından önceki ST62XX çekirdeğinin durumuna, ayrıca üretilen kesme isteğinin türüne bağlıdır. Herhangi bir durumda ilk komutun işlenmesinden önce osilatörün tam olarak kararlı olmasını beklemek için kesme isteğinin oluşmasının ardından ST62XX çekirdeği bir gecikme üretir.

2.6.3. Bekleme ve Durma Modundan Çıkış

Reset dışında bir kesme meydana geldiğinde ST62XX çekirdeğinin bekleme ve durma modundan çıkış işlemi aşağıda açıklanmıştır. Başlatma dizisi, bekleme ya da durma dizisi başlamadan önceki MCU'nun orjinal durumuna (normal, kesme ya da maskelenemeyen kesme) ayrıca üretilen kesme isteğinin tipine bağlıdır.

a- Normal Mod : ST62XX çekirdeği WAIT ya da STOP komutu yerine getirildiğinde ana programda ise çekirdek, herhangi bir kesme meydana gelir gelmez bekleme ya da durma modundan çıkar. İlgili kesme programı işletilir ve kesme hizmet programının sonunda başka sıra bekleyen bir kesme yoksa WAIT ya da STOP komutunu izleyen komut yerine getirilir.

b- Maskelenemeyen Kesme Modu : Maskelenemeyen kesme programının işlenmesi sırasında WAIT ya da STOP komutu yerine getirilirse, ST62XX çekirdeği herhangi bir kesme meydana gelir gelmez bekleme ya da durma modundan çıkar. STOP ya da WAIT komutunu izleyen komut işlenir ve ST62XX çekirdeği başka bir kesme üretilse bile maskelenemeyen kesme modunda kalmayı sürdürür.

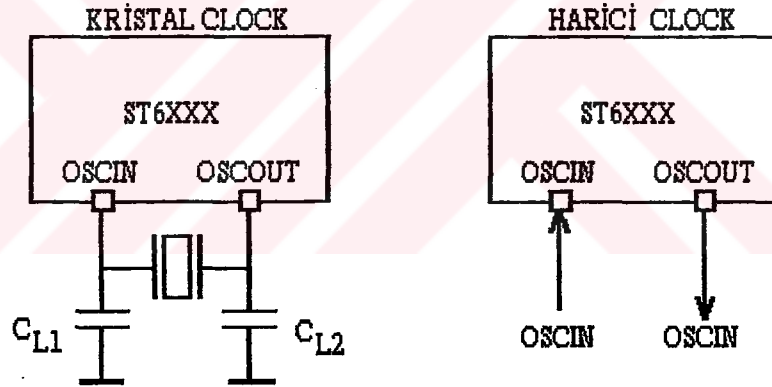
c- Normal Kesme Modu : ST62XX çekirdeği bekleme ya da durma dizisinin başlamasından önce kesme modunda ise herhangi bir kesme meydana gelir gelmez bekleme ya da durma modundan çıkar. Burada iki durum söz konusudur;

1- Eğer kesme normal bir kesme ise WAIT ya da STOP komutunun girildiği kesme programı WAIT ya da STOP komutunu izleyen komutun işlenmesiyle tamamlanır ve ST62XX çekirdeği kesme modunda kalmayı sürdürür. Bu programın sonunda sıra bekleyen kesmeler öncelik seviyelerine göre yerine getirilir.

2- Eğer kesme maskelenemeyen bir kesme ise önce maskelenemeyen program işlenir. Ardından WAIT ya da STOP komutunun girildiği program WAIT ya da STOP komutunu izleyen komutun işlenmesiyle tamamlanır ve ST62XX çekirdeği normal kesme modunda kalır.

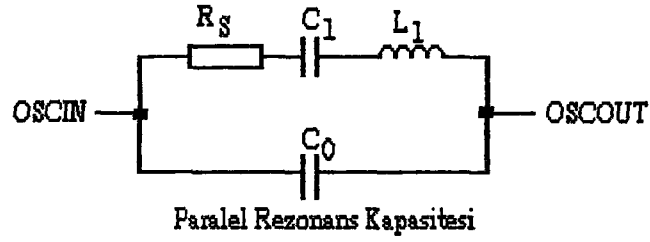
2.7. Osilatör

Dahili osilatör devresi dış devrede minimum bileşene ihtiyaç duyacak şekilde tasarlanmıştır. Sistem clock sinyalini üretmek üzere bir kristal, seramik rezonatör ya da OSCIN ayağına uygulanan harici bir sinyal kullanılabilir. Şekil 2.15'de farklı clock seçenekleri için bağlantı şekilleri gösterilmiştir.



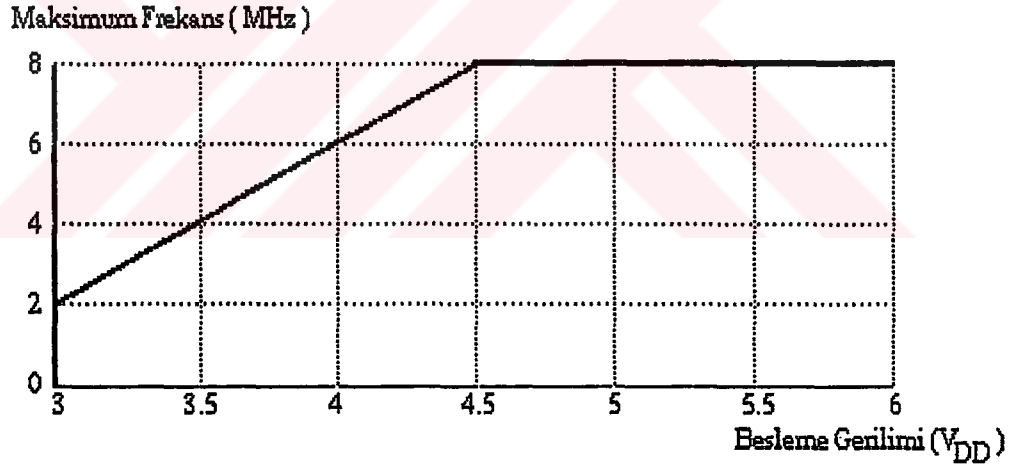
Şekil 2.15 Osilatör Bağlantıları

Bir makine evresi 13 osilatör darbesi tutmakta, program sayıcıyı bir artırmak için 12 saat darbesine ihtiyaç duyulmakta ve bellek adresleme sırasında dahili kilitleri stabilize etmek için ek olarak 13. bir darbeye ihtiyaç duyulmaktadır. Bu, 8 MHz'lik bir clock frekansı ile makina evresinin 1.625µs tuttuğu anlamına gelmektedir. Kristal osilatörün yol alma zamanı Şekil 2.16'da gösterilen kristal parametreleri (özellikle R_S), osilatör yük kapasitesi (C_L), entegre parametreleri, çevre sıcaklığı ve besleme gerilimi gibi bir çok değişkenin bir fonksiyonudur.



Şekil 2.16 Kristal Parametreleri

C_{L1} ve C_{L2} 'nin 4/8 MHz'lik bir kristal için tipik değerleri 15-22pF arasındadır. Osilatör çıkış frekansı makine evresini üretmek için içten 13'e zamanlayıcı, watchdog ve A/D çevresel birimlerinin clock sinyalini üretmek için 12'ye bölünür. Bir makina çevrimi program sayıcısını artırmak gibi herhangi bir işlemin yerine getirilmesi için gerekli en küçük birimdir. Bir komutun işlenmesi 2, 4 ya da 5 makina çevrimi tutabilmektedir. Şekil 2.17 besleme gerilimi (V_{DD}) ile maksimum işletme frekansı (f_{max}) arasındaki ilişkiyi göstermektedir.

Şekil 2.17 F_{max} - V_{DD} ilişkisi

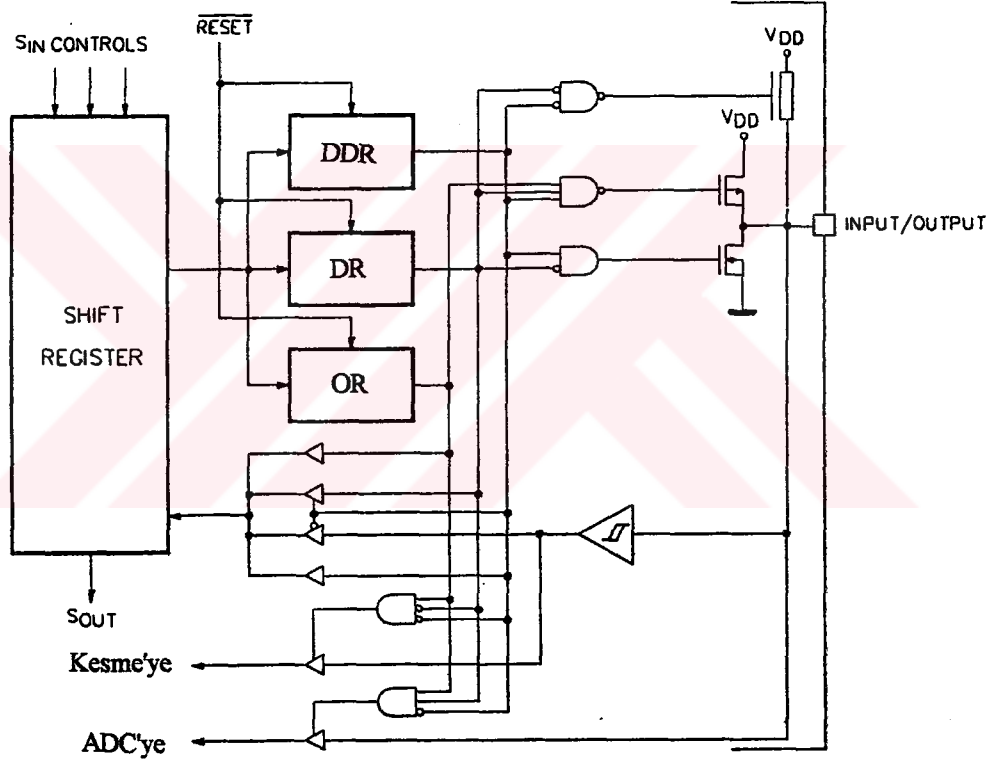
2.8. Giriş / Çıkış (I/O) Kapıları

ST6210, ST6220 ve ST6215, ST6225 mikrokontrolörleri yazılım tarafından seçilebilen aşağıdaki tercihlerle tek tek giriş ya da çıkış modunda programlanabilir 12 ve 20 I/O hattına sahiptir;

- Pull-up dirençsiz ve kesmesiz giriş,
- Pull-up dirençli ve kesmeli giriş,

- Pull-up dirençli ve kesmesiz giriş,
- Analog giriş,
- Push-pull çıkış,
- Standart açık kollektör çıkış,
- 20 mA açık kollektör çıkış.

Giriş/Çıkışlar üç kapı (Port A, B, C) içinde düzenlenebilir. Her bir kapının Veri Sahası'nda üç kaydedicisi vardır. Bu kaydedicilerin her biti belli bir ayak ile ilişkilidir. Örneğin Port A veri, yönlendirme ve tercih kaydedicilerinin bit-0'ları, Port A'nın PA0 ayağı ile ilişkilidir. I/O kapı blok diyagramı Şekil 2.18'deki gibidir.

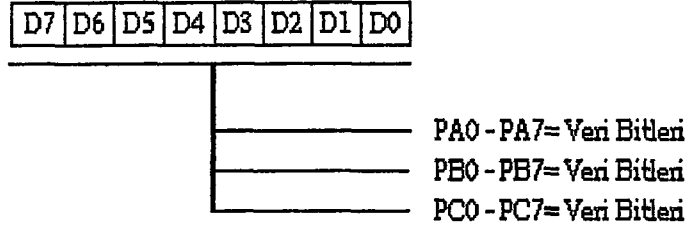


Şekil 2.18 I/O Kapı Blok Diyagramı

Üç veri kaydedicisi (DRA, DRB, DRC) giriş modunda programlanan hatların gerilim seviyesi değerlerini okumak ya da çıkış modundaki hatlara çıkış olarak sinyalin lojik değerlerini yazmak için kullanılır. Veri kaydedicileri ayakların efektif lojik seviyelerini elde etmek üzere okunabilir ve yazılım

tarafından farklı giriş modu tercihlerini seçmek üzere ilgili tercih kaydedicileri ile bağlantılı olarak yazılabilir (Şekil 2.19).

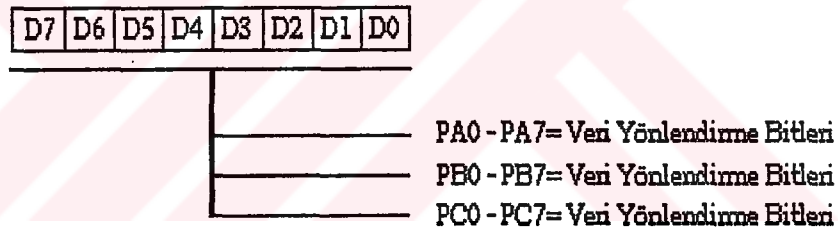
DRA, DRB, DRC (0C0H, 0C1H, 0C2H, yazılabilir/okunabilir)



Şekil 2.19 I/O Kapı Veri Kaydedicileri

Üç veri yönlendirme kaydedicisi (DDRA, DDRB, DDRC) her bir ayağın veri yönünü (giriş ya da çıkış) seçmede kullanılır (Şekil 2.20).

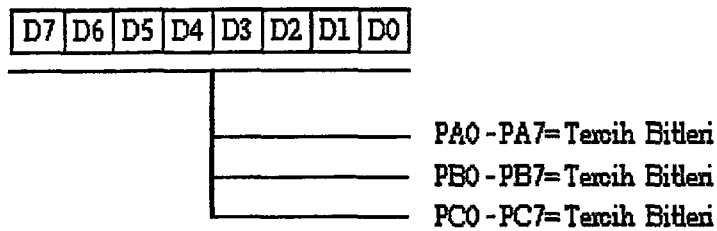
DDRA, DDRB, DDRC (0C4H, 0C5H, 0C6H, yazılabilir/okunabilir)



Şekil 2.20 I/O Kapı Veri Yönlendirme Kaydedicileri

Üç tercih kaydedicisi (ORA, ORB, ORC) ise giriş ve çıkış modlarında mevcut, farklı kapı tercihlerini seçmede kullanılır (Şekil 2.21).

ORA, ORB, ORC (0CCH, 0CDH, 0CEH, yazılabilir/okunabilir)



Şekil 2.21 I/O Kapı Tercih Kaydedicileri

Tüm I/O kaydedicileri Veri Sahası'nın diğer RAM bölmeleri gibi okunup yazılabilir. Bu nedenle kapılara ait veri depolanması ve işlenmesi için fazladan bir RAM hücreğine gerek yoktur. Başlangıçta tüm I/O kaydedicileri reset durumunda olup tüm ayaklar için pull-up ve kesmesiz giriş modu seçilir. Böylece ayak uyumsuzlukları engellenmiş olur.

Her bir ayak farklı giriş ve çıkış düzenlemeleriyle giriş ya da çıkış olarak tek tek programlanabilir. Bu iş veri (DR), veri yönlendirme (DDR) ve tercih (OR) kaydedicilerinde ilgili bite uygun değerleri yazarak yapılabilir. Tablo 2.7 yazılım tarafından seçilebilen tüm kapı düzenlemelerini göstermektedir (SGS-Thomson, 1993).

Tablo 2.7 I/O Kapı Tercih Seçimi

DDR	OR	DR	MOD	TERCİH
0	0	0	Giriş	Pull-up var, Kesme yok (Reset Durumu)
0	0	1	Giriş	Pull-up yok, Kesme yok
0	1	0	Giriş	Pull-up var, Kesme var
0	1	1	Giriş	Pull-up yok, Kesme yok (PA0-PA3 için)
0	1	1	Giriş	Analog Giriş (PA4-PA7, PB0-PB7, PC4-PC7 için)
1	0	X	Çıkış	20 mA Açık Kollektör Çıkış (PA0-PA3 için)
1	0	X	Çıkış	Standart Açık Kollektör Çıkış (PA4-PA7, PB0-PB7, PC4-PC7 için)
1	1	X	Çıkış	Push-pull Çıkış

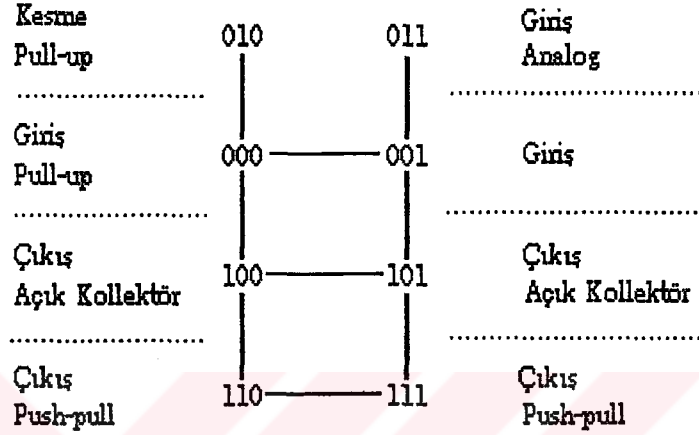
Giriş olarak şu tercihler yapılabilir;

a- Pull-up, Yüksek Empedans Tercih : Tüm giriş ayakları OR ve DR kaydedicilerinde yüklü kodlara göre tek tek bir iç pull-up dirençli ya da pull-up dirençsiz olarak programlanabilir. Eğer pull-up tercihi seçilmediyse giriş ayağı yüksek empedans durumundadır.

b- Kesme Tercih : Tüm giriş ayakları OR ve DR kaydedicilerinde yüklü kodlara göre yazılım tarafından ST62XX çekirdeğinin kesme hatlarına tek tek bağlantılıdır. Port A'ya ait ayaklar vektör #1 ile ilişkili kesmeye AND bağlantılıdır. Port B ve C'ye ait ayaklar ise vektör #2 ile ilişkili kesmeye AND bağlantılıdır. Kesme modları (düşen kenar hassasiyetli, artan kenar hassasiyetli, düşük seviye hassasiyetli) yazılım tarafından her bir kapı için IOR kaydedicisini programlayarak seçilebilir.

c- Analog Giriş Tercih : PA4-PA7, PB0-PB7, PC4-PC7 ayakları, OR ve DR kaydedicilerine yüklü kodlara göre analog giriş olarak programlanabilir. Bu analog girişler çip üzerindeki 8-bit Analog-Dijital Dönüştürücüye bağlanır. Bir defada sadece bir ayak analog giriş olarak programlanabilir, aksi halde seçilen girişler kısa devre olur.

I/O kapılarını bir durumdan diğer bir duruma anahtarlama işleminin istenmeyen bir yan etki olmayacak şekilde yapılması için gerekli güvenli geçiş şekilleri Şekil 2.22'de gösterilmiştir. Diğer tüm geçişler riskli olup kesme üretme ya da iki bacağıın analog hatlar tarafından kısa devre olması gibi istenmeyen yan etkilerin olma olasılığının yüksek olması nedeniyle çalışma modunun değişimi sırasında kaçınılması gerekmektedir. Şekilde bitler sırasıyla DDR, OR ve DR kaydedicilerine aittir.



Şekil 2.22 I/O Kapı Durum Geçiş Diyagramı

Genel bir kural olarak tek bit SET ve RES komutları veri kaydedicisinde kapının tümü çıkış modunda iken kullanılır. Giriş ya da karışık düzenlemeler gerekiyorsa veri kaydedicisinin bir kopyasının RAM'de tutulması gerekir. Tek bit komutları bu kopyada kullanılabilir ve sonra kopya kaydedici kapı veri kaydedicisine yazılabilir. Bu durumun yazılım karşılığı aşağıdaki gibidir;

SET bit, verikopyası

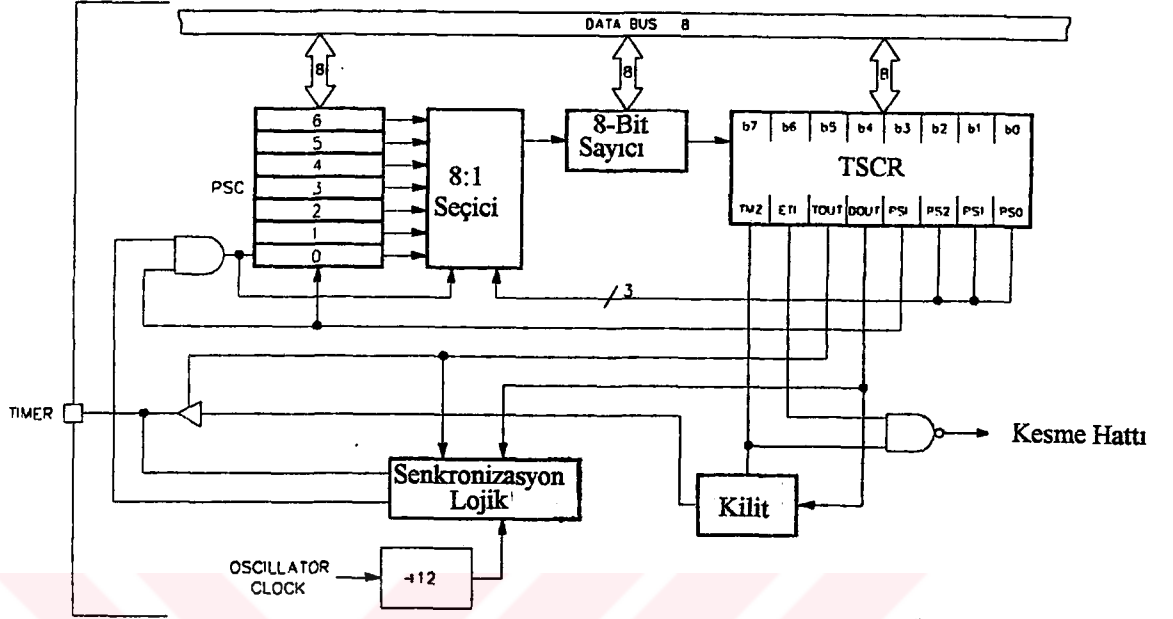
LD a, verikopyası

LD DRA, a

2.9. ST62 Çevresel Birimleri

2.9.1. Zamanlayıcı

Zamanlayıcı (Timer) çevresel birimi ST6210/15/20/25 mikrokontrolörlerinde çip üzerinde mevcut olup 7-bit programlanabilir önbölücü (prescaler) ile birlikte 8-bit sayıcıdan (maksimum 2^{15} sayıma) ve çevresel birimin üç çalışma modunda düzenlemesini mümkün kılan kontrol lojik biriminden oluşur. Şekil 2.23'de zamanlayıcı blok diyagramı görülmektedir.



Şekil 2.23 Zamanlayıcı Blok Diyagramı

8-bit sayıcının içeriği Veri Sahası'nda 0D3H olarak adreslenen zamanlayıcı/sayıcı kaydedicisi TCR'ye yazılıp okunabilir (Şekil 2.24). 7-bit önbölücünün durumu ise Şekil 2.25'de gösterilen 0D2H adresli PSC kaydedicisinden okunabilir.

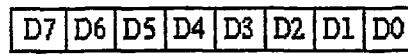
TCR (0D3H, yazılabilir/okunabilir)



D7 - D0 = Sayıcı Bitleri

Şekil 2.24 Zamanlayıcı/Sayıcı Kaydedicisi (TCR)

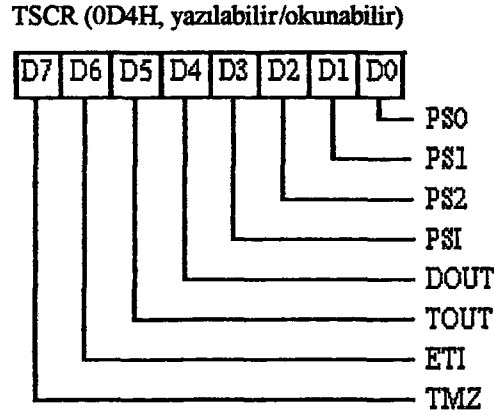
PSC (0D2H, yazılabilir/okunabilir)



D6 - D0 = Önbölücü Bitleri
"0" olarak okunur

Şekil 2.25 Önbölücü (PSC) Kaydedicisi

Kontrol lojik ünitesi Şekil 2.26'da gösterilen 0D4H adresli TSCR kaydedicisinde yönetilmektedir.



Şekil 2.26 Zamanlayıcı Durum Kontrol Kaydedicisi (TSCR)

Bu kaydedicide;

- TMZ (Timer Zero) bitinin 0'dan 1 durumuna geçişi TCR'nin sıfıra ulaşmış olduğunu gösterir. Yeni bir saymaya başlamadan önce bu bitin yazılım tarafından silinmesi gerekir.
- ETI (Enable Timer Interrupt) bitinin set olması zamanlayıcı kesme isteğini (vektör #3) mümkün kılar. ETI=0 ise zamanlayıcıya ait kesme mümkün olmaz. ETI=1 ve TMZ=1 ise kesme isteği üretilir.
- TOUT=0 iken TIMER ayağı için giriş modu, TOUT=1 iken çıkış modu seçilir.
- DOUT verisi, çıkış modunda TMZ biti 1 olduğu vakit TIMER çıkışına gönderilir.
- PSI (Prescaler Initialize) biti önbölücüyü başlatmada ve saymasını engellemede kullanılır. PSI=0 iken önbölücü 7FH değerine setlenir ve sayma engellenir. PSI=1 olduğu zaman önbölücü geri sayma yapabilir. PSI=0 olduğu müddetçe sayıcı ve önbölücü çalışmaz.
- PS2, PS1, PS0 (Prescaler Select) bitleri önbölme oranını seçmede kullanılır.

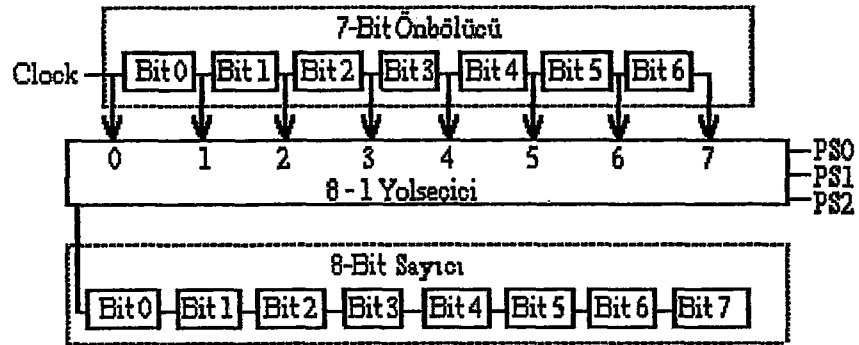
8-bit sayıcı, 7-bit önbölücüden gelen çıkış ile (yükselen kenar) azaltılır ve program kontrolü altında yüklenip okunabilir. Sıfıra azaldığında TSCR kaydedicisindeki TMZ biti 1'e setlenir. TSCR kaydedicisindeki ETI biti 1 yapılırsa kesme vektör #3 ile ilişkili bir kesme isteği üretilir. Zamanlayıcıya ait kesme MCU'nun bekleme modundan çıkması için kullanılabilir.

Önbölücü girişi 12'ye bölünmüş osilatör frekansı ya da TIMER ayağında harici bir clock sinyali olabilir. Önbölücü yükselen kenar ile azalmaktadır. TSCR kaydedicisindeki PS2, PS1 ve PS0 bitleri tarafından programlanan bölme faktörüne bağlı olarak TCR clock girişinin farklı kaynaklara yol seçimi yapılır. Bölme faktörleri Tablo 2.8'de gösterilmiştir.

Tablo 2.8 Önbölücü Bölme Faktörleri

PS2	PS1	PS0	Bölme Oranı
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

Bölme faktörü-1'de önbölücünün clock girişi, TCR'nin de clock girişidir. Bölme faktörü-2'de önbölücü kaydedicisinin bit-0'ı, TCR kaydedicisinin clock girişine bağlıdır. Bu bit, önbölücü clock girişinin yarı frekansı ile durumunu değiştirir. Bölme faktörü-4'te önbölücü kaydedicisinin bit-1'i TCR kaydedicisinin clock girişine bağlanır ve bu şekilde sürer. TSCR kaydedicisindeki önbölücü başlatma biti (PSI) önbölücüyü ve sayıcıyı başlatabilmek için 1 yapılmalıdır. Sıfır olursa önbölücü bitlerinin tümü 1 olur ve sayıcının sayması engellenir. TSCR kaydedicisindeki PSI biti 1 yapılırsa, 0D2H adresine yazarak önbölüçüye 0- 7FH arasında herhangi bir değer verilebilir. Şekil 2.27 zamanlayıcı çalışma prensibini göstermektedir.



Şekil 2.27 Zamanlayıcı Çalışma Prensibi

Zamanlayıcı TSCR kaydedicisinin TOUT ve DOUT bitleri tarafından seçilen üç çalışma modu vardır. Bu üç mod 7-bit önbölüçüye bağlanabilen iki clock frekansı (TOSC/12 ya da TIMER ayağı sinyali) ve çıkış moduna karşılık gelir.

a- Kapı Modu (TOUT=0, DOUT=1) : Bu mod TSCR kaydedicisindeki TOUT bitinin 0, DOUT bitinin 1 yapılmasıyla seçilir. Bu modda önbölücü, zamanlayıcı clock girişi (12'ye bölünmüş osilatör) tarafından azaltılır. Yalnız, bir darbe genişlik ölçüm gerilimi verilerek TIMER ayağındaki sinyalin lojik 1 tutulması gerekir.

b- Clock Giriş Modu (TOUT=0, DOUT=0) : Bu modda TIMER ayağı bir giriştir ve önbölücü yükselen kenar tetiklemeli olarak azalır. Bu modda harici ayağa uygulanabilen maksimum giriş frekansı işlemci çalışırken osilatör frekansının 1/8 'idir fakat bekleme moduna girildiğinde daha yüksek olabilir. Bunun nedeni, çekirdek ile senkronizasyon ihtiyacından olup bekleme modunda buna gerek yoktur.

c- Çıkış Modu (TOUT=1, DOUT=Veri Çıkış) : TIMER ayağı DOUT kilidine (latch) bağlanır. Bu nedenle zamanlayıcının clock beslemesi önbölücü clock girişi (OSC/12) ile olur.

PS2, PS1, PS0 bitleri ile arzu edilen bölme oranı seçilebilir. TCR sayımı 0 değerine ulaştığında TSCR kaydedicisindeki TMZ bitini setler. TMZ biti her 1 oluşunda bir zamanlama fonksiyonunu yerine getirmek üzere program kontrolü altında test edilebilir. TMZ bitinin 0'dan 1 durumuna geçişi TSCR kaydedicisinin DOUT bitini kilitlemede ve onu TIMER ayağına iletmede kullanılır. Bu işletme modu TIMER ayağında harici sinyal üretimini mümkün kılar. Çalışma modları Tablo 2.9'da özetlenmiştir.

Tablo 2.9 Zamanlayıcı Çalışma Modları

TOUT	DOUT	TIMER Ayağı	Zamanlama Fonksiyonu
0	0	Giriş	Sayıc
0	1	Giriş	Kapılanmış Giriş
1	0	Çıkış	Çıkış "0"
1	1	Çıkış	Çıkış "1"

Sayıc kaydedicisi sıfıra azaldığında ve yazılım kontrollü ETI biti 1'e setlendiğinde kesme vektör #3 ile ilişkili bir kesme isteği üretilir. Sayıcı 00H değerine ulaştığında TSCR kaydedicisindeki TMZ biti de setlenir. TCR kaydedicisine 00H yazarak ya da TSCR kaydedicisinde bit-7'yi setleyerek de bunu yapmak mümkündür. Kesme hizmet programından çıkarken istenmeyen kesmeleri engellemek için zamanlayıcı kesme programı sırasında TMZ bitinin yazılım tarafından silinmesi gerekir. Resetten sonra 7-bit önbölücü 7FH ile yüklenirken 8-bit sayıcı kaydedicisi 0FFH ile yüklenir ve TSCR kaydedicisi silinir ki bu, zamanlayıcının durduğu (PSI=0) ve zamanlayıcıya ait kesmenin engellendiği anlamına gelir.

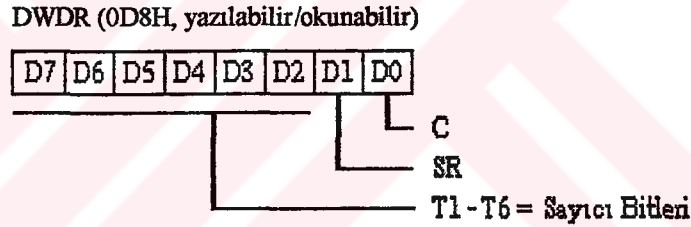
Zamanlayıcı çıkış modunda programlanırsa, TMZ biti 1 olduğunda (yazılım ya da sayıcı azalması nedeniyle) DOUT biti TIMER ayağına aktarılır. TMZ biti 1 olduğu zaman kilit geçirendir ve DOUT, TIMER ayağına kopyalanır. TMZ=0 olduğunda DOUT kilitletir.

TCR kaydedicisine yazma 8-bit sayıcının 00H değerine azalma fonksiyonuna nazaran ağır basar, yani yazma ve TCR kaydedicisinin 00H değerine azalması aynı anda olursa yazma öncelikli olur ve 8-bit sayıcı 00H değerine tekrar ulaşınca kadar TMZ biti set olmaz. TCR ve PSC kaydedicilerinin değerleri herhangi bir zamanda tam olarak okunabilir (SGS-Thomson, 1993).

2.9.2. Dijital Watchdog

ST6210/15/20/25 mikrokontrolörlerinin dijital watchdog ünitesi yazılım bozukluğunun kontrollü bir şekilde giderilmesinde kullanılabilen bir geri sayıcıdan ibarettir.

ST6210/15/20/25 mikrokontrolörlerinde watchdog aktivasyonu için donanım ve yazılım şıkları mevcuttur. Donanım tercih edilirse program tarafından faaliyete geçirilmesi gerekmediği için resetten sonra watchdog otomatik olarak başlatılır. Watchdog fonksiyonu her zaman faaliyete geçirildiğinden bu geri sayıcı bir zamanlayıcı olarak kullanılamaz. Yazılımın tercih edilmesi durumunda düşük güç modunun (STOP, WAIT) kullanılabilmesi için, watchdog aktivasyonu yazılım tarafından kontrol edilebilir. Watchdog, Şekil 2.28'de gösterilen 0D8H adresli tek kaydedici kullanır.

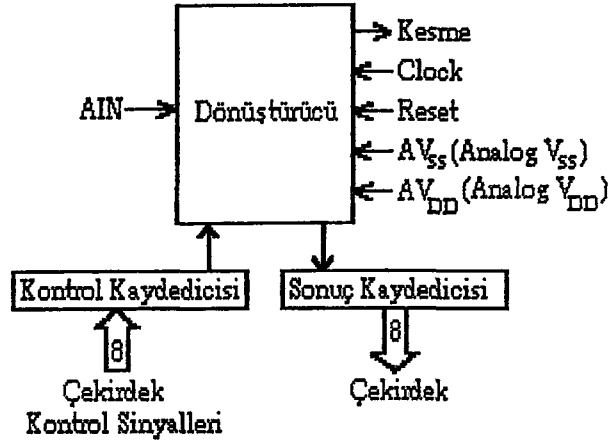


Şekil 2.28 Watchdog Kaydedicisi

Bu kaydedicide;

- C biti donanım şıkkı seçildiyse donanım tarafından 1 yapılır ve bu bitin değeri değiştirilemez (Watchdog sürekli aktif). Yazılım tercihi yapıldığında bu bitin 1 yapılmasıyla watchdog aktif hale geçer. C=0 iken sayıcının 7-bit zamanlayıcı olarak kullanılmasını mümkün kılar.
- SR (Software Reset) biti reset sırasında 1 olur ve SR=0 iken bir yazılım reseti üretir. C=0 iken (watchdog kullanım dışı, yazılım tercihi) 7-bit zamanlayıcının MSB'si olur.
- T1-T6 bitleri watchdog sayıcı bitleri olup D7 (T1) biti sayıcının LSB'si, D2 (T6) biti ise MSB'sidir. Bu bitler normale göre ters sıradadır.

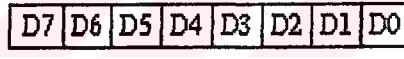
Watchdog kaydedicisi resette 0FEH değerine setlenir ve donanım tercih edilmişse yazılım tarafından başlatmayı gerektirmeden hemen geri saymaya başlar. Watchdog zamanı watchdog kaydedicisinde en ağırlıklı 6 bit kullanılarak programlanabilir. Böylece 64 olası adımda 3072 ile



Şekil 2.30 ADC Blok Diyagramı

I/O tercih ve veri kaydedicileri ile, ilgili I/O hattı analog giriş yapılarak dönüştürülen ayak sinyalinin seçimi yapılır. Bir defada sadece bir I/O hattı analog giriş olarak düzenlenmelidir. ADC, Veri Sahası'nda iki kaydedici kullanır: Dönüştürme sonucunu depolayan ADC veri dönüştürme kaydedicisi (Şekil 2.31) ve ADC fonksiyonlarını programlamada kullanılan ADC kontrol kaydedicisi (Şekil 2.32).

ADR (0D0H, sadece okunabilir)

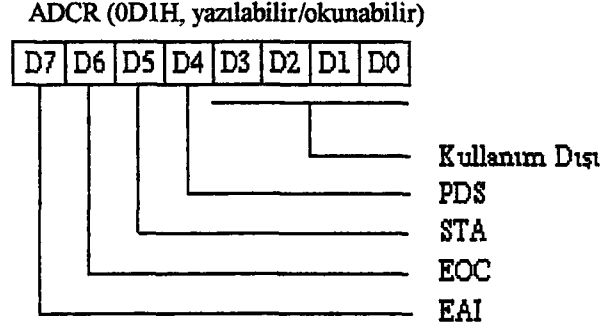


D7 - D0 = 8-bit A/D Sonucu

Şekil 2.31 ADC Veri Kaydedicisi

Bu kaydedicilerde;

- D7-D0 bitleri dönüştürme işlemi sonuç bitleri olup, ADC veri kaydedicisi son dönüşümün sonucunu depolar. Sadece okunabilen bu kaydedicinin içeriği ADCR kaydedicisindeki EOC biti 1'e setlendiğinde (dönüştürme işlemi sonunda) geçerlidir.
- EOC (End of Conversion) biti sadece okunabilir olup dönüştürme işleminin tamamlandığını gösterir. STA biti setlendiğinde EOC biti otomatikman 0 olur. Kesme işlemi tercih edildiğinde kesmenin gelmesini bekleyen bir bit olarak kullanılabilir. Veri dönüştürme kaydedicisindeki bilgi sadece bu bit 1'e setlendiği zaman geçerlidir.



Şekil 2.32 ADC Kontrol Kaydedicisi

- EAI (Enable A/D Interrupt) biti 1 iken ADC'ye ait kesme (Vektör #4) açık, EAI=0 iken kapalıdır.
- STA (Start of Conversion) bitine 1 yazılması, seçilen kanalda işlemi başlatarak EOC bitini otomatik olarak 0 yapar. Dönüştürme işlemi sürmekteyken tekrar setlenirse, o anki dönüştürme durarak yeni bir dönüştürme meydana gelir. Sadece yazılabilen bu bit okunmak istendiğinde lojik 0 gösterecektir.
- PDS (Power Down Selection) biti 1 yapılırsa A/D dönüştürücü faaliyete geçer, 0 yazılmasıyla faaliyet dışı kalır.

Dönüştürme işlemi ADC kontrol kaydedicisindeki STA bitine 1 yazılarak başlatılır. Bu işlem EOC bitini otomatik olarak 0 yapar. Dönüştürme bittiğinde EOC biti otomatikman 1 olur. Bu, dönüştürme işleminin tamamlandığını ve ADC veri kaydedicisindeki bilginin geçerli olduğunu gösterir. Her dönüştürme işlemine STA bitinin ayrı ayrı yazılmasıyla başlanabilir.

Önceki dönüştürme sürmekteyken kullanıcı tarafından 1 yapıp da önceki dönüştürme tamamlanmadan yeni bir dönüştürmenin başlatılıp başlatılmadığının tespiti için, STA biti sürekli olarak taranır.

A/D dönüştürücü, dönüştürme bittikten sonra maskelenebilir bir kesme üretebilir (kesme vektör #4). Bu kesme EOC biti set olduğunda (dönüştürme tamamlandığında) meydana gelir ve kontrol kaydedicisindeki EAI (Interrupt mask) biti kullanılarak maskelenir.

ADC kontrol kaydedicisindeki PDS biti 0 yapılarak ADC'nin çalışmaması, güç tüketiminin azaltılması sağlanabilir. PDS=1 iken ADC beslenir ve dönüştürmeye hazır hale geçer. ADC'nin stabilizasyonu için dönüştürmenin başından en az bir komut önce bu bitin setlenmesi gerekmektedir. A/D karşılaştırıcı durma modu ile otomatikman devreden çıkmadığından bu işe STOP komutunun girilmesinden önce de ihtiyaç duyulmaktadır.

Reset sırasında sürmekte olan herhangi bir dönüştürme işlemi durur, kontrol kaydedicisi resetlenir ve ADC'ye ait kesme maskelenir (EAI=0).

ST62 A/D dönüştürücünün örnekleme ve tutma özelliği yoktur. Bu nedenle ölçülecek analog gerilimin dönüştürme süresi içinde kararlı olması gerekir. Ölçmede en iyi doğruluk değişimin $\pm \frac{1}{2}$ LSB'yi aşmaması ile elde edilir.

ADC, mikrokontrolörle aynı çip üzerinde olduğu için yüksek doğruluğa gerek duyulan durumlarda dönüştürme boyunca çıkış, ağır bir şekilde yüklenmez. Bu tür bir anahtarlama, karşılaştırma işlemlerinde kullanılan besleme gerilimine etki edecektir.

Dönüştürme sırasında giriş gerilimindeki değişimi azaltmak için analog giriş ayaklarında alçak geçiren bir filtre kullanılabilir. 8-bit dönüştürme işlemlerinin doğruluğu için analog gerilim kaynaklarının empedansı 30 k Ω 'dan az olmalı, referans gerilimin empedansı 2 k Ω 'u geçmemelidir.

Dönüştürmenin doğruluğu besleme geriliminin (V_{DD} ve V_{SS}) kalitesine bağlıdır. Bu doğruluğa V_{DD} ve V_{SS} ayaklarına regüleli referans gerilimi uygulayarak ulaşılabilir.

Dönüştürücü, giriş gerilimini

$$\frac{V_{DD}-V_{SS}}{256} \quad (2.1)$$

değerindeki bir rezolüsyonla ayırabilir. Dolayısıyla 5V 'luk bir besleme gerilimiyle çalışırken rezolüsyon yaklaşık olarak 20 mV olur. Dönüştürülecek olan giriş gerilimi (A_{in}) dönüştürmeden önce 1 μ s kadar sabit olmalı ve dönüştürme süresince de sabit kalmalıdır.

Mikrokontrolör besleme gerilimi (V_{DD}) daha düşük olursa, dönüşümün rezolüsyonu iyileştirilebilir. Örneğin, $V_{DD}=3V$ için 15mV 'luk rezolüsyon garanti edilebilir.

Dönüştürmenin rezolüsyonunu en uygun hale getirmek için mikrokontrolörün bekleme modunda düzenlenmesi gerekir. Çünkü bu mod, gürültünün ve çıkışların anahtarlanması nedeniyle besleme gerilimindeki değişimlerin minimum hale gelmesini mümkün kılar. Yine de WAIT komutunun dönüştürmenin başlangıcından sonra mümkün olduğu kadar çabuk yerine getirilmesine dikkat edilmelidir. WAIT komutunun işlenmesi VDD geriliminde küçük bir değişim yaratabilir. Doğruluk yönünden en iyi düzenleme çalışmayan zamanlayıcı ile birlikte bekleme modunda elde edilir. Gerçekten de sadece ADC ve osilatör çalışmaktadır. MCU'nun dönüştürme sonunda bekleme modundan çıkması ADC'nin yarattığı kesme ile sağlanır. Bunu zamanlayıcının ürettiği kesme ile de yapmak mümkündür fakat bu durumda zamanlayıcı çalışıyor olup dönüştürücü doğruluğa karşı bir gürültü etkisinde kalabilir.

3. PROGLAMLAMA

3.1. Programlama Modeli

ST62XX yazılımı byte kullanımını minimum deęerde tutarken donanımı m¼mk¼n olan en etkili Őekilde kullanmak, kısaca byte etkili programlama yeteneęi saęlamak üzere tasarlanmıŐtır. ST62XX çekirdek yapısı Veri Sahası'ndaki herhangi bir kaydedici ya da RAM b¼lmesi bitini tek bir komutla set ya da reset etme özellięine sahiptir. Ayrıca program, Veri Sahası'nda herhangi bir bitin durumuna baęlı olarak seęilen bir adrese dallanabilir. ELDE biti SET ya da RESET komutu iŐlendięinde bitin deęeri ile y¼klenmektedir.

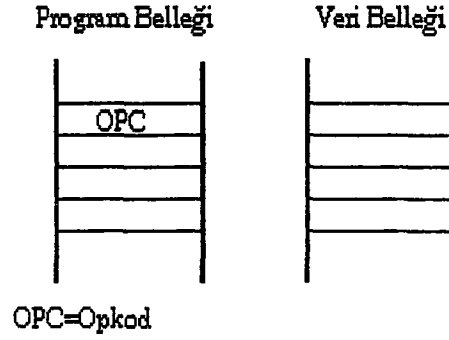
3.2. Adresleme Modları

ST6 ailesi veri b¼lmelerine ulaŐmak üzere dokuz adresleme moduna sahiptir. Bu adresleme modlarından bazıları belli komut tipleri ve komut gurupları için özel olarak d¼zenlenmiŐ, dięerleri ise X, Y, V, W kaydedicileri gibi donanım kolaylıklarını kullanarak program uzunluęunu ve iŐletim s¼resini azaltmak üzere tasarlanmıŐtır. Veri b¼lmeleri, yazılıma g¼re Program Sahası'nda ya da Veri Sahası'nda olabilir. Yıęın Sahası 12-bit program sayıcı için kullanılmakta olup, kontrol¼ iŐ programlama ile yapılmaktadır. ST6 adresleme modları;

- Doęal (Inherent),
 - Direkt (Direct),
 - Kısa Direkt (Short Direct),
 - Dolaylı (Indirect),
 - Hemen (Immediate),
 - Program Sayıcı Baęımlı (Program Counter Relative),
 - Uzun (Extended),
 - Bit Direkt (Bit Direkt),
 - Bit Test Etme ve Dallanma (Bit Test & Branch).
- Őeklinde sıralanabilir (SGS-Thomson, 1993).

3.2.a. Doęal Adresleme Modu

Doęal Adresleme modunu kullanan komutların iŐletilmesi için gerekli b¼t¼n bilgi opkoda mevcuttur. Bu modu kullanan komutlar 1 byte'lık komutlardır. Doęal Adresleme modunun Program Belleęi ve Veri Belleęi arasındaki iliŐkiyi de iŐine alan Őematik g¼sterimi Őekil 3.1'de g¼sterilmiŐtir.



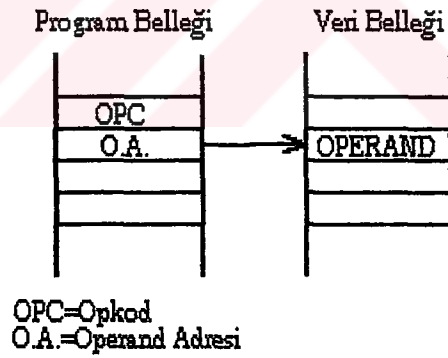
Şekil 3.1 Doğal Adresleme

3.2.b. Direkt Adresleme Modu

Direkt Adresleme modu 2 byte'lık bir komutla Veri Sahasında 256 byte'ı direkt olarak adresleme imkanı vermekte olup bu modda komut tarafından işlenecek byte'ın adresi opkoddan hemen sonra gelmektedir (şekil 3.2). Örneğin;

LD A, 0A3H

komutu ile 0A3H adresinde bulunan değer akümülatöre yüklenmektedir.



Şekil 3.2 Direkt Adresleme

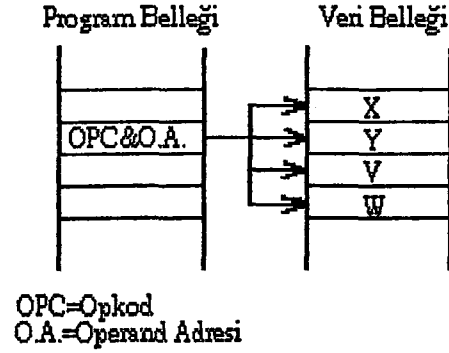
3.2.c. Kısa Direkt Adresleme Modu

ST6 çekirdek yapısı Veri Sahası'nda kısa yoldan direkt adreslenebilen sabit adresli dört kaydediciye sahiptir. Bu kaydedicilerin adres ve isimleri 80H (X), 81H (Y), 82H (V) ve 83H (W) şeklindedir. Bu modda komut sadece 1 byte olup işlenecek bölmenin seçimi opkod tarafından belirlenir.

Kısa direkt adresleme, direkt adresleme modunun bir alt kümesidir. Bu modu kullanan komutlar 1 byte'lık olup 4 evrede tamamlanır (şekil 3.3).Örneğin;

LD A, X

komutu ile X kaydedicisindeki değer akümülatöre yüklenir.



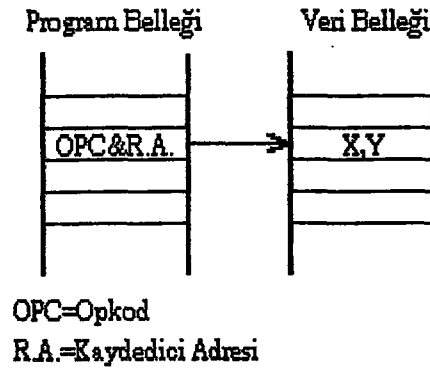
Şekil 3.3 Kısa Direkt Adresleme

3.2.d. Dolaylı Adresleme Modu

Dolaylı Adresleme modunda komut tarafından işlenecek byte dolaylı kaydedicilerden (X ya da Y) birinin içeriği ile işaret edilen adrestedir. Diğer bir deyişle operand X ya da Y kaydedicisinin içeriğiyle belirlenen Veri Sahası adresinde bulunmaktadır. Bu modu kullanan komutlar 1 byte'lık olup 4 evrede tamamlanır (şekil 3.4).Örneğin;

INC (Y)

komutu, Y kaydedicisinin içeriği ile işaret edilen kaydedicideki değeri bir artır anlamına gelmektedir.



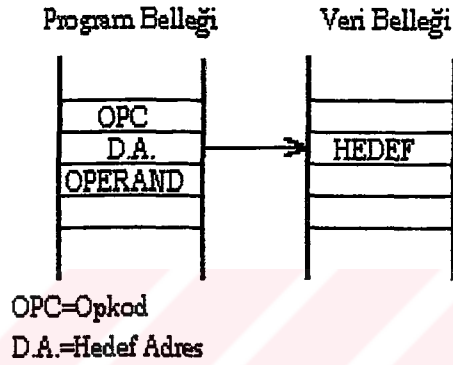
Şekil 3.4 Dolaylı Adresleme

3.2.e. Hemen Adresleme Modu

Bu adresleme modunda operand, komutun son byte'ı olarak program ROM'unda bulunur. Bu nedenle programın işlenmesi süresince değişmeyen sabitlere ulaşmak ve Veri Sahası'na ait kaydedicilerin ilk şartlarını belirlemek üzere kullanılabilir. Bu modu kullanan komutlar 2 ya da 3 byte'lık olup 4 evrede tamamlanır (şekil 3.5). Örneğin;

SUBI A, 22H

komutu ile 22H değeri akümülatörün içeriğinden çıkarılır.



Şekil 3.5 Hemen Adresleme

3.2.f. Program Sayıcı Bağımlı Adresleme Modu

Bağımlı adresleme modu sadece şartlı dallanma komutlarında kullanılır. Komut ise, test etmek ve şart doğru ise ilgili komutun adresi civarında -15 ile +16 bölmelik bir aralıkta dallanma yapmak üzere kullanılır. Şart doğru değilse bir sonraki komut yerine getirilir. Bu modu kullanan komutlar 1 byte'lık olup 2 evrede tamamlanır (şekil 3.6). Bağımlı dallanma adresi olarak assembler tarafından otomatik olarak ele alınan bir etiket de kullanılabilir. Örneğin;

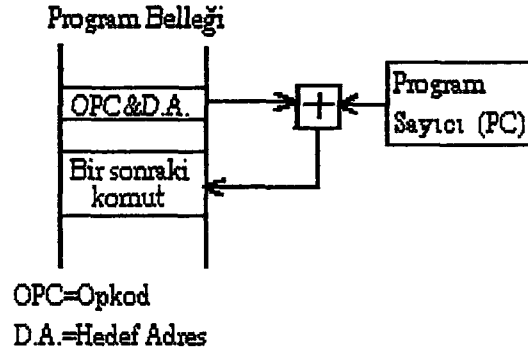
JRC 3

komutu sonucunda ELDE bayrağı (C) set ise $PC = PC + 3$ olarak yüklenir ya da

CPI A, 01H

JRNZ ITIM1

örneğinde, akümülatör ile 01H değeri arasında yapılan karşılaştırma sonucunda $Z=0$ ise ITIM1 olarak adlandırılmış olan etiketin bulunduğu satıra dallanma yapılır.



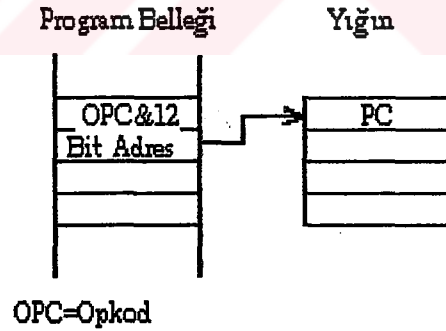
Şekil 3.6 Program Sayıcı Bağımlı Adresleme

3.2.g. Uzun Adresleme Modu

Bu adresleme modu ile 4K program belleği içinde herhangi bir adrese atlama yapılabilir. Komutu tanımlamak için gerekli 12-bit adres, opkodu izleyen byte ile opkod byte'ının yarısının ard arda gelmesi ile elde edilir. Bu modu kullanan komutlar 2 byte'lık olup 4 evrede tamamlanır (şekil 3.7). Atlama adresi olarak assembler tarafından otomatik olarak ele alınan bir etiket de kullanılabilir. Örneğin;

CALL ADC

komutu, o anki PC değerini yığına atarak ADC etiketi ile çağrılan rutinle ilgili değeri PC'ye yükler.



Şekil 3.7 Uzun Adresleme

3.2.h. Bit Direkt Adresleme Modu

Bu adresleme modu Veri Sahası'ndaki bir kaydedicinin herhangi bir bitini set ya da reset etmede kullanılır. Bit numarası opkoddaki üç bit ile tayin edilirken opkodu izleyen byte, set ya da reset

olacak olan bitin bulunduğu byte'ın adresini ifade eder. Bu modu kullanan komutlar 2 byte'lık olup 4 evrede tamamlanır (şekil 3.8). Örneğin;

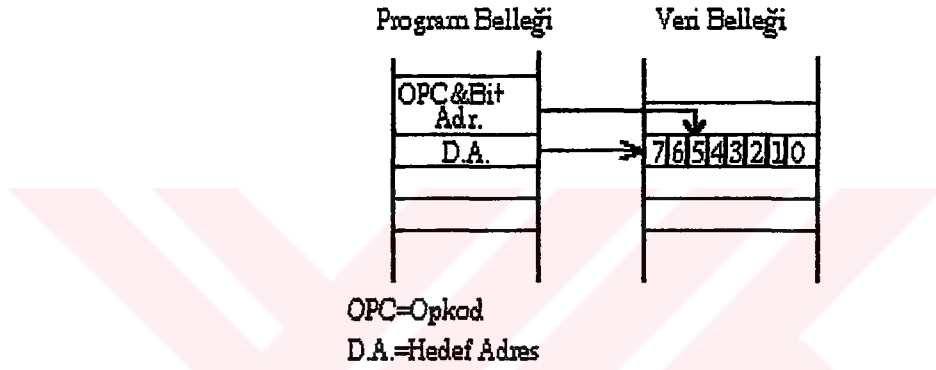
SET 4, A

komutu ile akümülatörün 4 no'lu bitine 1 yazılır.

Kaydedici adresi olarak assembler tarafından otomatik olarak ele alınan bir etiket de kullanılabilir. Örneğin;

RES 0, PORT

komutu, PORT adı verilmiş olan kaydedicinin bit-0'ını resetler.



Şekil 3.8 Bit Direkt Adresleme

3.2.i. Bit Test Etme ve Dallanma Modu

Bu adresleme modu bit testi sonucuna bağlı şartlı atlama komutlarında kullanılır. Bit test etme ve dallanma komutu üç byte uzunluğundadır. Opkod test edilecek biti belirler, opkodu izleyen byte Veri Sahası'ndaki kaydedici adresidir, üçüncü byte ise -126 ile +129 arasında olan atlama miktarını tayin eder. Bu miktar, assembler tarafından dönüştürülen bir etiket kullanılarak da ifade edilebilir. Test edilen bitin durumu ayrıca ELDE bayrağına kopyalanır. Bu modu kullanan komutlar 3 byte'lık olup 5 evrede tamamlanır (şekil 3.9). Örneğin;

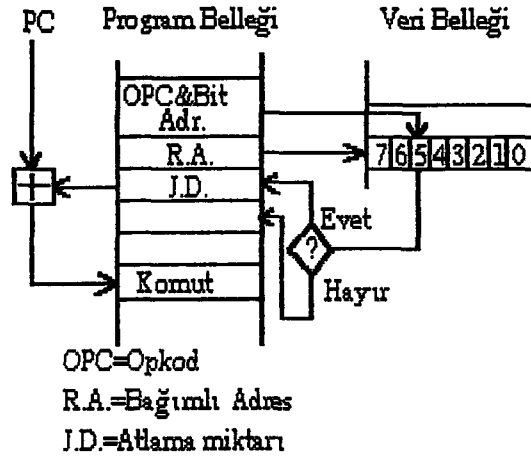
JRR 0, 0AH, -72

komutu, 0AH adresli Veri Sahası kaydedicisinin ilk bitini (bit-0) kontrol eder. Bit-0 = 0 ise program sayıcı $PC=PC-72$ değeri ile yüklenir.

Kaydedici adresi ve atlama miktarı olarak birer etiket tayin edilebilir. Örneğin;

JRS 3, PORT, LAB1

komutunun anlamı, PORT olarak adlandırılmış olan kaydedicinin 3 no'lu biti set ise LAB1 etiketinin olduğu satıra dallan demektir ($PC=PC+LAB1$).



Şekil 3.9 Bit Test Etme ve Dallanma

3.3. Komut Takımı

ST62XX çekirdek yapısı 40 temel komuta sahiptir. Bu komutların 9 adresleme moduyla birlikte kullanılmasıyla 244 kullanılabilir opkod elde edilebilir. Komutları altı farklı sınıfa ayırmak mümkündür;

- Aritmetik ve lojik işlem komutları,
- Veri aktarma (yükleme ve depo etme) komutları,
- Şartlı dallanma komutları,
- Atlama ve çağırma komutları,
- Kontrol komutları,
- Bit işleme komutları.

3.3.a. Aritmetik ve Lojik İşlem Komutları

Bu komutlar aritmetik hesaplamalar ve lojik işlemler yapılırken kullanılır. AND (lojik AND işlemi), ADD (toplama), CP (karşılaştırma), SUB (çıkarma) komutlarında operandlardan bir tanesi her zaman için akümülatör iken, diğeri bir Veri Sahası bellek içeriği ya da adresleme moduyla ilişkili bir ani değer olabilir. CLR (sıfırlama), DEC (azaltma), INC (artırma) komutlarında operand olarak 256 Veri Sahası adresinden herhangi biri kullanılabilirken COM (evriğini alma), RLC (ELDE biti içerisinden sola döndürme), SLA (sola kaydırma) komutlarında operand her zaman akümülatördür. Tablo 3.1 aritmetik ve lojik komutları göstermektedir.

Tablo 3.1 Aritmetik ve Lojik Komutlar

Komut	Adresleme Modu	Byte	Evre	Z Bayrağı	C Bayrağı
ADD A,(X)	Dolaylı	1	4	+	+
ADD A,(Y)	Dolaylı	1	4	+	+
ADD A,rr	Direkt	2	4	+	+
ADDI A,#N	Hemen	2	4	+	+
AND A,(X)	Dolaylı	1	4	+	-
AND A,(Y)	Dolaylı	1	4	+	-
AND A,rr	Direkt	2	4	+	-
ANDI A,#N	Hemen	2	4	+	-
CLR A	Kısa Direkt	2	4	+	+
CLR r	Direkt	3	4	-	-
COM A	Doğal	1	4	+	+
CP A,(X)	Dolaylı	1	4	+	+
CP A,(Y)	Dolaylı	1	4	+	+
CP A,rr	Direkt	2	4	+	+
CPI A,#N	Hemen	2	4	+	+
DEC X	Kısa Direkt	1	4	+	-
DEC Y	Kısa Direkt	1	4	+	-
DEC V	Kısa Direkt	1	4	+	-
DEC W	Kısa Direkt	1	4	+	-
DEC A	Direkt	2	4	+	-
DEC rr	Direkt	2	4	+	-
DEC (X)	Dolaylı	1	4	+	-
DEC (Y)	Dolaylı	1	4	+	-
INC X	Kısa Direkt	1	4	+	-
INC Y	Kısa Direkt	1	4	+	-
INC V	Kısa Direkt	1	4	+	-
INC W	Kısa Direkt	1	4	+	-
INC A	Direkt	2	4	+	-
INC rr	Direkt	2	4	+	-
INC (X)	Dolaylı	1	4	+	-
INC (Y)	Dolaylı	1	4	+	-
RLC A	Doğal	1	4	+	+
SLA A	Doğal	2	4	+	+
SUB A,(X)	Dolaylı	1	4	+	+
SUB A,(Y)	Dolaylı	1	4	+	+
SUB A,rr	Direkt	2	4	+	+
SUBI A,#N	Hemen	2	4	+	+

3.3.b. Veri Aktarma (Yükleme ve Depo Etme) Komutları

Bu komutlar adresleme moduna göre bir, iki ya da üç byte kullanırlar. Operandların biri akümülatör (A) olup diğeri adresleme modlarından birini kullanarak veri belleğinden elde edilir. Hemen yüklem (LDI) komutunda ise operand olarak 256 Veri Sahası byte'ından herhangi biri ve yüklenecek veri kullanılır. Tablo 3.2'de veri aktarma komutları gösterilmiştir. Tabloda "rr" Veri Sahası kaydedicisini, "#" hemen yüklem komutunda kullanılacak ROM bellekte yüklü veri değerini, "+" ve "-" sembelleri ise bayrakların komuttan etkilenip etkilenmediğini ifade etmektedir.

Tablo 3.2 Yükleme ve Depo Etme Komutları

Komut	Adresleme Modu	Byte	Evre	Z Bayrağı	C Bayrağı
LD A,X	Kısa Direkt	1	4	+	-
LD A,Y	Kısa Direkt	1	4	+	-
LD A,V	Kısa Direkt	1	4	+	-
LD A,W	Kısa Direkt	1	4	+	-
LD X,A	Kısa Direkt	1	4	+	-
LD Y,A	Kısa Direkt	1	4	+	-
LD V,A	Kısa Direkt	1	4	+	-
LD W,A	Kısa Direkt	1	4	+	-
LD A,rr	Direkt	2	4	+	-
LD rr,A	Direkt	2	4	+	-
LD A,(X)	Dolaylı	1	4	+	-
LD A,(Y)	Dolaylı	1	4	+	-
LD (X),A	Dolaylı	1	4	+	-
LD (Y),A	Dolaylı	1	4	+	-
LDI A,#N	Hemen	2	4	+	-
LDI rr,#N	Hemen	3	4	-	-

3.3.c. Şartlı Dallanma Komutları

Dallanma komutları seçilen şart yerine geldiğinde program içinde dallanma yapmak üzere kullanılırlar. Tablo 3.3'de bu komutlar açıklanmıştır. Tabloda "b" 3-bit adresi, "e" -15 ile +16 aralığında 5-bit yer değiştirme miktarını, "ee" ise -126 ile +129 aralığında 8-bit yer değiştirme miktarını ifade etmektedir.

Tablo 3.3 Şartlı Dallanma Komutları

Komut	Dallanma Şartı	Byte	Evre	Z Bayrağı	C Bayrağı
JRC e	C=1	1	2	-	-
JRNC e	C=0	1	2	-	-
JRZ e	Z=1	1	2	-	-
JRNZ e	Z=0	1	2	-	-
JRR b, rr, ee	Bit=0	3	5	-	+
JRS b, rr, ee	Bit=1	3	5	-	+

3.3.d. Atlama ve Çağırma Komutları

Bu iki komut programda uzun atlama (12-bit) yaparken ya da tüm Program Sahası içinde alt program çağırırken kullanılır (Tablo 3.4). "abc" 12-bit adresi ifade etmektedir.

Tablo 3.4 Atlama ve Çağırma Komutları

Komut	Adresleme Modu	Byte	Evre	Z Bayrağı	C Bayrağı
CALL abc	Uzun	2	4	-	-
JP abc	Uzun	2	4	-	-

3.3.e. Kontrol Komutları

Kontrol komutları program işlenirken mikrokontrolör ünitesi işlemlerini kontrol etmede kullanılırlar (Tablo 3.5).

Tablo 3.5 Kontrol Komutları

Komut	Adresleme Modu	Byte	Evre	Z Bayrağı	C Bayrağı
NOP	Doğal	1	2	-	-
RET	Doğal	1	2	-	-
RETI	Doğal	1	2	+	+
STOP	Doğal	1	2	-	-
WAIT	Doğal	1	2	-	-

3.3.f. Bit İşleme Komutları

Bu komutlar Veri Sahası'nda herhangi bir biti kullanabilmektedir. Bir grup setleme ve resetleme yaparken (Tablo 3.6) diğer grup şartlı dallanma konusunda açıklandığı üzere bit test etme ve dallanma işlemlerini yapmaktadır.

Tablo 3.6 Bit İşleme Komutları

Komut	Adresleme Modu	Byte	Evre	Z Bayrağı	C Bayrağı
SET b, rr	Bit Direkt	2	4	-	-
RES b, rr	Bit Direkt	2	4	-	-

3.4. ST62 İle Tasarım

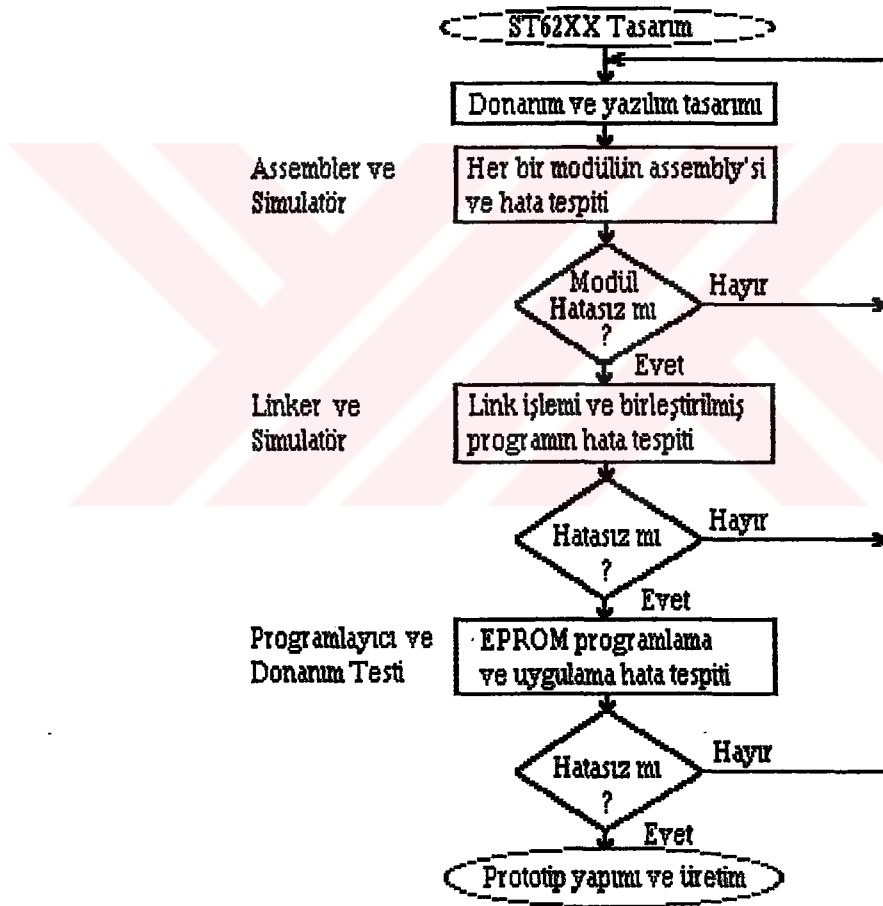
Nitelikli bir program, her biri ayrı işlevlere sahip belli sayıda modüllerden oluşan programdır. Böylece her bir modül hızlı bir şekilde test edilmiş ve hataları bulunmuş olur. Bu da toplam hata düzeltme zamanını, dolayısıyla hatasız yazılım yapma süresini önemli ölçüde azaltır.

ST6 Makro Assembler, ST6 komut takımı ve adresleme modları kullanılarak yazılmış kaynak programını uygulanabilir bir program haline çevirir. Tüm program sadece bir dosyadan oluşuyorsa, EPROM tipi cihaza programlanmaya hazır heksadesimal bir dosya assembler tarafından oluşturulur.

Yazılımın geliştirilmesi ve hataların düzeltilmesi sırasında, uzun programlar için programın tekrar tekrar edit edilmesi ve assembler'dan geçirilmesi zaman kaybına neden olabilmektedir. Bu durumda, programı modüllerden oluşturmak ve her bir modülü ayrı ayrı assembler'dan geçirerek linker aracılığı ile bir araya getirmek ve tek bir işlenebilir program haline dönüştürmek daha uygun olmaktadır. Her bir modül ve birleştirilmiş program, simülör kullanılarak test edilebilir. Bu aşamanın hatasız olarak geçilmesi, yazılımın işlevsel olarak çalışıyor olduğunu gösterir. Simülörün temel özelliği, ST6 çekirdeğine ait tüm çalışma şekillerini simüle ederek hedef programı çalıştırmaktır.

Program adım adım çalıştırılabileceği gibi, belli noktalarda durdurulmak suretiyle de çalıştırılabilir. Tüm kaydedicilere bilgi girişi yapılması, bilgi okunması, çalışma frekansını seçerek harcanan sürenin takip edilmesi ile programın donanım olarak ne şekilde davranacağı görülmüş olur (SGS-Thomson, 1991).

Simulasyonun başarılı olarak yapılmasından sonra yazılım, EPROM cihaza yüklenir. Çalışma şartları ile işlevsel ortam arasındaki farklılıklar nedeniyle doğabilecek hataların bulunup bulunmadığı, programın devrede denenmesiyle kontrol edilir. Donanımsal olarak yapılan bu kontrolden sonra prototipler üretmek üzere OTP tipi bir kez programlanabilen versiyonlar kullanılabilir. Şekil 3.10, ST62XX mikrokontrolörleri ile yapılacak tasarımlara ait akış diyagramını göstermektedir.



Şekil 3.10 ST62XX Tasarım Akış Diyagramı

Bu tezde kullanılan programda linker'a gerek duyulmamıştır. Assembler'dan geçirilerek HEX formatına dönüştürülen program, simülasyonu yapılarak EPROM tipi mikrokontrolöre yüklenmiştir. Uygulama sırasında oluşabilecek hatalar, EPROM cihazın UV lambaya pozlanarak silinmesi ve yeniden düzenlenmiş olan programın yüklenmesi ile giderilebilmektedir. Daha gelişmiş bir yöntem, hata tespitinde donanım emulatörü kullanmaktır.



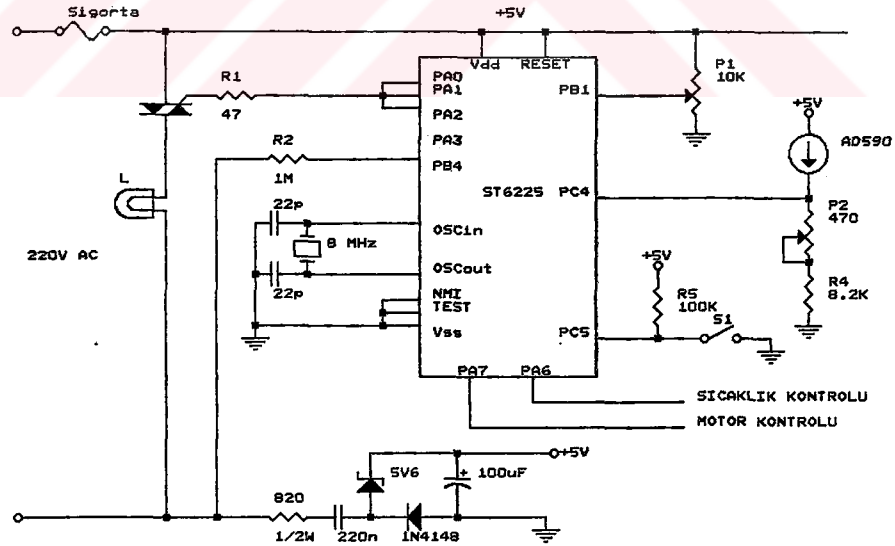
4. A.C. KONTROL

4.1. Donanım

ST62 mikrokontrolü ile yapılan A.C. kontrol uygulamalarında yük olarak üniversal motor, ısıtıcı, akkor flamanlı ya da transformatör üzerinden halojen lamba kullanılabilir (SGS-Thomson, 1993).

Bu çalışmada akkor flamanlı lamba kullanılmakta, ışık şiddeti mikrokontrolör tarafından direkt olarak sürülen bir lojik seviyeli triyakin tetikleme açısı değiştirilmek suretiyle ayarlanmaktadır. Triyak kapı darbesi, +5V besleme devresinin hacmini küçültmek üzere kısa tutulmuştur (25 μ s). Darbe genişliğini, kullanılan triyak ve yükün cinsine göre yazılımla değiştirmek mümkündür. Bu uygulamada kullanılan triyak, QII ve QIII bölgelerinde mikrokontrolörün üç port A ayağı paralel bağlanarak elde edilen 60mA kapı akımı ile tetiklenmektedir. Gerilim ve akım yükselme hızları sırasıyla $[dV/dt] > 250$ V/ μ s ve $[dI/dt] > 8.5$ A/ms olup, sürekli halde 300W'a kadarki lambaları sürebilir.

PB1 ayağı ADC girişi olarak programlanarak, P1 potansiyometresinin konumuna göre 64 farklı açı değerinin tablodan zamanlayıcıya yüklenmesi ile gecikme sağlanmaktadır. Sıfır geçişin tayini, şebekeye bağlı PB4 ayağından yapılmaktadır. Lamba kontrol ve besleme devresi ile analog girişler, Şekil 4.1'de gösterildiği gibidir.



Şekil 4.1 ST6225 ile Lamba- Sıcaklık- Motor Kontrol Devresi

Lamba kontrol programı lamba ömrünün maksimum hale, triyak boyutunun minimum hale gelmesini sağlayan soft-start özelliğine sahiptir.

PC4 ayağı, sıcaklık sensörü için ADC analog girişi olarak kullanılmaktadır. İki adet ADC girişi olduğu için sıcaklık değeri okunurken potansiyometre girişi, potansiyometreden okuma yapılırken sıcaklık girişi kapatılmaktadır. Sıcaklık sensörü olarak AD590 entegre tipi transdüser kullanılarak lineer çıkış katsayısı temin edilmiş, diğer tip transdüserlerde ihtiyaç duyulan lineerleştirme devresi, gerilim amplifikasyonu, direnç ölçme devresi ve soğuk jonksiyon kompanzasyonu gibi unsurlar ortadan kaldırılmıştır. AD590 entegresi iki terminalli bir sıcaklık transdüseri olup -55 °C ile +150 °C arasındaki sıcaklıkları algılayabilmekte, devrede akım kaynağı olarak davranmaktadır. Sıcaklık katsayısı 1µA/K ve nominal çıkış akımı 25 °C (298.2 K)'de 298.2µA'dır. ST62 analog girişine 25 °C için $V_T = 2.5V$ gerilim uygulanacağı kabulü ile,

$$R_T = P_2 + R_4 = \frac{2.5}{298.2 \times 10^{-6}} = 8383.6 \Omega \quad (4.1)$$

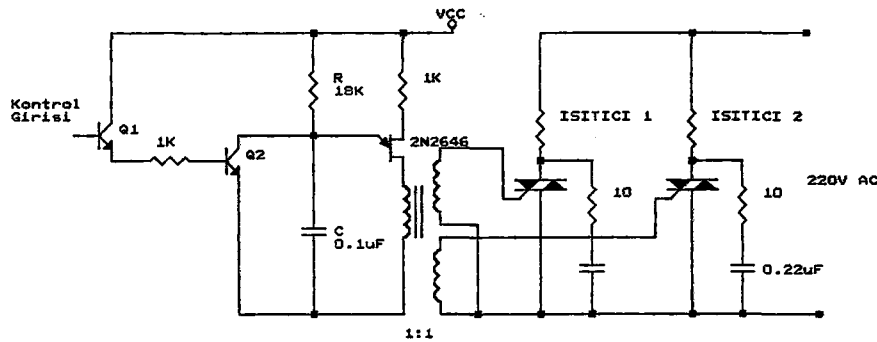
olarak bulunur. ADC, rezolüsyonun yaklaşık 19.5mV olması dolayısıyla $V_T = 2.5V$ referans girişini,

$$x = \frac{2.5}{19.5 \times 10^{-3}} = 128D = 80H \quad (4.2)$$

olarak kodlar. Bu değer altındaki gerilim değerleri için ısıtıcılar çalışma moduna, üstündeki değerler için durma moduna geçer.

Gerilim düşümlerinin ve gürültünün önemli olmadığı tasarımlarda gerilim çıkışlı sıcaklık transdüseri kullanmak daha uygundur (A.Devices Kataloğu, 1992).

25 °C'nin altındaki sıcaklıklarda ısıtıcıları süren kontrol sinyali üretilmektedir. Şekil 4.2'de gösterildiği gibi, ısıtıcıları sürmek üzere iki triyak kullanılabilir.

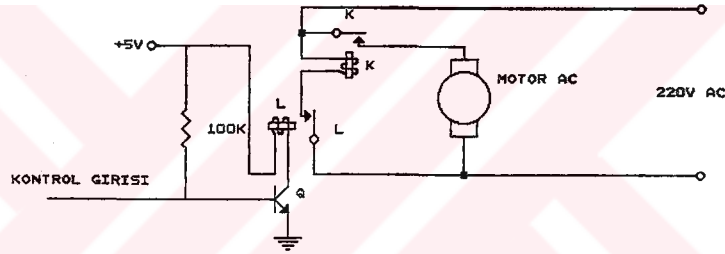


Şekil 4.2 Isıtıcı Sürme Devresi

Her iki triyak kapısına aynı kontrol sinyali uygulandığından, yüksek güçlü tek bir triyak gibi davranmaktadırlar. Kapı darbeleri astable modda çalışan bir UJT kullanılarak elde edilip, bir darbe

transformatörü üzerinden triyak kapı devrelerine uygulanır. Darbe transformatörünün kullanılması, düşük d.c. gerilim devresi ile şebeke arasındaki izolasyonu da sağlar. Kapı darbelerinin 1KHz gibi yüksek bir frekansta tutulması ile sifıra yakın açılarda triyakın sürülmesi sağlanır. Darbe genişliğinin dar olması da kapı akımı nedeniyle oluşan triyak ısı kaybını düşük tutar. Kontrol girişine lojik 1 uygulandığı vakit, Q_2 transistörü anahtarlanarak kondansatörün şarjını engeller. Osilasyon frekansı RC zaman sabitine bağlı olduğu için osilasyon durur. Kontrol girişine lojik 0 uygulanarak osilasyon başlatılmaktadır. Burada Q_1 transistörü buffer olarak davranmaktadır (Gopal, 1992).

Isıtıcılar çalışırken motor tercih butonu (S1) kontrol edilir. Buton basılı durumda iken motorun çalışmaması, Şekil 4.3'te gösterilen motor sürme devresi kontrol girişine lojik 0 uygulanarak sağlanmaktadır. Buton açık durumda ise, kontrol girişine uygulanan lojik 1 seviyesi L rölesinin ve röle kontakları üzerinden K kontaktörünün enerjilenmesini ve motorun çalışmasını temin etmektedir (Tocci, 1983).



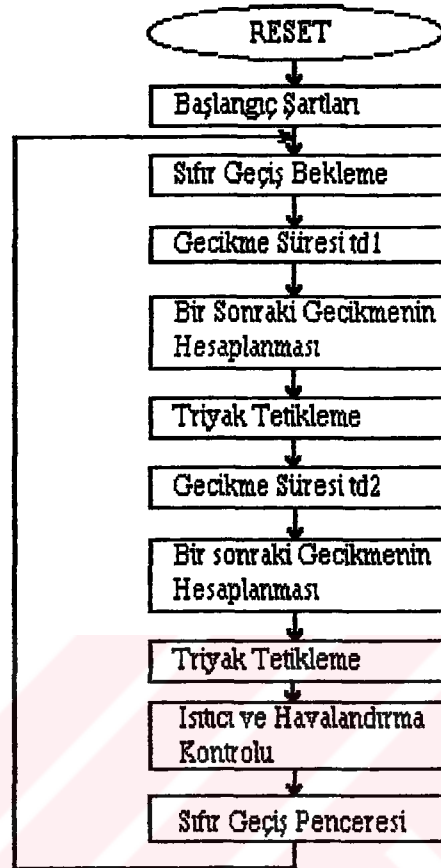
Şekil 4.3 Havalandırma Motoru Sürme Devresi

4.2. Yazılım ve Değerlendirme

ST6225 ile aydınlatma, ısıtma ve havalandırma kontrolüne ilişkin assembly programı 1Kbyte'dan az tutmaktadır. Dolayısıyla, Şekil 4.4'te akış diyagramı gösterilen sisteme, ek kontrol uygulamaları ilave edilebilmektedir.

Gecikme sürelerinin tayinine ilişkin tablo, 64 açılış değeri içermektedir. Ayar aralığı bir yarı periyod için yaklaşık 7.7ms ile 1.3ms arasındadır. Gecikme süresi tablonun başında ve sonunda yavaş bir şekilde değiştiği için minimum ve maksimum güç seviyeleri isteğe göre ayarlanabilmektedir.

Şebeke geriliminin taşıdığı parazitlerin triyak tetikleme üzerindeki olumsuz etkilerini engellemek üzere, filtre gibi davranan bir sıfır geçiş penceresi mevcuttur. Şebeke geriliminin sıfırdan geçişi, sadece zamanlayıcı tarafından seçilen 1ms kadar bir süre içinde olursa geçerlidir.



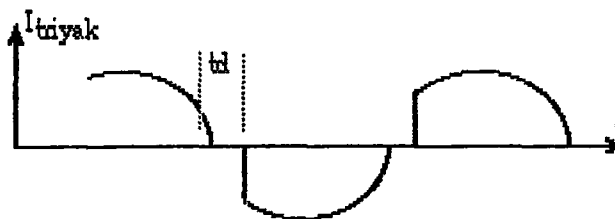
Şekil 4.4 Aydınlatma, Isıtma ve Havalandırma Kontrol Akış Diyagramı

Ana program, pozitif alternansın sonunda şebekeye bağlı PB4 ayağı üzerinden sıfır geçişin tayini ile başlar ve zamanlayıcı, tablonun ilk değeri ile yüklenir. TSCR kaydedicisine yazılan koda bağlı olarak ön bölme oranı 32 seçilirse, zamanlayıcıya yüklenen gecikme süresi;

$$td = \frac{12 \times 32 \times \text{Tablo Değeri}}{8 \text{ MHz}}$$

(4.3)

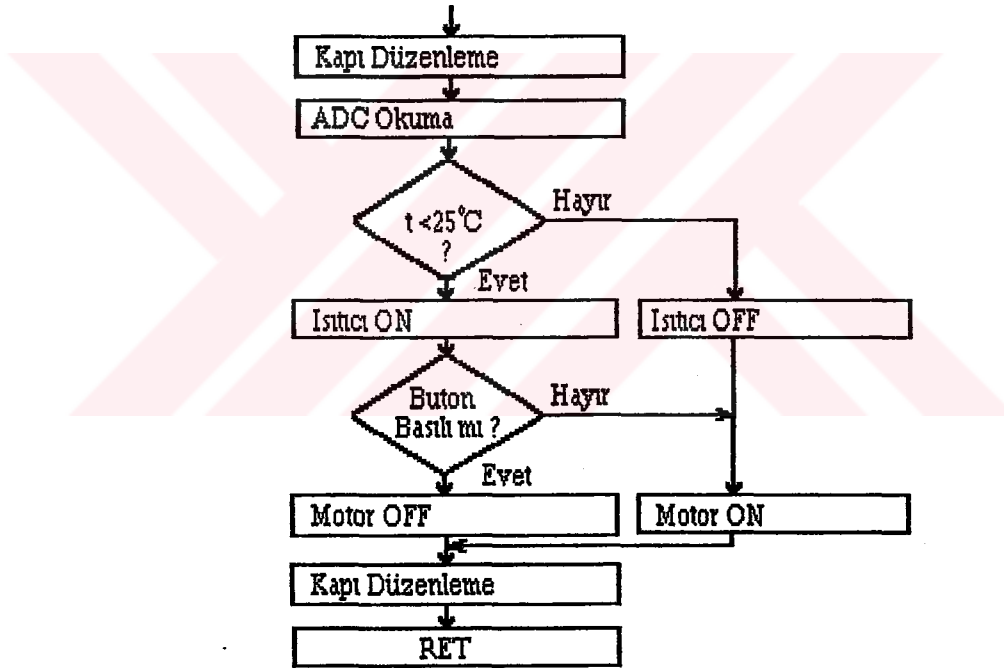
ile hesaplanmaktadır. Gecikme süresi td 'nin herhangi bir andaki gösterilimi Şekil 4.5'teki gibidir.



Şekil 4.5 td Gecikme Süresi

Tablonun ilk değeri olan 0A0H=160D için $t_d=7.7\text{ms}$ 'dir. Zamanlayıcı geri sayarken, P1 potansiyometresinin konumuyla orantılı gerilim değeri ADC alt programında dönüştürülerek bir sonraki açılış değerinin tayini yapılmaktadır. Analog girişten herhangi bir parazite karşı dört okuma yapılmakta ve dört okumanın ortalaması 16'ya bölünüp, taşma bitlerinin toplandığı ADCval1 kaydedicisine eklenerek 0-3FH arası bir değerde bulunan geçerli ADC değeri, ADCval kaydedicisine yazılmaktadır.

Zamanlayıcı sıfıra ulaştığında kesme hizmet programı işlem görür ve tekrar 10ms ile yüklenerek triyak tetikleme alt programı GP işlenir. ADC sonucu 0 ise (OFF=1), tetikleme yapılmadan ana programa dönülür. 10ms sonunda triyak tekrar tetiklenerek, pozitif alternansın sonunda 1ms kadar bir sıfır geçiş penceresi kalacak şekilde zamanlayıcı tekrar yüklenip, ısıtma ve havalandırma kontrol alt programı AD çağrılır. Çalışma prensibi donanım bölümünde açıklanan ısıtma ve havalandırma kontrolüne ait akış diyagramı, Şekil 4.6'da gösterildiği gibidir.



Şekil 4.6 Isıtma ve Havalandırma Kontrol Akış Diyagramı

AD alt programından ana programa döndükten sonra, bir sonraki periyoda ait sıfır geçiş beklenir. Bu sırada şebekeden gelebilecek parazitik bir etki ya da triyak tetikleme sırasında oluşabilecek bir reset durumuna karşı watchdog reset koruması yapılmıştır. Programa ait diğer açıklamalar program yorum satırlarında yapılmıştır.

```

*****
;*          BİR ORTAMIN ISITMA, HAVALANDIRMA VE AYDINLATMASININ          *
;*          ST62 MİKROKONTROLÖRÜ İLE KONTROLÜ                               *
*****
.VERS "ST62E25"
.ROMSIZE 4 ;8MHZ
*****
;*          KAYDEDİCİLER                                                    *
*****
PA      .DEF  0C0H,0FFH,0FFH,M      Port A Veri Kaydedicisi
PADIR   .DEF  0C4H,0FFH,0FFH        Port A Veri Yönlendirme Kaydedicisi
PAOR    .DEF  0CCH,0FFH,0FFH        Port A Tercih Kaydedicisi
PB      .DEF  0C1H,0FFH,0FFH,M      Port B Veri Kaydedicisi
PBDIR   .DEF  0C5H,0FFH,0FFH        Port B Veri Yönlendirme Kaydedicisi
PBOR    .DEF  0CDH,0FFH,0FFH        Port B Tercih Kaydedicisi
PC      .DEF  0C2H,0FFH,0FFH,M      Port C Veri Kaydedicisi
PCDIR   .DEF  0C6H,0FFH,0FFH        Port C Veri Yönlendirme Kaydedicisi
PCOR    .DEF  0CEH,0FFH,0FFH        Port C Tercih Kaydedicisi
IOR     .DEF  0C8H,070H,070H        Kesme Tercih Kaydedicisi
DWR     .DEF  0C9H,0FFH,0FFH        Data ROM Pencere Kaydedicisi
ADR     .DEF  0D0H,0FFH,000H,M      A/D Veri Kaydedicisi
ADCR    .DEF  0D1H,0D0H,0B0H        A/D Kontrol Kaydedicisi
PSC     .DEF  0D2H,07FH,07FH        Zamanlayıcı PSC Kaydedicisi
TCR     .DEF  0D3H,0FFH,0FFH,M      Zamanlayıcı Veri Kaydedicisi
TSCR    .DEF  0D4H,0FFH,0FFH,M      Zamanlayıcı TSCR Kaydedicisi
WDT     .DEF  0D8H,0FFH,0FFH        Watchdog Kaydedicisi
X       .DEF  080H,0FFH,0FFH,M      X Kaydedicisi
Y       .DEF  081H,0FFH,0FFH,M      Y Kaydedicisi
V       .DEF  082H,0FFH,0FFH,M      V Kaydedicisi
W       .DEF  083H,0FFH,0FFH,M      W Kaydedicisi
A       .DEF  0FFH,0FFH,0FFH,M      Akümülatör
OFF     .DEF  084H,0FFH,0FFH,M
ON      .DEF  085H,0FFH,0FFH,M
DIM     .DEF  086H,0FFH,0FFH,M
MODE    .DEF  087H,0FFH,0FFH,M

```

```

SOFT .DEF 088H,0FFH,0FFH,M
ANGLE .DEF 08FH,0FFH,0FFH,M
loop .DEF 093H,0FFH,0FFH,M
ADCval .DEF 094H,0FFH,0FFH,M
ADCval1 .DEF 095H,0FFH,0FFH,M
ADCval2 .DEF 096H,0FFH,0FFH,M
GPloop .DEF 097H,0FFH,0FFH,M
WTSYN .DEF 098H,0FFH,0FFH,M
SN .DEF 099H,0FFH,0FFH,M
SN8 .DEF 09AH,0FFH,0FFH,M

```

```

;*****

```

```

;*

```

AÇI TABLOSU

```

*
```

```

;*****

```

```

.ORG 0F40H

```

```

.BYTE 0A0H,0A0H,9BH,99H,94H,90H,8EH,8BH

```

```

.BYTE 89H,86H,84H,82H,80H,7EH,7CH,7AH

```

```

.BYTE 79H,77H,75H,73H,72H,70H,6EH,6DH

```

```

.BYTE 6BH,6AH,68H,66H,65H,63H,62H,60H

```

```

.BYTE 5FH,5DH,5BH,5AH,58H,57H,55H,54H

```

```

.BYTE 52H,50H,4FH,4DH,4BH,4AH,48H,46H

```

```

.BYTE 44H,42H,40H,3EH,3CH,3AH,38H,36H

```

```

.BYTE 33H,31H,2EH,2AH,25H,20H,1CH,1CH

```

```

;*****

```

```

;*

```

BAŞLANGIÇ ŞARTLARI

```

*
```

```

;*****

```

```

.ORG 0880H

```

```

INIT LDI IOR,10H

```

```

LDI PADIR,11111111B ; PA7= MOTOR KONTROL ÇIKIŞI

```

```

LDI PAOR,00000000B ; PA6= ISITICI KONTROL ÇIKIŞI

```

```

LDI PA,11111111B ; PA0-PA3= TRİYAK TETİKLEME ÇIKIŞLARI

```

```

LDI PBDIR,00000000B ; PB1= POTANSİYOMETRE ANALOG GİRİŞİ

```

```

LDI PBOR,0000010B ; PB4= SIFIR GEÇİŞ GİRİŞİ

```

```

LDI PB,00010010B ; (PULL-UP YOK-KESME YOK)

```

```

LDI PCDIR,00000000B ; PC4= SENSÖR ANALOG GİRİŞİ

```

```

LDI PCOR,00000000B ; PC5= HAVALANDIRMA TERCİH GİRİŞİ

```

```

LDI PC,00110000B ; (PULL-UP YOK-KESME YOK)
LDI WDT,0FEH ; WATCHDOG KURMA
LDI DWR,3DH ; TABLO SEÇİMİ
LDI OFF,01H ; =1 DIMMER OFF
LDI ON,00H ; =1 DIMMER ON
LDI DIM,00H ; =1 DIMMING
LDI ANGLE,00H ; İLETİM AÇISI
LDI ADCval,00H ; 0 < ADC DEĞERİ < 3FH
LDI ADCR,00H ; ADC KAPAMA
LDI SOFT,01H ; =1 SOFT-START SIRASINDA
LDI MODE,03H ; ZAMANLAYICI MODU
LDI TSCR,00H
LDI WTSYN,00H ; =1 SIFIR GEÇİŞİ BEKLERKEN
LDI SN8,00H ; SN/8
LDI SN,00H ; SIFIR GEÇİŞ FİLTRESİ
RETI

```

```

;*****
;

```

```

; * ANA PROGRAM *

```

```

;*****
;

```

```

MAIN LDI ADCR,30H ; ADC AÇMA
      LDI ANGLE,00H
MAIN1 LDI loop,04H; \
MAIN2 JRR 4,PB,MAIN1 ; |
      DEC loop ; |
      JRNZ MAIN2 ; \ SIFIR
MAIN3 LDI loop,04H; / GEÇİŞ BEKLEME
MAIN4 JRS 4,PB,MAIN3 ; |
      DEC loop ; |
      JRNZ MAIN4 ; /
      LDI A,40H ; ZAMANLAYICIYA AÇI İLETME
      ADD A,ANGLE
      LD X,A
      LD A,(X)
      LD TCR,A
      LDI TSCR,01111101B ; ZAMANLAYICI TABLO İLK DEĞERİ İLEKURMA

```

```

        LDI  MODE,00H      ; ZAMANLAYICI MODU BAŞLANGIÇ ŞARTI
        LDI  WDT,0FEH     ; WATCHDOG KURMA
        JP   MAIN11
MAIN6  LD   A,MODE        ;\
        CPI  A,03H        ; > ZAMANLAYICIYI BEKLEME
        JRNZ MAIN6        ; /
        CALL AD           ; ISITICI-MOTOR KONTROL ALT PROGRAMINI ÇAĞIRMA
        LDI  WTSYN,01H    ; SENKRONİZASYONU BEKLERKEN
        LDI  WDT,0FEH     ; WATCHDOG KURMA
        JRR  4,PB,MAIN6   ;
MAIN9  LDI  WDT,0FEH     ; WATCHDOG KURMA
        JRS  4,PB,MAIN9   ; SIFIR GEÇİŞİ BEKLEME
        LDI  WTSYN,00H
        LDI  A,01H        ; DIMMING= 1 İSE MAIN13'E DALLAN
        CP   A,DIM
        JRZ  MAIN13
        CP   A,SOFT       ; SOFT=1 İSE MAIN 13'E DALLAN
        JRZ  MAIN13
        JP   MAIN10
MAIN13 LDI  A,40H        ; ZAMANLAYICIYA AÇI İLETME
        ADD  A,ANGLE
        LD   X,A
        LD   A,(X)
        LD   TCR,A
        LDI  TSCR,01111101B ; ZAMANLAYICIYI KURMA
        LDI  MODE,00H
        LDI  SN8,00H
        LDI  SN,00H
        JP   MAIN11
MAIN10 LD   A,TCR        ; FİLTRE
        LD   SN,A
        RLC  A
        RLC  A
        RLC  A
        RLC  A

```

```

RLC A
RLC A
RLC A
ANDI A,1FH
LD SN8,A
MAIN11 LDI ADCR,30H
CALL ADC
JP MAIN6

```

```

;*****
;

```

```

;*          ZAMANLAYICI KESME PROGRAMI          *

```

```

;*****
;

```

```

ITIM LD V,A          ; AKÜMÜLATÖRÜ SAKLA
LDI TSCR,00H        ; ZAMANLAYICIYI DURDUR
INC MODE            ; MODE=MODE+1
LD A,MODE           ; MOD DEĞERİNİ BUL
CPI A,01H
JRNZ ITIM1
JP ITIM6            ; MODE=1 İSE
ITIM1 CPI A,02H
JRNZ ITIM2
JP ITIM5            ; MODE=2 İSE
ITIM2 CPI A,03H
JRNZ ITIM3
JP ITIM4            ;MODE=3 İSE
ITIM3 LDI MODE,00H   ; RESET MODU
LDI A,40H           ; ZAMANLAYICIYA AÇI İLETME
ADD A,ANGLE
LD X,A
LD A,(X)
SUB A,SN8
ITIM10 LD TCR,A
LDI TSCR,01111101B ; ZAMANLAYICI KURMA
JP ITIM8
ITIM4 LDI A,01H      ; DIMMING=1 ?
CP A,DIM

```

```

JRZ ITIM9 ; DIM=1 İSE
CP A,SOFT ; SOFTSTART=1 ?
JRZ ITIM9 ; SOFTSTART=1 İSE
LDI TCR,60H ; 1.3ms
LDI TSCR,01111011B ; ZAMANLAYICI KURMA
ITIM9 JP ITIM8
ITIM5 LDI A,40H
ADD A,ANGLE
LD X,A
LDI A,0B8H ; YARI PERİYOD SONUNDA 1ms BIRAKACAK ŞEKİLDE
SUB A,(X) ; ZAMANLAYICIYI YÜKLEME
LD TCR,A
LDI TSCR,01111011B ; ZAMANLAYICI KURMA
JP ITIM7
ITIM6 LDI TCR,0CEH ; 10ms
LDI TSCR,01111011B ; ZAMANLAYICI KURMA
ITIM7 LDI A,01H ; DIMMER OFF ?
CP A,OFF
JRZ ITIM8 ; OFF=1 İSE
CALL GP ; TRİYAK TETİKLEME ALT PROGRAMI
ITIM8 LD A,V
RETI
;*****
;* TRİYAK TETİKLEME ALT PROGRAMI *
;*****
GP LD A,WTSYN
JRZ GP1
RET
GP1 LDI PA,00H ; KAPI DARBESİ
LDI Y,02H
GP2 DEC Y
JRNZ GP2
LDI PA,0FH
RET

```

```

;*****
;*
;*****
ADC   LDI   ADCval1,00H   ; BAŞLANGIÇ DEĞERLERİ
      LDI   ADCval2,00H
      LDI   loop,04H      ; ÖLÇME SAYISI
ADC1  LDI   ADCR,30H
ADC2  JRR   6,ADCR,ADC2
      LD    A,ADR          ; ADC OKUMA
      ADD   A,ADCval2
      LD    ADCval2,A
      JRNC ADC3
      INC   ADCval1
ADC3  DEC   loop
      JRZ   ADC8           ; 4 ÖLÇÜM YAPILDIYSA ADC8'E DALLAN
      JP    ADC1
ADC8  LD    A,ADCval1     ; ADCval1 SOLA
      SLA  A
      SLA  A
      SLA  A
      SLA  A
      LD   ADCval1,A
      LD   A,ADCval2     ; (ADCval2) ÷ 16
      RLC  A
      RLC  A
      RLC  A
      RLC  A
      RLC  A
      ANDI A,0FH
      ADD  A,ADCval1
      LD   ADCval,A      ; 0 < ADC SONUCU <3F
      JRNZ ADC4
      LDI  OFF,01H
      JP   ADC5
ADC4  LDI  OFF,00H

```

```

ADC5 CP A,ANGLE
      JRZ ADC6          ; EŞİTSE DEĞİŞİKLİK YOK
      JRNC ADC7         ; ADCval> ANGLE İSE ADC7'YE DALLAN
      LD ANGLE,A       ; ADCval<ANGLE İSE DÖN
ADC6 RET
ADC7 INC ANGLE
      RET

```

```

;*****
;

```

```

;*                               ISITICI - MOTOR KONTROL ALT PROGRAMI                               *

```

```

;*****
;

```

```

AD   LDI WDT,0FEH          ; WATCHDOG KURMA
      LD V,A              ; AKÜMÜLATÖRÜ SAKLA
      CLR PBOR            ; PB1 ANALOG GİRİŞİNİ KAPAT
      LDI PCOR,0001000B   ; PC4'Ü ANALOG GİRİŞ YAP
      LDI ADCR,30H        ; \
AD1  JRR 6,ADCR,AD1       ; > ADC OKUMA
      LD A,ADR            ; /
      CPI A,80H          ; SONUCU 25 °C İLE KARŞILAŞTIR
      JRNC AD2           ; A<80H İÇİN C=1
                          ; A≥80H İÇİN C=0
      RES 6,PA           ; ISITICI ON (T<25 °C)
      JP AD3             ;
AD2  SET 6,PA            ; ISITICI OFF
      SET 7,PA           ; MOTOR ON (T≥25 °C)
      JP AD5             ;
AD3  JRS 5,PC,AD4        ; MOTOR TERCİH BUTONUNU KONTROL ET
      RES 7,PA           ; MOTOR OFF (BUTON BASILD)
      JP AD5             ;
AD4  SET 7,PA           ; MOTOR ON (BUTON AÇIK)
AD5  LDI PBOR,02H        ; PB1'İ ANALOG GİRİŞ YAP
      CLR PCOR           ; PC4 ANALOG GİRİŞİNİ KAPAT
      LD A,V
      RET

```


KAYNAKLAR

- 1- Analog Devices Katalođu, 1992.
- 2- Gopal, M., "Digital Control Engineering", New Delhi, 1998.
- 3- SGS-Thomson Microelectronics, "ST6 Family Software Development Tools, User Manual", June 1991.
- 4- SGS-Thomson Microelectronics, "ST610, ST6215, ST6220, ST6225 Kit Guide", July 1992.
- 5- SGS-Thomson Microelectronics, "ST610, ST6215, ST6220, ST6225 Data Book", August 1993.
- 6- Tocci, Ronald J., "Fundamentals of Pulse and Digital Circuits", 1983

YERSEKÖĞREYİN MURDAN
TANTASYON EĞİTİMİ

ÖZGEÇMİŞ

Doğum Tarihi	25. 06. 1971
Doğum Yeri	Menemen
1977 - 1982	Karşıyaka Alaybey İlkokulu
1982 - 1985	Namık Kemal İlköğretim Okulu
1985 - 1988	Çeşme Ertan Lisesi
1988 - 1992	Yıldız Üniversitesi
	Elektrik Mühendisliği

