

YILDIZ TEKNİK ÜNİVERSİTESİ \* FEN BİLİMLERİ ENSTİTÜSÜ

## Microcontroller Kontrollü Evirici

Veli Özdemir

Yüksek Lisans Tezi

YILDIZ TEKNİK ÜNİVERSİTESİ  
KÜTÜPHANE DOKÜMANTASYON  
DAİRE BAŞKANLIĞI

R 152

154

Kot : .....

Alındığı Yer : Fen Bil Ens. ....

Tarih : ...10.4.95.....

Fatura : .....

Fiyatı : ...114.500.-.....

Ayniyat No : ...1-5.....

Kayıt No : ...50982.....

UDC : .....

Ek : .....

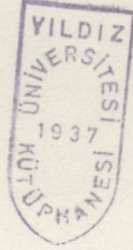
YILDIZ UNIVERSITESI  
FEN BILIMLERI ENSTITUSU

ÖNSÖZ



Tezimin yürütülmesinde bana öncülük eden hocam  
Prof. Dr. Y. K. YÜCEL'e ve pratik çalışmalarında büyük yardım  
gösteren değerli arkadaşlarımla, Y. Elk. Müh. Erol ÖZ-  
YÜZ, Y. Elk. Müh. Fatih SOYERMAN'a, Y. Elk. Müh. Hakan SÖN-  
MEZ ve Bil. Müh. Piran KARAC'a teşekkürü bir borç bilirim.

"MICROCONTROLLER" KONTROLLU  
EVİRİCİ



YÜKSEK LİSANS TEZİ  
MUH. VELİ ÖZDEMİR

İSTANBUL 1990

## İÇİNDEKİLER

### ÖZET

#### ÖZET

#### SUMMARY

BÖLÜM 1.	GİRİŞ .....	1
BÖLÜM 2.	TEMEL EVİRİCİ DEVRELERİ VE HARMONİK ELİMİNASYONU .....	2
2.1.	A SINIFI EVİRİCİ .....	2
2.2.	B SINIFI EVİRİCİLER .....	4
2.3.	C SINIFI EVİRİCİ .....	7
2.4.	SİNÜZOIDAL DARBE GENİŞLİK MODULASYONU KULLANILARAK HARMONİK ELİMİNASYONU .....	7
2.4.1.	SPWM Sistemin Harmonik Analizi .....	7
2.4.2.	SPWM Evirici Devre Tekniği .....	10
2.4.3.	Harmonik Eliminasyonu .....	13
2.4.4.	Yarım Köprü Evirici .....	13
2.4.5.	Tam Köprü Evirici .....	15
2.4.6.	Yarım Köprü Eviricide Harmonik Eliminasyonu .....	16
2.4.7.	Tam Köprü Eviricilerde Harmonik Eliminasyonu .....	20
2.4.8.	Non-Linear Denklem Sisteminin Çözümü İçin Sayısal Metod .....	22
BÖLÜM 3.	GERÇEKLENEREK SİSTEMİN TANITIMI .....	24
3.1.	Yardımcı Besleme Devresi .....	27
3.1.1	" Fly_Back " Çevirici .....	27
3.2.	Kontrol Devresi .....	32
3.3.	Evirici Güç Bölümü .....	36
3.3.1	Push-Pull Çevirici Çalışma Prensipleri .....	36
3.4.	Reaktif Yük Kompansasyon Devresi .....	41
3.5.	Alarm Devresi .....	43
SONUÇLAR VE ÖNERİLER .....		45
KAYNAKLAR .....		46
ÖZGEÇMİŞ .....		47
EKLER .....		48

Eviricinin güç bölümünde bulunan komponentleri DE seçildiği, bu entegrasyonun çıkışında elde edilen yüksek frekanslı (genellikle sinüzoidal darbe genişlik modülasyonu) yansıyan darbe dalgaları ile kıyaslanır. Evirici çıkışı bir kapasite ve bir LC filtre ile kaliteli bir sinüzoidal dalga elde edilir.

Sistemin enerji akışı iki yönlüdür. Sistemden yüke enerji akışı (yükten sisteme) ve sistemden yüke, yükten sisteme geriye iletilen enerjinin (reaktif yüklerde) bir kısmı (reaktif yükler) olarak enerji akışıdır. Evirici tam köprü yapıda olduğu için reaktif yükten sisteme gelen enerjiye karşı çalışır. Bunun dışında çıkıştaki dalga şeklinin de bozulmasını önler. Bu durumda reaktif yük kompansasyon devresi devreye girer ve reaktif enerjisi üzerinde hareket.

## ÖZET

Sistem DC - DC çevirici DC - AC çeviricisi birlikte içermektedir. Sisteme girişinde uygulanan 44V ile 60V arasında bir gerilime karşılık sabit 220V rne 50Hz gerilim elde edilir. Enerji transferi yüksek frekansta (50KHz) yapılır.

Bu çalışmada şebekedeki kesilmelere, oynamalara veya gürültülere karşı sürekli beslenmesi gereken yükler (Bilgisayar Sistemleri, Haberleşme Sistemleri, Tıbbi Elektronik Cihazlar, Askeri Elektronik Cihazlar v.b.) için kullanılan kesintisiz güç kaynaklarının (KGK) evirici kısmı incelenmiştir.

Bugün, piyasada satılmakta olan eviriciler oldukça ağır, pahalı ve verimi düşüktür. Bu nedenden dolayı tasarım çalışmalarım ağırlıklı, aynı güç karşılık daha hafif ve çalışmamasrafı az, yüksek verimli evirici yapmak doğrultusunda olmuştur. Bu amaçla yüksek frekansta anahtarlamalı sinüzoidal darbe genişlik modülasyon yöntemi tercih edilmiştir.

Normal, DC - DC güç kaynaklarında DC çıkış ile DC referans PWM (Pulse Width Modulator) entegresinde karşılaştırılır ve aradaki farka bağlı olarak genişliği değişen darbe dizileri üretilir. Aynı PWM (3526) entegresini sinüzoidal dalga eviricide kullanabilmek için, çıkıştaki sinüzoidal dalga ile referans sinüzoidal dalga karşılaştırılmalıdır. Eviricinin çıkışındaki sinüzoidal dalganın kalitesi referans sinüzoidal dalganın kalitesine bağlıdır. Bundan dolayı evirici kontrol bölümünde bulunan EPROM'a sinüzoidal yarım dalganın sayısal eşdeğeri programlanmıştır. EPROM, mikrokontrollur tarafından adreslenir ve programlanmış verilerden tekrar bir D/A çevirici yardımı ile sinüzoidal tam dalga referans elde edilir.

Eviricinin güç bölümünde bulunan mosfetler; DC gerilimi, PWM entegresinin çıkışında elde edilen yüksek frekansta anahtarlamalı sinüzoidal darbe genişlik modülasyon yöntemine dayanan darbe dizileri ile kıyarlar. Evirici çıkışına konan basit bir LC filtre ile kaliteli bir sinüzoidal dalga elde edilir.

Sistemde enerji akışı iki yönlüdür. Sistemden yüke sürekli (direnç yüklerde) ve sistemden yüke, yukten sisteme gerilim ile akım arasındaki faz farkına (reaktif yüklerde) bağlı olarak enerji transfer olur. Evirici tam köprü yapıda olduğu için reaktif yukten sisteme gelecek enerjiye karşı tıkamadadır. Bunun sonucunda çıkıştaki dalga şeklinde bozulmalar olur. Bu durumda reaktif yük kompanzasyon devresi devreye girer ve reaktif enerjiyi üzerinde harcar.

Sistem DC - DC çeviriçi ve DC - AC çeviriçi birliktedir. Sistem girişine uygulanan 44V ile 60V arasında bir gerilime karşılık sabit 220V rms 50Hz gerilim elde edilir. Enerji transferi yüksek frekansta (50KHz) olduğu için kullanılan transformatör boyutu küçülmekte, verim ise artmaktadır.

ery to supply clean electrical power to critical loads such as computers, communication systems, medical instruments, electronic military systems which can not tolerate the disturbances occurring in public mains supply system. The power supply to the loads will be ensured for a limited period of time by a battery and an inverter.

The main design criteria for this power backup system were compact design and high weight for every incorporation into the computer system package. High efficiency as required to minimize operating costs. To meet size and state of art goal a pulse width modulated high frequency switching sinewave synthesis approach was selected.

In a standard DC power supply the DC output is compared to a DC reference at the pulse width modulator chip. For a sinewave inverter, the sinewave output must be compared to a sinewave reference. This is done by comparing half sinewaves from the rectified sinewave output to half sinewave reference signals. Generating reference half sinewave is the task. This was accomplished by programming an EPROM with digital equivalents of half sinewaves. The EPROM is addressed from the microcontroller. The EPROM output is converted through a digital to analogue circuit to half sinewaves.

The sinewave output must be rectified to half sinewaves and coupled to the pulse width modulator. However, the line and control circuit must be isolated.

In order to handle reactive loads, a snubber circuit circulates the reactive load current. Whenever the reactive load causes the output sinewave to deviate from its desired envelope, the snubber circuit switches on and off at a 10KHz rate allowing a path for the reactive current.

The inverter is supplied with a 48V nominal DC supply which generates 50Hz, 220V rms sinewave at the output.

## SUMMARY

This study investigates the inverter which is used with a DC supply or battery to supply clean electrical power to critical loads such as computers, communication systems, medical instruments, electronic military systems which can not tolerate the disturbances occurring in public mains supply system. The power supply to the loads will be ensured for a limited period of time by a battery and an inverter.

The main design criteria for this power backup system were compact design and light weight for every incorporation into the computer system package. High efficiency as required to minimize operating costs. To meet size and state of art goal a pulse width modulated high frequency switching sinewave synthesis approach as selected.

In a standard DC power supply the DC output is compared to a DC reference at the pulse width modulator chip. For a sinewave inverter, the sinewave output must be compared to a sinewave reference. This is done by comparing half sinewaves from the rectified sinewave output to half sinewave reference signals. Generating reference half sinewave is the trick. This was accomplished by programming an EPROM with digital equivalents of half sinewaves. The EPROM is addressed from the microcontroller. The EPROM output is converted through a digital to analogue circuit to half sinewaves.

The sinewave output must be rectified to half sinewaves and coupled to the pulse width modulator. However, the line and control circuit must be isolated.

In order to handle reactive loads, a snubber circuit circulates the reactive load current. Whenever the reactive load causes the output sinewave to deviate from its desired envelope, the snubber circuit switches on and off at a 100KHz rate allowing a path for the reactive current.

The inverter is supplied with a 48V nominal DC supply which generates 50Hz, 220V rms sinewave at the output.

## 1. BÖLÜM

## GİRİŞ

Eviriciler doğru akımı alternatif akıma dönüştüren devrelerdir. Kullanım amacına bağlı olarak eviricilerin çıkışında sabit veya ayarlanabilen frekansta, farklı gerilimlerde sinüzoidal dalga elde edilir. Bu çalışmada 50 Hz, 220 Vrms evirici devresi incelenmiştir.

Eviriciler temel olarak ,darbe dizilerini oluşturan kontrol bölümü ve evirici güç bölümü olmak üzere iki kısımdan oluşmuştur.

Eviriciler aynı işlevi görmelerine karşı değişik metodlarda çalışan tipleri vardır. Bu metodlarda temel amaç, daha yüksek verim ve çıkışta elde edilen sinüzoidal dalganın temiz olmasıdır. Bu çalışmada, temel amaç yüksek verim, minimum boyut ve çıkışta temiz sinüzoidal dalga elde etmek için yüksek frekansta anahtarlamalı sinüzoidal darbe genişlik modülasyon metodu uygulanmıştır.

## 2. BÖLÜM

## TEMEL EVİRİCİ DEVRELERİ VE HARMONİK ELİMINASYONU

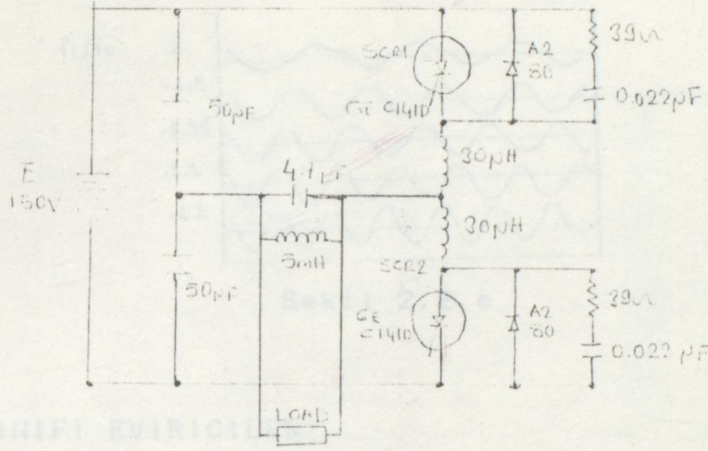
## 2.1. A SINIFI EVİRİCİ

A sınıfı evirici yüke paralel olarak gelen L, C elemanlarının rezonansa getirilmesi esasına göre çalışırlar. Şekil 2.1 de böyle bir evirici devresi verilmiştir.

Devredeki SCR1 ve SCR2 sırayla değişik yarı periyotlarda tetiklenmektedir. SCR1 tetiklendiğinde yük uçlarında  $2E$  gerilimi oluşur. SCR1 in tıkanmasından sonra oluşan endüktif akım D1 diyodu üzerinden enerjisini kaynağa geri verir. SCR2 tetiklendiğinde aynı olaylar oluşarak yük uçlarında negatif alternans görülür. Şekil 2.2. de bu tür eviriciye ait a) Tristör ve diyod akımları, b) Çıkış gerilimi c) Tristör gerilim şekilleri görülmektedir. Şekil 2.2.a ve Şekil 2.2.b yuksuz ve tam rezistif yük durumları karşılaştırılırsa önemli bir fark olmadığı görülmektedir. Şekil 2.2.c ve Şekil 2.2.d de tam endüktif ve kapasitif yükler için inceleme yapılırsa, kapasitif yükte çıkış geriliminin ve tristör akımlarının arttığı, endüktif yükte ise tam tersinin olduğu görülür. Şekil 2.2.e de ise, L ve C değerleri değişmeksizin tetikleme frekansı ( $f_0$ ) değiştiğinde çıkış gerilimine etkileri görülmektedir. En küçük distorsiyon  $f_r/f_0$  1.35 değeri için elde edilmektedir.

A sınıfı eviricilerin özellikleri:

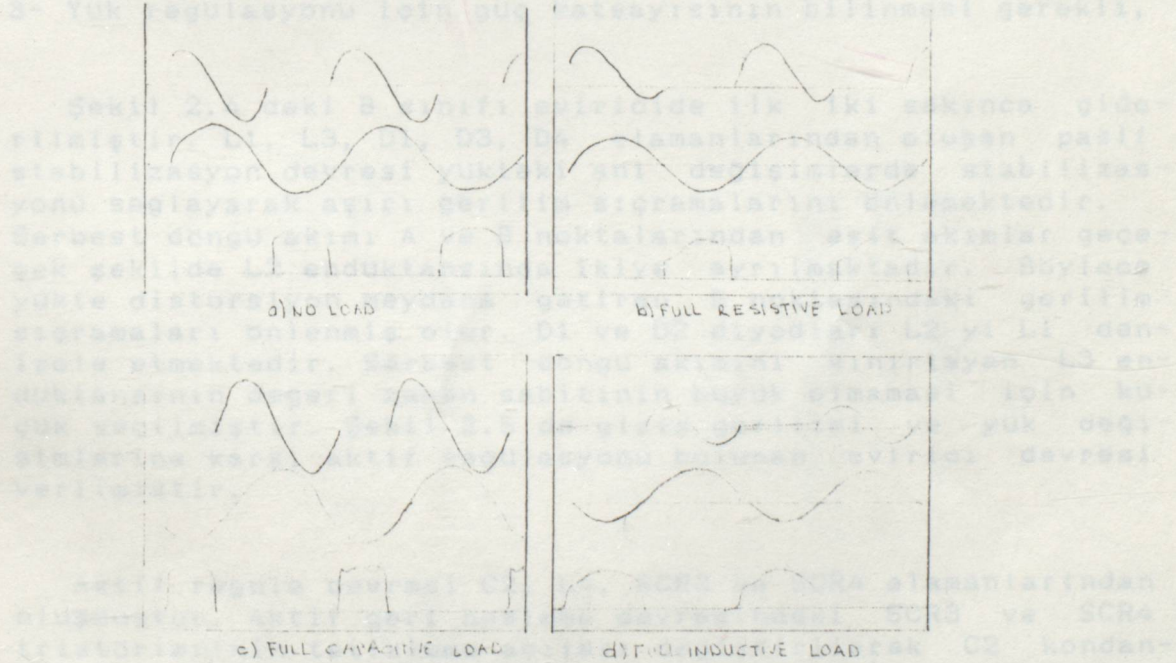
- 1- Harmonik distorsiyonları oldukça küçüktür.
- 2- Yük değişimlerine karşı regülasyonları çok iyidir.
- 3- Yuksuzken çalıştırılabilirler.
- 4- Yükün geniş güç katsayısı değerleri arasında çalışabilirler.
- 5- Tristör uçlarında aşırı yüksek gerilimler oluşmaz.



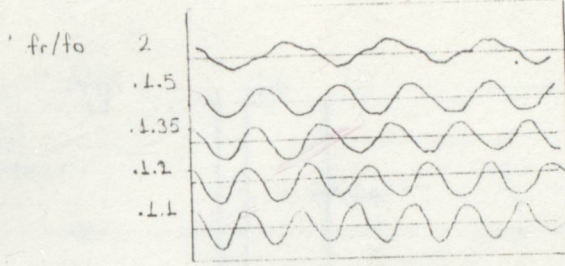
Şekil 2.1 A sınıfı tristörlü evirici devresi

B sınıfı eviriciler LC devresiyle tristörlerin kendiliğinden kapanması esasına göre çalışırlar. B sınıfı bir evirici devresi Şekil 2.3. de verilmiştir. Böyle bir devrede sekincil olan durumları:

- 1- Kararsızlık,
- 2- Reaktif güç nedeniyle yük uçlarında gerilim sığmaları,
- 3- Yük regülasyonu için güç faktörünün bilineni gerekli.



Şekil 2-2 A- Tristör ve diyod akımları  
B- Çıkış gerilimi  
C- Tristör uçlarında gerilim



Sekil 2.2.e

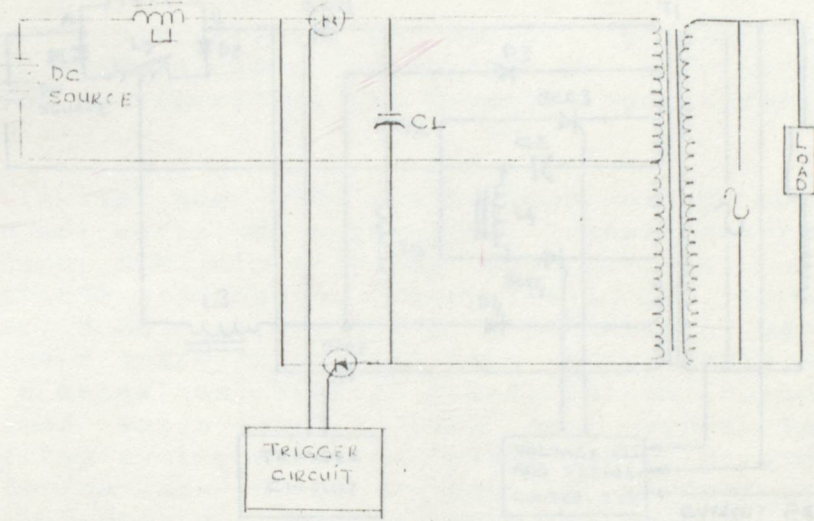
## 2.2. B SINIFI EVIRICILER

B sınıfı eviriciler LC devresiyle tristörlerin kendiliğinden tıkanması esasına göre çalışırlar. B sınıfı bir evirici devresi Şekil 2.3. de verilmiştir. Böyle bir devrede sakıncalı olan durumlar;

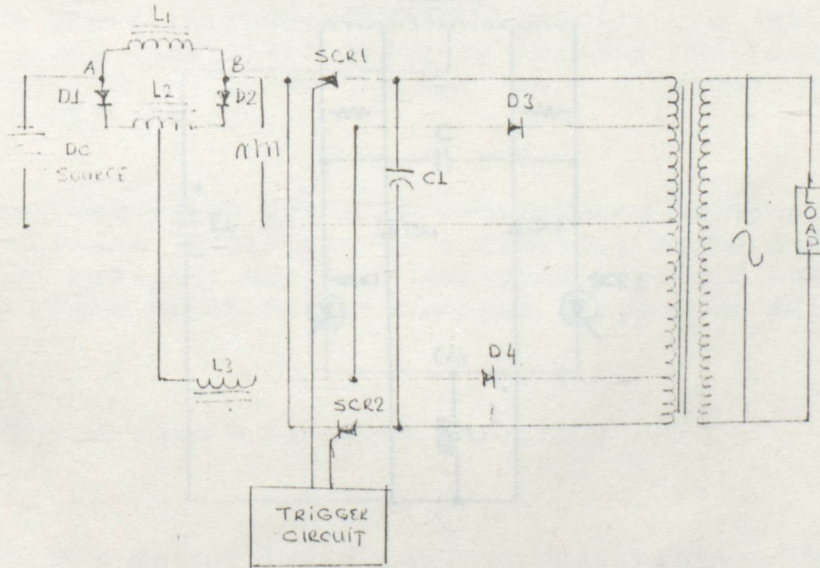
- 1- Kararsızlık,
- 2- Reaktif güç nedeniyle yük uçlarında gerilim sıçramaları,
- 3- Yük regülasyonu için güç katsayısının bilinmesi gerekli,

Şekil 2.4 deki B sınıfı eviricide ilk iki sakınca giderilmiştir. L1, L3, D1, D3, D4 elamanlarından oluşan pasif stabilizasyon devresi yukteki ani değişimlerde stabilizasyonu sağlayarak aşırı gerilim sıçramalarını önlemektedir. Serbest döngü akımı A ve B noktalarından eşit akımlar geçecek şekilde L2 enduktansında ikiye ayrılmaktadır. Böylece yükte distorsiyon meydana getiren B noktasındaki gerilim sıçramaları önlenmiş olur. D1 ve D2 diyodları L2 yi L1 den izole etmektedir. Serbest döngü akımını sınırlayan L3 enduktansının değeri zaman sabitinin büyük olmaması için küçük seçilmiştir. Şekil 2.5 de giriş gerilimi ve yük değişimlerine karşı aktif regülasyonu bulunan evirici devresi verilmiştir.

Aktif regule devresi C2, L4, SCR3 ve SCR4 elamanlarından oluşmuştur. Aktif geri besleme devresindeki SCR3 ve SCR4 tristörlerinin tetikleme açıları değiştirilerek C2 kondansatörü üzerinde düşen gerilim değiştirilebilmektedir. Böylece C2 üzerindeki gerilim yönüne göre, kaynak gerilimine eklenmekte veya çıkarılmaktadır. Bunun neticesinde kaynak gerilimi oynamalarında ve büyük yük değişimlerinde çıkış gerilimi regule edilebilir. L2 enduktansı C2 yi şarj eden akımı sızma işini yapmaktadır. L5 enduktansı SCR1 ve SCR2 tristörlerinin (di/dt) oranını sınırlamak için kullanılmıştır.

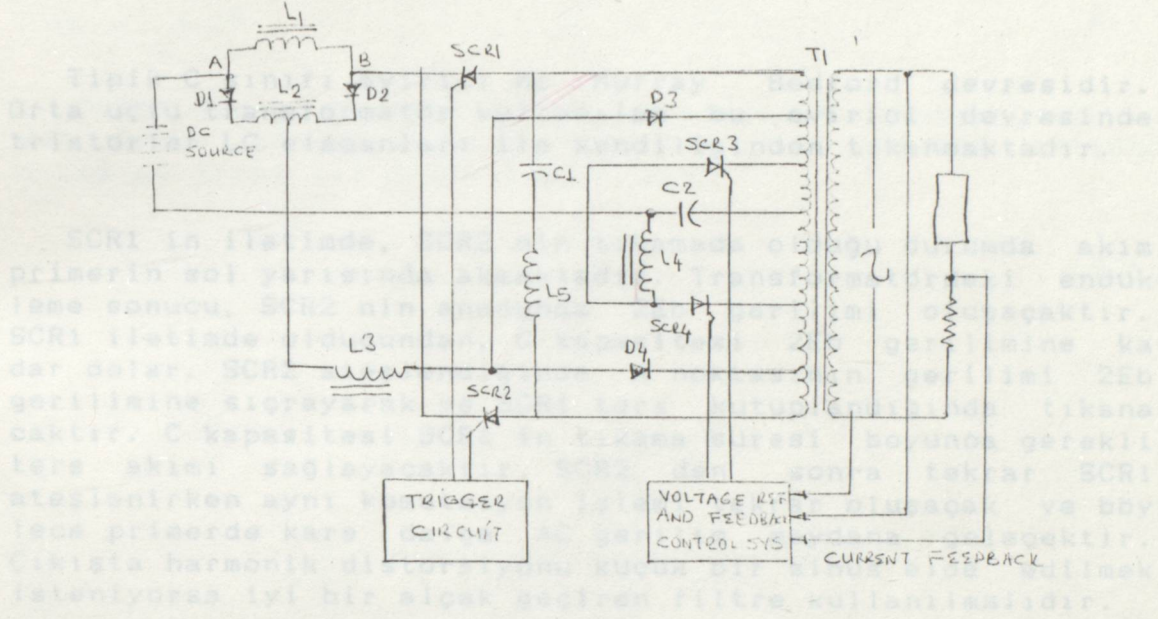


Şekil 2.3 Temel B sınıfı tristörlü evirici devresi



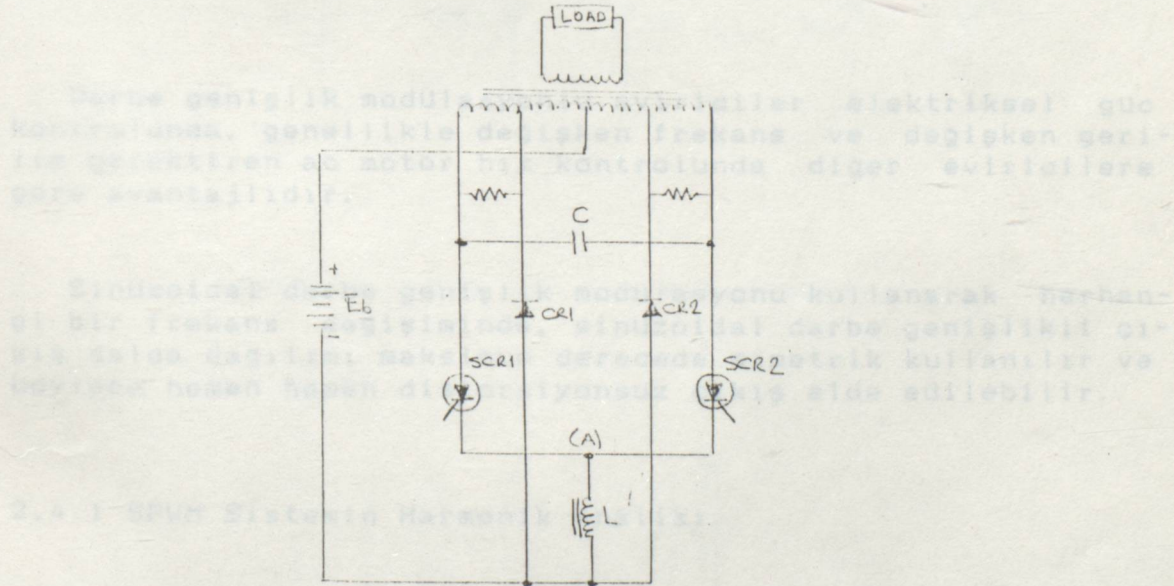
Şekil 2.4 Pasif geri beslemeli B sınıfı evirici

## 2.3/ C SINIFI EVIRICI



Şekil 2.5 Aktif geri beslemeli B sınıfı evirici

## 2.4 SINUZİDAL DARBE GENİŞLİK MODULASYONU KULLANILAN HARMONİK ELİMİNASYON



Şekil 2.6 Mc Murray Bedford evirici devresi

### 2.3. C SINIFI EVIRICI

Tipik C sınıfı evirici Mc Murray Bedford devresidir. Orta uçlu transformatör kullanılan bu evirici devresinde tristörler LC elamanları ile kendiliginden tıkanmaktadır.

SCR1 in iletimde, SCR2 nin tıkamada olduğu durumda akım primerin sol yarısında akmaktadır. Transformatördeki endükleme sonucu, SCR2 nin anodunda  $2E_b$  gerilimi oluşacaktır. SCR1 iletimde olduğundan, C kapasitesi  $2E_b$  gerilimine kadar dolar. SCR2 ateşlendiğinde A noktasının gerilimi  $2E_b$  gerilimine sıçrayarak ve SCR1 ters kutuplandığında tıkanacaktır. C kapasitesi SCR1 in tıkama süresi boyunca gerekli ters akımı sağlayacaktır. SCR2 den sonra tekrar SCR1 ateşlenirken aynı komutasyon işlemi tekrar oluşacak ve böylece primerde kare dalga AC gerilim meydana gelecektir. Çıkışta harmonik distorsiyonu küçük bir sinüs elde edilmek isteniyorsa iyi bir alçak geçiren filtre kullanılmalıdır.

### 2.4 SINUZOIDAL DARBE GENİŞLİK MODULASYONU KULLANARAK HARMONİK ELİMINASYONNU

Darbe genişlik modülasyonlu eviriciler elektriksel güç kontrolünde, genellikle değişken frekans ve değişken gerilim gerektiren ac motor hız kontrolünde diğer eviricilere göre avantajlıdır.

Sinuzoidal darbe genişlik modülasyonu kullanarak herhangi bir frekans değişiminde, sinuzoidal darbe genişlikli çıkış dalga dağılımı maksimum derecede simetrik kullanılır ve böylece hemen hemen distorsiyonsuz çıkış elde edilebilir.

#### 2.4.1 SPWM Sistemin Harmonik Analizi

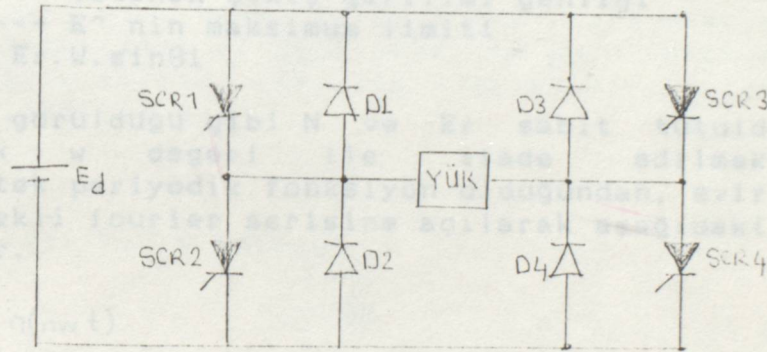
Şekil 2.7 de tek fazlı tam köprü eviricinin basit devre konfigurasyonu verilmistir. Şekil 2.8 ise yarı periyotta N modülasyon darbesi olan SPWM çıkış dalga şeklini göstermektedir. Şekil 2.8 de her darbenin merkezi  $\omega t$  eksenini üzerinde olacak şekilde yerleştirilmiştir.

Burada faz açısı

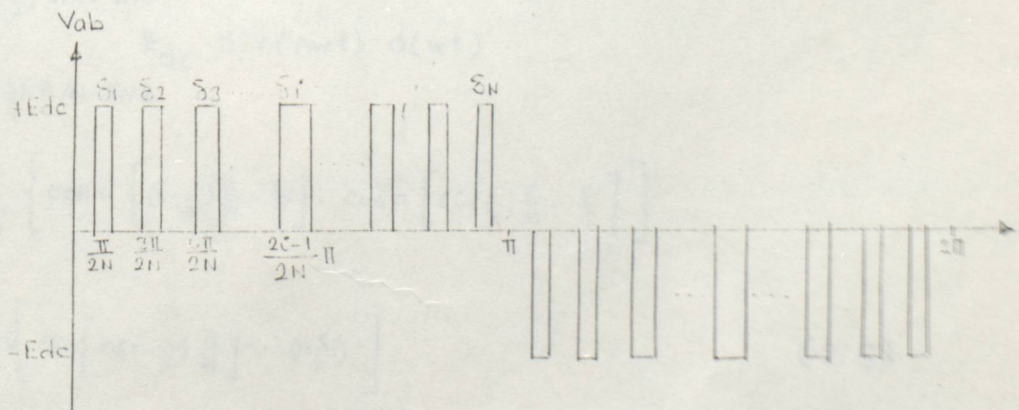
$$\theta_i = \frac{2i-1}{2} \cdot \frac{\pi}{N} \quad i=1,2,3,\dots \quad (2.1)$$

Darbe dizisi periyodik tek fonksiyondur. Radyan cinsinden darbe genişlikleri ( $\delta_i$ ) ise  $\theta_i$  anında istenen  $E_i$  çıkış gerilimi ile orantılıdır. Yani

$$\delta_i = A \cdot \frac{E_i}{E_d} \quad (2.2)$$



Şekil 2.7 Tek faz tam köprü evirici



Şekil 2.8 SPWM Çıkış dalga şekli

$$\delta_i = \Delta \cdot \frac{E}{E_r} \cdot \sin(\theta_i)$$

$$= \Delta \cdot w \sin \theta_i$$

(2.3)

Burada

$$\Delta = \pi/N$$

Teorik maksimum darbe genişliği

$$w = E/E_r$$

Modulasyon indeksi

E ----- İstenen çıkış gerilimi genliği

E<sub>r</sub> ----- E<sup>^</sup> nin maksimum limiti

$$E_i = E \cdot \sin \theta_i = E_r \cdot w \cdot \sin \theta_i$$

Eşitliklerden görüldüğü gibi N ve E<sub>r</sub> sabit tutulduğunda lineer olarak w değeri ile ifade edilmektedir. Darbe serisi tek periyodik fonksiyon olduğundan, eviricinin çıkış dalga şekli fourier serisine açılarak aşağıdaki şekilde yazılabilir.

$$V_{ab} = \sum_{n=1}^{\infty} A_n \sin(n\omega t)$$

(2.4)

Burada

$$A_n = \frac{2}{\pi} \int_0^{\pi} V_{ab}(\omega t) \sin(n\omega t) d(\omega t)$$

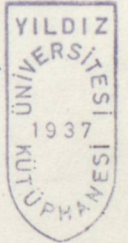
$$= \frac{2}{\pi} \sum_{i=1}^N \int_{(i-\frac{1}{2})\pi/N - \delta_i/2}^{(i-\frac{1}{2})\pi/N + \delta_i/2} E_{dc} \sin(n\omega t) d(\omega t)$$

$$= \frac{2 E_{dc}}{\pi} \sum_{i=1}^N \left\{ \cos n \left[ (i-\frac{1}{2})\frac{\pi}{N} - \frac{\delta_i}{2} \right] - \cos n \left[ (i-\frac{1}{2})\frac{\pi}{N} + \frac{\delta_i}{2} \right] \right\}$$

$$= \frac{4 E_{dc}}{\pi} \sum_{i=1}^N \left\{ \sin \left[ n(i-\frac{1}{2})\frac{\pi}{N} \right] \sin \left( n\frac{\delta_i}{2} \right) \right\}$$

(2.5)

n=1 ve N>2 için genellikle  $\frac{\delta_i}{2}$  küçük olduğundan



$$\sin \frac{\delta_i}{2} = \frac{\delta_i}{2} = w \cdot \frac{\Delta}{2} \sin \theta_i \quad (2.6)$$

Böylece evirici çıkışındaki temel işaret

$$V_1 = w \cdot \frac{2E_{dc}}{N} \sum_{i=1}^N \left\{ \sin \left[ \left( i - \frac{1}{2} \right) \frac{\pi}{N} \right] \cdot |\sin \theta_i| \right\} \quad (2.7)$$

Bu eşitlikten görüldüğü gibi çıkıştaki temel bileşenin genliği doğrudan modülasyon indeksi  $w$  ile orantılıdır. Yarı periyottaki darbe sayısı  $N$  ve modülasyon indeksi  $w$  ile belirlendiğinde tek numaralı harmonik bileşenleri (2.7) nolu eşitlikten hesaplanabilir.  $N$  sayısı artırıldıkça düşük numaralı harmoniklerin temel işarete oranı hızla azalmaktadır.  $N > 7$  veya  $N > 9$  için 9 uncu (veya 13 uncu) harmoniğin yüzdesi temel işaretin %1 inden küçük olmaktadır. Eger 3 fazlı SPWM evirici devresini gözönüne alırsak uç ve uçun katları olan harmonikler 3 faz yapısından dolayı olmayacaktır. Genellikle 11 inci veya 13 uncu harmonikten yüksek harmonikler evirici çıkışına konaçak bir filtre ile kolayca bastırılabilirler.

#### 2.4.2 SPWM Evirici Devre Tekniği

Şekil 2.9 da SPWM evirici devresinin blok diyagramı verilmiştir. Şekil 2.10 da ise bu devredeki her bir bloğun  $N = 6$  için anahtarlama dalga şekilleri verilmiştir.

Zamanlama darbesi üretici (timing signal generator)  $F = 1/T$  frekansında, Ek sabit genliğinde % 50 çalışma aralığında (duty cycle) darbeler üretmektedir. İstenen çıkış frekansı ise  $F = 1/T_0$  dir ve aralarındaki ilişki

$T_0 = 2NT$  dir.

Şekil 2.10 daki 1 nolu dalga şekli aşağıdaki şekilde ifade edilebilir.

$$V_1(t) = E_k \sum_{n=0}^{\infty} \left\{ v \left[ t - \left( \frac{1}{2} + n \right) T \right] - v \left[ t - (n+1) T \right] \right\} \quad (2.8)$$

Burada  $u(t)$  birim basamak fonksiyondur. Zamanlama işareti, taşıyıcı işaret (carrier signal) ve modülasyon işaretinin oluşumuna etki eder. Taşıyıcı işaret üretici maksimum genliği  $E_r$  olan üçgen dalga üretir. Bu dalga şeklini aşağıdaki biçimde yazabiliriz.

$$\begin{aligned}
 V_2(t) = E_r \sum_{n=0}^{\infty} \left(1 - \frac{t-nT}{T/2}\right) & \left\{ U(t-nT) - U\left[t - (1/2 + n)T\right] \right\} \\
 + E_r \sum_{n=0}^{\infty} \left(\frac{t-nT}{T/2} - 1\right) & \left\{ U\left[t - (1/2 + n)T\right] - U\left[t - (1+n)T\right] \right\}
 \end{aligned} \quad (2.9)$$

Dijital - analog çeviriçinin (D/A) çıkışındaki trapez şeklindeki modülasyon işaretinin basamak  $E_i$  ( $i=1,2,3,\dots$ ) seviyeleri gereken evirici çıkış gerilimlerinin bir ölçüsüdür. Şekil 2.10 da (3) olarak gösterilen bu dalga şekli aşağıdaki biçimde ifade edilebilir.

$$\begin{aligned}
 V_3(t) &= \sum_{i=1}^{\infty} E_i \left\{ U\left[t - (i-1)T\right] - U(t-iT) \right\} \\
 &= \sum_{i=1}^{\infty} E_r \cdot W \cdot |\sin \theta_i| \cdot \left\{ U\left[t - (i-1)T\right] - U(t-iT) \right\} \quad (2.10)
 \end{aligned}$$

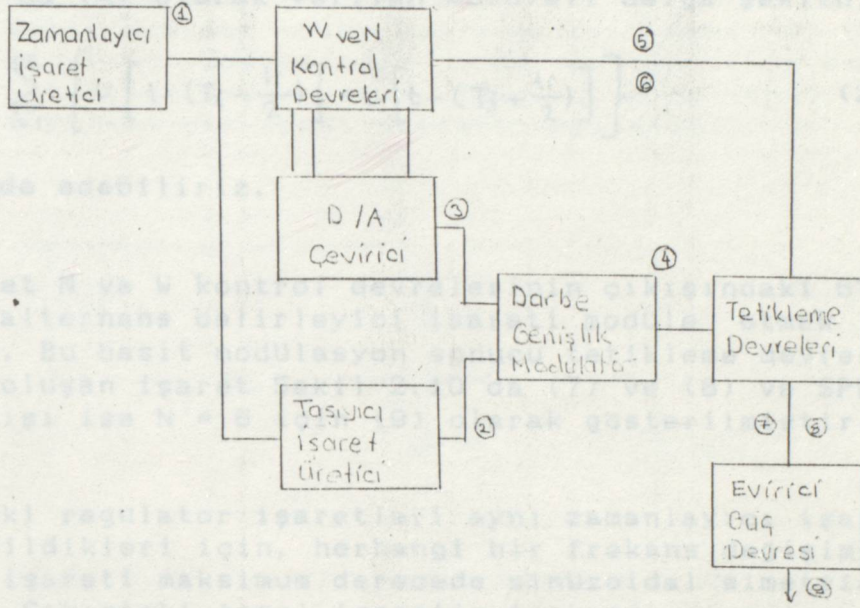
Bu trapezoidal modülasyon işareti üçgen dalga şeklinde olan taşıyıcı işaretlerle karşılaştırılarak dalga genişlik modulatorunun çıkışında darbe genişlik modülasyonlu darbe dizisi meydana getirilir.

Modüleli dalga şeklinde darbelerin merkezleri

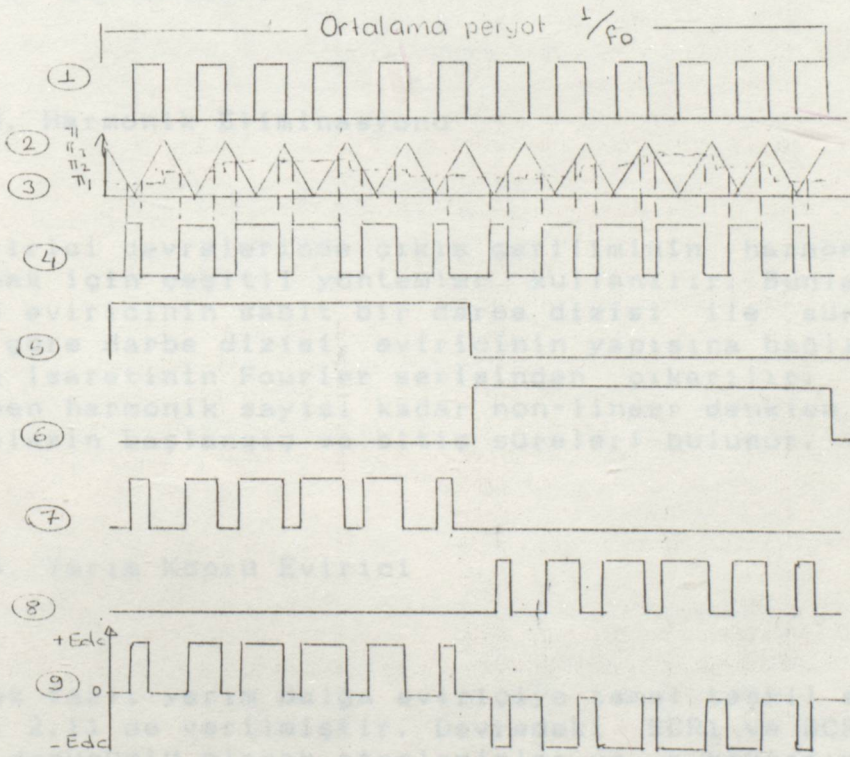
$$T_i = T_0/2$$

ve darbe süreleri

$$t_i = T_0/2 \quad \text{dir.}$$



Şekil 2.9 SPWM eviricinin blok diyagramı



Şekil 2.10 SPWM bloklarının anahtarlama dalga şekilleri

Şekil 2.10 da (4) olarak verilen moduleli dalga şeklini

$$V_4(t) = E_{dc} \sum_{i=1}^{\infty} \left\{ u \left[ t - \left( T_i - \frac{t_i}{2} \right) \right] - u \left[ t - \left( T_j + \frac{t_i}{2} \right) \right] \right\} \quad (2.11)$$

olarak ifade edebiliriz.

Bu işaret N ve W kontrol devrelerinin çıkışındaki 6T darbe süreli alternans belirleyici işareti module etmek için kullanılır. Bu basit modülasyon sonucu tetikleme devresinin çıkışında oluşan işaret Şekil 2.10 da (7) ve (8) ve SPWM evirici çıkışı ise N = 6 için (9) olarak gösterilmiştir.

SPWM deki regülatör işaretleri aynı zamanlayıcı işaretle kontrol edildikleri için, herhangi bir frekans değişiminde, sonuç PWM işareti maksimum derecede sinüzoidal simetride tutulabilir. Çıkıştaki temel işaretin frekansı zamanlama işareti ile sürekli olarak değiştirilebilirken, çıkış gerilimi ve periyottaki darbe sayısı, W ve N kontrol devreleri ile kontrol edilebilir.

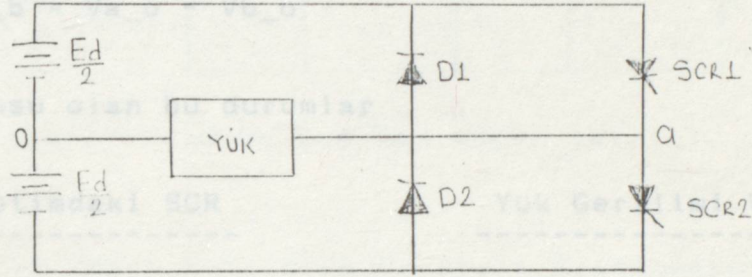
#### 2.4.3. Harmonik Eliminasyonu

Evirici devrelerinde çıkış geriliminin harmoniklerini azaltmak için çeşitli yöntemler kullanılır. Bunlardan birisi de eviricinin sabit bir darbe dizisi ile sürülmesidir. Buna göre darbe dizisi, eviricinin yapısına bağlı olarak çıkış işaretinin Fourier serisinden çıkarılır. Yokedilmek istenen harmonik sayısı kadar non-lineer denklem çözümlenerek darbelerin başlangıç ve bitiş süreleri bulunur.

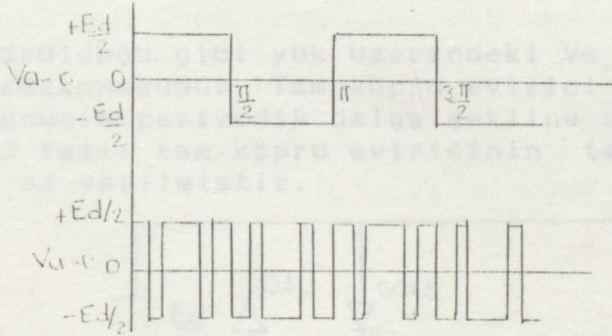
#### 2.4.4. Yarım Köprü Evirici

Tek fazlı yarım dalga eviriciye temel teşkil eden devre Şekil 2.11 de verilmiştir. Devredeki SCR1 ve SCR2 tristörleri dönüşümlü olarak ateşlenirler ve a noktasına da dönüşümlü olarak pozitif hatta ve negatif hatta bağlarlar. SCR1 ateşlendiğinde SCR2 iletimde olmadığından  $V_{a_0}$  gerilimi pozitif, SCR2 ateşlendiğinde SCR1 iletimde olmadığından  $V_{a_0}$  gerilimi negatif olacaktır. Her iki tristörün de aynı zamanda ateşlenmesi durumunda ise DC kaynaklar kısa devre olacaktır ki, istenmeyen bu durum için kontrol devrelerinde önlem almak gerekir,

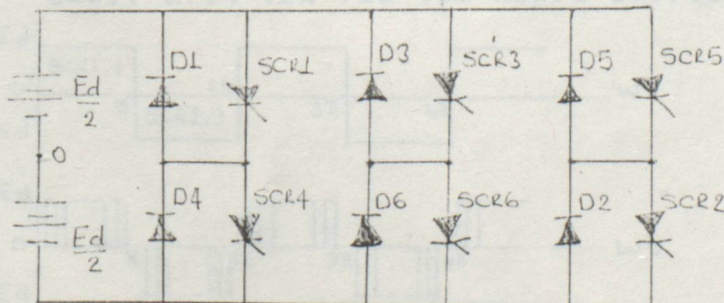
Yarım köprü evirici devresi sadece iki konumlu herhangi bir dalga şekli üretmek için kullanılır. Şekil 2.12 de yarım köprü evirici devresinden elde edilen iki konumlu periyodik iki örnek dalga şekli, Şekil 2.13 de ise 3 fazlı yarım köprü eviricinin temel devresi verilmiştir.



Şekil 2.11 Tek faz yarım köprü evirici



Şekil 2.12 Şekil 2.11 in tipik dalga şekilleri



Şekil 2.13 Üç faz yarım köprü evirici

### 2.4.5. Tam Köprü Evirici

Tek fazlı tam köprü eviricinin temel devre yapısı Şekil 2.14 te verilmistir. Böyle bir devrede anahtarlama için 2 ussu  $4 = 16$  farklı durum söz konusudur. Bunlardan sadece 4 tanesi yuk üzerinde alternatif işaret elde etmek için kullanılır.  $V_{a-b} = V_{a-o} - V_{b-o}$

Söz konusu olan bu durumlar

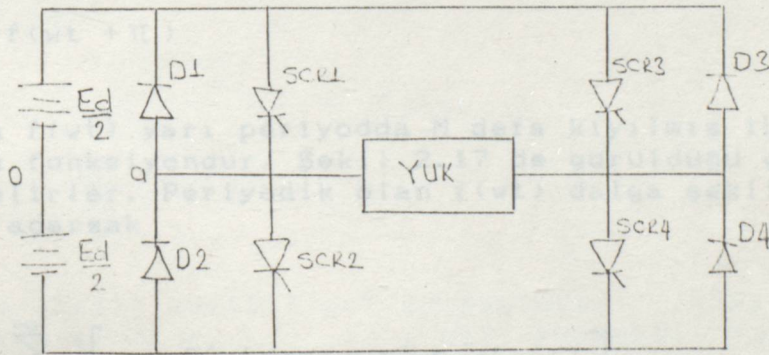
İletimdeki SCR

Yuk Gerilimi  $V_{a-b}$

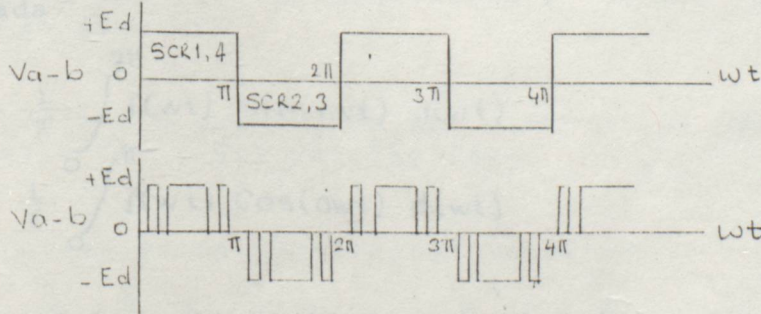
SCR1, SCR4  
SCR2, SCR3  
SCR1, SCR3  
SCR2, SCR4

+Ed  
-Ed  
0  
0

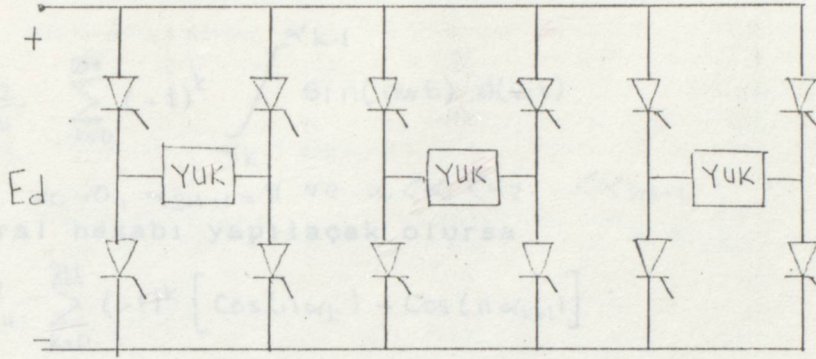
Görüldüğü gibi yuk üzerindeki  $V_{a-b}$  gerilimi için uç konum söz konusudur. Tam köprü evirici devresiyle elde edilen uç konumlu periyodik dalga şekline ait iki örnek Şekil 2.15 de, 3 fazlı tam köprü eviricinin temel devresi de Şekil 2.16 da verilmistir.



Şekil 2.14 Tek faz tam köprü evirici



Şekil 2.15 Şekil 2.14 un tipik dalga şekilleri



Şekil 2.16 Uç faz tam köprü evirici

#### 2.4.6. Yarım Köprü Eviricide Harmonik Eliminasyonu

Tek fazlı yarım köprü eviricinin iki konumlu çıkış dalga şekline analitik bir yaklaşımla harmonik incelemesi yapacak olursak yokedilebilen harmonik sayısı ile temel kare dalga işaretinin kıyılma sayısı arasında sabit bir ilişki olduğu görülür. Şekil 2.17 de yarı periyot boyunca M defa kıyılmış çıkış dalga şekli görülmektedir. Periyodik olan bu dalga şeklinin yarı dalga simetri olduğu düşünülürse aşağıdaki biçimde gösterilebilir.

$$f(\omega t) = -f(\omega t + \pi) \quad (2.12)$$

Burada  $f(\omega t)$  yarı periyotta M defa kıyılmış iki konumlu periyodik fonksiyondur. Şekil 2.17 de görüldüğü gibi M tane kıyımı belirler. Periyodik olan  $f(\omega t)$  dalga şeklini Fourier serisine açarsak

$$f(\omega t) = \sum_{n=1}^{\infty} \left[ a_n \sin(n\omega t) + b_n \cos(n\omega t) \right] \quad (2.13)$$

Burada

$$a_n = \frac{1}{\pi} \int_0^{\pi} f(\omega t) \sin(n\omega t) d(\omega t) \quad (2.14)$$

$$b_n = \frac{1}{\pi} \int_0^{\pi} f(\omega t) \cos(n\omega t) d(\omega t) \quad (2.15)$$

(2.14) de  $f(\omega t)$  ifadesi kullanılır ve yarı dalga simetri özelliği kullanılırsa

$$a_n = \frac{2}{\pi} \sum_{k=0}^{2M} (-1)^k \int_{\alpha_k}^{\alpha_{k+1}} \sin(n\omega t) d(\omega t) \quad (2.16)$$

sonra  $\alpha_0 = 0$ ,  $\alpha_{2M+1} = \pi$  ve  $\alpha_0 < \alpha_1 < \alpha_2 \dots < \alpha_{2M+1}$  integral hesabı yapılaçak olursa

$$\begin{aligned} a_n &= \frac{2}{\pi} \sum_{k=0}^{2M} (-1)^k \left[ \cos(n\alpha_k) - \cos(n\alpha_{k+1}) \right] \\ &= \frac{2}{\pi} \left[ \cos n\alpha_0 - \cos n\alpha_{2M+1} + 2 \sum_{k=1}^{2M} (-1)^k \cos n\alpha_k \right] \end{aligned} \quad (2.17)$$

$\alpha_0 = 0$  ve  $\alpha_{2M+1} = \pi$

$$\cos n\alpha_0 = 1 \quad \cos n\alpha_{2M+1} = (-1)^n$$

bu durumda

$$a_n = \frac{2}{\pi} \left[ 1 - (-1)^n + 2 \sum_{k=1}^{2M} (-1)^k \cos n\alpha_k \right] \quad (2.18)$$

ve

$$b_n = -\frac{4}{\pi} \sum_{k=1}^{2M} (-1)^k \sin n\alpha_k \quad (2.19)$$

Yarım dalga simetri özelliğinden dolayı  $n$  sayısının çift değerleri için  $a_n = 0$  ve  $b_n = 0$  dir. Böylece tek sayılı  $n$  değerleri için

$$a_n = \frac{2}{\pi} \left[ 1 + \sum_{k=1}^{2M} (-1)^k \cos n\alpha_k \right] \quad (2.20)$$

$$b_n = -\frac{4}{\pi} \left[ - \sum_{k=1}^{2M} (-1)^k \sin n\alpha_k \right] \quad (2.21)$$

(2.20) ve (2.21) eşitlikleri  $2M$  değişkenli fonksiyonlardır. Bu değişkenler  $\alpha_1, \alpha_2, \dots, \alpha_{2M}$  dir. Buradaki  $2M$  değişkeni bulmak için  $2M$  eşitlik bulmak gerekir.  $M$  tane harmonik sıfıra eşitlenerek (2.20) ve (2.21) eşitliklerinden  $2M$  tane denklem yazılır.  $2M$  denklemden  $M$  tanesi  $b_n = 0$  eşitliklerinden çözülür.

$f(\omega t)$  nin çeyrek dalga simetrisi gözönüne alınırsa  $f(\omega t) = f(\pi - \omega t)$  yazılabilir.

Çeyrek dalga simetrisi uyarınca

$$\alpha_k = \pi - \alpha_{2M-k+1} \quad k = 1, 2, 3, \dots, M \quad (2.22)$$

(2.22) kullanılarak

$$\begin{aligned} \sin n\alpha_k &= \sin n(\pi - \alpha_{2M-k+1}) & (2.23) \\ &= \left[ \sin n\pi \cos n\alpha_{2M-k+1} - \cos n\pi \sin n\alpha_{2M-k+1} \right] \end{aligned}$$

$k = 1, 2, 3, \dots, M$

tek  $n$  ler için

$$\sin n\pi = 0 \quad \cos n\pi = -1$$

0 halde (2.23) ifadesi

$$\sin n\alpha_k = \sin n\alpha_{2M-k+1} \quad k = 1, 2, 3, \dots, M \quad (2.24)$$

(2.21) ve (2.24) ifadelerinden

$$b_n = \frac{4}{n\pi} \sum_{k=1}^M (\sin n\alpha_k - \sin n\alpha_{2M-k+1}) = 0 \quad (2.25)$$

(2.22) eşitliğinden

$$\cos n\alpha_k = \cos n(\pi - \alpha_{2M-k+1}) \quad k = 1, 2, 3, \dots, M \quad (2.26)$$

$n$  nin tek degerleri için bu ifade

$$\cos n\alpha_k = -\cos n\alpha_{2M-k+1} \quad k = 1, 2, 3, \dots, M \quad (2.27)$$

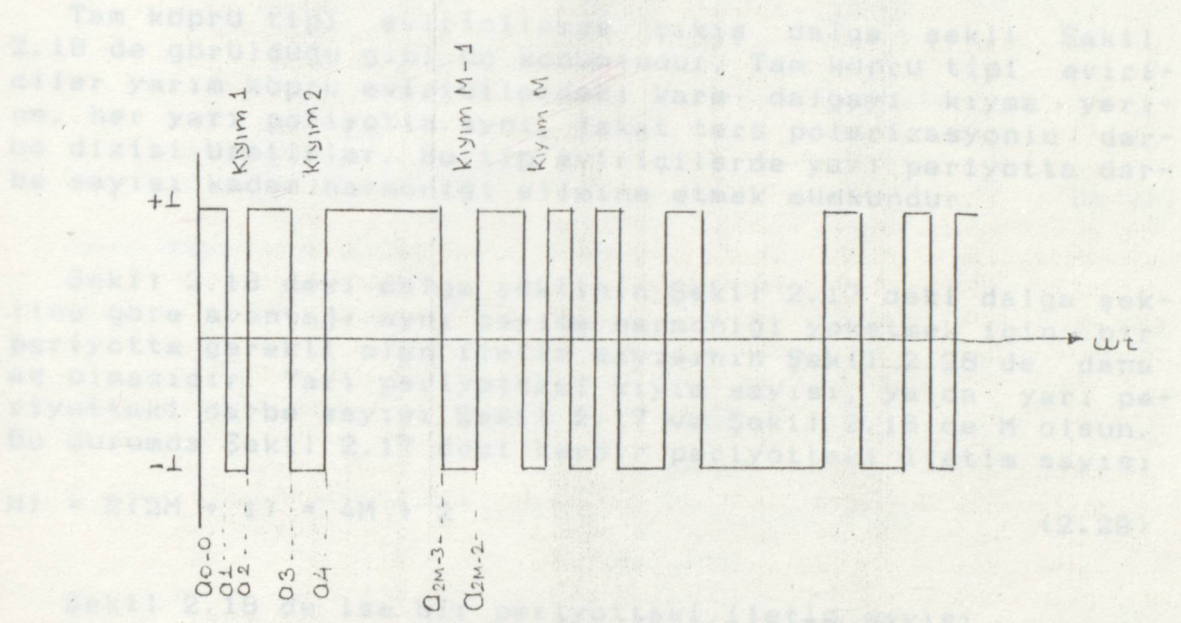
olur. (2.27) ve (2.20) ifadelerinden ise

$$a_n = \frac{4}{n\pi} \left[ 1 + 2 \sum_{k=1}^M (-1)^k \cos n\alpha_k \right] \quad (2.28)$$

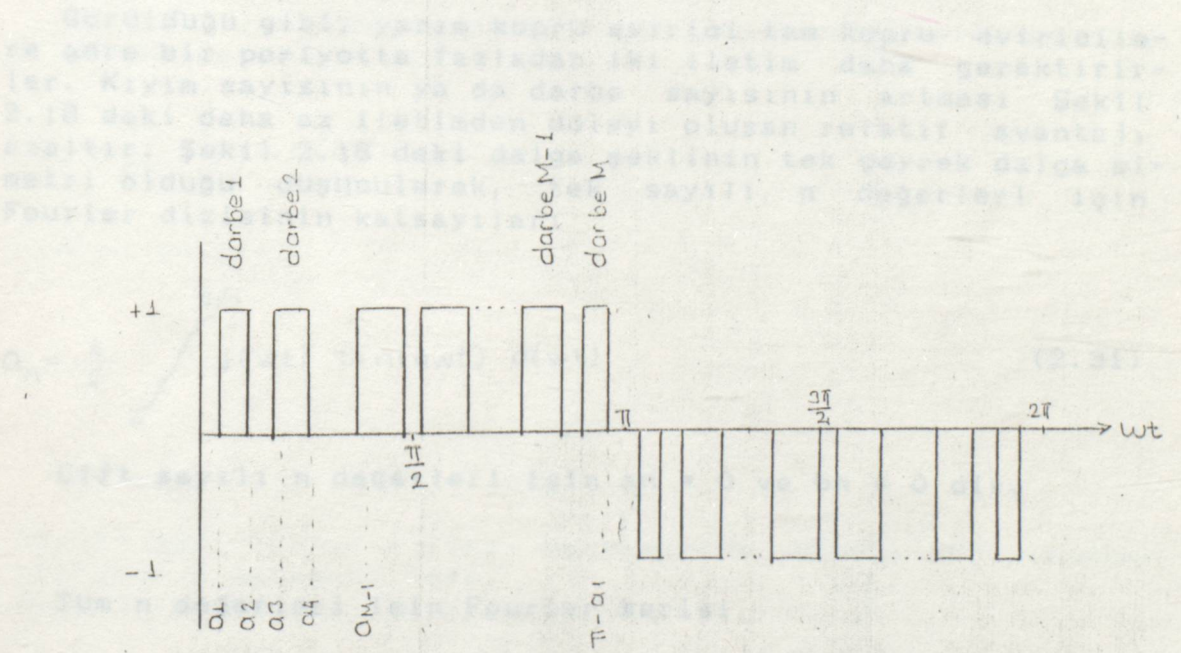
olarak yazılabilir.

**Teorem:** Yokedilmek istenen  $M$  tane harmonik için (2.28) ifadesinden  $M$  tane eşitlik sifira eşitlenerek buradan  $M$  tane degeri çözülür. Bu eşitlikler non-lineer olduklarından çözümleri için özel bir metod yoktur. Bu tür eşitlikleri çözmek için en pratik yol, deneme yanılma yöntemidir. Sayısal metod bu tür denklemleri çözmek için en iyi metodur.

## 2.4.7. Tam Köprü Eviricinin Harmonik Eleştirisi



Şekil 2.17 Yarı köprü eviricinin çıkış dalga şekli



Şekil 2.18 Tam köprü eviricinin çıkış dalga şekli

#### 2.4.7. Tam Köprü Eviricilerde Harmonik Eliminasyonu

Tam köprü tipi eviricilerde çıkış dalga şekli Şekil 2.18 de görüldüğü gibi uç konumludur. Tam köprü tipi eviriciler yarım köprü eviricilerdeki kare dalgayı kıyım yerine, her yarı periyotta aynı, fakat ters polarizasyonlu darbe dizisi üretirler. Bu tip eviricilerde yarı periyotta darbe sayısı kadar harmoniği elimine etmek mümkündür.

Şekil 2.18 deki dalga şeklinin Şekil 2.17 deki dalga şekline göre avantajı aynı sayıda harmoniği yoketmek için bir periyotta gerekli olan iletim sayısının Şekil 2.28 de daha az olmasıdır. Yarı periyottaki kıyım sayısı, ya da yarı periyottaki darbe sayısı Şekil 2.17 ve Şekil 2.18 de  $M$  olsun. Bu durumda Şekil 2.17 deki her bir periyottaki iletim sayısı

$$N_1 = 2(2M + 1) = 4M + 2 \quad (2.29)$$

Şekil 2.18 de ise bir periyottaki iletim sayısı

$$N_2 = 2(2M) = 4M \text{ dir.} \quad (2.30)$$

Görüldüğü gibi, yarım köprü evirici tam köprü eviricilere göre bir periyotta fazladan iki iletim daha gerektirirler. Kıyım sayısının ya da darbe sayısının artması Şekil 2.18 deki daha az iletimden dolayı oluşan relatif avantajı azaltır. Şekil 2.18 deki dalga şeklinin tek çeyrek dalga simetri olduğu düşünülerek, tek sayılı  $n$  değerleri için Fourier dizisinin katsayıları

$$a_n = \frac{4}{\pi} \int_0^{\pi/2} f(\omega t) \sin(n\omega t) d(\omega t) \quad (2.31)$$

Çift sayılı  $n$  değerleri için  $a_n = 0$  ve  $b_n = 0$  dir.

Tüm  $n$  değerleri için Fourier serisi

$$f(\omega t) = \sum_{n=1}^{\infty} a_n \sin(n\omega t) \quad (2.32)$$

Şekil 2.18 ve 2.31 ifadesinden tek sayılı  $n$  ve tek sayılı  $M$  değerleri için

$$\begin{aligned}
 a_n &= \frac{4}{\pi} \left[ \int_{\alpha_1}^{\alpha_2} \sin(nwt) d(wt) + \int_{\alpha_2}^{\alpha_4} \sin(nwt) d(wt) \right. \\
 &\quad \left. + \dots + \int_{\alpha_M}^{\pi/2} \sin(nwt) d(wt) \right] \\
 &= \frac{4}{n\pi} \sum_{k=1}^M (-1)^{k+1} \cos n\alpha_k \quad (2.33)
 \end{aligned}$$

Tek sayılı n değerleri için

$$\cos n(\pi/2) = 0 \quad (2.34)$$

Tek sayılı n ve çift sayılı M değeri için

$$\begin{aligned}
 a_n &= -\frac{4}{\pi} \left[ \int_{\alpha_1}^{\alpha_2} \sin(nwt) d(wt) + \int_{\alpha_3}^{\alpha_4} \sin(nwt) d(wt) \right. \\
 &\quad \left. + \dots + \int_{\alpha_{M-1}}^{\alpha_M} \sin(nwt) d(wt) \right] \quad (2.35) \\
 &= -\frac{4}{n\pi} \sum_{k=1}^M (-1)^{k+1} \cos n\alpha_k
 \end{aligned}$$

(2.33) ve (2.35) ifadeleri aynı olduğundan herhangi bir M ve tek değerli n için

$$a_n = \frac{4}{n\pi} \sum_{k=1}^M (-1)^{k+1} \cos n\alpha_k \quad (2.36)$$

olarak yazılır.

Burada  $0 < \alpha_1 < \alpha_2 < \dots < \alpha_M < \pi/2$

(2.36) eşitlikleri sıfıra eşitlenerek yokedilmek istenen herhangi M harmonik için değerleri çözülür. Yani

$$f_i(\alpha) = \frac{4}{n_i\pi} \sum_{k=1}^M (-1)^{k+1} \cos n_i \alpha_k = 0 \quad (2.37)$$

Burada  $n_i$ ,  $i = 1, 2, 3, \dots, M$  için yokedilecek harmoniklerdir.

#### 2.4.8. Non-Linear Denklem Sisteminin Çözümü İçin Sayısal Metod

M değişkenli olan non-linear denklem sistemi

$$f_i(\alpha_1, \alpha_2, \dots, \alpha_M) = 0 \quad i = 1, 2, 3, \dots, M \quad (2.38)$$

olarak gösterilebilir.

Buradaki M tane eşitlik seçilen evirici tipine göre (2.36) ya da (2.28) ifadelerinin yokedilmek istenen M harmonik için sıfıra eşitlenmesiyle oluşturulur. (2.38) ifadesini vektor notasyonunda

$$f(\alpha) = 0$$

olarak yazabiliriz. Burada,

$$f = [f_1 \ f_2 \ \dots \ f_M]^T \quad \text{MX1 matris}$$

$$\alpha = [\alpha_1 \ \alpha_2 \ \dots \ \alpha_M]^T \quad \text{MX1 matris}$$

Non-Linear olan bu eşitlikler yaklaşık çözüm civarında lineer hale getirilerek çözümü aranır. Bunun için izlenecek yol,

1) Tahmin edilen

$$\alpha^0 = [\alpha_1^0, \alpha_2^0, \dots, \alpha_M^0]^T$$

çözüm takımı oluşturulur.

2)  $f(\alpha^0) = f^0$

matrisi hesaplanır.

3)  $f(\alpha) = 0$

ifadesi tahmin vektörü civarında

$$f^0 + \left[ \frac{\delta f}{\delta \alpha} \right]^0 d\alpha = 0$$

23

şeklinde lineerize edilir.

Buradaki turev matrisi

$$\left[ \frac{\delta f}{\delta \alpha} \right]^0 = \begin{bmatrix} \frac{\delta f_1}{\delta \alpha_1} & \frac{\delta f_1}{\delta \alpha_2} & \dots & \frac{\delta f_1}{\delta \alpha_M} \\ \frac{\delta f_2}{\delta \alpha_1} & \frac{\delta f_2}{\delta \alpha_2} & \dots & \frac{\delta f_2}{\delta \alpha_M} \\ \vdots & \vdots & \ddots & \vdots \\ \frac{\delta f_M}{\delta \alpha_1} & \frac{\delta f_M}{\delta \alpha_2} & \dots & \frac{\delta f_M}{\delta \alpha_M} \end{bmatrix}$$

$$4) f^0 + \left[ \frac{\delta f}{\delta \alpha} \right]^0 d\alpha = 0$$

eşitliğinden  $d\alpha = [d\alpha_1 \ d\alpha_2 \ \dots \ d\alpha_M]$  çözülür.

5) 1)den 5)e kadar yapılan işlemler

$$\alpha' = \alpha^0 + d\alpha$$

yapılarak  $f(\alpha) = 0$  ifadesi istenilen yaklaşıklığa gelinceye kadar devam edilir.

Çözümünden uzaklaşılması durumunda ilk tahminler değiştirilerek çözüm algoritması yeniden denenebilir. Bu yöntem deneme yanılma yöntemidir. Bulunacak olan çözüm takımının

$$0 < \alpha_1 < \alpha_2 \dots < \alpha_M < \pi/2$$

olması gereklidir.

### 3. BÖLÜM

#### GERÇEKLENEN SİSTEMİN TANITIMI

Gerçeklenen sistemin blok gösterimi şekil 3.1 de gösterilmiştir. Şekil 3.1 den görüleceği üzere gerçekleştirilen sistem temel hatlarıyla 5 bloktan oluşmaktadır. Bu bloklarla ilgili ayrıntılı bilgi ilerde verilecektir. Yalnız, sistemi besleyen 48v nominal DC kaynak yada aku grubu bu çalışmanın dışında olduğu için onlarla ilgili hic bir ayrıntıya girmeyeceğiz.

Sistem, 48V nominal DC kaynak yada aku grubu ile beslenir, çıkışında 50 Hz sabit frekans, 220V rms sabit gerilim elde edilir. Gücü 250 VA olarak tasarlanmıştır. Giriş gerilimi sürekli monitor edilir. Giriş gerilimi 44V ile 60V arasında ise eviricinin çalışmasına mücade edilir. Şayet bu sınırların dışında ise, çıkışın gerilim regülasyonunu bozaçağından dolayı evirici susturulur ve kullanıcıya alarm verilir.

Sistemdeki elektronik devreler, 40V ile 60V arasında regüleli DC-DC gerilim üreten anahtarlama güç kaynağı ile beslenir. Şekil 3.2

Evirici yüksek frekansta (50 KHz) anahtarlama sinüzoidal darbe genişlik modülasyonu metoduna dayanan darbe dizileriyle sürülür. Bu darbe dizilerini kontrol devresinde bulunan darbe genişlik modulator entegresi, tam doğrultulmuş referans 50 Hz sinüzoidal dalga ile çıkıştan alınıp tam doğrultulmuş 50 Hz sinüzoidal dalga ile karşılaştırarak üretir. Çıkıştaki sinüzoidal dalganın kalitesi, referans dalganın kalitesine bağlıdır. Bundan dolayı referans sinüzoidal dalga sayısal olarak elde edilir. Eviricinin güç kısmı tektir, iki kısımdan oluşmuştur. Birinci bölüm çıkıştaki sinüzoidal dalganın pozitif kısmını, diğeri ise negatif kısmını üretir. Böyle tasarlanmasının birkaç amacı vardır.

1. İzolasyon transformatorunun boyutu küçülmüştür.
2. Çıkıştaki tranzistörlerin üzerindeki gerilim stresini azaltmıştır.

Eviricinin yüksek frekansta (50 KHz) sinuzoidal darbe genişlik modülasyonuna dayanan darbe dizisiyle sürülmesinin sağladığı, yüksek verim ve boyutunun küçük olması gibi avantajların yanında besleme kaynağına ve yüke gürültü verme gibi dezavantajları vardır. Bundan dolayı sistemin giriş ve çıkışına filtre konmuştur. (Şekil 3.1)

Sistemde enerji akışı iki yönlüdür, sistemden yüke (direnç yüklerde) sürekli ve yükten sisteme gerilim ile akım arasındaki faz farkına (reaktif yüklerde) bağlı olarak enerji transfer olur. Eviricinin yapısı itibariyle reaktif yükten sisteme gelecek enerjiye karşı tıkamadadır. Bunun sonucunda çıkıştaki dalga şeklinde bozulmalar olur. Bu durumda reaktif yük kompanzasyon devresi devreye girer ve reaktif enerjiyi üzerinde harcar.

Sistem kısa devreye karşı tam korumalıdır. Kısa devre anında evirici susar ve kısa devre sürekli monitor edilir; kısa devre kalktığı anda evirici hiç bir elle müdahaleye gerek olmadan devreye girer.

Aşağıda, gerçekleştirilen sistemin tasarımı bloklar halinde ele alınarak anlatılacaktır. Ayrıca, kullanılan elemanların listesi ve tanıtımı ekler kısmında verilmiştir.



### 3.1 Yardımcı Besleme Devresi

Yardımcı besleme kaynağı anahtarlama " fly - back " modda çalışan bir DC-DC çeviricidir. Anahtarlama DC-DC çeviriciler, lineer seri regülatörlere göre yüksek verim ve minimum boyut açısından üstün oldukları için tercih edilmiştir.

Şekil 3.2 de görüldüğü üzere yardımcı besleme kaynağının çıkışlarından 3 tanesi +15V, biri -12V ve biride +5V olmak üzere toplam beş çıkışı vardır. +5V, eviricinin kontrol bölümünde bulunan mikrokontrolör devresini besler. -12V, evirici kontrol bölümünde bulunan DAC a (digital to analouge converter) referans gerilim vermek için kullanılmıştır. +15V gerilimlerden ikisi çıkıştaki tranzistörleri izole sürmek için, diğeri ise elektronik devreleri besler.

Darbe genişlik modulator entegresi olarak (3526) kullanılmıştır. 3526 kendi ürettiği referans gerilimle, çıkıştan (+5V) alınan gerilimle karşılaştırarak darbe genişliği module edilmiş 40 KHz frekansta darbe üretir. Butun çıkışlar girişin, 40V ile 60V arasında değişimine karşılık sabittir. Aşağıda " fly - back " çeviricilerin prensipleri ve kullanılan transformatörün sarım hesapları verilecektir.

#### 3.1.1 " Fly\_Back " Çevirici

Standart bir " fly-back " çevirici trafosunda birbirine zıt kutuplu iki sargı bulunur. SIPMOS tranzistör iletime girdiğinde doğrultucu D1 diyodunun anot-katod gerilimi negatif olacağından transformatörün sekonder sargısından akım akmaz. Tranzistör iletime girdiğinde primer sargısından manyetik akım akar. Bu akım çoğu transformatörün hava aralığında olmak üzere ferit çekirdekli trafoda manyetik enerji depolanmasını sağlar. Tranzistör iletimde olmadığı sürede sargılardaki gerilimler yön değiştirir. Sekonder sargı gerilimi doğrultucu D1 diyodu iletime kadar yükselir ve çıkış gerilimi  $V_o$  gerilimine ulaşır. Tranzistör iletimden çıktığı anda transformatörün manyetik akısı sabit olduğundan primer akımına bağlı olarak sargıların çevirme oranıyla orantılı ani bir akım sekonder sargısından akar. Bu nedenle D1 diyodu yüksek akımları yutabilecek  $C_o$  kapasitesine direk bağlanır.

Devredeki C1 kapasitesi doğrultulmuş hat gerilimini düzeltmek ve çevirici tarafından çekilen ufak endüktif akım darbelerini sağlamak için kullanılır.

" Fly-back" çeviriciler trapezoidal karakteristikli yada "sawtooth" karakteristikli olarak ayrılabilirler. Trapezoidal karakteristikli eviricide sekonder sargısındaki akım sıfıra düşmeden tranzistör yeniden ilettime sokulur. Bu modda çalışmanın en önemli özelliği çıkış akımları karşılaştırıldığında tepe akım değeri sawtooth şekline göre daha küçük olmasıdır.

Trapezoidal karakteristikli eviricide çıkış gerilimi,  

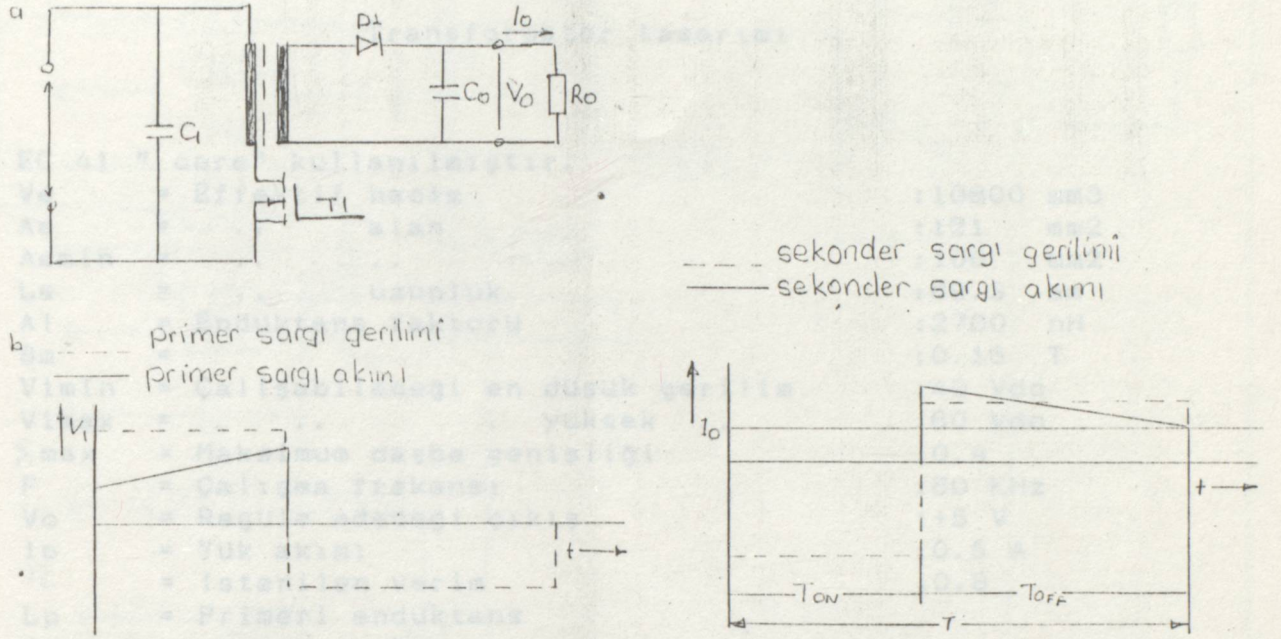
$$V_o = V_1 \cdot (N_2 / N_1) \cdot (T_{on} / T) \cdot (1 / (1 - T_{on} / T)) \quad (3.1)$$
N1: Primer sargı tur sayısı,  
N2: Sekonder sargı tur sayısı,

Çıkış ifadesinde görüldüğü gibi  $V_o$  çıkış gerilimi  $T_{on} / T$  değişimiyle değişir. Fakat bu değişim lineer olmayıp  $1 / (1 - T_{on} / T)$  ifadesine göre de değişmekte olup  $T_{on} / T$  oranı 1 e yaklaştıkça çıkış geriliminin değeri büyür. Bu nedenle çıkış geriliminin ve tranzistör geriliminin yüksek değerlere çıkmasını önlemek için fly-back çeviriciler yüksüz çalıştırılmazlar.

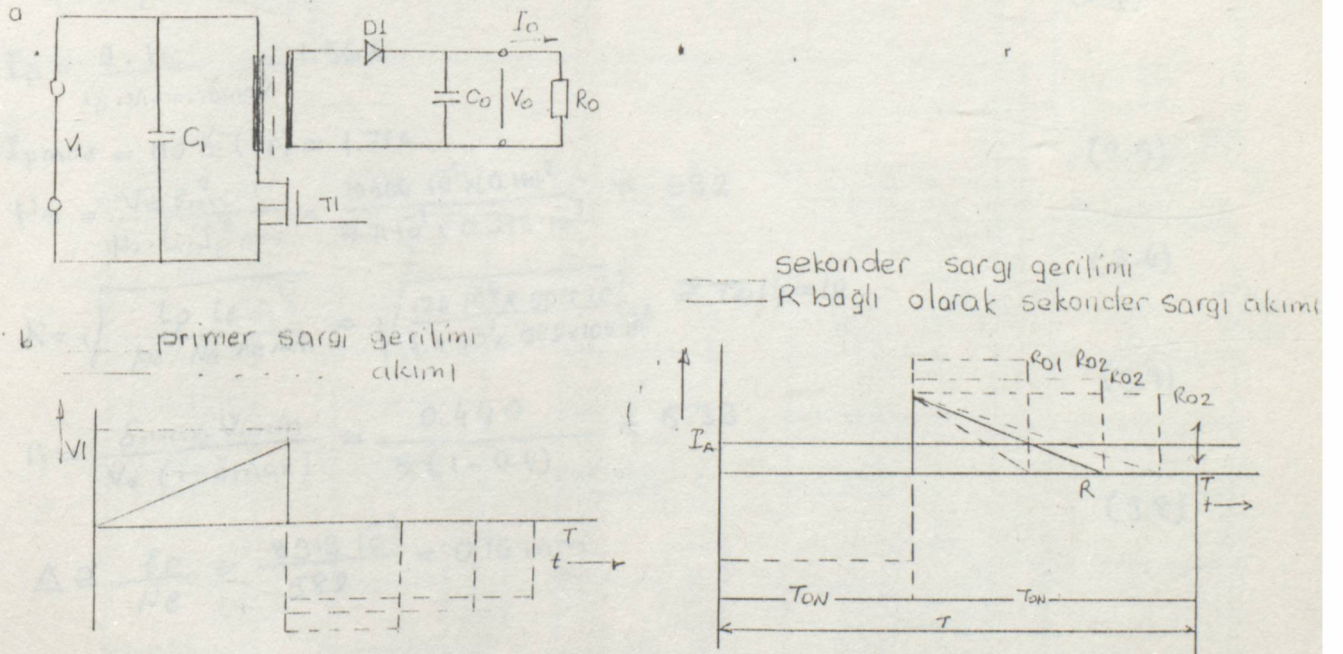
Sawtooth karakteristikli fly-back eviricilerde çıkış gerilimi,  

$$V_o = V_1 \sqrt{T / (2 \cdot L_1) \cdot R_o \cdot T_{on} / T} \quad (3.2)$$
L1: primer sargısı endüktansı,

Bu tip eviricilerde sekonder sargıdan geçen akım sıfıra inmeden tranzistör yeniden ilettime sokulmaz. Bu modun avantajı tranzistör ilettime girdiğinde akım akmaması ve D1 diodunda önemli bir akım yükselmesi olmamasıdır.



Şekil 3.3 a) Flyback çevirici b) ve c) sargılarından "trapezoidal" akım akan transformatörün transfer karakteristiği



Şekil 3.4 a) Flyback çevirici b) ve c) sargılarından "sawtooth" akım akan transformatörün transfer karakteristiği

## Transformatör tasarımı

EC 41 " core" kullanılmıştır.

$V_e$	=	Effektif hacim	:10800	mm <sup>3</sup>
$A_e$	=	.. alan	:121	mm <sup>2</sup>
$A_{emin}$	=	.. ..	:106	mm <sup>2</sup>
$L_e$	=	.. uzunluk	:89.3	mm
$A_l$	=	Enduktans faktörü	:2700	nH
$B_m$	=		:0.16	T
$V_{imin}$	=	Çalışabileceği en düşük gerilim	:40	Vdc
$V_{imax}$	=	.. .. . yuksek ..	:60	Vdc
$\delta_{max}$	=	Maksimum darbe genişliği	:0.4	
$F$	=	Çalışma frekansı	:80	KHz
$V_o$	=	Regüle edeceği çıkış	:+5	V
$I_o$	=	Yük akımı	:0.5	A
$\eta$	=	İstenilen verim	:0.8	
$L_p$	=	Primeri enduktans		
$I_p$	=	.. akım		
$\mu_e$	=	Effektif permeability		
$N$	=	Primeri tur sayısı		
$n$	=	sargı oranı		
$\Delta$	=	Hava aralığı		

$$L_p = \frac{\mu}{2 \cdot \rho_o \cdot f} (V_{imin} \delta_{max})^2 = \frac{0.2}{2 \times 10 \times 80 \cdot 10^3} (40 - 0.4)^2 = 128 \mu H \quad (3.3)$$

(3.4)

$$I_p = \frac{2 \cdot P_o}{\eta \cdot V_{imin} \cdot \delta_{max}} = 1.56 A$$

$$I_{pmax} = 110 \% (I_p) = 1.71 A$$

(3.5)

$$\mu_e = \frac{V_e B_m^2}{\mu_o \cdot L \cdot I_{pmax}^2} = \frac{10800 \cdot 10^3 \times (0.16)^2}{4 \cdot \pi \cdot 10^{-7} \times 0.378 \cdot 10^3} = 582$$

(3.6)

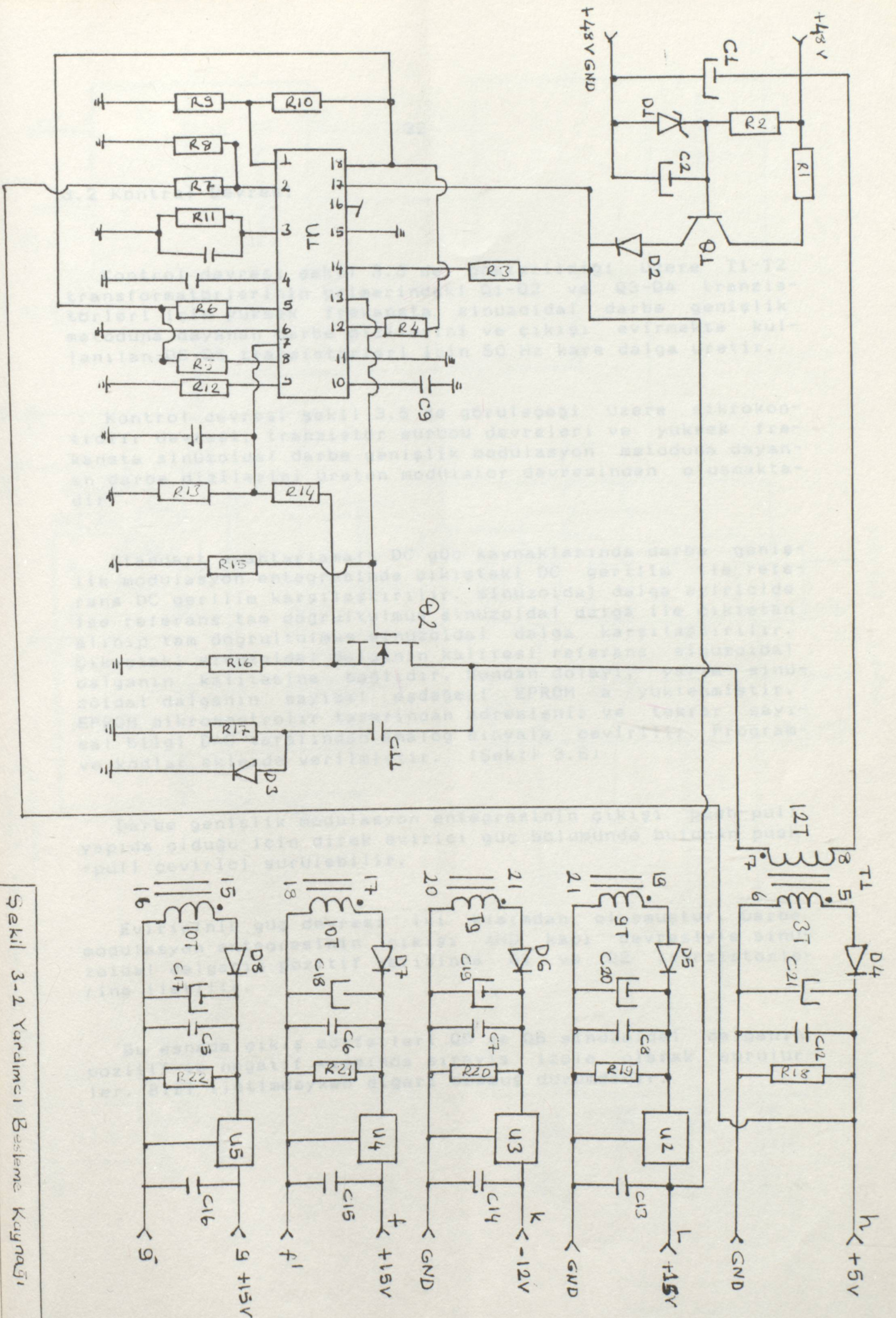
$$N = \sqrt{\frac{L_p L_e}{\mu_o \mu_e A_{emin}}} = \sqrt{\frac{128 \cdot 10^6 \times 89.3 \cdot 10^{-3}}{4 \cdot \pi \cdot 10^{-7} \times 582 \times 106 \cdot 10^6}} \approx 12.14 = 12$$

(3.7)

$$\eta = \frac{\delta_{max} \cdot V_{imin}}{V_o (1 - \delta_{max})} = \frac{0.440}{5 (1 - 0.4)} = 0.147$$

(3.8)

$$\Delta \approx \frac{L_e}{\mu_e} = \frac{89.3 \cdot 10^{-3}}{582} = 0.15 \text{ mm}$$



Şekil 3-2 Yardımcı Besleme Kaynağı

### 3.2 Kontrol Devresi

Kontrol devresi şekil 3.8 de gösterildiği üzere T1-T2 transformatörlerinin primerindeki Q1-Q2 ve Q3-Q4 tranzistörleri için yüksek frekansta sinüzoidal darbe genişlik metoduna dayanan darbe dizilerini ve çıkışı evirmekte kullanılan Q5-Q6 tranzistörleri için 50 Hz kare dalga üretir.

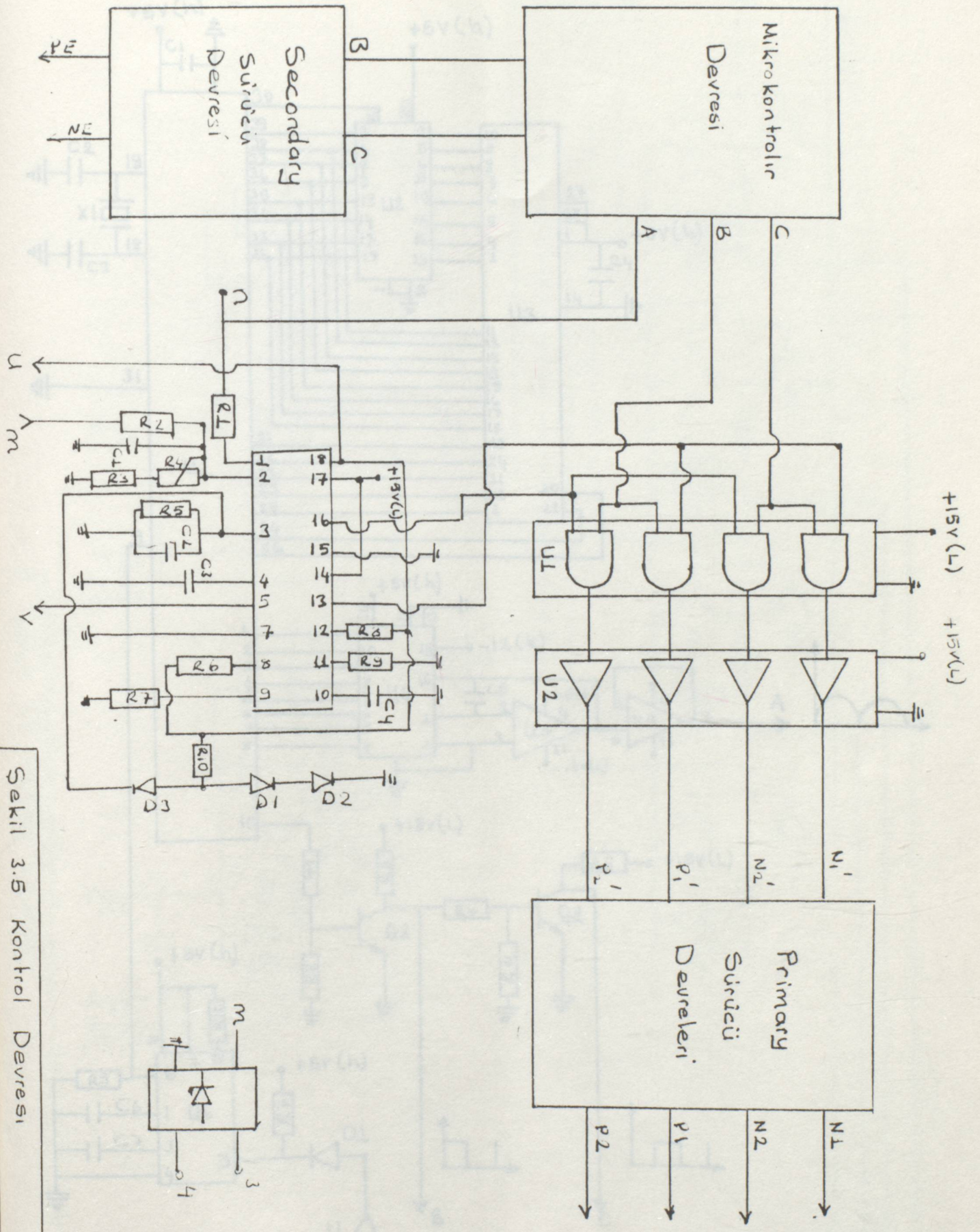
Kontrol devresi şekil 3.5 de görüleceği üzere mikrokontrolör devresi, tranzistör sürücü devreleri ve yüksek frekansta sinüzoidal darbe genişlik modülasyon metoduna dayanan darbe dizilerini üreten modulator devresinden oluşmaktadır.

Standart anahtarlama DC güç kaynaklarında darbe genişlik modülasyon entegresinde çıkıştaki DC gerilim ile referans DC gerilim karşılaştırılır. Sinüzoidal dalga eviricide ise referans tam doğrultulmuş sinüzoidal dalga ile çıkıştan alınıp tam doğrultulmuş sinüzoidal dalga karşılaştırılır. Çıkıştaki sinüzoidal dalganın kalitesi referans sinüzoidal dalganın kalitesine bağlıdır. Bundan dolayı, yarım sinüzoidal dalganın sayısal eşdeğeri EPROM a yüklenmiştir. EPROM mikrokontrolör tarafından adreslenir ve tekrar sayısal bilgi DAC tarafından analog sinyale çevirilir. Program ve kodlar eklerde verilmiştir. (Şekil 3.6)

Darbe genişlik modülasyon entegresinin çıkışı push-pull yapıda olduğu için direk evirici güç bölümünde bulunan push-pull çevirici sürülebilir.

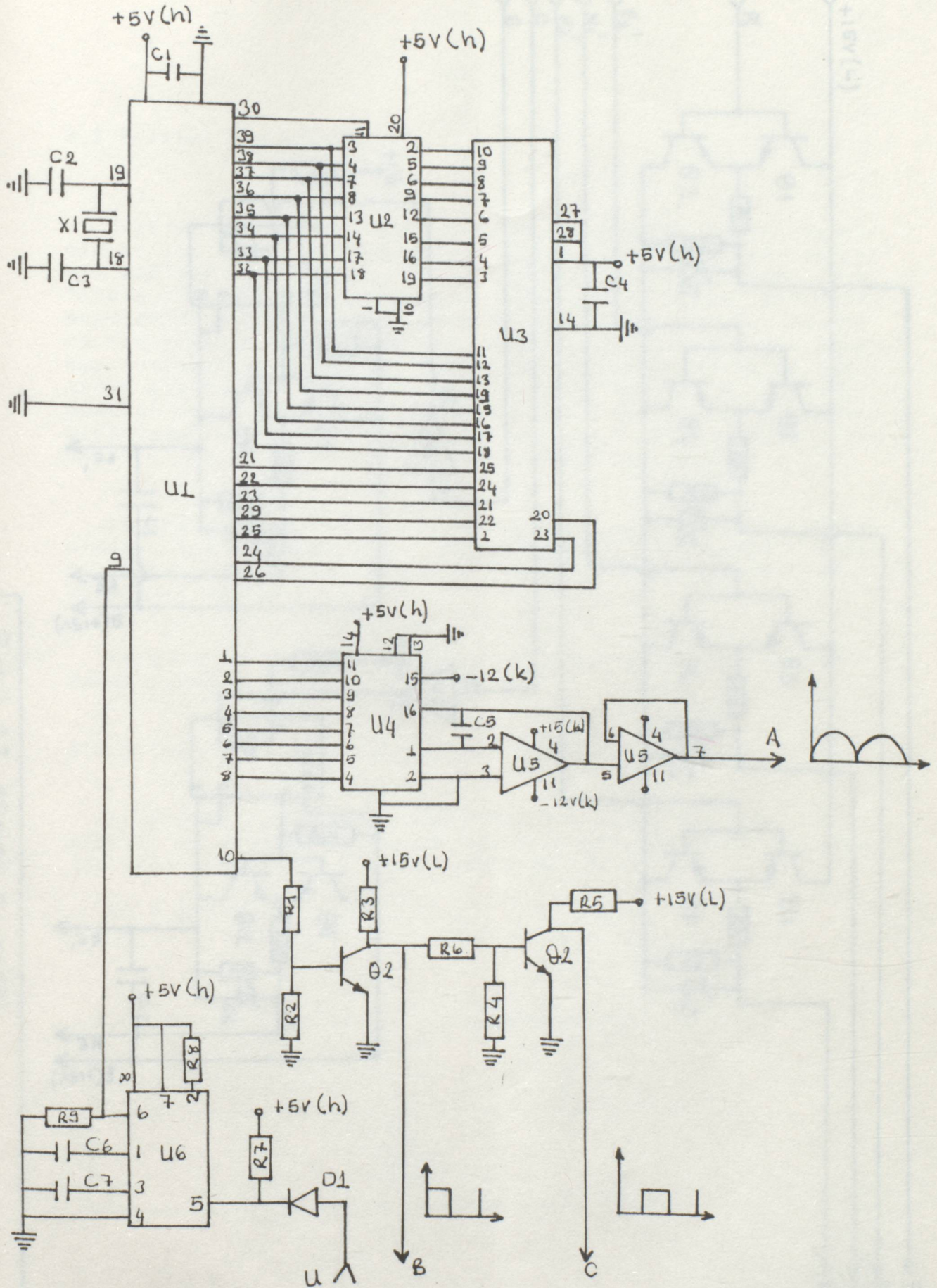
Eviricinin güç devresi iki kısımdan oluşmuştur. Darbe modülasyon entegresinin çıkışı AND kapı devresiyle sinüzoidal dalganın pozitif yarısında Q1 ve Q2 tranzistörlerine iletilir.

Bu esnada çıkış mosfetleri Q5 ve Q6 sinüzoidal dalganın pozitif ve negatif kısmında sırayla izole olarak sürülürler. Biri iletimdeyken diğeri susmuş durumdadır.

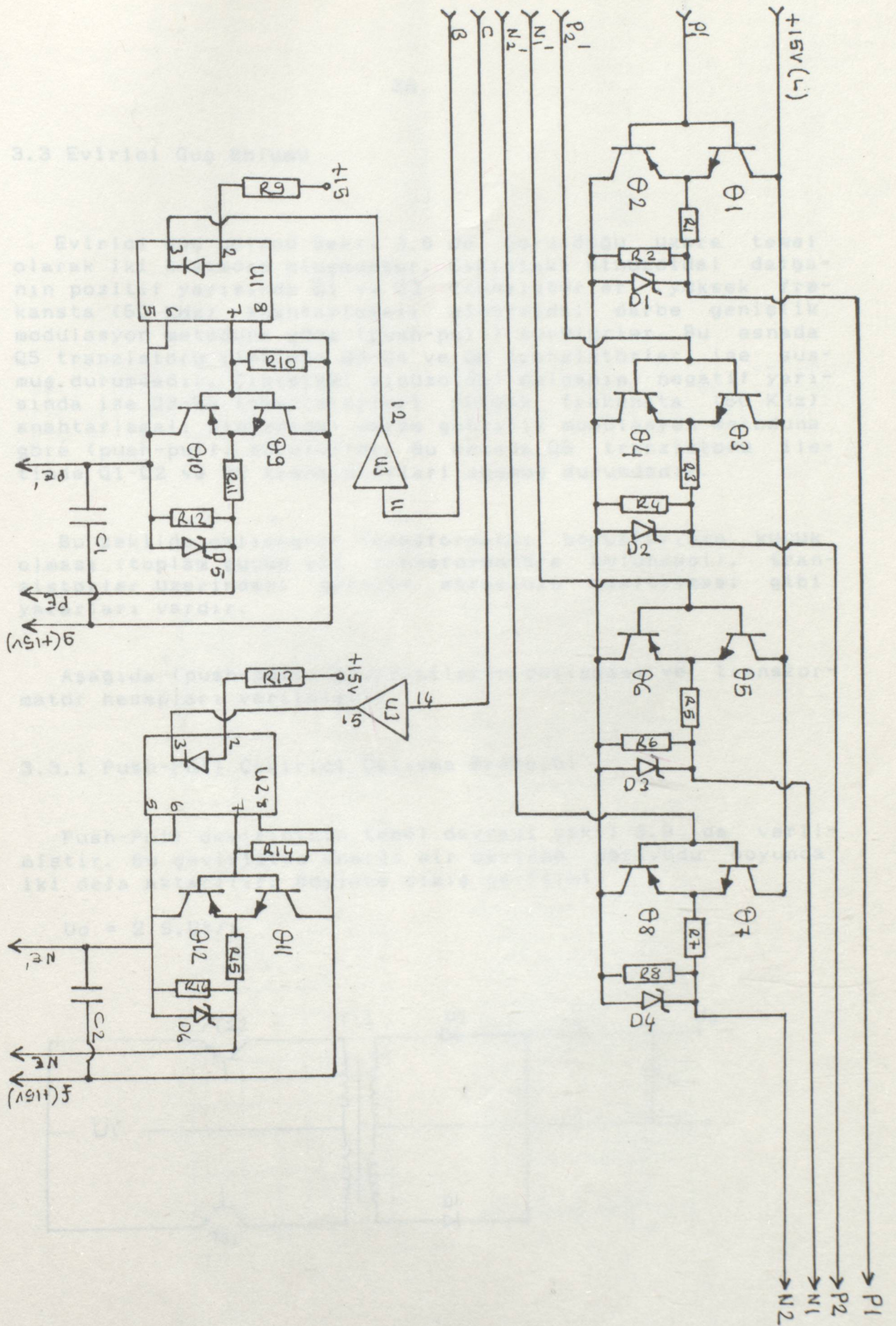


Sekil 3.5 Kontrol Devresi

Sekil 3.6 Mikrokontrolör Devresi



Şekil 3-6 'Microcontroller' Devresi



Şekil 3.7 Sürücü Devreleri

### 3.3 Evirici Güç Bölümü

Evirici güç bölümü Şekil 3.8 de görüldüğü üzere temel olarak iki kısımdan oluşmuştur. Çıkıştaki sinüzoidal dalganın pozitif yarısında Q1 ve Q2 tranzistörleri yüksek frekansta (50 KHz) anahtarlama sinüzoidal darbe genişlik modülasyon metoduna göre (push-pull) sürülürler. Bu esnada Q5 tranzistörü iletimde Q3-Q4 ve Q6 tranzistörleri ise susmuş durumdadır. Çıkıştaki sinüzoidal dalganın negatif yarısında ise Q3-Q4 tranzistörleri yüksek frekansta (50 KHz) anahtarlama sinüzoidal darbe genişlik modülasyon metoduna göre (push-pull) sürülürler. Bu esnada Q6 tranzistörü iletimde Q1-Q2 ve Q5 tranzistörleri susmuş durumdadır.

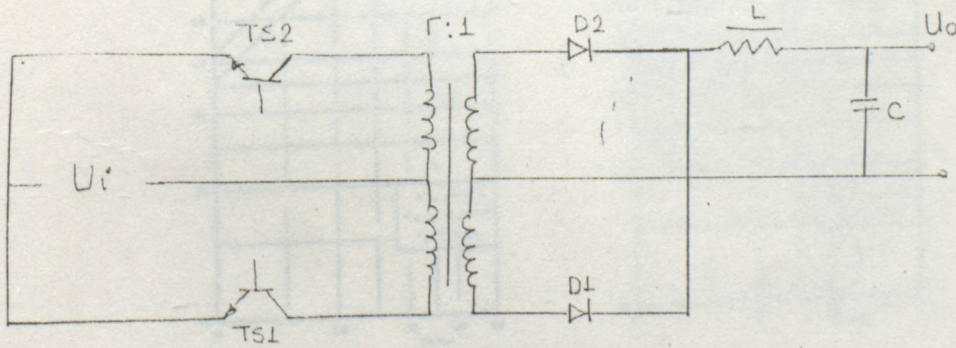
Bu şekilde çalışmanın transformatör boyutlarının küçük olması (toplam gücün iki transformatöre bölünmesi), tranzistörler üzerindeki gerilim stresinin azaltılması gibi yararları vardır.

Aşağıda (push-pull) çeviricilerin çalışması ve transformatör hesapları verilmiştir.

#### 3.3.1 Push-Pull Çevirici Çalışma Prensipleri

Push-Pull çeviricinin temel devresi Şekil 3.9 da verilmiştir. Bu çeviricide enerji bir çevirme periyodu boyunca iki defa aktarılır. Böylece çıkış gerilimi;

$$U_o = 2.S.U_i/r$$

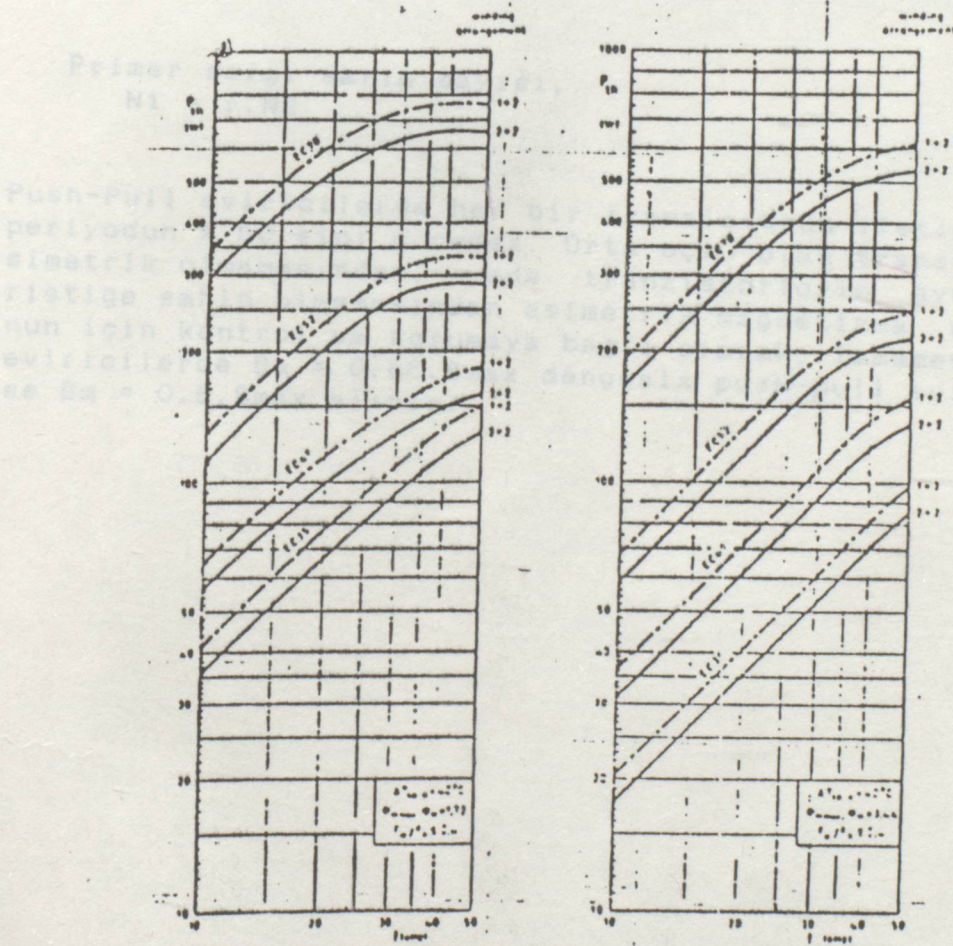


Şekil 3.9 Push-Pull Çevirici

### Transformatör tasarımı

Transformatör öncelikle uygun çekirdek (core) seçimi Şekil 3.10 dan yapılır. Şekil 3.10 da değişik çekirdeklerin çalışma frekansı ve sargı tipine göre çalışabilecekleri güç belirtilmektedir.

f: Çeviricinin çalışma frekansı,  
Ac: Minimum çekirdek kesiti,  
Ba: 0.5 ...



Şekil 3.10 P-F Egrileri

Transformatör tur sayıları  
Transformatör çevirme oranı : r

$$r = 2 \cdot \frac{\delta_{\text{emax}} U_{\text{jmin}}}{U_{\text{a}} + V_{\text{F}} + V_{\text{R}}} \quad (3.9)$$

V<sub>f</sub>: Çıkış diyodu üzerindeki geilim,  
V<sub>r</sub>: Çıkış şoku ve iletkenlerdeki gerilim düşümü

Minumum sekonder sarım sayısı

$$n_{2,\text{min}} = \frac{(S U_i)_{\text{max}}}{2 \cdot r \cdot f_{\text{min}} \cdot A_c \cdot B_m} \quad (3.10)$$

f: Çeviricinin çalışma frekansı,  
A<sub>c</sub>: Minumum çekirdek kesiti,  
B<sub>m</sub>: (0.5 ..... 0.85). B<sub>max</sub>

Primer sargı sarım sayısı,  
N<sub>1</sub> = r.N<sub>2</sub>

(3.11)

Push-Pull eviricilerde her bir tranzistörün iletim süresi, periyodun % 50 sini geçemez. Orta uçlu olan transformatörün simetrik olmamasından, yada tranzistörlerin aynı karekteristiğe sahip olmamasından asimetric magnetizma oluşur. Bunun için kontrol ve korumaya bağlı olarak, tamamen korumalı eviricilerde B<sub>m</sub> = 0.85.B<sub>max</sub> dengersiz push-pull eviricide ise B<sub>m</sub> = 0.5.B<sub>max</sub> alınır.

Gerçeklenen çıkış transformatörlerinin tasarımı;

$$V_{\min} = 40V$$

$$V_{\max} = 60V$$

$$I_0 = 1.5A$$

$$f = 50 \text{ KHz}$$

$$\delta_{\max} = 0.45$$

$$U_0 = 320V$$

$$\alpha = 1.5$$

$$\epsilon = 1.15$$

$$q = 2 \times \frac{\delta_{\max} V_{\min}}{U_0} = 2 \times \frac{0.45 \cdot 40}{320} = 0.1125$$

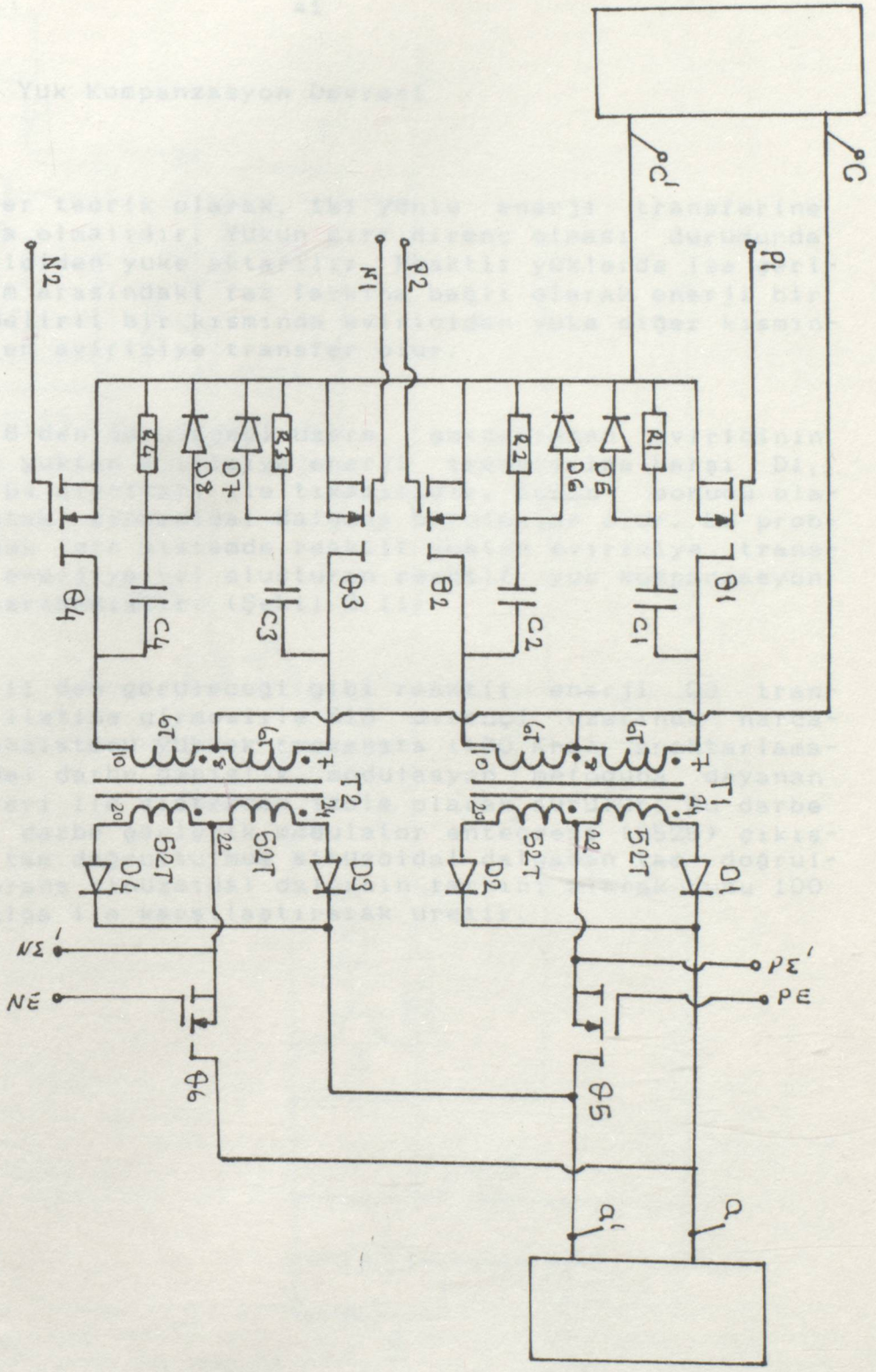
$$N_{2\min} = \frac{\delta_{\max} V_{i(\min)}}{2 \cdot r \cdot f_{\min} A_c B_m} = \frac{0.45 \cdot 40}{2(0.1125) 50 \cdot 10^3 133.8 \cdot 10^{-6} \cdot 0.232}$$

$$N_{2\min} = 52 \text{ Tur}$$

$$N_1 = r N_2$$

$$N_1 = 0.1125 \cdot 52$$

$$N_1 = 6 \text{ Tur}$$



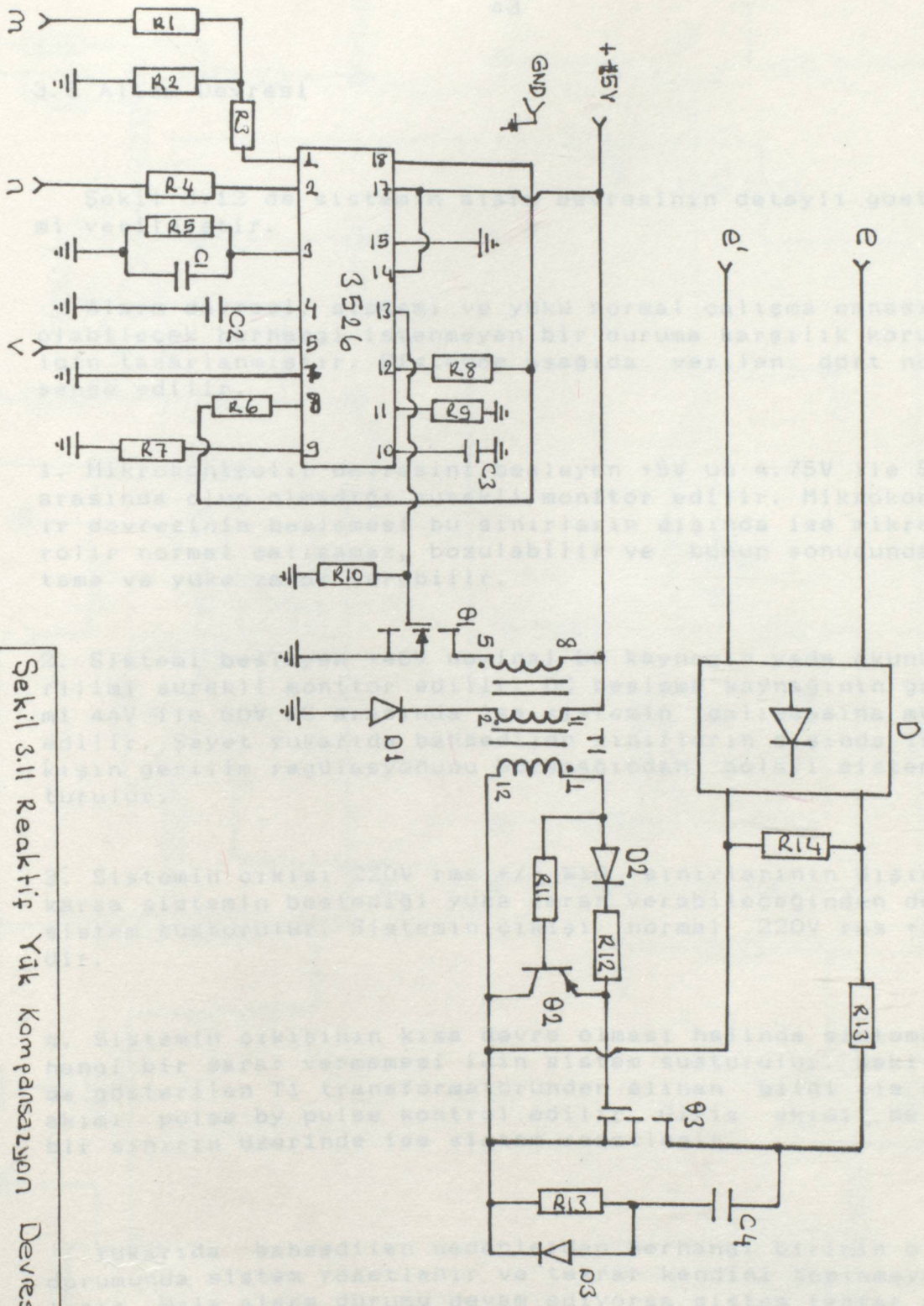
Şekil 3.8 Evirici Güç Devresi

### 3.4 Reaktif Yuk Kompanzasyon Devresi

Eviriciler teorik olarak, iki yönlü enerji transferine uygun yapıda olmalıdır. Yukun sırf direnç olması durumunda enerji eviriciden yüke aktarılır. Reaktif yüklerde ise gerilim ile akım arasındaki faz farkına bağlı olarak enerji bir periyodun belirli bir kısmında eviriciden yüke diğer kısmında ise yukten eviriciye transfer olur.

Şekil 3.8 den görüleceği üzere, gerçekleşen eviricinin güç bölümü, yukten eviriciye enerji transferine karşı D1, D2, D3, ve D4 diyotları ile tıkamadadır. Bunun sonucu olarakta çıkıştaki sinüzoidal dalgada bozulmalar olur. Bu problemi gidermek için sistemde reaktif yukten eviriciye transfer olaçak enerjiye yol oluşturan reaktif yuk kompanzasyon devresi tasarlanmıştır. (Şekil 3.11)

Şekil 3.11 den görüleceği gibi reaktif enerji Q3 tranzistörünün ilettime girmesiyle R13 dirençi üzerinde harcanır. Q3 tranzistörü yüksek frekansta (100 Khz) anahtarlama-  
lı sinüzoidal darbe genişlik modülasyon metoduna dayanan darbe dizileri ile sistemden izole olarak sürülür. Bu darbe dizilerini, darbe genişlik modulator entegresi (3526) çıkıştan alınıp tam doğrultulmuş sinüzoidal dalgadan tam doğrultulmuş referans sinüzoidal dalganın farkını alarak bunu 100 Khz ramp dalga ile karşılaştırarak üretir.



Sekil 3.11 Reaktif Yük Kompansasyon Devresi

### 3.5 Alarm Devresi

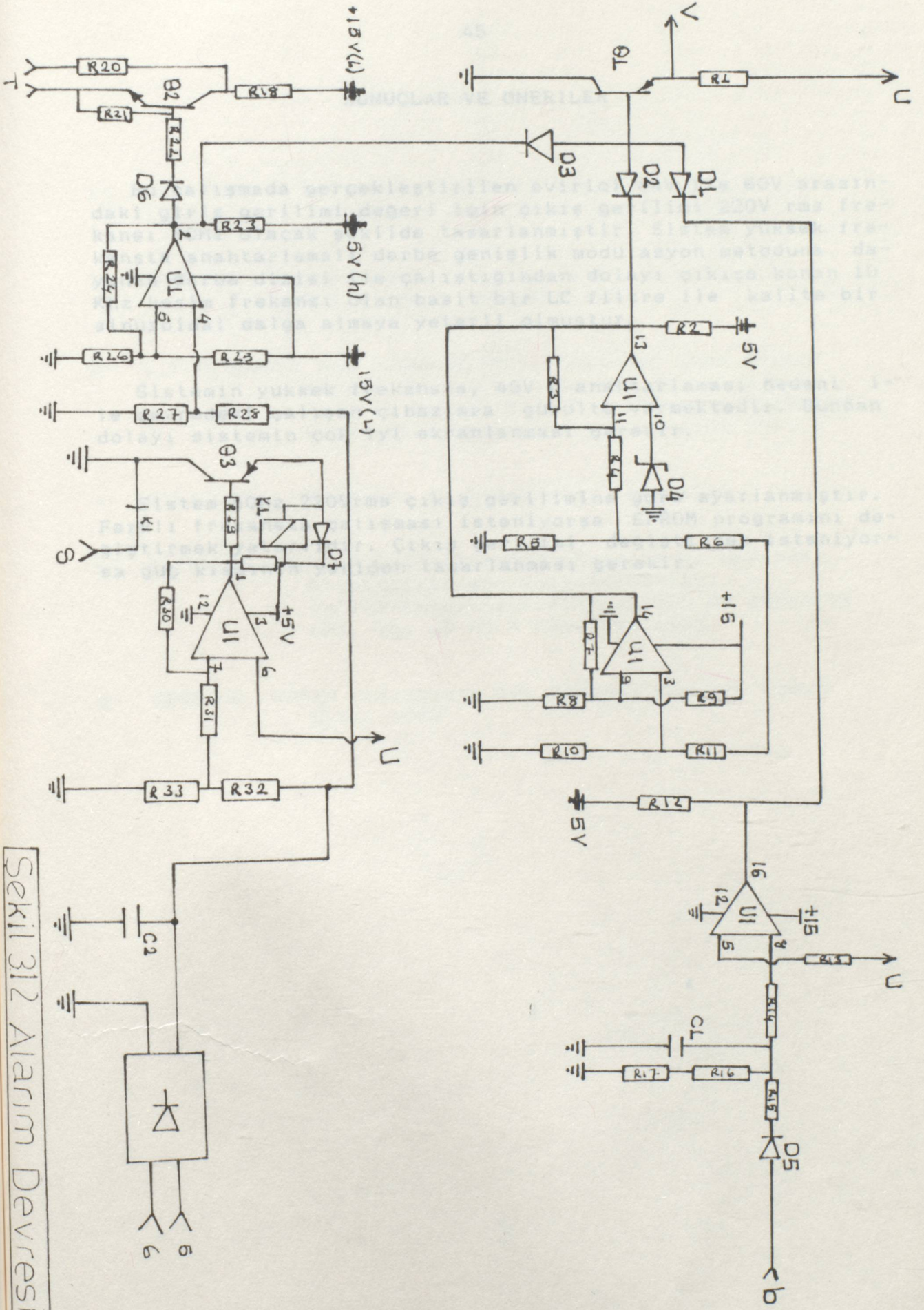
Şekil 3.12 de sistemin alarm devresinin detaylı gösterimi verilmiştir.

Alarm devresi, sistemi ve yuku normal çalışma esnasında olabileceğ her hangi istenmeyen bir duruma karşılık korumak için tasarlanmıştır. Sistemde aşağıda verilen dört nokta sense edilir.

1. Mikrokontrolör devresini besleyen +5V un 4.75V ile 5.25V arasında olup olmadığı sürekli monitor edilir. Mikrokontrolör devresinin beslemesi bu sınırların dışında ise mikrokontrolör normal çalışamaz, bozulabilir ve bunun sonucunda sisteme ve yüke zarar verebilir.
2. Sistemi besleyen +48V nominal DC kaynağın yada akunun gerilimi sürekli monitor edilir. DC besleme kaynağının gerilimi 44V ile 60V DC arasında ise sistemin çalışmasına müade edilir. Şayet yukarıda bahsedilen sınırların dışında ise çıkışın gerilim regülasyonunu bozaçağından dolayı sistem susturulur.
3. Sistemin çıkışı 220V rms +/- %10 sınırlarının dışına çıkarsa sistemin beslediği yüke zarar verebileceğinden dolayı sistem susturulur. Sistemin çıkışı normal 220V rms +/- %1 dir.
4. Sistemin çıkışının kısa devre olması halinde sisteme herhangi bir zarar vermemesi için sistem susturulur. Şekil 3.1 de gösterilen T1 transformatöründen alınan bilgi ile giriş akımı pulse by pulse kontrol edilir. Giriş akımı belirli bir sınırın üzerinde ise sistem resetlenir.

Yukarıda bahsedilen nedenlerden herhangi birinin olması durumunda sistem resetlenir ve tekrar kendini toplamaya çalışır. Hala alarm durumu devam ediyorsa sistem tekrar resetlenir. Ta ki alarma neden olan problem ortadan kalkana kadar.

Sekil 312 Alarm Devresi



## SONUÇLAR VE ÖNERİLER

1- Bu çalışmada gerçekleştirilen evirici 44V ile 60V arasındaki giriş gerilimi değeri için çıkış gerilimi 220V rms frekansı 50Hz olacak şekilde tasarlanmıştır. Sistem yüksek frekansta anahtarlama darbe genişlik modülasyon metoduna dayanan darbe dizisi ile çalıştığından dolayı çıkışa konan 10 Khz kesim frekansı olan basit bir LC filtre ile kalite bir sinuzoidal dalga almaya yeterli olmuştur.

3- L. P. H. BRACE AND F. COOPER, "A HIGH SPEED SWITCHING SYSTEM", IRE Trans. AP-15, No. 3, June 1967.  
Sistemin yüksek frekansta, 48V u anahtarlama nedeni ile çevredeki çalışan cihazlara gürültü vermektedir. Bundan dolayı sistemin çok iyi ekranlanması gerekir.

4- Sistem 50Hz 220Vrms çıkış gerilimine göre ayarlanmıştır. Farklı frekansta çalışması isteniyorsa EPROM programını değiştirmek yeterlidir. Çıkış gerilimi değiştirmek isteniyorsa güç kısmının yeniden tasarlanması gerekir.

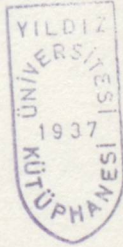
6- SENTURK, HAKAN, "REZİSTİF GÜÇ KESİMİ İÇİN BİR DENEY", Etyu, 1987

## KAYNAKLAR

- 1- MERIANOS, N Switched Mode Pwer Supplies (SMPS)  
Technology and Components SIEMENS
- 2- HAMPSON, L Electronic Components and Application  
Vol 4. No 2 February 1982
- 3- L.P.M.BRACKE and F.CGEERLINGS, Switched Mode Power  
Supply Magnetic Component Requirements  
Part 1, Switch Mode Power Supply Magnetic  
Consideration and Core Selection Part 2
- 4- SILICONI Mospower Applications, July 1984
- 5- PATEL, S HOFT, R Generalized Techniques of Harmonic  
Elimination and Voltage Control  
in Thyristor IEEE TRANSACTION ON INDUSTRY  
APP. Vol a9 No 3 May/June 1985
- 6- SENTURK, HAKAN Kesintisiz Guç Kaynağı Bitirme Odevi  
Eylul 1987

## UZGEÇMİŞ

Bu çalışmayı yapan Veli ÜZDEMİR 27.3.1964 yılında Sivas'ın Divriği ilçesinde doğdu. 1981 yılında Ankara Ulus End. Meslek ve Teknik Lisesini bitirdikten sonra O.D.T.U. Gaziantep kampusuna girdi. 1986 yılında bu Üniversitenin Elektrik ve Elektronik Fakültesinden Elektronik MÜhendisi olarak mezun oldu. 1987 yılında girdiği Yıldız Üniversitesi Yüksek Lisans programına devam etmektedir.



NFS CONTROL

DATE : 29.02.1989

MODULE:

DEPT : 18356

SPC  
DPMIP

29.02.1989

\*\*\*\*\*

NAME INIT

CSGS

0 ;interrupt vector initialization

START

500H

TA

A

1FH,A

011,A

140B,A

700H,A

PSW,A

800H,A

18,A

1F,A

820

821

SP,800H

DETR,1000H

A,87

TABLE\_1

83.0

A,BACKPTR

F1,A

87

A,109H

A

DELAY

100

00H

03H

06H

09H

0BH

10H

13H

16H

19H

1CH

1FH

22H

26H

29H

2CH

2FH

33H

36H

39H

00 0A2H  
01 0A0H  
02 9EH  
03 9EH  
04 99H  
05 96H  
06 93H  
07 91H  
08 8EH  
09 9CH  
0A 89H  
0B 86H  
0C 84H  
0D 81H  
0E 7EH  
0F 7EH  
10 79H  
11 76H  
12 73H  
13 70H  
14 6DH  
15 6EH  
16 68H  
17 65H  
18 62H  
19 5EH  
1A 5CH  
1B 59H  
1C 56H  
1D 53H  
1E 50H  
1F 4FH  
20 4AH  
21 47H  
22 44H  
23 41H  
24 3FH  
25 3EH  
26 3BH  
27 35H  
28 32H  
29 2EH  
2A 2CH  
2B 29H  
2C 26H  
2D 22H  
2E 1FH  
2F 1CH  
30 19H  
31 16H  
32 13H  
33 10H  
34 0DH  
35 09H  
36 06H  
37 03H  
38 00H

06D1  
06D2  
06D3  
06D4  
06D5  
06D6  
06D7  
06D8  
06D9  
06E0  
06E1  
06E2  
06E3  
06E4  
06E5  
06E6  
06E7  
06E8  
06E9  
06F0  
06F1  
06F2  
06F3  
06F4  
06F5  
06F6  
06F7  
06F8  
06F9  
06G0  
06G1  
06G2  
06G3  
06G4  
06G5  
06G6  
06G7  
06G8  
06G9  
06H0  
06H1  
06H2  
06H3  
06H4  
06H5  
06H6  
06H7  
06H8  
06H9  
06I0  
06I1  
06I2  
06I3  
06I4  
06I5  
06I6  
06I7  
06I8  
06I9  
06J0  
06J1  
06J2  
06J3  
06J4  
06J5  
06J6  
06J7  
06J8  
06J9  
06K0  
06K1  
06K2  
06K3  
06K4  
06K5  
06K6  
06K7  
06K8  
06K9  
06L0  
06L1  
06L2  
06L3  
06L4  
06L5  
06L6  
06L7  
06L8  
06L9  
06M0  
06M1  
06M2  
06M3  
06M4  
06M5  
06M6  
06M7  
06M8  
06M9  
06N0  
06N1  
06N2  
06N3  
06N4  
06N5  
06N6  
06N7  
06N8  
06N9  
06O0  
06O1  
06O2  
06O3  
06O4  
06O5  
06O6  
06O7  
06O8  
06O9  
06P0  
06P1  
06P2  
06P3  
06P4  
06P5  
06P6  
06P7  
06P8  
06P9  
06Q0  
06Q1  
06Q2  
06Q3  
06Q4  
06Q5  
06Q6  
06Q7  
06Q8  
06Q9  
06R0  
06R1  
06R2  
06R3  
06R4  
06R5  
06R6  
06R7  
06R8  
06R9  
06S0  
06S1  
06S2  
06S3  
06S4  
06S5  
06S6  
06S7  
06S8  
06S9  
06T0  
06T1  
06T2  
06T3  
06T4  
06T5  
06T6  
06T7  
06T8  
06T9  
06U0  
06U1  
06U2  
06U3  
06U4  
06U5  
06U6  
06U7  
06U8  
06U9  
06V0  
06V1  
06V2  
06V3  
06V4  
06V5  
06V6  
06V7  
06V8  
06V9  
06W0  
06W1  
06W2  
06W3  
06W4  
06W5  
06W6  
06W7  
06W8  
06W9  
06X0  
06X1  
06X2  
06X3  
06X4  
06X5  
06X6  
06X7  
06X8  
06X9  
06Y0  
06Y1  
06Y2  
06Y3  
06Y4  
06Y5  
06Y6  
06Y7  
06Y8  
06Y9  
06Z0  
06Z1  
06Z2  
06Z3  
06Z4  
06Z5  
06Z6  
06Z7  
06Z8  
06Z9

00 003H  
01 005H  
02 007H  
03 008H  
04 00AH  
05 00CH  
06 00DH  
07 00FH  
08 00EH  
09 002H  
0A 003H  
0B 005H  
0C 006H  
0D 007H  
0E 009H  
0F 00AH  
10 00BH  
11 00DH  
12 00EH  
13 00FH  
14 002H  
15 003H  
16 004H  
17 005H  
18 006H  
19 007H  
1A 008H  
1B 009H  
1C 00AH  
1D 00BH  
1E 00CH  
1F 00DH  
20 00EH  
21 00FH  
22 002H  
23 003H  
24 004H  
25 005H  
26 006H  
27 007H  
28 008H  
29 009H  
2A 00AH  
2B 00BH  
2C 00CH  
2D 00DH  
2E 00EH  
2F 00FH  
30 002H  
31 003H  
32 004H  
33 005H  
34 006H  
35 007H  
36 008H  
37 009H  
38 00AH  
39 00BH  
3A 00CH  
3B 00DH  
3C 00EH  
3D 00FH  
3E 002H  
3F 003H  
40 004H  
41 005H  
42 006H  
43 007H  
44 008H  
45 009H  
46 00AH  
47 00BH  
48 00CH  
49 00DH  
4A 00EH  
4B 00FH  
4C 002H  
4D 003H  
4E 004H  
4F 005H  
50 006H  
51 007H  
52 008H  
53 009H  
54 00AH  
55 00BH  
56 00CH  
57 00DH  
58 00EH  
59 00FH  
5A 002H  
5B 003H  
5C 004H  
5D 005H  
5E 006H  
5F 007H  
60 008H  
61 009H  
62 00AH  
63 00BH  
64 00CH  
65 00DH  
66 00EH  
67 00FH  
68 002H  
69 003H  
6A 004H  
6B 005H  
6C 006H  
6D 007H  
6E 008H  
6F 009H  
70 00AH  
71 00BH  
72 00CH  
73 00DH  
74 00EH  
75 00FH  
76 002H  
77 003H  
78 004H  
79 005H  
7A 006H  
7B 007H  
7C 008H  
7D 009H  
7E 00AH  
7F 00BH  
80 00CH  
81 00DH  
82 00EH  
83 00FH  
84 002H  
85 003H  
86 004H  
87 005H  
88 006H  
89 007H  
8A 008H  
8B 009H  
8C 00AH  
8D 00BH  
8E 00CH  
8F 00DH  
90 00EH  
91 00FH  
92 002H  
93 003H  
94 004H  
95 005H  
96 006H  
97 007H  
98 008H  
99 009H  
AA 00AH  
AB 00BH  
AC 00CH  
AD 00DH  
AE 00EH  
AF 00FH  
B0 002H  
B1 003H  
B2 004H  
B3 005H  
B4 006H  
B5 007H  
B6 008H  
B7 009H  
B8 00AH  
B9 00BH  
BA 00CH  
BB 00DH  
BC 00EH  
BD 00FH  
BE 002H  
BF 003H  
C0 004H  
C1 005H  
C2 006H  
C3 007H  
C4 008H  
C5 009H  
C6 00AH  
C7 00BH  
C8 00CH  
C9 00DH  
CA 00EH  
CB 00FH  
CC 002H  
CD 003H  
CE 004H  
CF 005H  
D0 006H  
D1 007H  
D2 008H  
D3 009H  
D4 00AH  
D5 00BH  
D6 00CH  
D7 00DH  
D8 00EH  
D9 00FH  
DA 002H  
DB 003H  
DC 004H  
DD 005H  
DE 006H  
DF 007H  
E0 008H  
E1 009H  
E2 00AH  
E3 00BH  
E4 00CH  
E5 00DH  
E6 00EH  
E7 00FH  
E8 002H  
E9 003H  
EA 004H  
EB 005H  
EC 006H  
ED 007H  
EE 008H  
EF 009H  
F0 00AH  
F1 00BH  
F2 00CH  
F3 00DH  
F4 00EH  
F5 00FH  
F6 002H  
F7 003H  
F8 004H  
F9 005H  
FA 006H  
FB 007H  
FC 008H  
FD 009H  
FE 00AH  
FF 00BH





**MOTOROLA**

# SEMICONDUCTORS

TOULOUSE FRANCE

**SG1526  
SG2526  
SG3526**

## PULSE WIDTH MODULATION CONTROL CIRCUIT

The SG1526 is a high performance pulse width modulator integrated circuit intended for fixed frequency switching regulators and other power control applications.

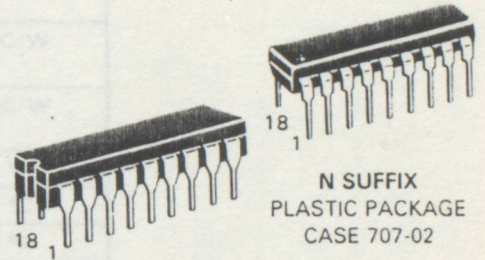
Functions included in this IC are a temperature compensated voltage reference, sawtooth oscillator, error amplifier, pulse width modulator, pulse metering and steering logic, and two high current totem pole outputs ideally suited for driving the capacitance of power FETs at high speeds.

Additional protective features include soft start and undervoltage lockout, digital current limiting, double pulse inhibit, adjustable dead time and a data latch for single pulse metering. All digital control ports are TTL and B-series CMOS compatible. Active low logic design allows easy wired-OR connections for maximum flexibility. The versatility of this device enables implementation in single-ended or push-pull switching regulators that are transformerless or transformer coupled. The SG1526 is specified over the full military junction temperature range of -55°C to +150°C. The SG2526 is specified over a junction temperature range of -40°C to +150°C while the SG3526 is specified over a range of 0°C to +125°C.

- 8.0 to 35 Volt Operation
- 5.0 Volt ±1% Trimmed Reference
- 1.0 Hz to 400 kHz Oscillator Range
- Dual Source/Sink Current Outputs: ±100 mA
- Digital Current Limiting
- Programmable Dead Time
- Undervoltage Lockout
- Single Pulse Metering
- Programmable Soft Start
- Wide Current Limit Common Mode Range
- Guaranteed 6 Unit Synchronization

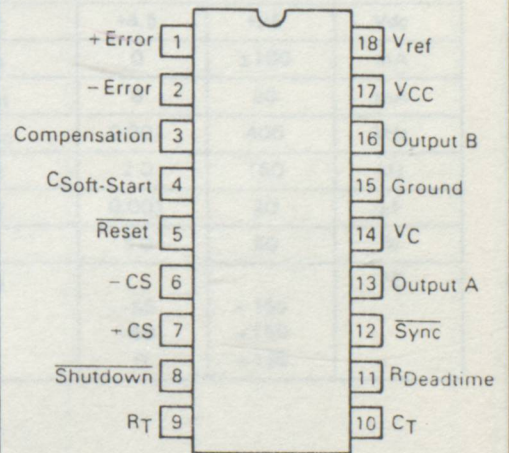
## PULSE WIDTH MODULATION CONTROL CIRCUITS

SILICON MONOLITHIC INTEGRATED CIRCUITS

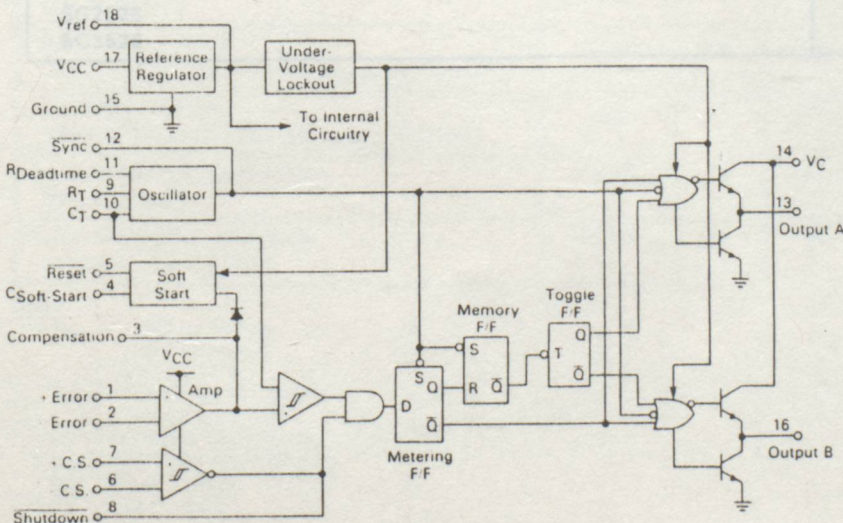


J SUFFIX  
CERAMIC PACKAGE  
CASE 726-04

### PIN CONNECTIONS



### BLOCK DIAGRAM



### ORDERING INFORMATION

Device	Junction Temperature Range	Package
SG1526J	-55 to +150°C	Ceramic DIP
SG2526J SG2526N	-40 to +150°C	Ceramic DIP Plastic DIP
SG3526J SG3526N	0 to +125°C	Ceramic DIP Plastic DIP

**MAXIMUM RATINGS** (Note 1)

Rating	Symbol	Value	Unit
Supply Voltage	$V_{CC}$	+40	Vdc
Collector Supply Voltage	$V_C$	+40	Vdc
Logic Inputs	—	-0.3 to +5.5	V
Analog Inputs	—	-0.3 to $V_{CC}$	V
Output Current, Source or Sink	$I_O$	$\pm 200$	mA
Reference Load Current ( $V_{CC} = 40$ V, Note 2)	$I_{ref}$	50	mA
Logic Sink Current	—	15	mA
Power Dissipation (Plastic and Ceramic Package) (Note 3) $T_A = +25^\circ\text{C}$ (Note 4) $T_C = +25^\circ\text{C}$	$P_D$	1000 3000	mW
Thermal Resistance Junction to Air (Plastic and Ceramic Package)	$R_{\theta JA}$	100	$^\circ\text{C}/\text{W}$
Thermal Resistance Junction to Case (Plastic and Ceramic Package)	$R_{\theta JC}$	42	$^\circ\text{C}/\text{W}$
Operating Junction Temperature	$T_J$	+150	$^\circ\text{C}$
Storage Temperature Range	$T_{stg}$	-65 to +150	$^\circ\text{C}$
Lead Temperature (Soldering, 10 Seconds)	$T_{Solder}$	$\pm 300$	$^\circ\text{C}$

Notes:

1. Values beyond which damage may occur
2. Maximum junction temperature must be observed.
3. Derate at 10 mW  $^\circ\text{C}$  for ambient temperatures above  $-50^\circ\text{C}$
4. Derate at 24 mW  $^\circ\text{C}$  for case temperatures above  $+25^\circ\text{C}$

**RECOMMENDED OPERATING CONDITIONS**

Characteristic	Symbol	Min	Max	Unit
Supply Voltage	$V_{CC}$	+8.0	+35	Vdc
Collector Supply Voltage	$V_C$	+4.5	+35	Vdc
Output Sink/Source Current (Each Output)	$I_O$	0	$\pm 100$	mA
Reference Load Current	$I_{ref}$	0	20	mA
Oscillator Frequency Range	$f_{osc}$	0.001	400	kHz
Oscillator Timing Resistor	$R_T$	2.0	150	k $\Omega$
Oscillator Timing Capacitor	$C_T$	0.001	20	$\mu\text{F}$
Available Deadtime Range (40 kHz)		3.0	50	%
Operating Junction Temperature Range	$T_J$			$^\circ\text{C}$
SG1526		-55	+150	
SG2526		-40	+150	
SG3526		0	+125	



**ELECTRICAL CHARACTERISTICS** ( $V_{CC} = +15$  Vdc,  $T_J = T_{low}$  to  $T_{high}$  [Note 5] unless otherwise specified)

Characteristic	Symbol	SG1526/2526			SG3526			Unit
		Min	Typ	Max	Min	Typ	Max	
<b>REFERENCE SECTION</b> (Note 6)								
Reference Output Voltage ( $T_J = +25^\circ\text{C}$ )	$V_{ref}$	4.95	5.00	5.05	4.90	5.00	5.10	V
Line Regulation ( $+8.0\text{ V} \leq V_{CC} \leq +35\text{ V}$ )	$Reg_{line}$	—	10	20	—	10	30	mV
Load Regulation, $0\text{ mA} \leq I_L \leq 20\text{ mA}$	$Reg_{load}$	—	10	30	—	10	50	mV
Temperature Stability	$\Delta V_{ref}/\Delta T_J$	—	15	—	—	10	—	mV
Total Reference Output Voltage Variation ( $+8.0\text{ V} \leq V_{CC} \leq +35\text{ V}$ , $0\text{ mA} \leq I_L \leq 20\text{ mA}$ )	$\Delta V_{ref}$	4.90	5.00	5.10	4.85	5.00	5.15	V
Short Circuit Current ( $V_{ref} = 0\text{ V}$ , Note 2)	$I_{SC}$	25	80	125	25	80	125	mA

**UNDERVOLTAGE LOCKOUT**

Reset Output Voltage ( $V_{ref} = +3.8\text{ V}$ )	—	—	0.2	0.4	—	0.2	0.4	V
Reset Output Voltage ( $V_{ref} = +4.8\text{ V}$ )	—	2.4	4.8	—	2.4	4.8	—	V

**OSCILLATOR SECTION** (Note 7)

Initial Accuracy ( $T_J = +25^\circ\text{C}$ )	—	—	$\pm 3.0$	$\pm 8.0$	—	$\pm 3.0$	$\pm 8.0$	%
Frequency Stability over Power Supply Range ( $+8.0\text{ V} \leq V_{CC} \leq +35\text{ V}$ )	$\frac{\Delta f_{osc}}{\Delta V_{CC}}$	—	0.5	1.0	—	0.5	1.0	%
Frequency Stability over Temperature ( $\Delta T_J = T_{low}$ to $T_{high}$ )	$\frac{\Delta f_{osc}}{\Delta T_J}$	—	4.0	—	—	2.0	—	%
Minimum Frequency ( $R_T = 150\text{ k}\Omega$ , $C_T = 20\text{ }\mu\text{F}$ )	$f_{min}$	—	0.5	—	—	0.5	—	Hz
Maximum Frequency ( $R_T = 2.0\text{ k}\Omega$ , $C_T = 0.001\text{ }\mu\text{F}$ )	$f_{max}$	400	—	—	400	—	—	kHz
Sawtooth Peak Voltage ( $V_{CC} = +35\text{ V}$ )	$V_{osc(P)}$	—	3.0	3.5	—	3.0	3.5	V
Sawtooth Valley Voltage ( $V_{CC} = +8.0\text{ V}$ )	$V_{osc(V)}$	0.45	0.8	—	0.45	0.8	—	V

**ERROR AMPLIFIER SECTION** (Note 8)

Input Offset Voltage ( $R_S \leq 2.0\text{ k}\Omega$ )	$V_{IO}$	—	2.0	5.0	—	2.0	10	mV
Input Bias Current	$I_{IB}$	—	-350	-1000	—	-350	-2000	nA
Input Offset Current	$I_{IO}$	—	35	100	—	35	200	nA
DC Open Loop Gain ( $R_L \geq 10\text{ M}\Omega$ )	$A_{Vol}$	64	72	—	60	72	—	dB
High Output Voltage ( $V_{Pin\ 1} - V_{Pin\ 2} \geq +150\text{ mV}$ , $I_{source} = 100\text{ }\mu\text{A}$ )	$V_{OH}$	3.6	4.2	—	3.6	4.2	—	V
Low Output Voltage ( $V_{Pin\ 2} - V_{Pin\ 1} \geq +150\text{ mV}$ , $I_{sink} = 100\text{ }\mu\text{A}$ )	$V_{OL}$	—	0.2	0.4	—	0.2	0.4	V
Common Mode Rejection Ratio ( $R_S \leq 2.0\text{ k}\Omega$ )	CMRR	70	94	—	70	94	—	dB
Power Supply Rejection Ratio ( $+12\text{ V} \leq V_{CC} \leq +18\text{ V}$ )	PSRR	66	80	—	66	80	—	dB

Notes:

5.  $T_{low} = -55^\circ\text{C}$  for SG1526  
 $-40^\circ\text{C}$  for SG2526  
 $0^\circ\text{C}$  for SG3526  
 $T_{high} = +150^\circ\text{C}$  for SG1526/2526  
 $+125^\circ\text{C}$  for SG3526
6.  $I_L = 0\text{ mA}$  unless otherwise noted.
7.  $f_{osc} = 40\text{ kHz}$  ( $R_T = 4.12\text{ k}\Omega \pm 1\%$ ,  
 $C_T = 0.01\text{ }\mu\text{F} \pm 1\%$ ,  $R_D = 0\text{ }\Omega$ )
8.  $0\text{ V} \leq V_{CM} \leq +5.2\text{ V}$



ELECTRICAL CHARACTERISTICS (Continued)

Characteristic	Symbol	SG1526/2526			SG3526			Unit
		Min	Typ	Max	Min	Typ	Max	

PWM COMPARATOR SECTION (Note 7)

Minimum Duty Cycle ( $V_{\text{compensation}} = +0.4 \text{ V}$ )	$DC_{\text{min}}$	—	—	0	—	—	0	%
Maximum Duty Cycle ( $V_{\text{compensation}} = +3.6 \text{ V}$ )	$DC_{\text{max}}$	45	49	—	45	49	—	%

DIGITAL PORTS (SYNC, SHUTDOWN, RESET)

Output Voltage — High Logic Level ( $I_{\text{source}} = 40 \mu\text{A}$ )	$V_{\text{OH}}$	2.4	4.0	—	2.4	4.0	—	V
Output Voltage — Low Logic Level ( $I_{\text{sink}} = 3.6 \text{ mA}$ )	$V_{\text{OL}}$	—	0.2	0.4	—	0.2	0.4	V
Input Current — High Logic Level ( $V_{\text{IH}} = +2.4 \text{ V}$ )	$I_{\text{IH}}$	—	-125	-200	—	-125	-200	$\mu\text{A}$
Input Current — Low Logic Level ( $V_{\text{IL}} = +0.4 \text{ V}$ )	$I_{\text{IL}}$	—	-225	-360	—	-225	-360	$\mu\text{A}$

CURRENT LIMIT COMPARATOR SECTION (Note 9)

Sense Voltage ( $R_S \leq 50 \Omega$ )	$V_{\text{sense}}$	90	100	110	80	100	120	mV
Input Bias Current	$I_{\text{IB}}$	—	-3.0	-10	—	-3.0	-10	$\mu\text{A}$

SOFT-START SECTION

Error Clamp Voltage (Reset = +0.4 V)	—	—	0.1	0.4	—	0.1	0.4	V
Soft-Start Charging Current (Reset = +2.4 V)	$I_{\text{CS}}$	50	100	150	50	100	150	$\mu\text{A}$

OUTPUT DRIVERS

(Each Output,  $V_C = +15 \text{ Vdc}$  unless otherwise specified)


Output High Level $I_{\text{source}} = 20 \text{ mA}$ $I_{\text{source}} = 100 \text{ mA}$	$V_{\text{OH}}$	12.5 12	13.5 13	— —	12.5 12	13.5 13	— —	V
Output Low Level $I_{\text{sink}} = 20 \text{ mA}$ $I_{\text{sink}} = 100 \text{ mA}$	$V_{\text{OL}}$	— —	0.2 1.2	0.3 2.0	— —	0.2 1.2	0.3 2.0	V
Collector Leakage, $V_C = +40 \text{ V}$	$I_{\text{C(leak)}}$	—	50	150	—	50	150	$\mu\text{A}$
Rise Time ( $C_L = 1000 \text{ pF}$ )	$t_r$	—	0.3	0.6	—	0.3	0.6	$\mu\text{s}$
Fall Time ( $C_L = 1000 \text{ pF}$ )	$t_f$	—	0.1	0.2	—	0.1	0.2	$\mu\text{s}$
Supply Current (Shutdown = +0.4 V, $V_{\text{CC}} = +35 \text{ V}$ , $R_T = 4.12 \text{ k}\Omega$ )	$I_{\text{CC}}$	—	18	30	—	18	30	mA

7.  $f_{\text{osc}} = 40 \text{ kHz}$  ( $R_T = 4.12 \text{ k}\Omega \pm 1\%$ ,

$C_T = 0.01 \mu\text{F} \pm 1\%$ ,  $R_D = 0 \Omega$ )

8.  $0 \text{ V} \leq V_{\text{CM}} \leq +5.2 \text{ V}$

9.  $0 \text{ V} \leq V_{\text{CM}} \leq +12 \text{ V}$

Motorola reserves the right to make changes without further notice to any products herein to improve reliability, function or design. Motorola does not assume any liability arising out of the application or use of any product or circuit described herein; neither does it convey any license under its patent rights nor the rights of others. Motorola and  are registered trademarks of Motorola, Inc.



TYPICAL CHARACTERISTICS

FIGURE 1 — SG1526 REFERENCE STABILITY OVER TEMPERATURE

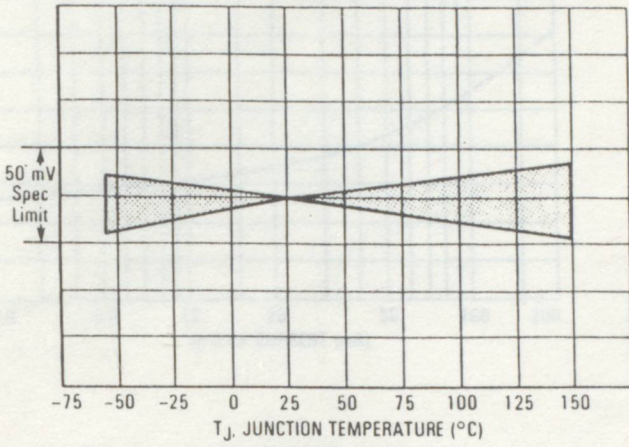


FIGURE 2 — REFERENCE VOLTAGE AS A FUNCTION SUPPLY VOLTAGE

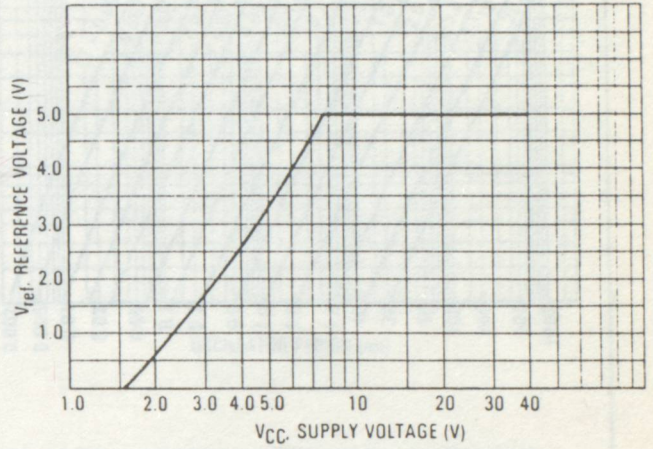


FIGURE 3 — ERROR AMPLIFIER OPEN LOOP FREQUENCY RESPONSE

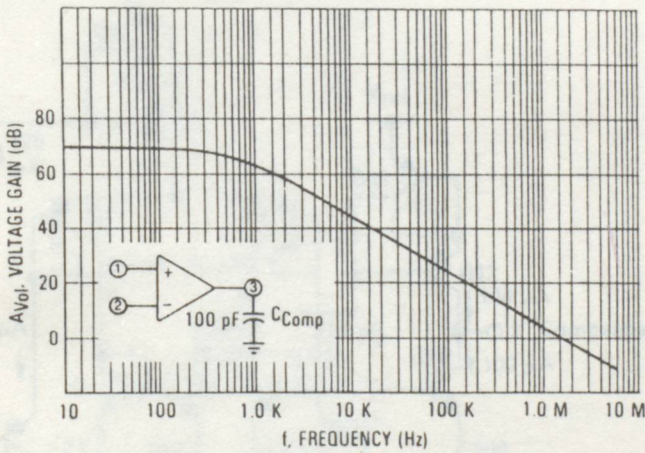


FIGURE 4 — CURRENT LIMIT COMPARATOR THRESHOLD

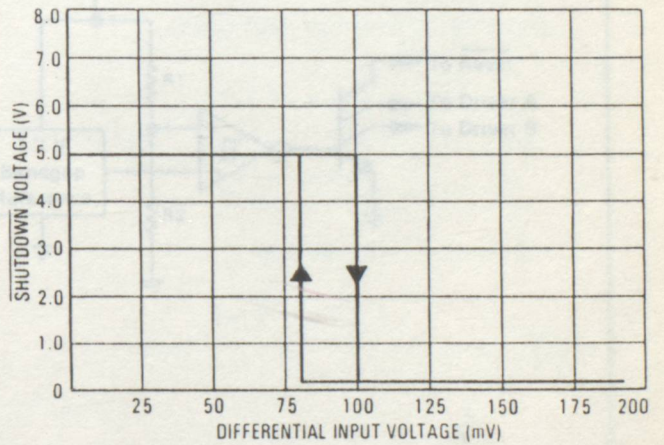


FIGURE 5 — UNDERVOLTAGE LOCKOUT CHARACTERISTIC

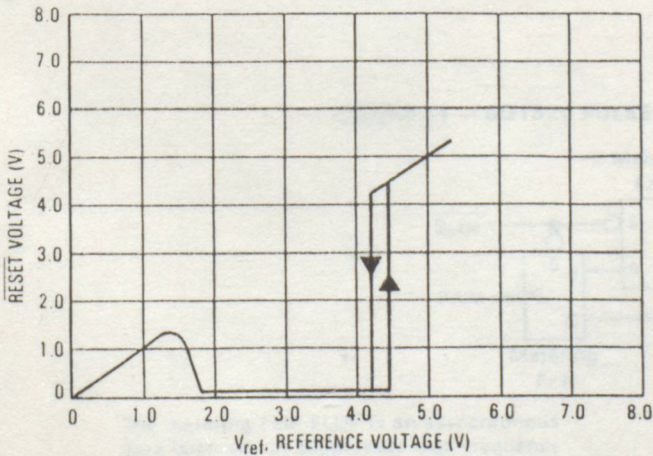


FIGURE 6 — OUTPUT DRIVER SATURATION VOLTAGE AS A FUNCTION OF SINK CURRENT

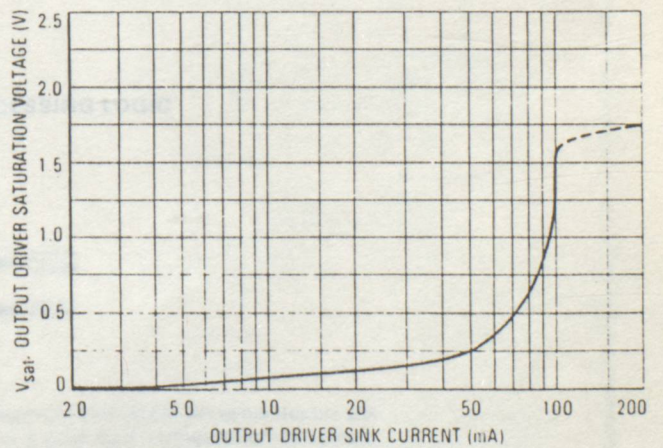


FIGURE 7 —  $V_C$  SATURATION VOLTAGE AS A FUNCTION OF SINK CURRENT

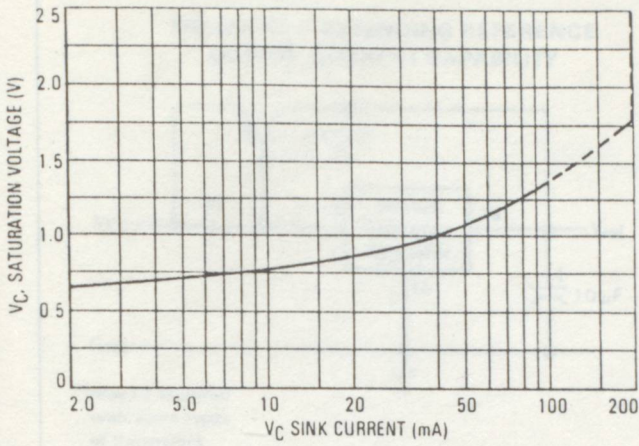


FIGURE 8 — SG1526 OSCILLATOR PERIOD

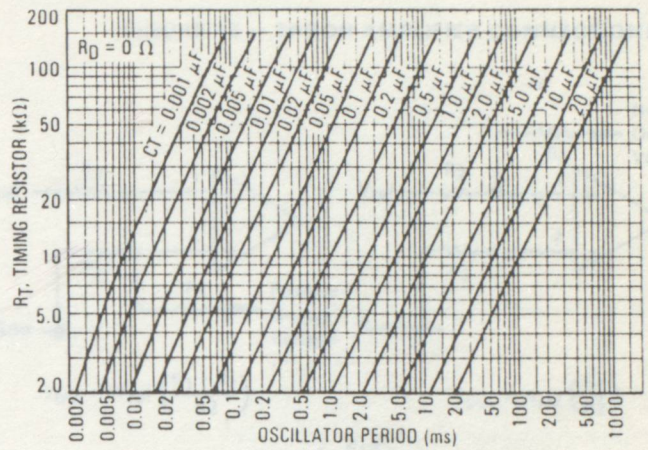


FIGURE 9 — SG1526 ERROR AMPLIFIER

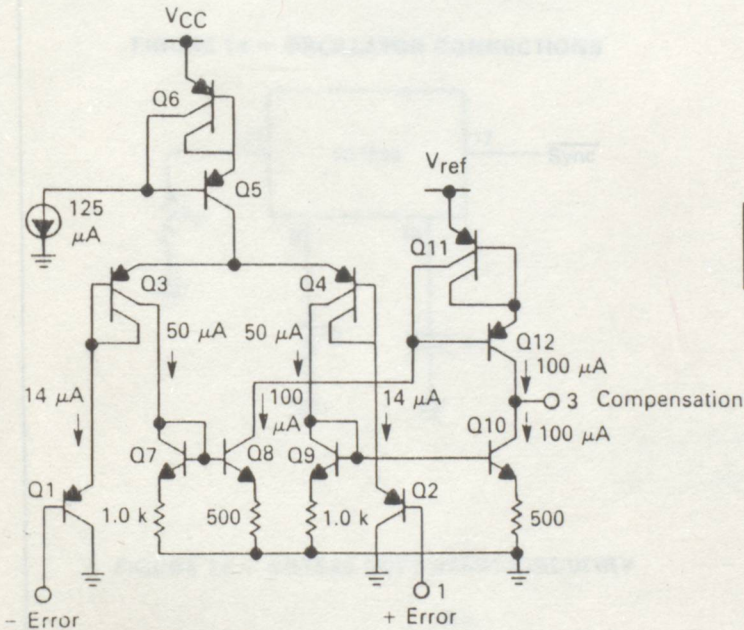


FIGURE 10 — SG1526 UNDERVOLTAGE LOCKOUT

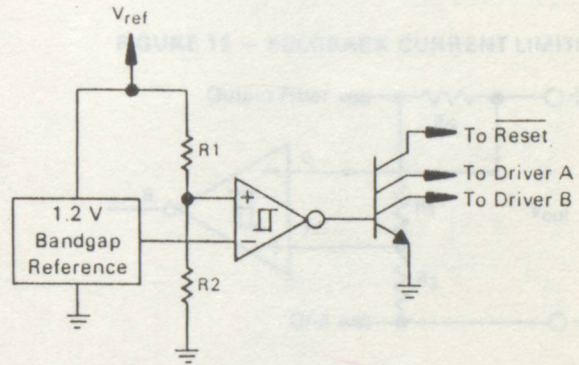
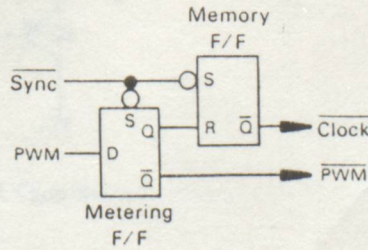


FIGURE 11 — SG1526 PULSE PROCESSING LOGIC



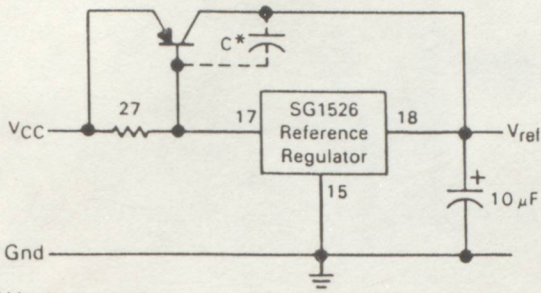
The metering FLIP-FLOP is an asynchronous data latch which suppresses high frequency oscillations by allowing only one PWM pulse per oscillator cycle

The memory FLIP-FLOP prevents double pulsing in a push-pull configuration by remembering which output produced the last pulse



APPLICATIONS INFORMATION

FIGURE 12 — EXTENDING REFERENCE OUTPUT CURRENT CAPABILITY



\* May be required with some types of transistors

FIGURE 13 — ERROR AMPLIFIER CONNECTIONS

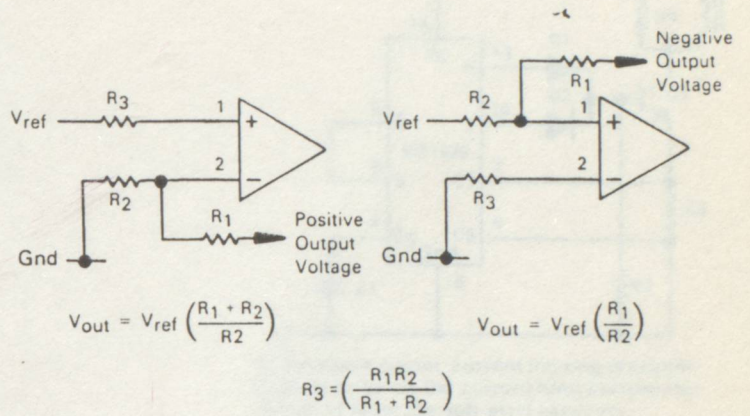


FIGURE 14 — OSCILLATOR CONNECTIONS

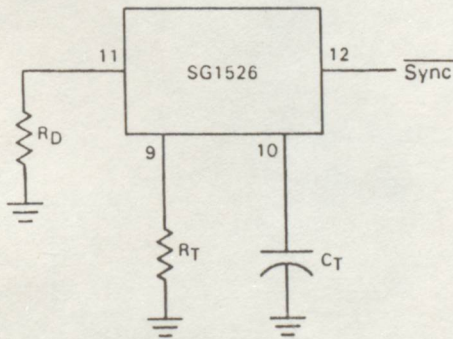


FIGURE 15 — FOLDBACK CURRENT LIMITING

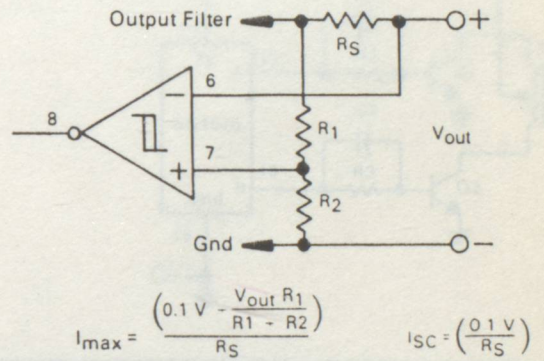


FIGURE 16 — SG1526 SOFT-START CIRCUITRY

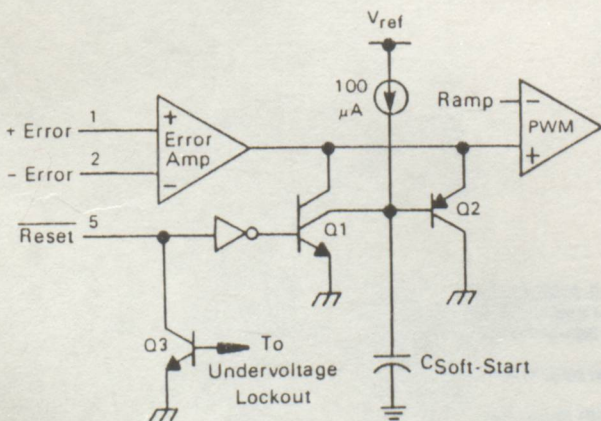
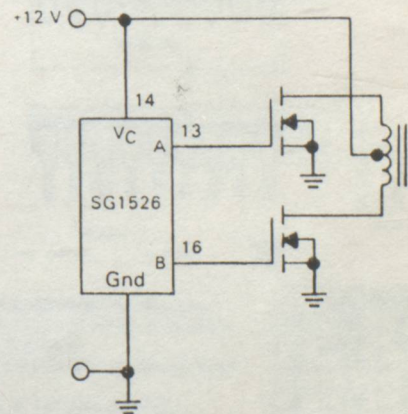


FIGURE 17 — DRIVING VMOS POWER FETS



The totem pole output drivers of the SG1526 are ideally suited for driving the input capacitance of power FETs at high speeds.



FIGURE 18 — HALF-BRIDGE CONFIGURATION

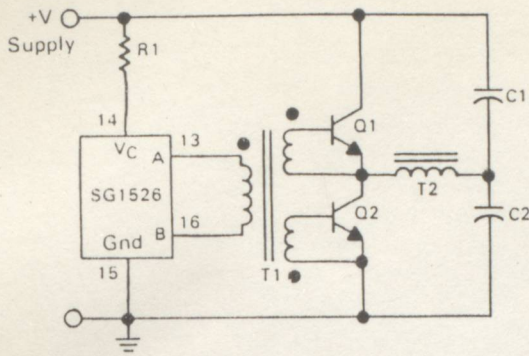
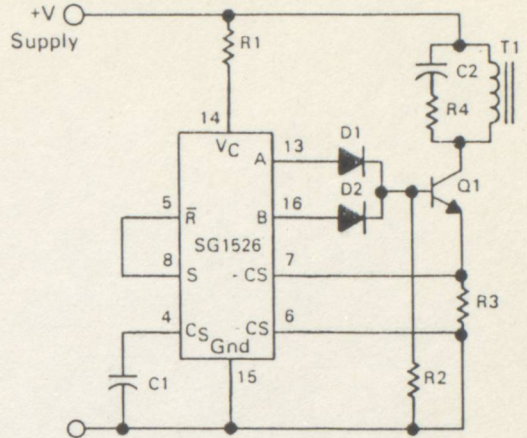


FIGURE 19 — FLYBACK CONVERTER WITH CURRENT LIMITING



In the above circuit, current limiting is accomplished by using the current limit comparator output to reset the soft-start capacitor.

FIGURE 20 — SINGLE-ENDED CONFIGURATION

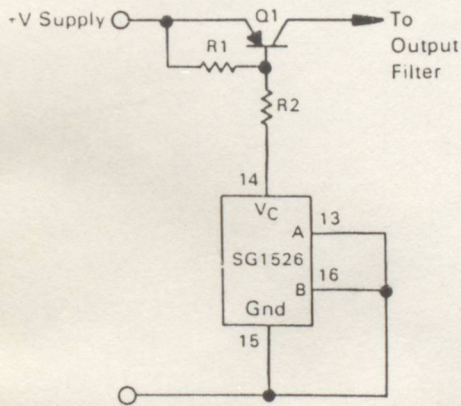
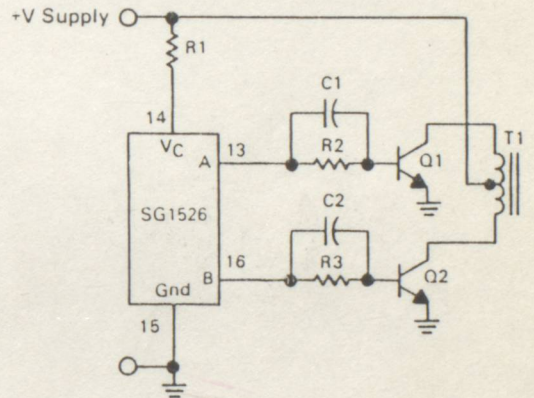
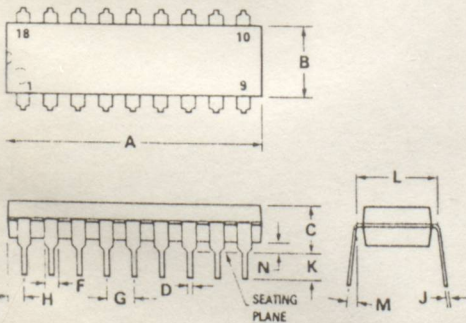


FIGURE 21 — PUSH-PULL CONFIGURATION



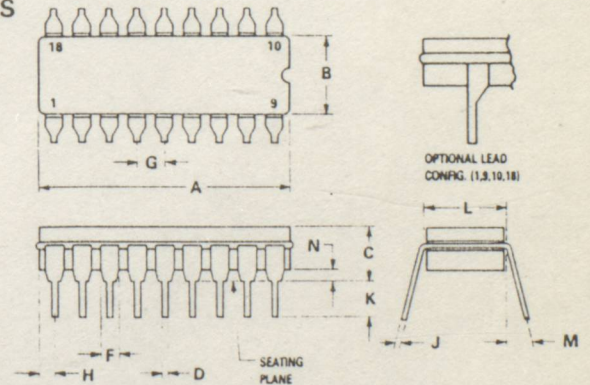
PACKAGE OUTLINES



DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	22.22	23.24	0.875	0.915
B	6.10	6.60	0.240	0.260
C	3.56	4.57	0.140	0.180
D	0.36	0.56	0.014	0.022
F	1.27	1.78	0.050	0.070
G	2.54 BSC		0.100 BSC	
H	1.02	1.52	0.040	0.060
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.62 BSC		0.300 BSC	
M	0"	15"	0"	15"
N	0.51	1.02	0.020	0.040

- NOTES:
1. POSITIONAL TOLERANCE OF LEADS (D), SHALL BE WITHIN 0.25mm(0.010) AT MAXIMUM MATERIAL CONDITION, IN RELATION TO SEATING PLANE AND EACH OTHER.
  2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
  3. DIMENSION B DOES NOT INCLUDE MOLD FLASH.

N SUFFIX  
PLASTIC PACKAGE  
CASE 707-02



- NOTES:
1. LEADS, TRUE POSITIONED WITHIN 0.25 mm (0.010) DIA. AT SEATING PLANE, AT MAXIMUM MATERIAL CONDITION.
  2. DIM "L" TO CENTER OF LEADS WHEN FORMED PARALLEL.
  3. DIM "A" & "B" INCLUDES MENISCUS.
  4. "F" DIMENSION IS FOR FULL LEADS. "HALF" LEADS ARE OPTIONAL AT LEAD POSITIONS 1, 9, 10, AND 18.

J SUFFIX  
CERAMIC PACKAGE  
CASE 726-04

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	22.35	23.11	0.880	0.910
B	6.10	7.49	0.240	0.295
C	—	5.08	—	0.200
D	0.38	0.53	0.015	0.021
F	1.40	1.78	0.055	0.070
G	2.54 BSC		0.100 BSC	
H	0.51	1.14	0.020	0.045
J	0.20	0.30	0.008	0.012
K	3.18	4.32	0.125	0.170
L	7.62 BSC		0.300 BSC	
M	0"	15"	0"	15"
N	0.51	1.02	0.020	0.040



MOTOROLA Semiconducteurs S.A.

AVENUE GÉNÉRAL-EISENHOWER - 31023 TOULOUSE CEDEX - FRANCE

