

YILDIZ TEKNİK UNIVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

Değiş. Frez. Ond. Kum. ve kont. Sıst.

Yüksek Lisans Tezi

A. Tanalp Göksel

1991

YILDIZ ONİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

DEĞİŞKEN FREKANSLI ONDÜLÖRLERDE
KUMANDA VE KONTROL SİSTEMLERİ

YÜKSEK LİSANS TEZİ

A.TANALP GÖKSEL

YILDIZ TEKNİK ÜNİVERSİTESİ
KÜTÜPHANE DOKÜMANTASYON
DAİRE BAŞKANLIĞI

Kot : R 152
118

Alındığı Yer : FEN. BİL. ENS.

Tarih : 16.04.1992

Fatura : - - - - -

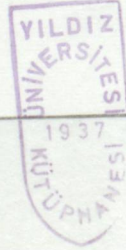
Fiyatı : 35.000. TL.

Ayniyat No : 1/2

Kayıt No : 48329

UDC : 621.3 378.242

Ek :



DEĞİŞKEN FREKANSLI ONDÜLÖRLERDE
KUMANDA VE KONTROL SİSTEMLERİ



YÜKSEK LİSANS TEZİ

A.TANALP GÖKSEL

TEŞEKKÜR

Günümüz elektrik ve elektronik endüstrisinin giderek artan istemleri, Yüksek lisans öğrenimimin her aşamasında büyük desteğini aldığım çok değerli Hocam Sayın Prof. Remzi GÜLGÜN beyin ayrıca tez öğrencisi olmam tanımlanamaz bir onuru bana tattırmıştır. Araştırdığım ve derlemeye çalıştığım konuyla ilgili yönlendirmeleri sayesinde sonuca ulaşabildiğimin bilincindeyim. Bilgilerinden ve deneyimlerinden yararlanmama cömertçe fırsat veren büyük insan Prof. Gülgün'ne derin saygılarımı, sonsuz teşekkürlerimi ve ömür boyu sürecek bağlılığımı yüksek izinlerine sığınarak sunuyorum.

Mayıs 1991

A. Tanalp GÜKSEL

ÖZET

SUMMARY

Günümüz elektrik ve elektronik endüstrisinin giderek artan istemlerini karşılayabilmek için girişilen yoğun çabalar bu alanda çalışan mühendislerin ve öncelikle araştırmacı mühendislerin yeni yeni alanlara yönelmelerini gerekli kılmıştır. Mikroişlemcilerin nedenli güncel bir konu olduğu gözönünde bulundurulursa, bu alanda süre gelen araştırmaların önemi daha da belirginleşir. Endüstrinin klasik konuları arasında sayılabilecek sıradan bir üretimden başlayarak havacılık ve uzay teknolojisinin gereksediği konulara kadar uzanan geniş bir üretim ve araştırma tayfı içinde mikroişlemcilerin giderek artan bir biçimde devreye girdiği görülmektedir. Bu kadarla da kalmayıp, mikroişlemcilerden beklenen fonksiyonel özellikler artmakta, performans düzeylerinin ise olabildiğince yüksek olması istenmektedir. Kuşkusuz böylesi beklentilerin olduğu bir konu önemini akademik olduğu kadar pratik uygulamalara da borçludur. Bu nedenle teorik bulguların bu denli yüksek bir hızla pratiğe aktarıldığı başkaca teknik bir alanı örnek gösterebilmek oldukça zordur. Tarihsel gelişimi içinde oldukça basit ilkelere çıkarak bugünkü bilgi birikimimize uzanan zaman dilimi içinde mikroişlemcilerin yüksek gelişme hızı, sözü edilen doğal teknolojik dayatmaların bir sonucudur.

Bu çalışmada mikroişlemcilerin genel tanıtımı yapıldıktan sonra ayrıntılarına girmek üzere mikroişlemcilerin kullanım alanlarına bağlı olarak prensipleri verilmiştir. Önce asenkron motorun hızını ayarlamak için kontrol eden inverterlerin kontrol devreleri tanımlanmıştır. Bunu izleyen kısımda ise asenkron motorun kontrol prensipleri belirtildikten sonra mikrobilgisayar uygulamasına geçilmiştir. Bu arada tez çalışmasının akışı içinde ağırlıklı olarak 8051 tipi mikroişlemcisinin ilke ve devre özellikleri üzerinde durulmaya özen gösterilmiştir.

SUMMARY

Nowadays electrical and electrotechnical industries have such many necessities that the ingenieurs and mostly research ingenieurs have to work very hard, so that the researchers must take in other areas part too. The continious researchworks are very important, because the mikroprocesors are the theme of todays technologie. The area of employment of microprocessors is very wide; they are applied in a large spectrum from the classical to modern industrigbranches. On the other hand the functional properties and the performance of microprocessors must be higher and higher. This is a academical problem and a problem for practice too. Therefore is impossible to shaw another technological area, in that the theoretical researches go so fast into practice. In the periode of historical development of microprocessors was the speed of development very high.

In this thesis are given a general definition of microprocessors and the details of their employment areas. At first is defined the control curcuits of inverters for speed control of asenkron motors. After that are mentioned the prencipals of control for a asenkron motor and the apply of microprocessors. However are given the principles and the properties of the circuit for the microprocessors type 8051 as well.

3.3. Giriş/Çıkış (G/Ç) BİTÜMÜ	135
1. KONTROL DEVRELERİ	138
1.1.1. Transistörler	1
1.1.2. Diyotlar	3
1.1.3. Zener Diyotları	4
1.1.4. Operasyonel Amplifikatörler	5
1.1.5. Karıştırıcılar	9
1.1.6. CMOS'lu Aygıtlar	12
1.1.7. Analog Anahtarlar	25
1.1.8. Analog Çoklayıcılar	26
1.1.9. Optoelektrik Aygıtlar	28
1.2. Fonksiyonel Birimler	29
1.2.1. Giriş Sinyalleri için Devreler	29
1.2.2. Darbe Devreleri	40
1.2.3. Dönüştürücüler	46
1.3. Elektrik Gürültüsü	49
2. ASENKRON MAKİNALARIN KONTROLÜ	
2.1. Durum Değişkenleri İlkelerinin Gözden Geçirilmesi	56
2.2. Asenkron Motor Kontrol Karakteristikleri	66
2.3. Skaler Kontrol Metodları	71
2.4. Vektör Kontrol Yöntemleri	96
2.5. Vektör Kontrol Yöntemleri	96
2.6. Adaptif Kontrol Prensipleri	118
3. MİKROİŞLEMCI YAPISI	
3.1. Genel Bilgisayar Yapısı	129
3.2. Bellek Yapısı	129
3.2.1. Bellek Türleri	132

3.3.	Giriş/Çıkış (G/Ç) Bölümü	135
3.4.	Denetim Bölümü	138
3.5.	Saklayıcılar (Registers)	139
3.6.	Aritmetik Birim	142
3.7.	Yığın	144
3.8.	Mikroişlemci mimarisinin özellikleri	146
3.9.	Intel 8080 mikroişlemci mimarisi	148
3.10.	8051 mikroişlemci mimarisi	151

4. MİKROBİLGİSAYAR UYGULAMASI

4.1.	Uygulama Alanları	156
4.2.	Dizayn Metodolojisi	178

KONTROL DEVRELERİ

Bu bölümde aygıtların tanımlanması, bağıl basit dönüştürücülerin kontrolü için devreler, gürültü problemleri hakkındaki ayrıntılar ve gürültüye karşı koruma anlatılmıştır.

Bu bölümün amacı bazı yaygın olarak kullanılan aygıtları çok fazla ayrıntıya girmeksizin tanımlamak ve bir elektronik sistemde nasıl kullanılacağını göstermektir.

2N 2222A	npn	TO 18	0.5	40	50 (1 V, 100 mA)
2N 2907A	pnp	TO 18	0.5	40	75 (10 V, 10 mA)
BFX 34	npn	TO 18	2	80	1000 (1.8 V, 1 A)
BSS 52	Darb.				
BD 131	npn	TO 18	3	40	40 (1 V, 2 A)
BD 132	pnp	TO 18	3	40	50 (1 V, 2 A)

1.1.1. Transistörler :

Tablo 1.1'de farklı tiplerdeki transistörlerin ana verileri gösterilmiştir. 2N 2222 A ve 2N 2907A hızlı npn ve pnp düşük akım transistörleridir. BFX 34 kısa ve yüksek akım darbeleri için uygundur. BSS 52 çok yüksek kuvvetlendirme faktörü ile darlington transistördür ve darbe operasyonu için de uygundur. 7 veya 8 darlington transistörü içeren CMOS lojiğinde direk olarak sürülebilen DIL dizileri vardır.

BD 131 ve 132 tamamlayıcı bir çifttir, yardımcı kaynak voltajının meydana getirilmesi örnek olarak verilebilir.

Darbe transistörü darbe kesildiğinde tıkanması için genellikle bazında kutuplama gerektirmez. Bazı ile emitesi arasında sahip olduğu direnç yeterlidir. Seri direnç R_1 ile baz emiter direnci R_2 'nin oranları transistörün ilettime geçmeden pozitif bir darbe seviyesine ulaşmasını sağlar (Şekil 1.1.a) Transistörün baz-emiter eşik gerilimi u_0 ise, darbenin eşik seviyesi $u_{po} =$

$$\frac{R_1 + R_2}{R_2} \cdot u_0 \quad (1.1) \text{ 'dir. } u_0 \text{ 0,6 V civarındadır ve } R_2 = R_1 / 10 \text{ ise } u_{po} = 6 \text{ V olur.}$$

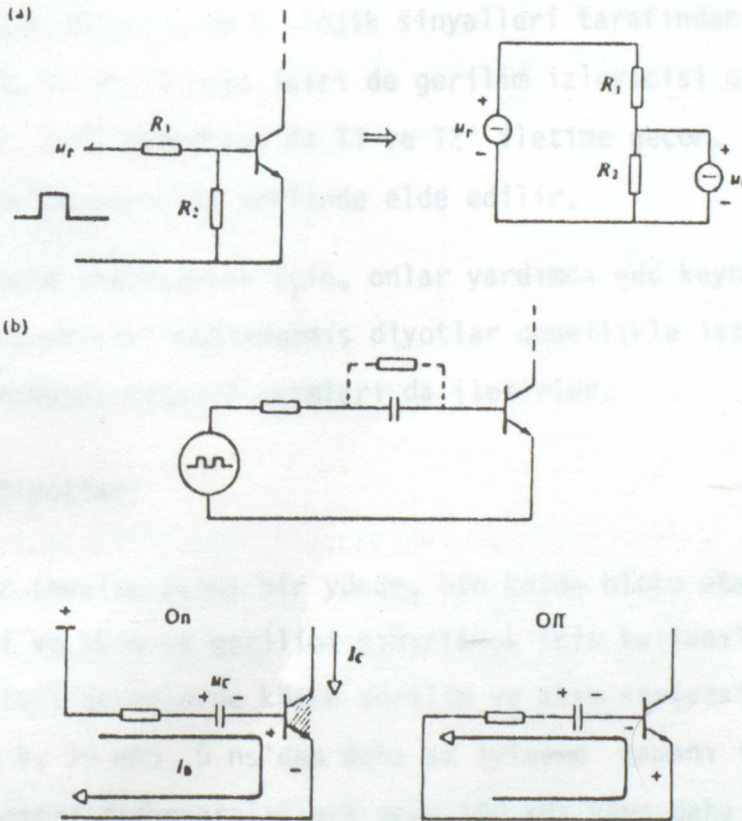
Gürültüye karşı güçlendirilmiş bağışıklık verecektir. Bazın zener diyot önderliğinde üzerindeki temel eşik gerilimi daha az etkilidir, çünkü zener diyodun paralel kaçak kapasitesi yüksek frekans gürültülerini iletebilir.

Yüksek frekanstaki tristör anahtarları ise darbeler süresince transistörün hız yükselmesinin iyileşmesi negatif baz voltajına sahip olmasının gerek-

İliği kanıtlanabilir. Bu baz yoluyla seri kapasite ile yapılabilir (paralel direnç ile veya paralel dirençsiz). Darbe aralığında kapasite şarj olacaktır ve darbe sıfıra gittikten sonra kapasite geriliminin bir parçası kapasiteyi baz-emiterin karşısında negatif bir gerilim olarak empoze eder (Şekil 1.1.b)

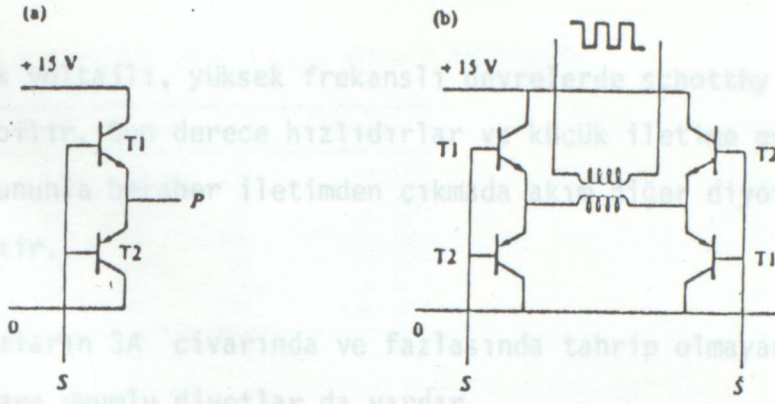
Tablo 1.1. Transistör data

Transistor	TİP	GÖVDE	$I_{C \text{ MAX}}$	$U_{CE \text{ MAX}}$	$h_{FE \text{ MIN.}}$ (25°)
2N 2222A	nnp	TO 18	0.8	40	50 (1 V, 150 mA)
2N 2907A	pnp	TO 18	0.6	60	75 (10 V, 10 mA)
B55 52	nnp Darl.	TO 39	2	80	1000 (1.6 V, 1 A)
BFX 34	nnp	TO 39	3	60	40 (2 V, 2 A)
BD 131	nnp	TO 126	6	45	20 (1 V, 2 A)
BD 132	pnp				



ŞEKİL 1-1 TRANSİSTÖR SEVİYELERİ.

Transistörlerin tamamlayıcı bir çiftinin S lojik sinyali tarafından kontrol edilebilir bir anahtar olarak yapımı Şekil 1.2.a'da gösterildiği gibi transis-



ŞEKİL 1-2 TAMAMLAYICI TRANSİSTÖRLERİN KULLANIMI.

Şekil 1.2. Tamamlayıcı transistörlerin kullanımı.

törlerin birbirleriyle bağlanması gibi olabilir. $S = 1$ iken, T1 iletime geçiyorsa, T2 iletimde değildir. Çünkü baz ters kutuplanmıştır ve P çıkışı +15 V ile bağlanır. $S = 0$ iken tersi olur ve P 0'a bağlanır.

Şekil 1.2.b'de iki tamamlayıcı çiftin örneğinin bir inverter gibi çalışması verilir. Onlar S ve S lojik sinyalleri tarafından kontrol edilirler. $S = 1$ olduğunda T1 ve T1' nin ikisi de gerilim izleyicisi gibi çalışarak iletime geçerler. $S = 0$ olduğunda da T1 ve T2' iletime geçer. Çıkış transformörden kare dalga gerilimi şeklinde elde edilir.

Küçük güçlü inverterler için, onlar yardımcı güç kaynakları için kullanılırlar, ters-paralel bağlanmamış diyotlar genellikle istenirler. Transistörler ters konumda negatif akımları da iletirler.

1.1.2. Diyotlar:

Diyotlar temelde akımı bir yönde, bir kolda bloke etmek, doğrultucu devreleri seçici ve akım ve gerilimi sınırlamak için kullanılırlar. Örneğin sinyal diyotları devrelerde küçük gerilim ve akım seviyesiyle kullanılır. 2N4142 (100 V, 75 mA). 5 ns'den daha az iletme zamanı ile çok hızlıdır. Bu özellik onları darbe aralıkları veya 100 kHz veya daha fazla frekanslı a.c. gerilimlerinin doğrultulması için uygun kılar. Diyotlar yüksek, akımlar için paralel bağlanmış olabilirler. Çünkü onların çok yüksek diferansiyel dirençleri vardır. Hızlı diyotlar bir veya bir kaç amper için yavaş sayılabilirler. İyilik zamanları 200 ns veya daha fazla olabilir.

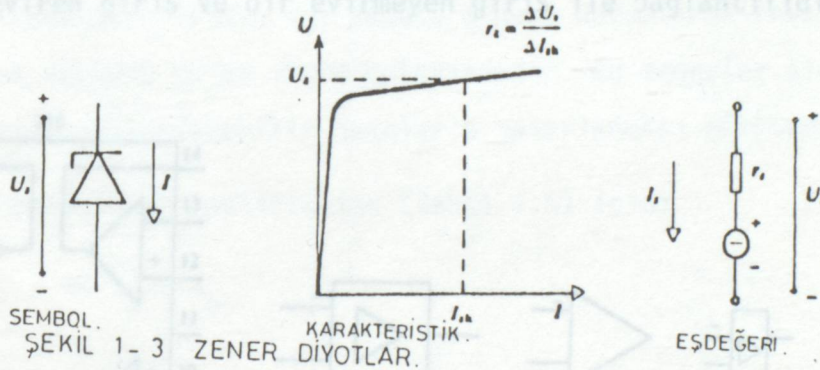
Düşük voltajlı, yüksek frekanslı devrelerde schotthy diyotları sık sık kullanılabilir. Son derece hızlıdır ve küçük iletme geçme gerilimleri vardır. Bununla beraber iletimden çıkmada akım diğer diyotlara nazaran oldukça yüksektir.

Diyotların 3A civarında ve fazlasında tahrip olmayanları mevcuttur. Büyük akımlara uyumlu diyotlar da vardır.

1.1.3. Zener Diyotlar:

1.1.4. Operasyonel Amplifikatörler:

Zener diyotların 1W civarında soğutucusuz tipleri mevcuttur ve 10W civarında da soğutuculu tipleri mevcuttur. Zener akımı I_{zk} tarafından belirlenen Zener gerilimi u_z 3 ile 200 V arasında olabilir. Şekil 1.3. Zener diyodun karakteristiklerini ve eşdeğer devresini gösterir.



u_z sıcaklığa bağlıdır, negatif sıcaklık katsayısı için $u_z < 5V$ pozitifinde ise $u_z > 5V$ olarak Tablo 1.2'de gösterildiği gibi değişir. Zener diyotlar düşük sıcaklık katsayılarında 10 ppm/k civarında referans diyodu olarak adlandırılır ve genellikle $\pm 5\%$ 'lik toleransları vardır.

Zener diyotlar kaynak gerilimlerini sabitleştirmek için kullanılırlar. Referans diyotları referans gerilimi için kullanılırlar. İletim yönünde zener diyotlar normal diyotlar gibidirler ve düşük gerilimli doğrultucularda hızlı diyot gibi kullanılırlar.

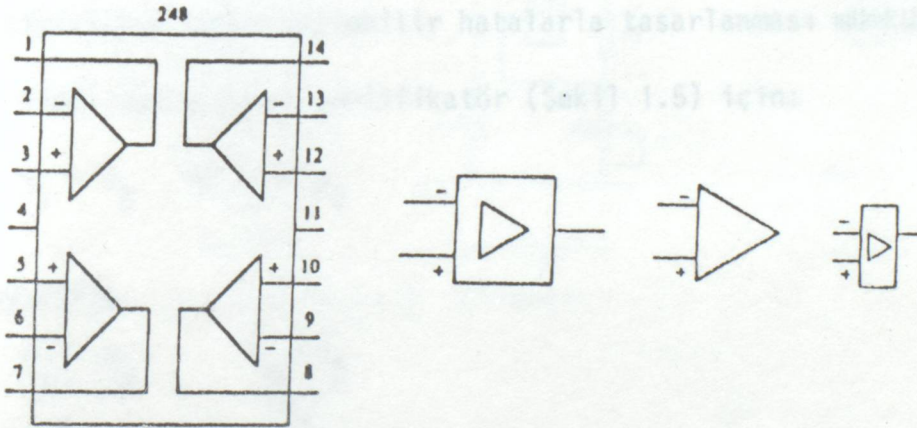
TABLO 1-2 ZENER DİYOTLARIN KARAKTERİSTİKLERİ.

P (W)	U _Z (V)	I _Z (mA)	r _Z (Ω)	TC U _Z (K ⁻¹)
0.4	3.3	20	28	-7 · 10 ⁻⁴
0.4	4.7	20	19	-2 · 10 ⁻⁴
0.4	5.6	20	11	+3 · 10 ⁻⁴
0.4	120	1	900	+10 · 10 ⁻⁴
1	5.6	45	10	+3 · 10 ⁻⁴
10	6.8	370	1.2	+4 · 10 ⁻⁴
10	120	20	75	+10 · 10 ⁻⁴

1.1.4. Operasyonel Amplifikatörler:

Operasyonel amplifikatörler analog sinyal işlemleri için kullanılırlar. ve değişik tiplerde mevcuttur.

Şekil 1.4'de 248 entegresi örnek olarak verilir. 14 uçlu bir entegrenin içinde 4 opamp'tan ibarettir. Her operasyonel amplifikatörün farklı fazlarda sürülmüş iki tane dc bağlanmış fark seviyesi vardır. Onlar - ve + ile işaretlenmiş bir eviren giriş ve bir evirmeyen giriş ile bağlantılıdır.



ŞEKİL 1-4 DİL GOVDESİNDEKİ OPERASYONEL AMPLİFİKATÖR;
GRAFİK SEMBOLLERİ.

Kataloglarda eviren giriş bazen çevirim tarafından belirlenir, buradaki sembol sadece dijital aletler için kullanılır.

Amplifikatör genellikle pozitif ve negatif gerilimden beslenir ($\pm 15V$) Bazı durumlarda pozitif gerilim ve sıfır arasına bağlanmış olabilir. Girişteki gerilim kaynak gerilimlerinin seviyeleri içinde korunmuş olmalıdır ve kaynak

gerilimi ± 15 V ise diferansiyel giriş ± 30 V'tan daha az olmalıdır. Çıkış kısa devreye karşı, bir çıkışın zamanında kısa devreye karşı olan değerinden daha fazla değildir. Yükleme akımının tipik bir maksimumu 5 mA'dır.

Operasyonel amplifikatörler giderek dijital cihazlarla karşılaştırılmaktadır. Çıkış geriliminin geniş bir sinyal değişimi 10 s'den daha fazlasını alır, harici elemanların araya girmemesi sağlanmış (Şekil 1.38'de görülen testere ağızlı generatörün karakteristiğinde olduğu gibi).

Pek çok durumda, operasyonel amplifikatörler amaca en uygun cihazlar olarak görülebilirler, bunların sonsuz bir giriş empedansı, sıfıra eşdeğer çıkış empedansları ve sonsuz bir amplifikasyon faktörlerinin olması belirleyici özelliklerindedir. Amplifikatörlerin geleceği dış komponentlere bağlıdır. İdeal bir amplifikatörün 248 adet sapması, herbiri 200 nA maksimum kutuplama değişken akımı olan, bir başkasına göre en fazla 50 nA farkı bulunan ve maksimum 6 V tıkama geriliminin söz konusu olduğu durumlarda rastlanmaktadır. Amplifikasyon faktörü en az 15000 dolayındadır. Bu değerler ile lokalize edilmiş cihazların kabul edilebilir hatalarla tasarlanması mümkündür.

İdeal operasyonel amplifikatör (Şekil 1.5) için:

$$i_1 = i_2 \quad \text{ve} \quad u'_0 = u_0$$

dolayısıyla

$$\frac{u_1 - u_0}{R_1} = \frac{u_0 - u_2}{R_2}$$

$$u_2 = -\frac{R_2}{R_1} u_1 + \frac{R_1 + R_2}{R_1} u_0 \quad (1.2)$$

geçerli olur. Denklem 1.2'de verilen genel ifadeden aşağıdaki özel durum türetilebilir.

$$u_0 = 0 \text{ için devre dönüştürücü bir amplifikatördür } u_2 = -\frac{R_2}{R_1} u_1$$

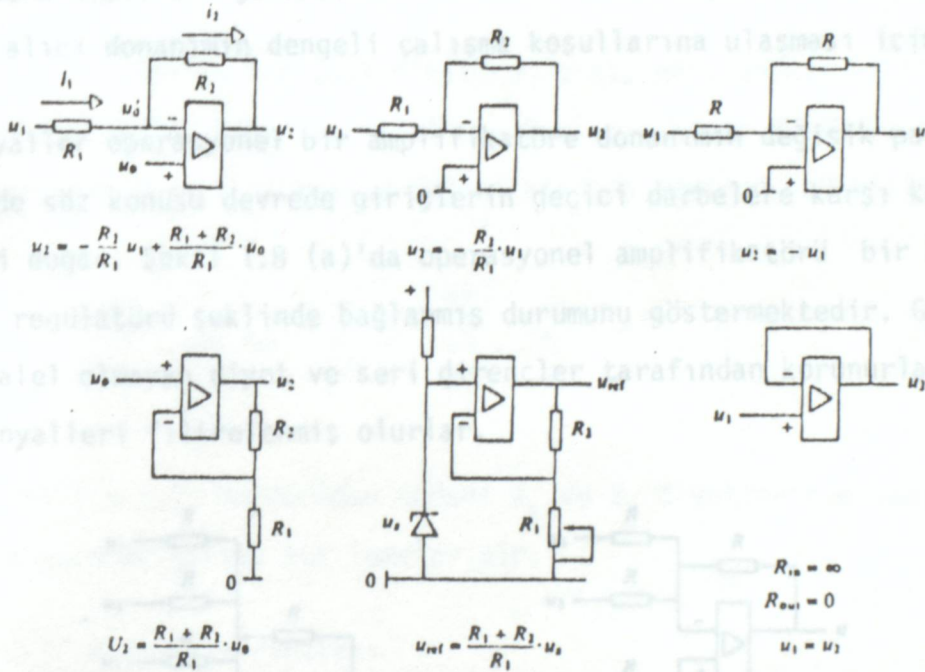
$R_2 = R_1$ için bir dönüştürücüye benzer biçimde

$$u_2 = -u_1 \text{ olur. (1.4)}$$

Denklem 1.2'de $u_1 = 0$ olduğunda devre dönüştürmesiz bir amplifikatör duruma gelir:

$$u_2 = \frac{R_1 + R_2}{R_1} \cdot u_0 \text{ (1.5)}$$

u_0 gerilimi referans bir diyodun ve bir resistörün değişkeni ise; devre değişken referans bir gerilim olarak kullanılabilir.



ŞEKİL 1-5 AMPLİFİKATOR DEVRELERİ.

Denklem 1.5'de $R_2 = 0$ ise

$$u_2 = u_0 \text{ (1.6)}$$

olur. ve R_1 'den bağımsız olarak devre fonksiyonları sonsuz girişli direncin ve sifıra eşdeğer çıkışlı bir direncin gerilimi ile çalışır. Örnek olarak bir devre sinyal üretimine yarayan bir düzen olarak kullanılabilir.

Değişik sinyaller ile operasyonel amplifikatör girişlerine bağlantı

yapılırsa toplama ve çıkarma kombinasyonlu bir dönüştürücünün fonksiyonları ortaya çıkar (Bak. Şekil 1.6).

Şekil 1.7'de opamp akım değeri $i = u_c/R$ olan sabit akımlı bir generatör olarak kullanılmıştır. Kapasitesi c olmak üzere kondansatör gerilimi ve çıkış gerilimi zaman ile lineer bir değişim gösterir.

$$u = \frac{1}{C} \int_0^t i \cdot dt = \frac{1}{C} i \cdot t = \frac{u_0}{R \cdot C} \cdot t \quad (1.7)$$

ŞEKİL 1-8 SINIRLAMA İLE KONTROL SİSTEMİ AMPLİFİKATÖRÜ

Testere dişli bir generatörde ve devrelerde rampa benzeri böylesi bir entegral alıcı donanımın dengeli çalışma koşullarına ulaşması için kullanılır.

Sinyaller operasyonel bir amplifikatöre donanımın değişik parçalarından geldiğinde söz konusu devrede girişlerin geçici darbelere karşı korunması gerekliliği doğar. Şekil 1.8 (a)'da operasyonel amplifikatörü bir kontrol sisteminde PI regülatörü şeklinde bağlanmış durumunu göstermektedir. Girişler iki adet paralel olmayan diyot ve seri dirençler tarafından korunurlar, böylece giriş sinyalleri filtrelenmiş olurlar.

(Bak.Şekil 1.8 (c) Bu durumun nedeni D₁ ve D₂ diyotlarının tamamen iletime

durumuna geçerek etkili olmalarıdır.

1.1.5. İntegratör

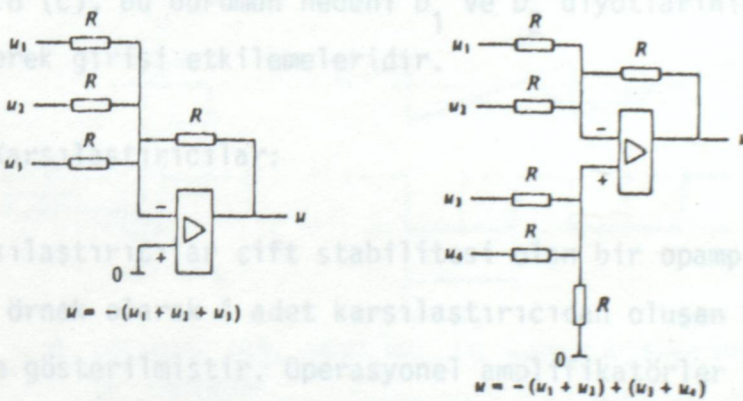
Bir karşılaştırıcıya çift stablilite için bir opamp'a benzetilebilir.

Şekil 1.9'da örneğin dört adet karşılaştırıcıya oluşan bir 14 uçlu DIL

paket içinde gösterilmiştir. Operasyonel amplifikatörler için söylenen pek

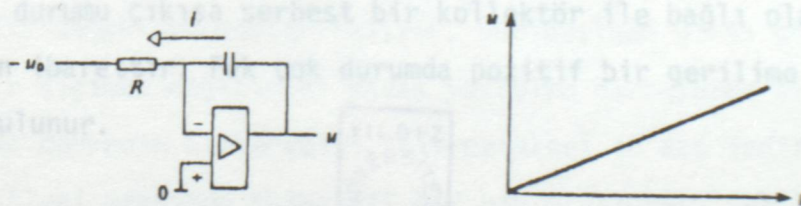
çok şey ki karşılaştırıcılar için de geçerlidir.

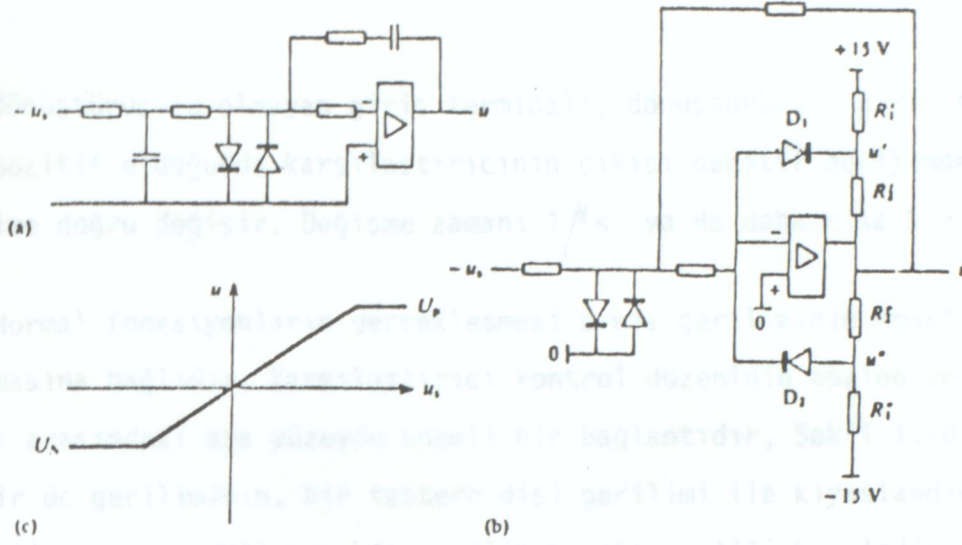
ŞEKİL 1-6 TOPLAMA VE ÇIKARTMA.



Çıkış durumu çıkışı serbest bir kollektör ile bağlı olan bir npn transistöründe, çıkış gerilimi pozitif bir gerilime ve dış bir dirence bağlı bulunur.

ŞEKİL 1-7 İNTEGRATOR.





ŞEKİL 1-8 SINIRLAMA İLE KONTROL SİSTEM AMPLİFİKATORÜ.

Şekil 1.8 (b)'de bir amplifikatörün çıkış geriliminin nasıl sınırlandırıldığı görülmektedir. Çıkış gerilimi $u' = 0$ olacak kadar düşük ya da $u'_2 = 0$ olacak biçimde yüksek olursa, u değeri aşağıda verilen bağıntılar ile sınırlandırılır.

$$U_N = - \frac{R'_2}{R'_1} \cdot 15 \quad \text{ve} \quad U_P = \frac{R''_2}{R''_1} \cdot 15 \quad (1.8)$$

(Bak.Şekil 1.8 (c)). Bu durumun nedeni D_1 ve D_2 diyotlarının tamamen iletme durumuna geçerek girişi etkilemeleridir.

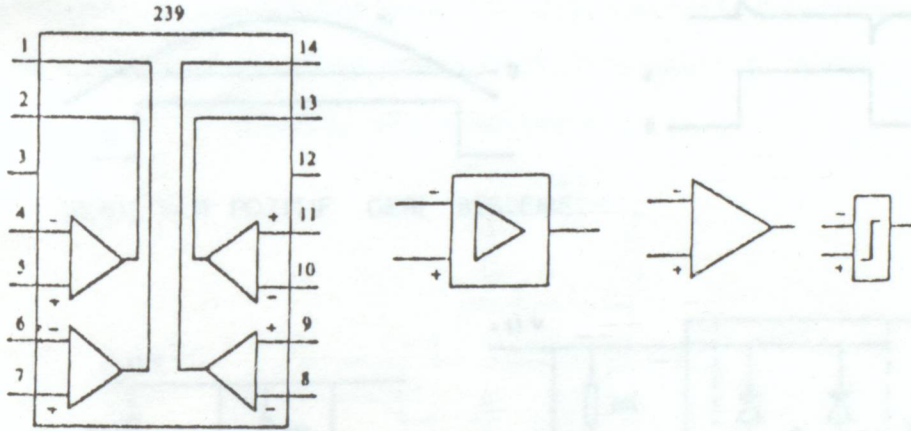
1.1.5. Karşılaştırıcılar:

Bir karşılaştırıcılar çift stabilitesi olan bir opamp'a benzetilebilir. Şekil 1.9'da örnek olarak 4 adet karşılaştırıcıdan oluşan bir 14 uçlu DIL paketi içinde gösterilmiştir. Operasyonel amplifikatörler için söylenen pek çok şey küçük değişiklikler ile karşılaştırıcılar için de geçerlidir.

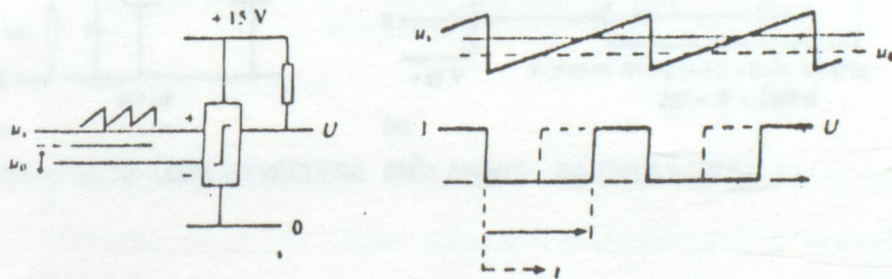
Çıkış durumu çıkışa serbest bir kollektör ile bağlı olan bir npn transistöründen ibarettir. Pek çok durumda pozitif bir gerilime ve dış bir dirence bağlı bulunur.

Dönüştürücülü olmayan giriş terminali, dönüştürücülü giriş terminaline göre pozitif olduğunda karşılaştırıcının çıkışı negatif gerilimden pozitif gerilime doğru değişir. Değişme zamanı $1/\mu s$ ya da daha kısa bir süredir.

Normal fonksiyonların gerçekleşmesi çıkış geriliminin negatif bir değerde olmasına bağlıdır. Karşılaştırıcı kontrol düzeninin analog ve dijital parçaları arasındaki ara yüzeyde önemli bir bağlantıdır, Şekil 1.10'da örnek olarak bir dc geriliminin, bir testere dişi gerilimi ile kıyaslandığı durum verilmiştir, ayrıca değişken bir gerilim karakteristiği bir lojik fonksiyona eklenmiştir.



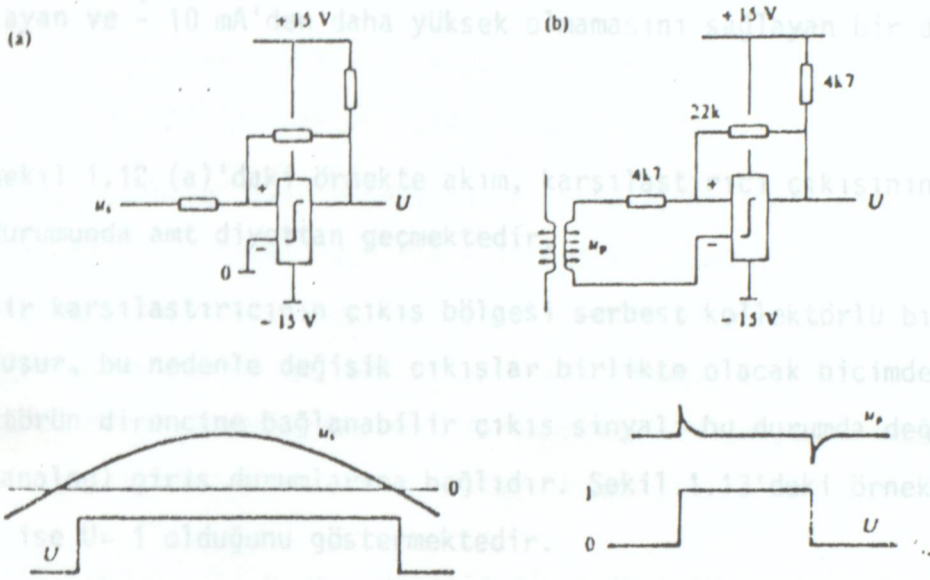
ŞEKİL 1-9 DİL GÖVDESİNDEKİ KARŞILAŞTIRICI.



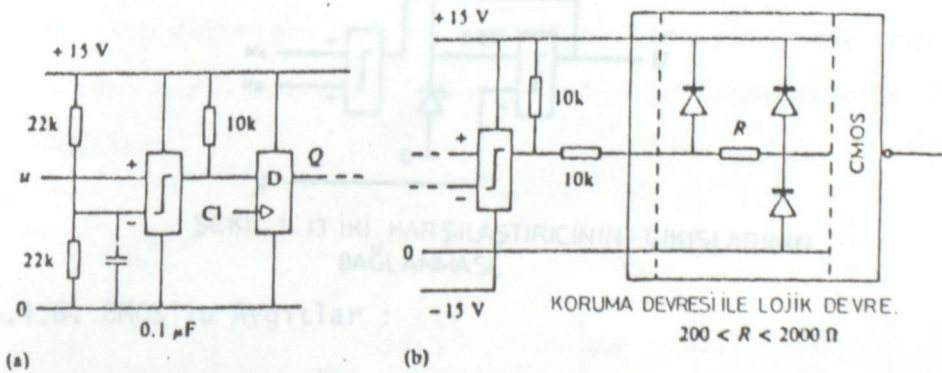
ŞEKİL 1-10 TESTERE DİŞİ GERİLİMİ İLE KARŞILAŞTIRILMIŞ DC GERİLİM.

Şekil 1.11 (a)'da pozitif geribeslemeli bir karşılaştırıcı ile donatılmış bir sıfır dedektörü gösterilmiştir. Geribesleme giriş geriliminin sonlu ve hızlı bir biçimde değişimini yavaş yükselen darbelerde bile mümkün kılar. Aynı zamanda devrenin histerezisi titreşimleri en aza indirerek, giriş ve çıkış sinyalleri arasında kapasitif bir bağ oluşturur. Şekil 1.11 (b)'de pozitif geribeslemeli bir karşılaştırıcının kısa pozitif ve negatif darbeler-

deki dönüştürücü görevini göstermektedir. Devre fonksiyonları negatif bir darbenin gelişine kadar pozitif darbeleri tutarak bir hafıza görevini yaparlar.



ŞEKİL 1-11 POZITIF GERİ BESLEME.



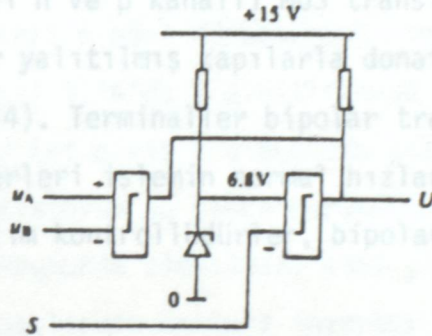
ŞEKİL 1-12 LOJİK DEVRELERE BAĞLANMIŞ KARŞILAŞTIRICI.

Karşılaştırıcının + 15 V ve 0 değerleri arasında çalışması durumunda çıkış doğrudan CMOS'a ve diğer yüksek gerilimli lojik kısımlara bağlanabilir. Şekil 1.12 (a)'da dönüştürme girişinin filtrelenmiş referans gerilimine ve diğer girişinde bir u giriş gerilimine bağlandığı devre görülmektedir. Çıkış ise bir CMOS D flip-flop'una bağlı olup çıkış sinyali CI saat darbesine uyum sağlar. Lojik 1 ve lojik 0'ı tanımlayan anahtarlar devre çalışırken

Lojik devreler Şekil 1.12 (b)'de görüldüğü gibi giriş bölgesinde statik elektriğe karşı korunmak üzere bir şebeke ile donatılmıştır. Girişte bir sinyalin + 15 V'tan daha yüksek ya da negatif olması durumunda giriş akımını sınırlayan ve ± 10 mA'den daha yüksek olmamasını sağlayan bir direnç kullanılır.

Şekil 1.12 (a)'daki örnekte akım, karşılaştırıcı çıkışının negatif olması durumunda amt diyottan geçmektedir.

Bir karşılaştırıcının çıkış bölgesi serbest kollektörlü bir transistörden oluşur, bu nedenle değişik çıkışlar birlikte olacak biçimde başka bir kollektörün direncine bağlanabilir çıkış sinyali bu durumda değişik (lojik ya da analog) giriş durumlarına bağlıdır. Şekil 1.13'deki örnekte $S = 0$ ve $U_A > U_B$ ise $U = 1$ olduğunu göstermektedir.



ŞEKİL 1-13 İKİ KARŞILAŞTIRICININ ÇIKIŞLARININ BAĞLANMASI.

1.1.6. CMOS'lu Aygıtlar :

En çok kullanılan dijital devreler CMOS'un tipleridir. CMOS'lu aygıtlar ucuz ve hızlıdır, ve onlar diğer yüksek gerilimli lojik aygıtlarla küçük güç tüketimi ile kıyaslanır. Hem basit hem karmaşık devrelerin genel standart çeşitlerinde muhtelif kaynaklarından mevcuttur.

CMOS aygıtları aşağıdaki üstünlükleri ile belirlenirler:

1- Giriş koruma devrelerine rağmen toleransların karşısındaki statik elektrik düşük olmalı ve aletler dikkatlice kullanılmalıdır.

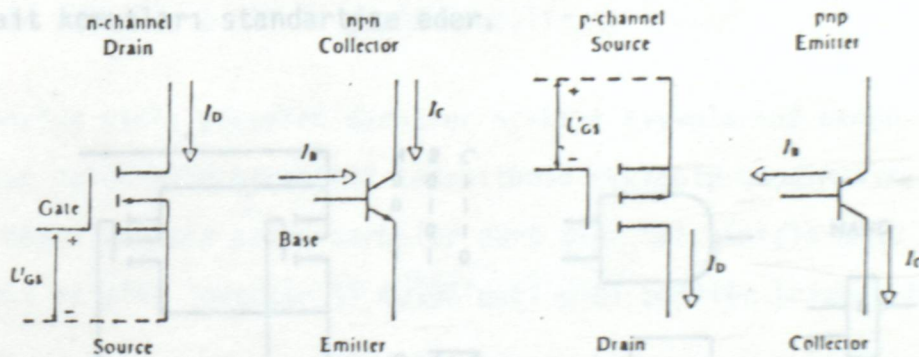
2- Lojik 1 ve Lojik 0'ı tanımlayan anahtarlama durumu kaynak geriliminin % 30 ile % 70 arasında hiçbirşey olabilir ve bu durum bir numuneden diğerine değişebilir.

3- Küçük güç tüketiminin sonucu elemanların az ısınmasıdır. Yoğunlaştırılmış su kullanılmasında ortaya çıkar. Sorunlar nemlendirilmeden oluşan sorunlardan daha kolay çözümlenebilir.

Burada açıklanan aygıtlar 14 ya da 16 uçlu 4000 B serisine aittir. Bunlara ait öncelikli veriler aşağıda verilmiştir.

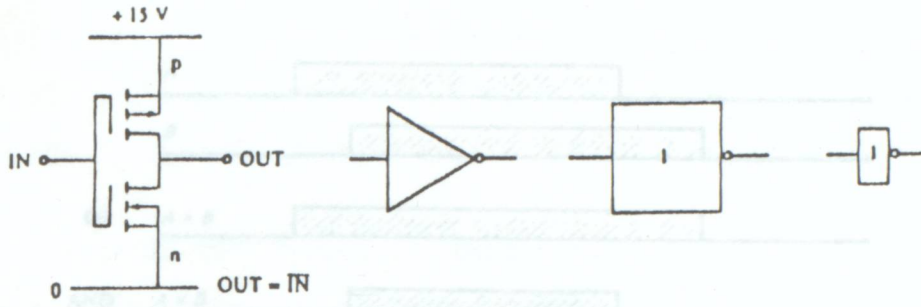
Kaynak gerilimi 3-18 V arasında olmalıdır. En uygun dengeleme gerilimi 15 V'dur. Giriş gerilimi -0,5 ile + 15,5 V arasında seçilebilir. Çıkışlar 3 mA ile yüklenmelidir. Saat frekansları genelde birkaç MHz değerinde olup kontrol elektronikğinde kullanılırlar. Bazı durumlarda (girişin Schmitt trigger tipinde olmadığı durumlarda) saat darbeleri yükselir ya da düşebilir, ancak bir μs 'nin altında kalır. Ara zamanlar birkaç yüz ns'den uzun değildir.

CMOS teknolojisi n ve p kanallı MOS transistörlerinin varlığı ile ortaya çıkmıştır. Bunlar yalıtılmış kapılarla donatılan alan etkili transistörlerdir. (Bak. Şekil 1.14). Terminaller bipolar transistörler ile donatılı olup akım ve gerilim değerleri işlemin normal hızları süresince pozitiftir. MOS transistörleri gerilim kontrollüdürler, bipolar transistörler ise akım kontrollüdürler.



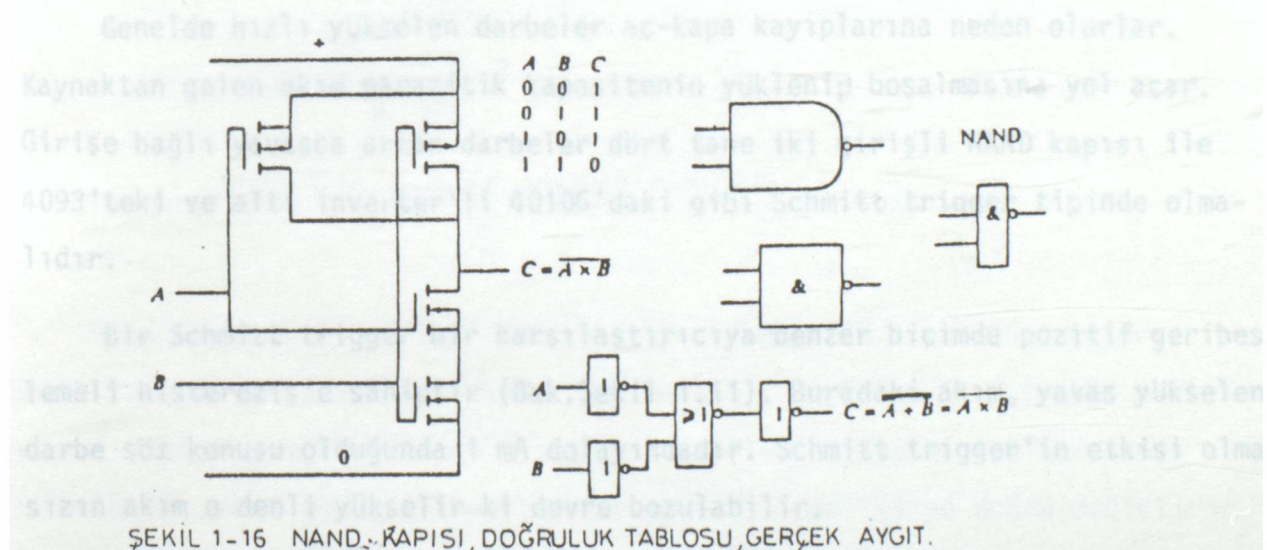
ŞEKİL 1-14 MOS TRANSİSTÖRLER VE BİPOLAR TRANSİSTÖRLER.

$I_B = 0$ olduğunda transistör bloke olur ($I_C = 0$), U_{GS} belirli bir kanal akımı kesme geriliminin altında ise, MOS transistör bloke olur.

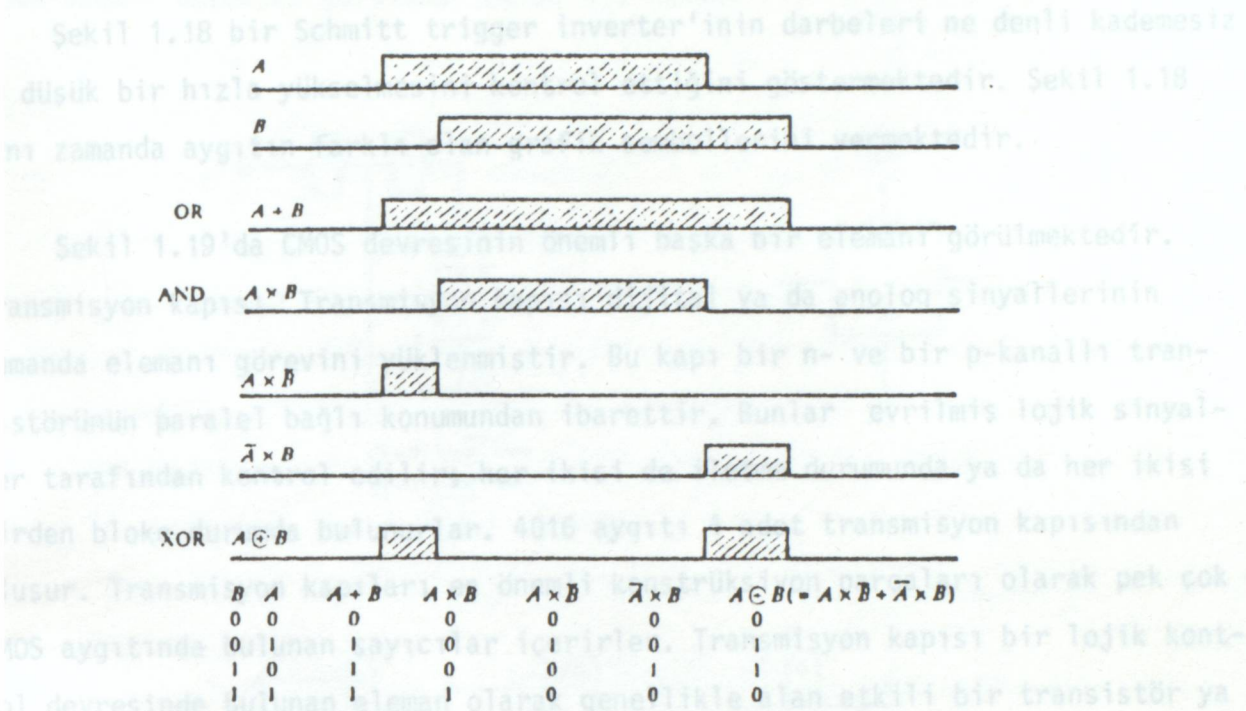


ŞEKİL 1-15 İNVERTER GRAFİK SEMBOLLERİ.

Şekil 1.15'de CMOS aygıtında önemli bir konstrüksiyon parçası olan dönüştürücüyü görmekteyiz. Bir p ve n kanallı transistör seri bağlantılı olup iki kapı birbirini ile bağlanmış durumdadır. Giriş yüksek olduğunda (lojik bir) P kapalı ve n ise açıktır. Bu sırada çıkış düşük bir değerdedir. Giriş düşük olduğunda (lojik 0) n kapalı ve P ise açıktır. Bu durumda çıkış yüksektir. 16 uçlu 4049 paketi 6 adet dönüştürücü içermektedir. CMOS lojik kapılarına örnek olarak Şekil 1.16'da 2 girişli NAND kapısının bağlantı prensipleri verilmiştir. Her iki giriş 1 olduğunda çıkış 0 olur, bunun anlamı üstte bulunan her iki transistörün de bloke durumunda bulunması ve aşağıdaki transistörlerin iletme durumunda olmasıdır. 4011 gibi güncel bir aygıt iki adet NAND kapısı içerir, bunlardan herbiri inverter ile bağlantılı olup giriş ve çıkışa ait komutları standartize eder.



ŞEKİL 1-16 NAND KAPISI, DOĞRULUK TABLOSU, GERÇEK AYGIT.



ŞEKİL 1-17 LOJİK İŞLEMLER.

En geniş kullanım alanı olan lojik kapılar şunlardır: AND, NAND, OR, NOR ve XOR. Bunlara bir örnek olarak darbeli devreler verilebilir. Şekil 1.17 birbirinden ayrıık iki darbeyi göstermektedir. A ve B iki lojik değişken olarak ele alınabilir. Darbe ise lojik operasyonun sonucudur ve lojik bir değişken C olarak gösterilebilir.

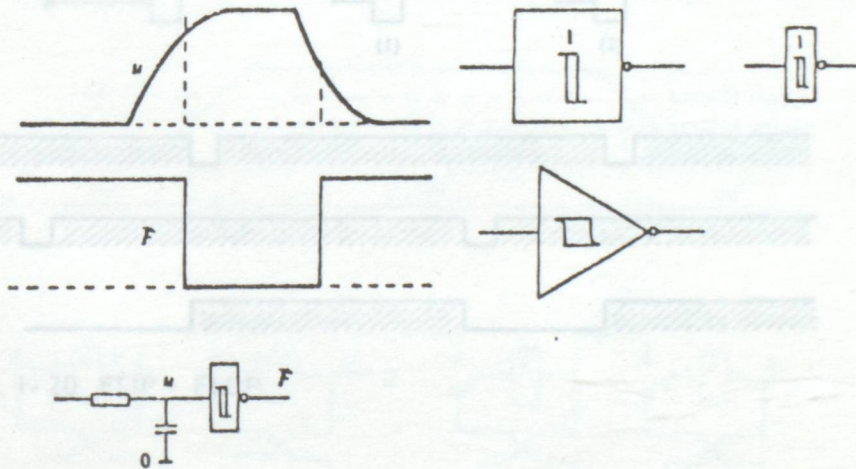
Genelde hızlı yükselen darbeler aç-kapa kayıplarına neden olurlar. Kaynaktan gelen akım parazitik kapasitenin yüklenip boşalmasına yol açar. Girişe bağlı yavaşça artan darbeler dört tane iki girişli NAND kapısı ile 4093'teki ve altı inverter'li 40106'daki gibi Schmitt trigger tipinde olmalıdır.

Bir Schmitt trigger bir karşılaştırıcıya benzer biçimde pozitif geribeslemeli histeresis'e sahiptir (Bak.Şekil 1.11). Buradaki akım, yavaş yükselen darbe söz konusu olduğunda 1 mA dolayındadır. Schmitt trigger'in etkisi olmaksızın akım o denli yükselir ki devre bozulabilir. (2) ya doğru değiştirir.

inde benzer darbeler görüldüğünde sona ermektedir.

Şekil 1.18 bir Schmitt trigger inverter'inin darbeleri ne denli kademersiz ve düşük bir hızla yükselmesini kontrol ettiğini göstermektedir. Şekil 1.18 aynı zamanda aygıtın farklı olan grafik sembollerini vermektedir.

Şekil 1.19'da CMOS devresinin önemli başka bir elemanı görülmektedir. transmisyon kapısı. Transmisyon kapısı dijital ya da analog sinyallerinin kumanda elemanı görevini yüklenmiştir. Bu kapı bir n- ve bir p-kanallı transistörünün paralel bağlı konumundan ibarettir. Bunlar evrilmiş lojik sinyaller tarafından kontrol edilir; her ikisi de iletme durumunda ya da her ikisi birden bloke durumda bulunurlar. 4016 aygıtı 4 adet transmisyon kapısından oluşur. Transmisyon kapıları en önemli konstrüksiyon parçaları olarak pek çok CMOS aygıtında bulunan sayıcılar içerirler. Transmisyon kapısı bir lojik kontrol devresinde bulunan eleman olarak genellikle alan etkili bir transistör ya da analog bir kapı ile birlikte kullanılabilir ya da bunlarla yer değiştirebilir.



ŞEKİL 1-18 SCHMITT TRIGGER INVERTERİ.

Bazı tiplerin flip-flop'ları kontrol sistemlerinde kullanılmıştır.

Şekil 1.20'de iki adet NAND kapısı içeren basit bir flip-flop (ya da bellek

hücresi) görülmektedir. $A = B = 1$ olursa flip-flop (1) ya da (2) durumunda

bulunabilir. $B \rightarrow 0$ olursa flip-flop durumunu (1)'den (2)'ye doğru değiştirir.

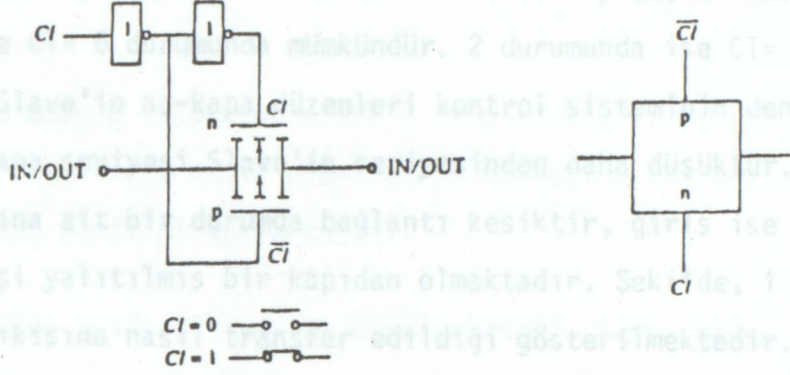
Ancak $A \rightarrow 0$ gidince bu kez durum (2)'den (1)'e doğru değişir. $A = B = 0$ ise

her iki çıkış 1 olur. Şekil, flip-flop'un başlayan bir darbeyi nasıl etkilediğini göstermektedir.

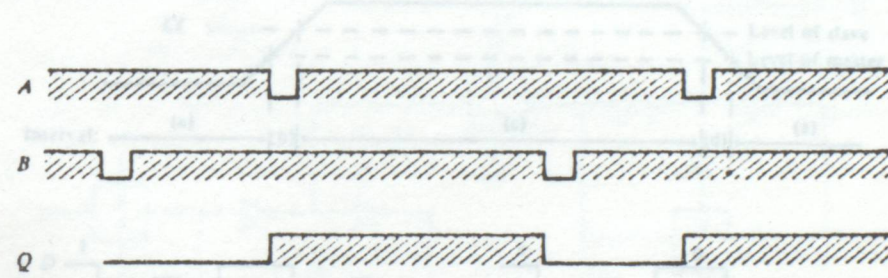
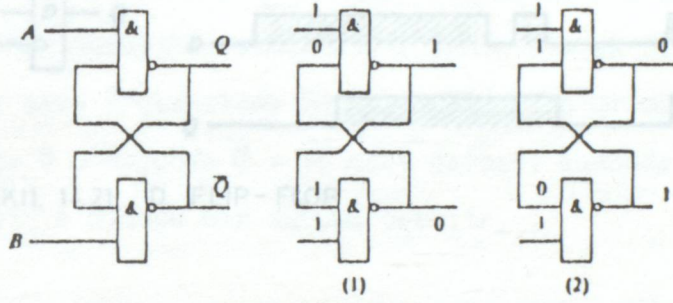
kısa bir 0 darbesi A girişine uygulanmakta ve B giri-

şinde benzer darbeler görüldüğünde sona ermektedir.

bulunmaktadır ve ayrıca verilerin giristen çıkışa aktarılması iki basamakta gerçekleşebilir. Şekil 1.22'de bu işlemin prensibi verilmektedir. Kontrol prensibi master'in 1 durumunda olması ve slave'in 0 durumunda olmasıdır. 2 durumunda ise $C\bar{I}$ olur. Bu sırada master slave'ye bilgi aktarır. Slave'in kontrol sistemi denetimindedir. Master'in aç kapıdan gelen bilgileri kontrol sistemine düşürür. Flip-flop'un feedback kısmına git bir kapıdan bağlantı kesiktir, giriş ise devrededir. verilerin girişi yalıtılmış bir kapıdan olmaktadır. Şekil 1.23'de, 1 durumunun 0 girişinden Q çıkışına nasıl aktarıldığı gösterilmektedir.



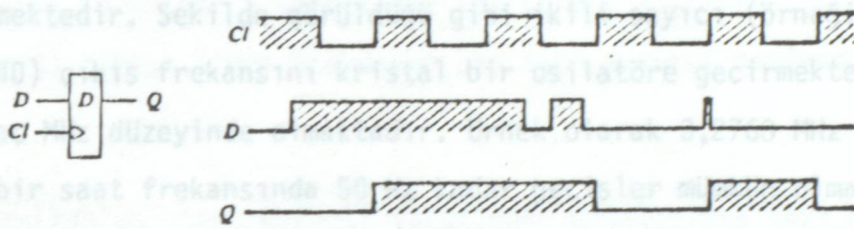
ŞEKİL 1-19 TRANSMİSYON KAPISI.



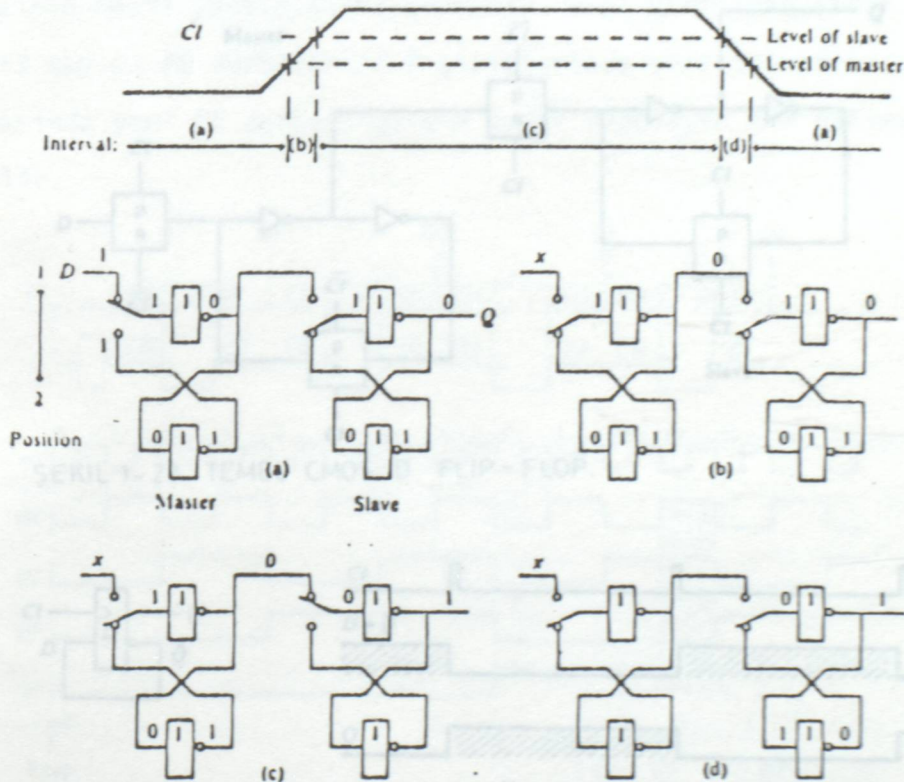
ŞEKİL 1-20 FLIP - FLOP

D flip-flop'u, pek çok CMOS devresinin elemanı olan saatli flip-flop'a bir örnektir. Bu aynı zamanda darbe senkronizasyonunun kontrol elektronığının doğrudan kullanılan bir parçasıdır. Bir D flip-flop'unun veri girişi D olup, saat darbeleri girişi Cİ ve çıkışı Q olmaktadır. Bazı durumlarda evrilmiş çıkış kullanıldığı da görülür. Bir D flip-flopunun temel fonksiyonu D girişindeki lojik kademenin (0 ya da 1) Q çıkışına aktarılmasıdır. D girişinden bağımsız olarak darbe aktarılması düşünülemez (Bak.Şekil 1.21).

Master-slave tipi flip-flobunun iki kademesi bulunmaktadır ve ayrıca verilerin girişten çıkışa aktarılması iki basamakta gerçekleşebilir. Şekil 1.22'de bu işlemin prensibi verilmektedir. Kontrol prensibi master'in 1 durumunda olması ve $Cl = 0$ durumunda mümkündür. 2 durumunda ise $Cl = 1$ olur. Bu sırada master Slave'in aç-kapa düzenleri kontrol sisteminin denetimindedir. Master'in aç kapa seviyesi Slave'in seviyesinden daha düşüktür. Flip-flob'un feedback kısmına ait bir durumda bağlantı kesiktir, giriş ise devrededir. verilerin girişi yalıtılmış bir kapıdan olmaktadır. Şekilde, 1 durumunun D girişinden Q çıkışına nasıl transfer edildiği gösterilmektedir.



ŞEKİL 1-21 D FLIP-FLOP

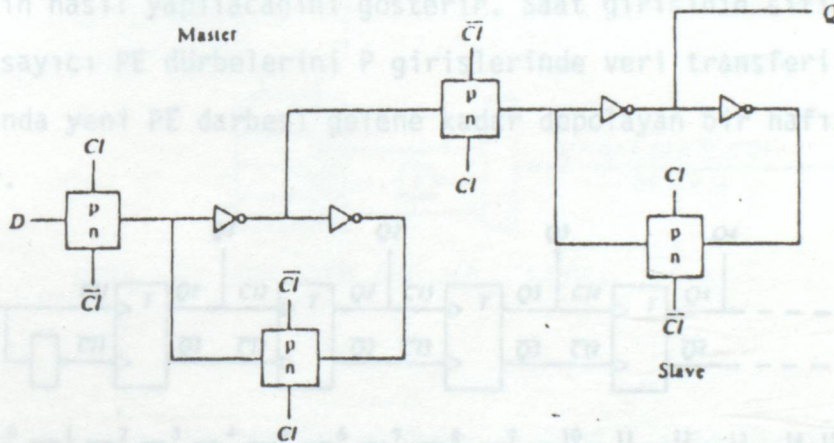


ŞEKİL 1-22 D FLIP-FLOP'UN PRENSİPLERİ.

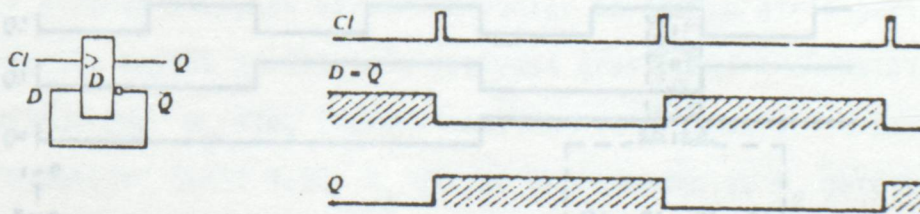
Şekil 1.23 bir D flip-flobunu kendi ana konfigürasyonu içinde göstermektedir. Bu devrede bir NAND kapısı giriş terminaline bağlı olan serbest girişlerden oluşur.

Şekil 1.24'deki D flip-flob'u bir T flip-flob'u olarak bağlanmıştır. Evrilmiş çıkış D girişine bağlı olup, çıkış bölgesi bütün pozitif saat darbelerini değiştirme görevini yüklenmiştir.

Şekil 1.25'de ikili bir sayıcı görülmektedir. Bunun prensibi T flip-flobu ile büyük benzerlik göstermekte ve durumunu negatif saat darbelerine göre değiştirmektedir. Şekilde görüldüğü gibi ikili sayıcı (örneğin 12 kademeye sahip 4040) çıkış frekansını kristal bir osilatöre geçirmekte, osilatör frekansı birkaç MHz düzeyinde olmaktadır. Örnek olarak 3,2768 MHz değerinde 16 kademelik bir saat frekansında 50 Hz kadar geçişler mümkün olmaktadır. İkili sayıcıda $t = 0$ olduğunda $N = 11$ saat darbesi sonunda çıkış ile ikili arasında bağlantının olduğu bir duruma geçilir.



ŞEKİL 1-23 TEMEL CMOS D FLIP-FLOP.

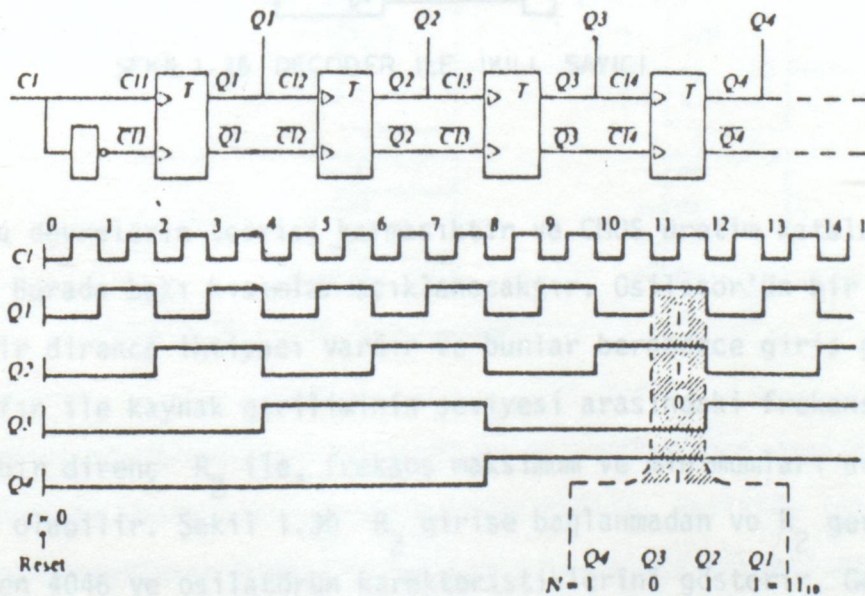


ŞEKİL 1-24 T FLIP-FLOP OLARAK BAĞLANMIŞ D FLIP-FLOP.

Şekil 1.26'da decoder'ı olan ikili bir sayıcı için grafik semboller verilmiştir. $N=11$ olduğunda çıkış sinyali $Q=1$ vermektedir. Bu sinyal kısa bir darbe için kullanılıyorsa (yaklaşık 200 ns) devre çevresel olarak 11 sayacaktır.

4516 ileri/geri sayıcısı yaklaşık olarak aynı şekilde çalışır. Onu kullanmanın en kolay yolu bir geriye sayıcı olarak (Bak.Şekil 1.27) P1,P2,P3,P4 girişlerini sıfır yapan bir binary sayı tarafından olmalıdır. PE (preset/enable) girişindeki kısa darbelerle Q_1, Q_2, Q_3, Q_4 çıkışları girişlerin seviyeleriyle ayarlanır ve saat darbelerinin ikili sayıları Q_4, Q_3, Q_2, Q_1 'ün her pozitif geçişi süresince 1 tarafından azaltılmış olacaktır. Sıfır olduğunda, CO (carry out) çıkışı 1'den 0'a doğru bir saat darbesi periyodunda değişecektir.

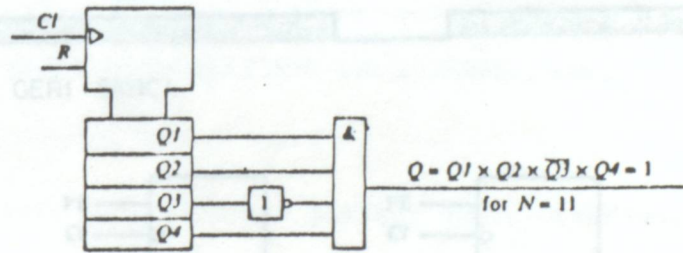
Şekil flip-flop'un saat darbesi tarafından çoğaltılmış sayı setlerinin bir uzun darbeye benzer şekilde nasıl ürettiğini gösterir ve Şekil 1.28 iki sayıcının 8 bit'lik geri sayıcı olarak ($P_4' P_3' P_2' P_1' P_1 P_2 P_3 P_4$) seri bağlanmasının nasıl yapılacağını gösterir. Saat girişinin sıfır olması ile, ileri/geri sayıcı PE dürbelerini P girişlerinde veri transferi yapar ve onları Q çıkışlarında yeni PE darbesi gelene kadar depolayan bir hafıza olarak kullanılabilir.



ŞEKİL 1-25 İKİLİ SAYICININ PRENSİBİ.

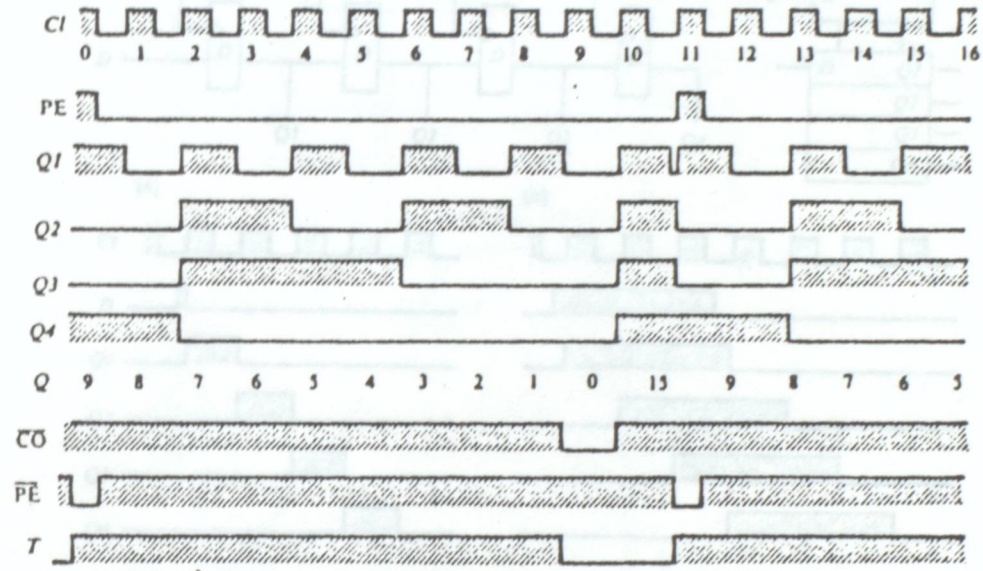
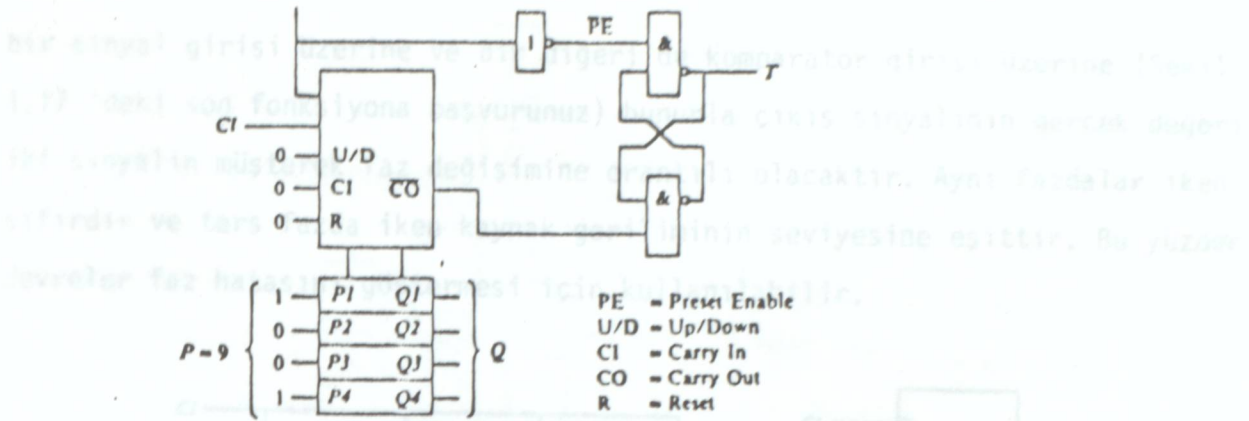
Bir öteleyici register Şekil 1.29'daki gibi Q çıkışının diğer flip-flop'un girişine bağlanması ile D flip-flop'larının kaskad bağlanmasından ibarettir. Evreler aynı darbeler tarafından oluşturulur ve bir lojik seviye her pozitif saat darbesi geçişi süresince registerde bir adım kadar yükseltir. Şekil 1.29.a'da D girişindeki kısa bir darbenin evvelki reset register durumuna kadar olan hareketinin nasıl olduğu görülmektedir. Bir darbe bir Shift register ile saat darbe periyotlarının sayısını geciktirebilir. Bu birinci evredeki senkronize darbenin saat darbesine ulaşmasından sonra yapılmış olabilir (b).

4015 aygıtı iki dört-evveli shift register'dan ibarettir; bak.Şekil 1.29. Onlar paralel bağlanmış saat darbe girişleri tarafından ve birinci registerin Q4 ucunun ikinci register'in birinci D girişine bağlanması tarafından kaskad bağlanabilir. 4046 bir PLL'de (phase locked loop) kullanılabilen bir gerilim kontrollü osilatör ve iki dijital komparatörü içerir.

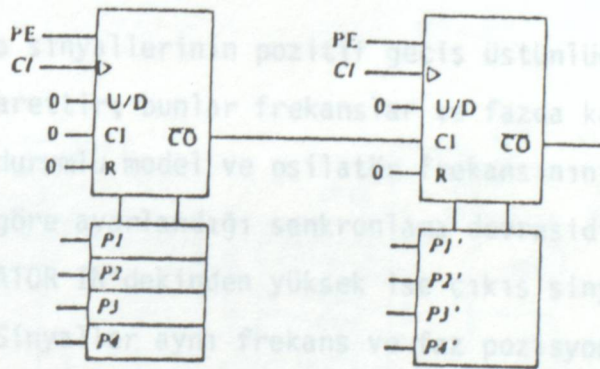


ŞEKİL 1-26 DECODER İLE İKİLİ SAYICI.

Bu devrelerin teorisi karmaşıktır ve CMOS üretim kataloglarında bulunabilir. Burada bazı kısımlar açıklanacaktır. Osilatör'ün bir dış kapasiteye C ve bir dirence ihtiyacı vardır ve bunlar beraberce giriş gerilim değişiminin sıfır ile kaynak geriliminin seviyesi arasındaki frekansını hesaplar. Diğer bir direnç R_2 ile, frekans maksimum ve minimumları arasında değiştirilmiş olabilir. Şekil 1.30 R_2 girişe bağlanmadan ve R_2 gerçek değerine sahip iken 4046 ve osilatörün karakteristiklerini gösterir. Gerilim ile frekans arasında lineer bir ilişki yoktur ve dağıtımı numuneden numuneye yüksektir, özellikle değişik yapımlarda.



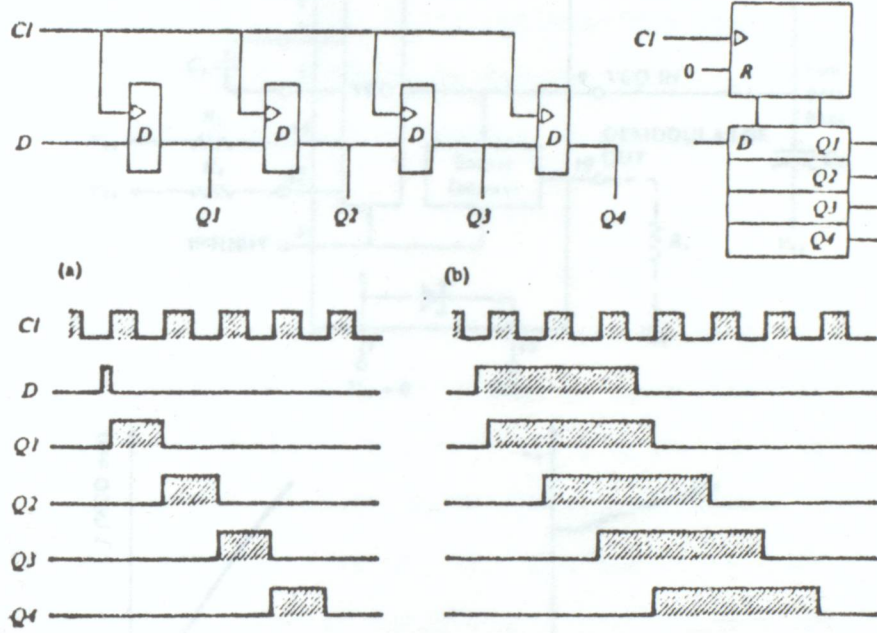
ŞEKİL 1-27 İLERİ GERİ SAYICI.



ŞEKİL 1-28 SERİ BAĞLANMASI.

Kontrol elektronikğinde osilatör yalnız doğruluğun veya lineerliğin önemli talep olmadığı basit sistemlerde kullanılabilir. Osilatör faz kapalı çevriminde komparatörlerin biri ile kullanılırsa, ileri kaynakların alanı genişletilir. Bu gibi uygulamalar frekans çoğaltma ve senkronizasyonudur. Komparatör 1 bir exclusive OR kapısıdır. İki simetrik, senkron lojik sinyal uygulanırsa,

bir sinyal girişi üzerine ve bir diğeri de komparator girişi üzerine (Şekil 1.17 'deki son fonksiyona başvurunuz) bununla çıkış sinyalinin gerçek değeri iki sinyalin müşterek faz değişimine orantılı olacaktır. Aynı fazdalar iken sıfırdır ve ters fazda iken kaynak geriliminin seviyesine eşittir. Bu yüzden devreler faz hatasını göstermesi için kullanılabilir.



ŞEKİL 1-29 SHIFT REGISTER (SERİ GİRİŞ, PARALEL ÇIKIŞ)

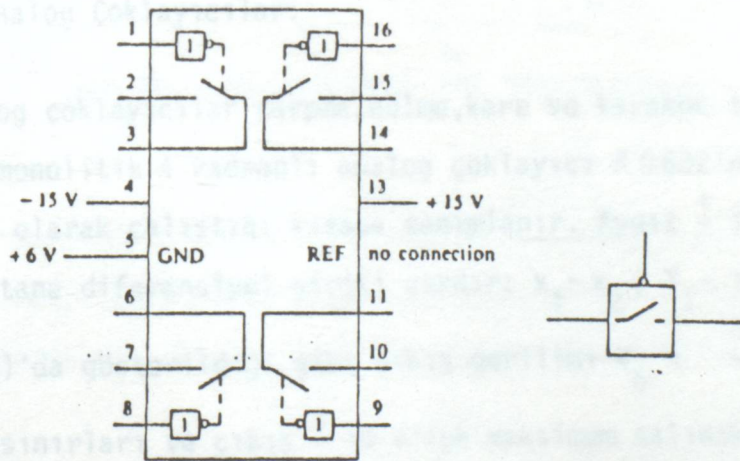
Komparator 2 giriş sinyallerinin pozitif geçiş üstünlüğü süresince aktif bir şebekeden ibarettir; bunlar frekanslar ve fazda karşılaştırılır. Çıkış seviyesi bir üç durumlu model ve osilatör frekansının girişe gelen senkronlama darbesine göre ayarlandığı senkronlama devresidir. Frekans "SIGNAL IN" de "COMPARATOR IN"dekinden yüksek ise çıkış sinyali 1'dir. Eğer düşük ise 0'dır. Sinyaller aynı frekans ve faz pozisyonuna sahip iseler, çıkış bir açık devredir. Çıkış osilatörün girişine filtre edilerek bağlanmış ise ve osilatör çıkışı komparator girişine bağlanmış ise, osilatör frekansta ve fazda uygun şekilde seçilmiş elementlerin bu kapalı çeviriminde giriş sinyallerine senkronize edilir.

dülatörü gibidir. Şekil 1.31 sinyalleri optoelektronik veya galvanizle izole edilmiş bir transformatör tarafından u_1 gerilimini u_2 gerilimine ortalama olarak f_1 frekansıyla bağlantılı bir frekans modülatör-demodulatörü gösterir.

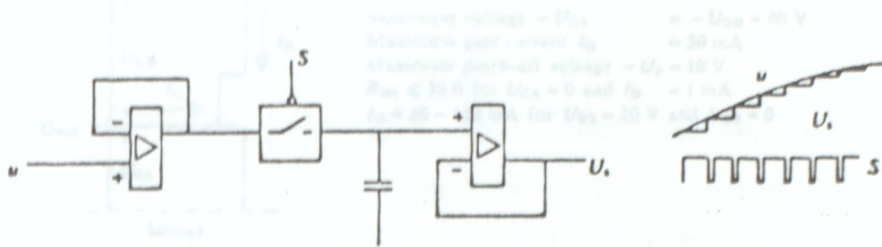
Şekil 1.30'daki devre osilatör frekansı f 'i N parçaya bölen bir devre yoluyla osilatör çıkışının karşılaştırıcı girişine bağlanmış olabileceğini gösterir (devre bazı tip sayıcı veya Shift register'den ibaret olabilir). f/N sonradan giriş sinyalinin f_s frekansına senkronize olacaktır, dolayısıyla $f = N \cdot f_s$ ve devre fonksiyonları bir frekans çarpanı gibidir.

1.1.7. Analog Anahtarlar

Şekil 1.32'deki 201 entegre devresi dört analog anahtar içerir ve burada örnek olarak alınacaktır. Her analog anahtar prensipte 4000 serisinin iletim kapıları gibi çalışır. Gerilim sınırı -15 V'tan $+15$ V'ta kadar analog sinyaller için kullanılır. Anahtar düşük gerilim tarafından kontrol edilebilir. (0 ve 1, 0,8'e ve 3 V'ta karşılık gelir). 15 V'luk lojik devreler ile kontrol edilirken, bundan dolayı sıfırlar kutuplanması gerekir ve örnek olarak 6 V'a GND'nin bağlanması tarafından elde edilmiş olabilir. A anahtarı kontrol girişinde 0 için iletir. İki anahtar tersine çevrilmiş lojik sinyaller tarafından kontrol edilirse, diğer kontaklar açıktır ve tetiklenme süresi 200 nS civarındadır.



ŞEKİL 1-32 ANALOG ANAHTAR.



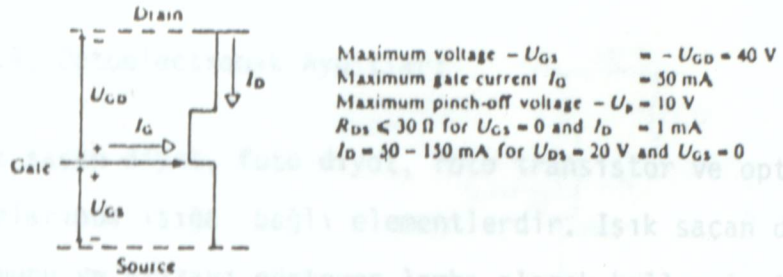
ŞEKİL 1-33 ÖRNEKLEYEN VE SAKLAYAN.

Uygulamanın tipik örneği gerilimi kısa aralıklar arasında ölçülen ve sonucu kapasite geriliminin karşısında muhafaza eden "sample and hold" devresidir. Şekil 1.33'deki giriş ölçülebilecek gerilimin yüklenmesini önleyici bir gerilim izleyici olarak operasyonel amplifikatörün bağlantısıyla sağlanır. Aynı bağlantı çıkışta da vardır; burada kapasitenin yüklenmemesi gerekir, öyle ki; ölçümün zamanları arasında geri kalmayabilir.

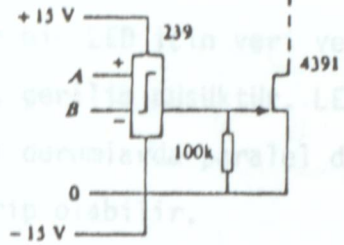
Alan etkili transistörler (JFET tiplerinin) analog anahtarlar olarak da kullanılır, fakat bu durumda kapı izole edilmemiştir. 2N4391 transistörü sırasıyla ilettime ve kesime sokan 0 ve 15 V'luk iki gerilim seviyesi tarafından kontrol edilir. Transistör simetriktir (Kollektör ve emetör değiştirilmiş olabilir) ve iki yönde de iletebilir. $U_{GS} = 0$ 'sa, kapı akımı ihmal edilebilir. $U_{GS} = 0$ için, kapı ile emetör arasındaki pn-fonksiyonu ilettime geçer. Transistör ve onun ana verileri pratik kapı devresi ile birlikte Şekil 1.34'de gösterilmiştir.

1.1.8. Analog Çoklayıcılar:

Bir analog çoklayıcılar çarpma, bölme, kare ve karakök işlemlerini yapar. Örnek olarak monolitik 4 kadranlı analog çoklayıcı AD632'nin bir çarpan (ve toplayan) olarak çalıştığı kısaca tanımlanır. Ayrıt ± 15 V tarafından beslenir. Üç tane diferansiyel girişi vardır: $x_1 - x_2$, $Y_1 - Y_2$ ve $Z_1 - Z_2$. Şekil 1.35 (a)'da gösterildiği gibi çıkış gerilimi $V_o = \frac{x_1 \cdot Y_1}{10} + Z_2$ dir. Giriş sinyal sınırları ve çıkış ± 10 V'luk maksimum salınımla seçilebilir. Çıkıştaki toplam hata tüm skalanın % 0,5 veya % 1'dir, dolayısıyla % 1-0,1 V tipe bağlıdır.

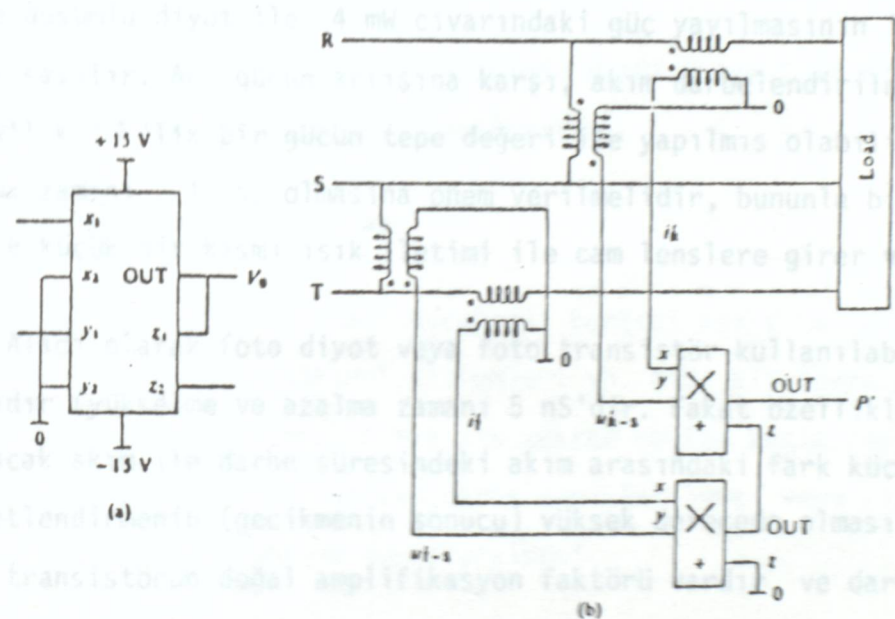


Maximum voltage - $U_{GS} = -U_{GD} = 40\text{ V}$
 Maximum gate current $I_G = 50\text{ mA}$
 Maximum pinch-off voltage - $U_p = 10\text{ V}$
 $R_{DS} \leq 30\ \Omega$ for $U_{GS} = 0$ and $I_D = 1\text{ mA}$
 $I_D = 30 - 150\text{ mA}$ for $U_{DS} = 20\text{ V}$ and $U_{GS} = 0$



For $A > B$: on
 For $A < B$: off

ŞEKİL 1-34 ANAL ETKİLİ TRANSİSTÖRLERİN VERİLERİ VE KAPI DEVRESİ



ŞEKİL 1-35 ANALOG ÇOKLAYICILAR: 3 - FAZ GÜÇ ÖLÇÜLMESİ

Güç elektroniğinde çoklayıcılar çoğunlukla otomatik kontrol sistemlerinde kullanılır. Şekil 1.35 (b)'de kontrol sinyallerinin üç-faz gücüne orantılı olarak elde edilmesinin örneği, üç-fazlı sistem, 2 çoklayıcı kullanılarak gösterilmiştir.

Cıkış gücü: $V_0 = \frac{1}{T} \int U'_R - S i'_R dt + \frac{1}{T} \int U'_T - S i'_T dt$ ile

orantılıdır.

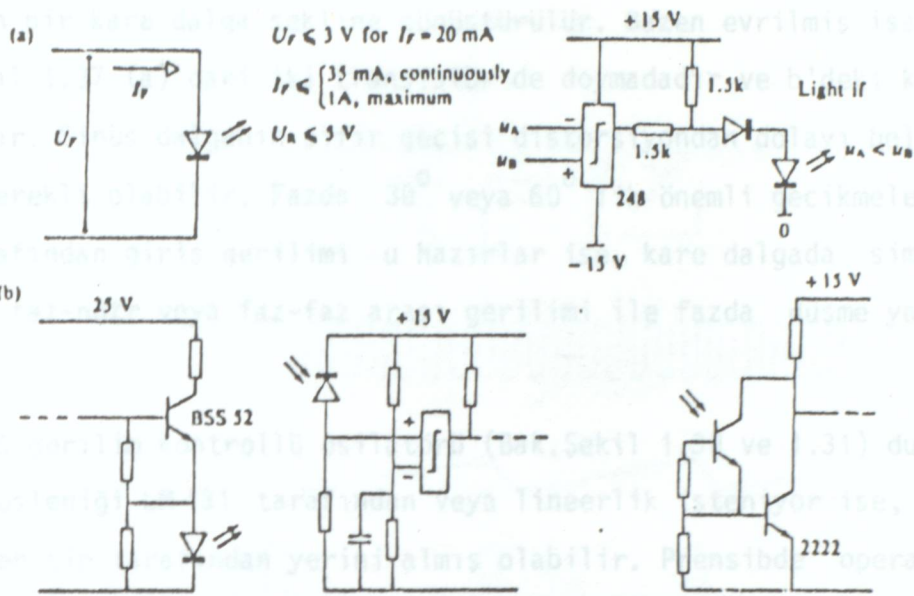
1.1.9. Optoelectronic Aygıtlar:

Işık saçan diyot, foto diyot, foto transistör ve optik-kublajlılar fonksiyonlarında ışığa bağlı elementlerdir. Işık saçan diyotlar (LED) işlemin durumunu ve arızayı gösteren lamba olarak kullanılırlar. Şekil 1.36 (a) sembolü, minyatür bir LED için veri ve devre çözümünün örneğini gösterir. Görülebilir iken, gerilim düşüktür. LED -15 V'luk gerilime maruz bırakılırsa ve seri veya bazı durumlarda paralel diyotlar tarafından korunmazsa, ± 15 V'luk sistemde tahrip olabilir.

Kızıl ötesi ışık saçan diyotlar optik sistemde verici olarak kullanılırlar. Farklı ışık saçan diyot ışık ileten madde yoluyla bir alıcıya bağlanan ışık saçan cam lens ile sağlanır. Temel verinin örneği olarak, 1.8 V'luk gerilim düşümlü diyot ile 4 mW civarındaki güç yayılmasının 100 mA'lık daimi akımı sayılır. Ani gücün artışına karşı, akım darbelendirilmelidir ve bu da 35 mW'lık 1 A'lık bir gücün tepe değeri ile yapılmış olabilir, yükselme ve azalma zamanı 1 s. olmasına önem verilmelidir, bununla birlikte, bu gücün sadece küçük bir kısmı ışık iletimi ile cam lenslere girer ve alıcıya ulaşır.

Alıcı olarak foto diyot veya foto transistör kullanılabilir. Foto diyot hızlıdır (yükselme ve azalma zamanı 5 nS'dir. Fakat özellikle yüksek sıcaklıkta kaçak akım ile darbe süresindeki akım arasındaki fark küçük olabilir ve kuvvetlendirmenin (gecikmenin sonucu) yüksek derecede olması arzu edilir. Foto transistörün doğal amplifikasyon faktörü vardır ve darlington transistörün parçası olabilir. Bununla birlikte sistem daha da yavaşlayacaktır: bir kaç s civarında karşılaştırılır. Şekil 1.36 (b) iletici ve alıcı devre örneklerini gösterir. Işık iletimi yolu ile sinyallerin iletilmesi yüksek yalıtımın hata gösterge sistemlerinde ve kontrol darbe sistemlerinde önemli faktör olduğu gibi duyarsızlık elektrik ve magnetik alanlara doğru yüksek gerilim sistemleri için güç elektroniğinde kullanılır.

Optik çiftler ışık saçan ve alan bütünlerdir. Yalıtma seviyesi normal faydalı gerilimlere uygun gelebilir ve optik çiftler elektronik rölenin bir elemanı olabilir. Optik çift aynı toprak hattına bağlanmış, fakat farklı yapı-



ŞEKİL 1-36 LED İLE İLETEN VE FOTODİYOT VEYA FOTOTRANSİSTÖRLE ALICI.

larda öyle ki sistemin sıfırları arasında gürültü gerilimi olabilen sistemler arasında sinyalleri iletmek için kullanılır.

1.2. Fonksiyonel Birimler:

Kontrol devreleri kaynak devreleri, kontrol açısı hesaplayıcıları, tetikleme amplifikatörleri, kontrol sistemleri vb. gibi alt devrelere bölünmüş olabilir. Bundan başka eklemeler sık sık tekrar edilen kesin fonksiyonel birimleri yönetir: geciktirici devreler, darbe genişletilmesi veya kısaltılması veya gerilimin zaman gecikmesine dönüştürülmesi.

Bir fonksiyonel birim elemanlarının çeşitli tipleriyle bir çok yönde yerine getirilmiş olabilir. Fiyat, karakteristik, fiziksel boyut ve taşıyıcı yolu eleman tiplerinin seçiminde kesin etkiye sahiptir.

Takip eden bölümlerde kontrol elektroniklerinde sık sık kullanılan farklı tiplerde fonksiyonel birimlerin çeşitleri tanımlanmıştır. Analog ve dijital devreler aynı fonksiyonel birime karıştırılmış olarak işlemde geçebilirler.

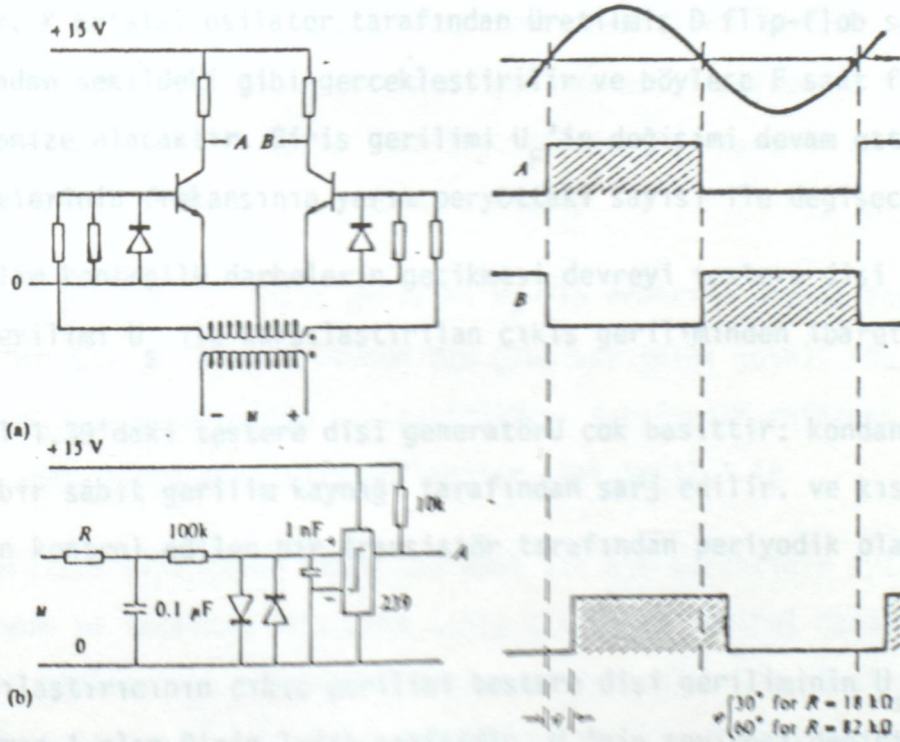
ŞEKİL 1-37 KARE DALGA ÜRETİMİ

1.2.1. Giriş Sinyalleri için Devreler:

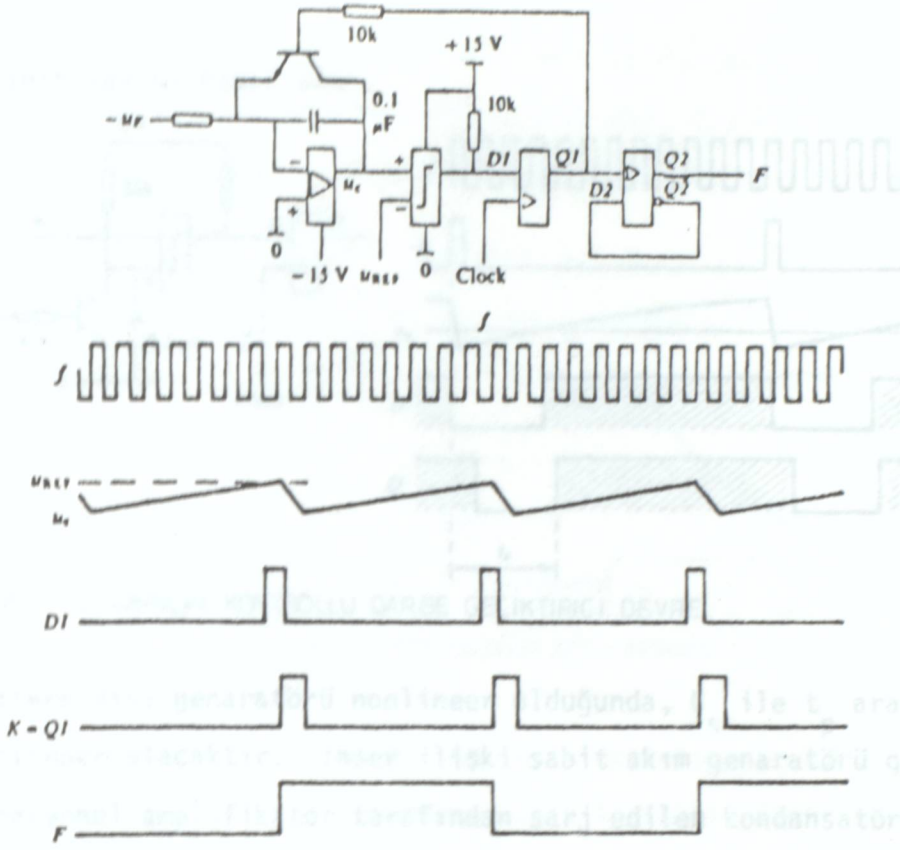
Sinüzoidal gerilim periyodun yarısı süresince 1 alan ve diğer yarısında

da o alan bir kare dalga şekline dönüştürülür. Bazen evrilmiş işaret de üretilir. Şekil 1.37 (a)'daki iki transistör de doymadadır ve b'deki karşılaştırıcı kullanılır. Sinüs dalganın sıfır geçişi distorsiyondan dolayı belirlenemez ise, filtre gerekli olabilir. Fazda 30° veya 60° lik önemli gecikmeleri filtre seçimi tarafından giriş gerilimi u hazırlar ise, kare dalgada simetrik üç fazlı sistemin faz-nötr veya faz-faz arası gerilimi ile fazda düşme yapılmış olabilir.

CMOS gerilim kontrollü osilatörü (Bak.Şekil 1.30 ve 1.31) duyarlılıklı IC VCO, eşleniği LM 131 tarafından veya lineerlik isteniyor ise, Şekil 1.38'de gösterilen tip tarafından yerini almış olabilir. Prensibde operasyonel ampifikatör sabit akım genaratörü gibi çalışır ve kondansatörü şarj eder. Kapasite gerilimi referans değeri U_{REF} 'i aştığında ve saat darbesi genişliğindeki kısa K darbesi üretildiğinde, karşılaştırıcı algılar. Kısa devre kondansatöründen ve darbeler aştığında, boşalmaya başlayan kondansatörden ve testere dişi geriliminden darbe sürücü transistör kapasitenin karşısında gerilim üretecektir.



ŞEKİL 1-37 KARE DALGA ÜRETİCİ.



ŞEKİL 1-38 V.C.O.

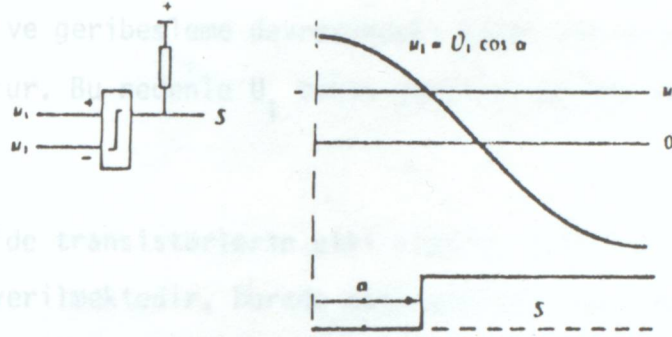
T flip-flobun tanımı tarafından K simetrik kare dalga gerilimi F'e dönüştürülür. K kristal osilatör tarafından üretilmiş D flip-flob saat darbeleri tarafından şekildeki gibi gerçekleştirilir ve böylece F saat frekansı f ile senkronize olacaktır. Giriş gerilimi U_F 'in değişimi devam ettiğinde, F saat darbelerinin frekansının yarım periyottaki sayısı ile değişecektir.

Gerilim kontrollü darbelerin gecikmesi devreyi testere dişi geriliminden, kontrol gerilimi U_S ile karşılaştırılan çıkış geriliminden ibaret yapabilir.

Şekil 1.39'daki testere dişi generatörü çok basittir: kondansatör direnç yolu ile bir sabit gerilim kaynağı tarafından şarj edilir. ve kısa K darbeleri tarafından kontrol edilen bir transistör tarafından periyodik olarak deşarj edilir.

Karşılaştırıcının çıkış gerilimi testere dişi geriliminin U_S 'ten büyük olduğu zaman 1 olan D'nin lojik sabitidir. U_S 'nin seviyesi değiştiğinde, D'nin önemli avantajının gecikmesi değişir. Saat sisteminde, K saate senkronize olmasıdır. D'nin avantajları saate senkronize olabilmesidir, öyle ki gecikme saat

Orjinal referans dalgasından 60° öndeki ve 60° gerideki referans dalgaları diğer fazlardan çıkartılırsa Şekil 1.41'deki U_6 , U_1 ve U_2 'nin eğrileri elde edilir. Onlar aslında tristör 1'in tetikleme darbelerini üretmek için kullanılır.



ŞEKİL 1-40 REFERANS VOLTAJININ AÇIKLANMASI.

U_A gibi sabit bir gerilim U_6 ile karşılaştırılır ve karıştırıcıdan gelen çıkış gerilimi α_{\min} sınırı ile hesaplanmış lojik bir fonksiyon olur. Aynı yolla, α_{\max} değerinden hesaplanan B_1 fonksiyonu yardımıyla U_B ve U_2 belirginleşir. Yukarıda da anlatıldığı S_1 değeri U_B ve U_1 büyüklüklerine bağlıdır.

Şekilde gösterilen $P_1 = A_1 \cdot S_1 + B_1$ lojik fonksiyonu $S = 1$ ve $S = 0$ durumları göz önünde bulundurularak $P_1' = A_1 + B_1$ ve $P_1'' = B_1$ limit fonksiyonlarının arasında kalacak biçimde kullanılabilir.

Bu nedenle P_1 fonksiyonu $A_1 \rightarrow 1$ ve $B_1 \rightarrow 1$ durumları arasında, ayrıca $\alpha = 15^\circ$ ve $\alpha = 150^\circ$ için şekilde gösterildiği gibi kullanılabilir.

P_1 fonksiyonu ve diğer fazların darbeleri geniş bir açı içinde değişim gösterirler. Bu değişim 120° lik bir değer içinde olabilir. Tristör 1 $P_1 \rightarrow 1$ durumunda tetikleme darbelerinin denetimini yüklenmiştir. Örnek olarak, bir darbenin ilk tetiklemede ne tür bir davranış gösterdiği Şekil 1.20'de gösterilmiştir.

İdeal bir doğrultucu alternatif akım gerilimlerini doğrulturken o denli düşük bir hızla gelişir ki, bir doğrultucu diyodunun eşik gerilimi sorun olabilir.

Şekil 1.42 (a)'da görülen a.c. gerilimi negatif geri beslemeli bir yük-

selticiye bağlıdır. Giriş ve çıkıştaki gerilim değerlerinin etkisi, giriş ve çıkış empedanslarının sonsuz ve sıfır olabilmeleri göz önünde bulundurularak saptanır.

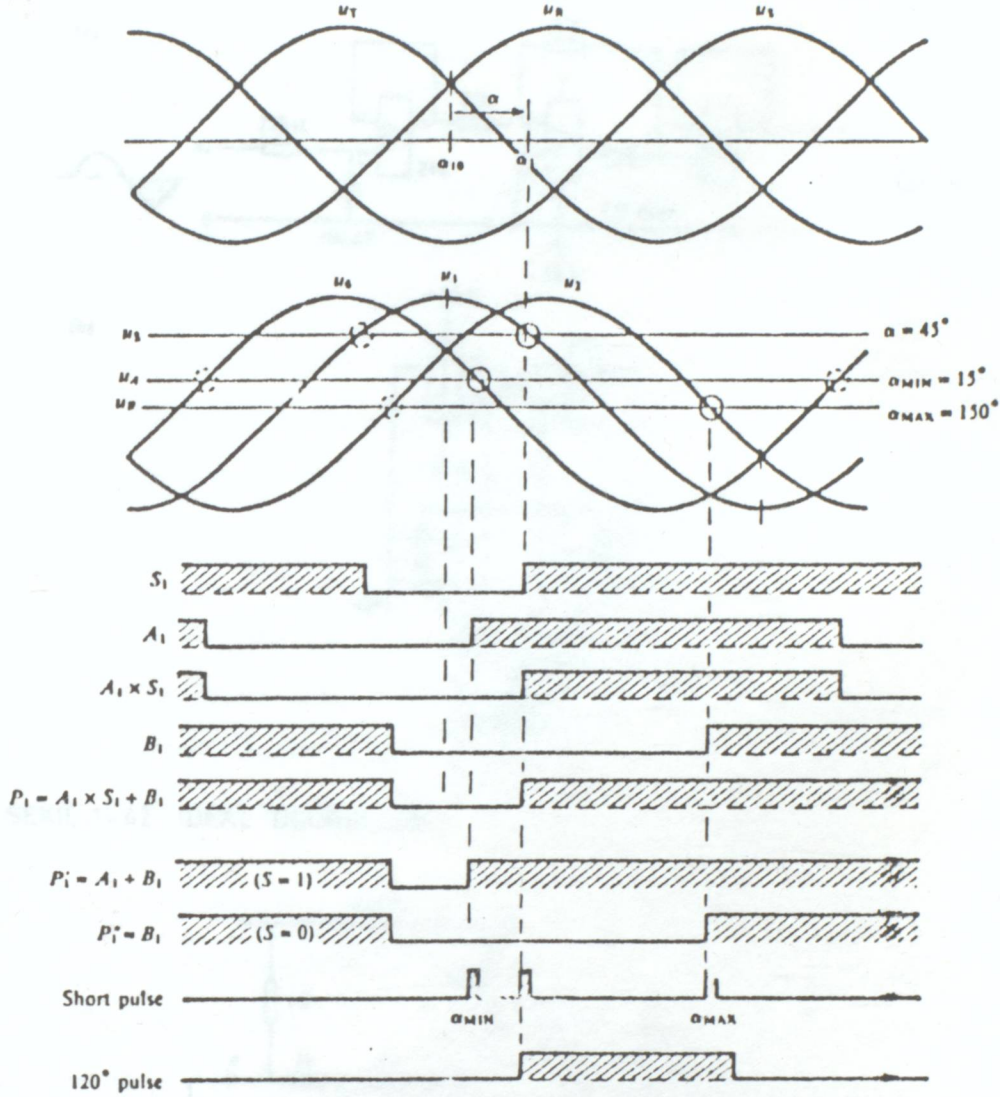
U_1 negatif olduğunda yükseltme faktörü -1'e eşit olur. Buna karşılık U_1 pozitif olduğunda ve geribesleme devresindeki diyot yükselticiye devre dışı bıraktığında +1 olur. Bu nedenle U_1 çıkış gerilimi U_V 'nin mutlak değerine eşit olmalıdır.

Şekil 1.42 b'de transistörlerin etki alanını ilgilendiren başkaca bir doğrultma örneği verilmektedir, burada eşik gerilimi mevcut değildir. Sözü edilen transistörler Şekil 1.34'de görüldüğü gibi bir karşılaştırıcı tarafından denetlenirler. Genellikle bir komparatörün hızı operasyonel yükselticiye göre 10 kat daha yüksektir, bu nedenle yüksek frekanslarda bu devre tercih nedeni olur.

Dışardan gelen başlama ve durma sinyalleri bir transistör basamağının elektronik devresinde aktif sıfır etkisi ile kumanda eder. Şekil 1.43 a'da $a = 0$ için lojik sinyal $A = 1$ olmaktadır. A değeri bir bellek hücresinde sürekli sinyal B 'ye dönüştürülür. İşte burada Şekil 1.20'de belirtilen flip-flop söz konusu olur. RC devresi diğer giriş kapısında flip-flop etkisini yaratabilir, çünkü lojik 0 yaklaşık 10 ms sonra giriş bölgesinde devreyi kapatır. A diyodu ve bir filtre dışarıdan gelecek istenmeyen darbelere karşı bir koruyucu görevini de yüklenirler, böylece elektronik devrenin çıkışındaki dönüştürme etkisi de tamamlanmış olur.

Aynı ilkeler darbesiz aç/kapa devresinde de geçerli olup Şekil 1.44'de gösterilmiştir.

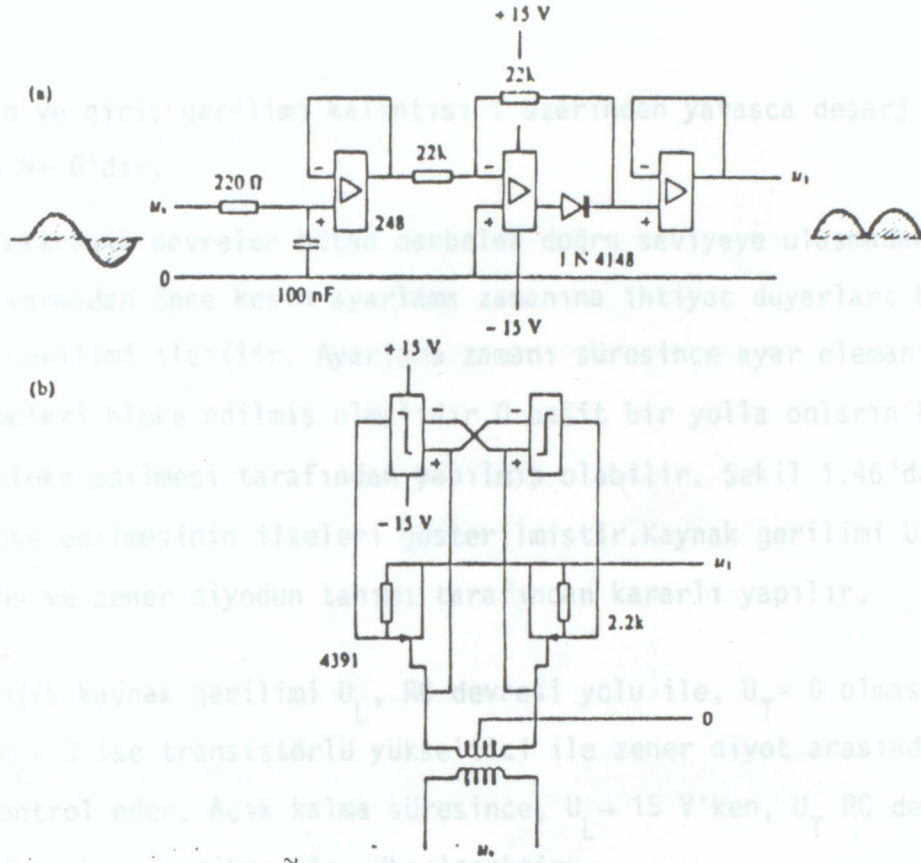
Bazı durumlarda bir hat dedektörünün otomatik açma ve kapama yapma amacıyla kullanılması tercih edilir sözü edilen hat dedektörü N lojik değişkenini üretir, bu değişken, hat gerilimi mevcut olduğunda 1 değerini, hat fazlarındaki bağlantılar kesildiğinde ise 0 değerini alır.



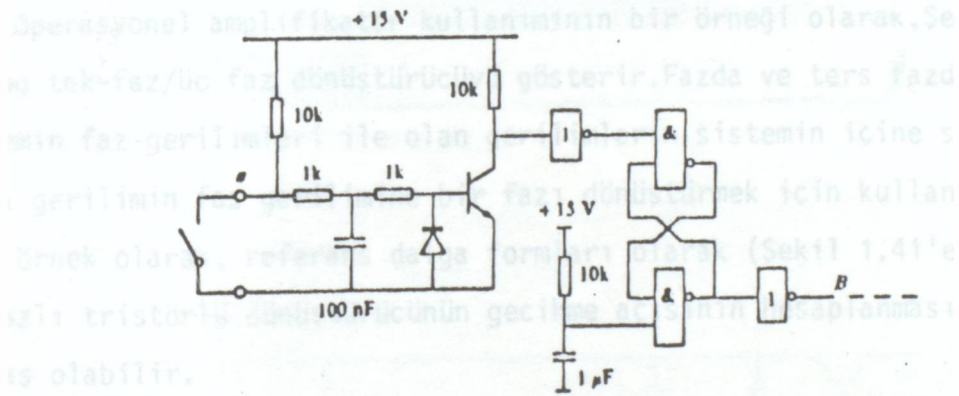
ŞEKİL 1-41 SINIRLAR İLE GECİKME AÇISININ BELİRLENMESİ.

Bir diyot köprüsü (Bak.Şekil 1.45) filtrelerden ve Schmitt trigger inverterlerinden oluşan iki kaskad bağlı kademeyi besler. Normalde, simetrik hat gerilimi lojik 1 değerine giriş bölgesinde birinci invertere uyum sağlar. Giriş filtresi, alternatif akım gerilim distorsiyonundan gelen düzensizlikleri doğru akım geriliminde elimine ederler. Birinci inverterin çıkışı sıfırdır. İkinci inverter ise $470\text{ k}\Omega$ değerindeki direnç yoluyla sıfır olur ve bu nedenle çıkış sinyali $N=1$ olur.

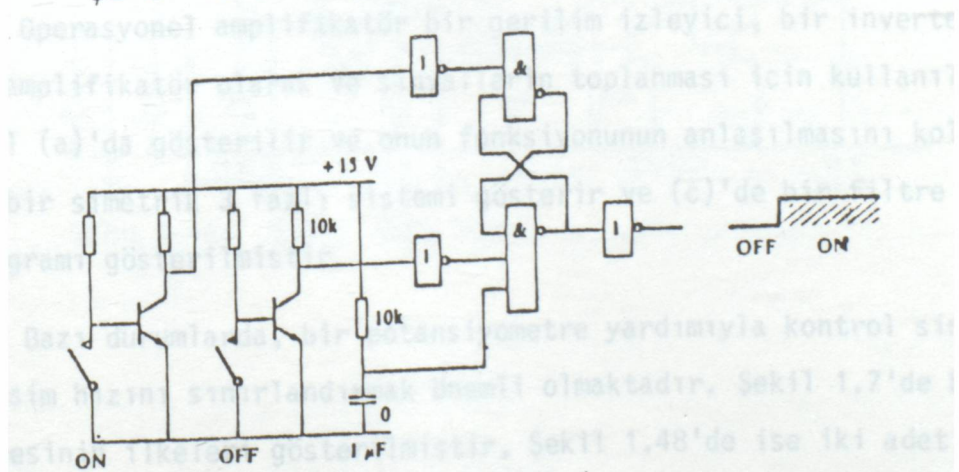
Bir faz açık devre olur ise, birinci inverterin girişi yarım periyot süresince sıfır olacaktır ve ikinci kadememin kondansatörü hızlı bir şekilde lojik 1'e uygun gelen gerilime şarj olmuş olacaktır. Diyottan dolayı, bir (ya da üçü birden) faz devre dışı bırakıldığı zaman zarfında, kondansatör direnç



ŞEKİL 1-42 IDEAL DOĞRULTUCU.



ŞEKİL 1-43 START SINYALI İÇİN DEVRE.



ŞEKİL 1-44 DARBESİZ AÇ / KAPA DEVRESİ.

yolundan ve giriş gerilimi kalıntısı 1 üzerinden yavaşca deşarj olur, dolayısıyla $N = 0$ 'dır.

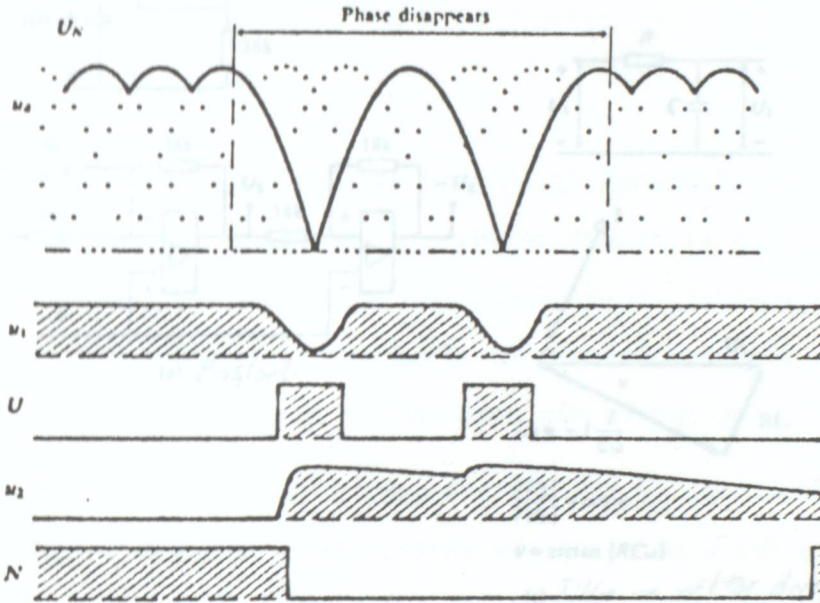
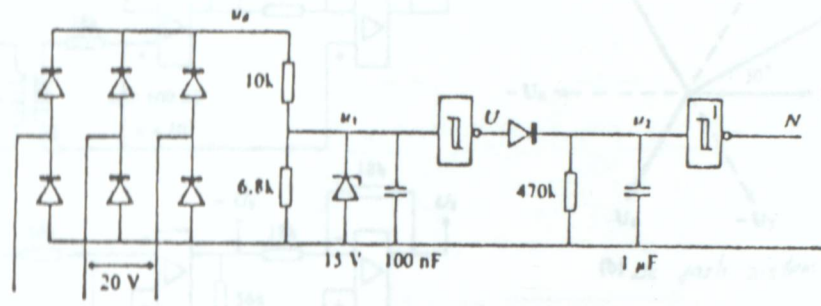
Elektronik devreler bütün darbeler doğru seviyeye ulaşmadan ve doğru zamana varmadan önce kesin ayarlama zamanına ihtiyaç duyarlar; bundan sonra, kaynak gerilimi iletilir. Ayarlama zamanı süresince ayar elemanının tetikleme darbeleri bloke edilmiş olmalıdır. 0 basit bir yolla onların kaynak geriliminin bloke edilmesi tarafından yapılmış olabilir. Şekil 1.46'da bir devrenin bloke edilmesinin ilkeleri gösterilmiştir. Kaynak gerilimi U_T seri transistörün ve zener diyodun tanımı tarafından kararlı yapılır.

Lojik kaynak gerilimi U_L , RC devresi yolu ile, $U_T = 0$ olması anlamına gelen $U_L = 0$ ise transistörlü yükseltici ile zener diyot arasındaki kısa devreyi kontrol eder. Açık kalma süresince, $U_L \rightarrow 15 \text{ V}$ 'ken, U_T RC devresinin sahip olduğu bazı gecikme ile yükselecektir.

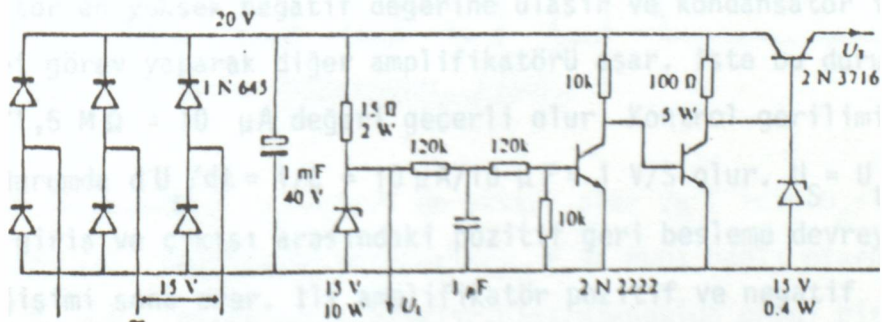
Operasyonel amplifikatör kullanımının bir örneği olarak, Şekil 1.47 bir analog tek-faz/üç faz dönüştürücüyü gösterir. Fazda ve ters fazda orjinal sistemin faz gerilimleri ile olan gerilimlerin sistemin içine simetrik üç fazlı gerilimin faz gerilimine bir fazı dönüştürmek için kullanılır. Gerilimler, örnek olarak, referans dalga formları olarak (Şekil 1.41'e başvurunuz) üç fazlı tristörlü dönüştürücünün gecikme açısının hesaplanması için kullanılmış olabilir.

Operasyonel amplifikatör bir gerilim izleyici, bir inverter, bir evirmeyen amplifikatör olarak ve sinyallerin toplanması için kullanılır. Devre Şekil (a)'da gösterilir ve onun fonksiyonunun anlaşılmasını kolaylaştırır, (b) bir simetrik 3 fazlı sistemi gösterir ve (c)'de bir filtre ve onun vektör diyagramı gösterilmiştir.

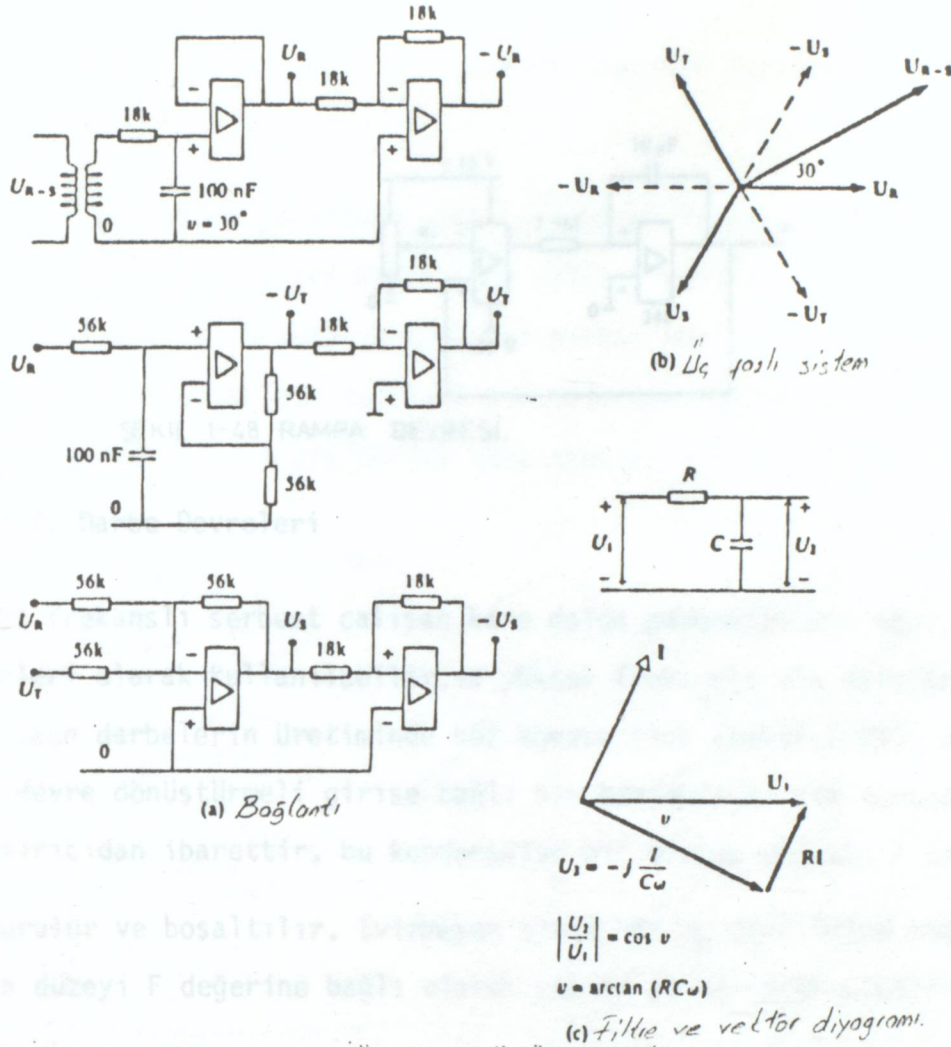
Bazı durumlarda, bir potansiyometre yardımıyla kontrol sinyallerinin değişim hızını sınırlandırmak önemli olmaktadır. Şekil 1.7'de böyle bir rampa devresinin ilkeleri gösterilmiştir, Şekil 1.48'de ise iki adet kaskad bağlanmış



ŞEKİL 1-45 HAT DEDEKTÖRÜ.

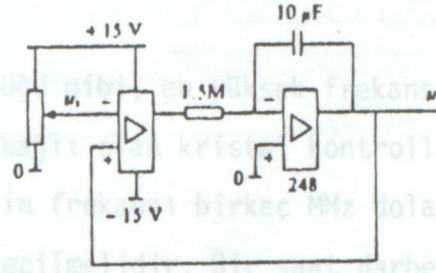


ŞEKİL 1-46 ; BLOKE EDİCİ DEVRE.



ŞEKİL 1-47 ANALOG TEK FAZ/ÜÇ FAZ DÖNÜŞTÜRÜCÜ

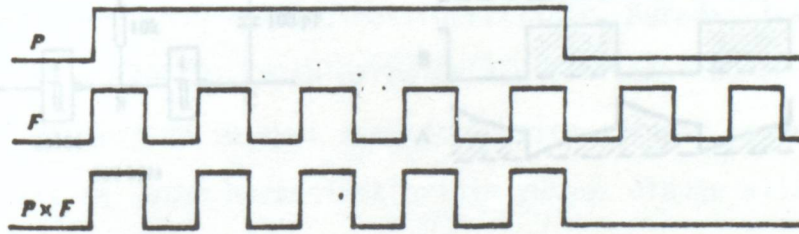
amplifikatörü içeren bir örnek görülmektedir. Bir potansiyometredeki referans gerilimi U_t hızlıca değişerek daha yüksek bir pozitif değere ulaşırsa, ilk amplifikatör en yüksek negatif değerine ulaşır ve kondansatör ise bir integratör gibi görev yaparak diğer amplifikatörü aşar. İşte bu durumda sabit akım $i = 15 \text{ V}/1,5 \text{ M}\Omega = 10 \text{ }\mu\text{A}$ değeri geçerli olur. Kontrol gerilimi U_s 'nin değişim hızı bu durumda $dU_s/dt = i/C = 10 \text{ }\mu\text{A}/10 \text{ }\mu\text{F} = 1 \text{ V/S}$ olur. $U_s = U_t$ olduğunda, devrenin girişi ve çıkışı arasındaki pozitif geri besleme devreye girer ve gerilim değişimi sona erer. İlk amplifikatör pozitif ve negatif sınırlamalarla donatılmış olduğunda (Şekil 1.9) değişim hızlarının pozitif ve negatif farkları belirlenebilir.



ŞEKİL 1-48 RAMPA DEVRESİ.

1.2.2. Darbe Devreleri

Sabit frekanslı serbest çalışan kare dalga generatörleri saat darbesi generatörleri olarak kullanılabilir.ve yüksek frekanslı alt darbelerin dizisi içindeki uzun darbelerin üretiminde söz konusu olur (Şekil 1.49). Şekil 1.50 (a)'daki devre dönüştürmeli girişe bağlı bir kondansatör ile donatılmış bir karşılaştırıcıdan ibarettir, bu kondansatör bir direnç yoluyla F çıkışı üzerinden doldurulur ve boşaltılır. Evirmeyen çıkış bir U_N gerilimine bağlı olup, bu gerilimin düzeyi F değerine bağlı olarak yüksek ya da düşük olabilir.



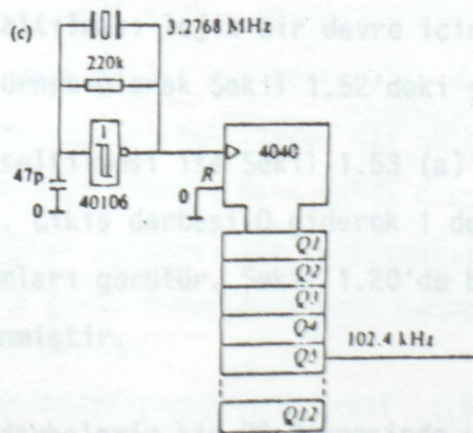
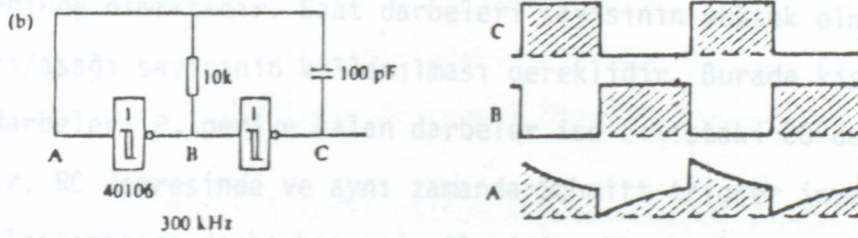
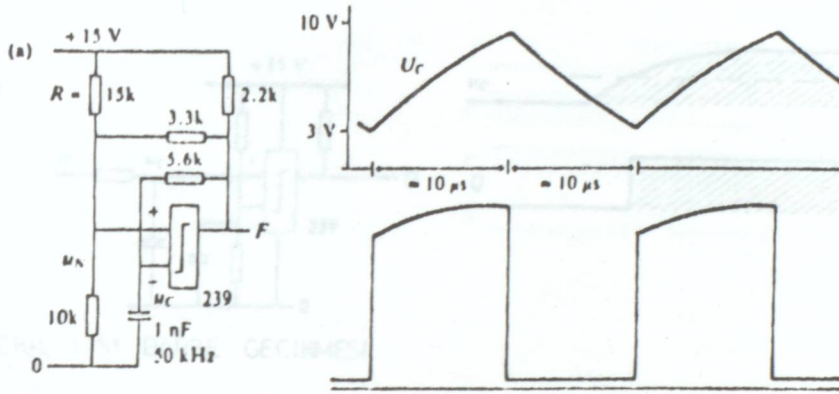
ŞEKİL 1-49 DARBE TRENLERİNİN ÜREMESİ.

F yüksek olduğunda U_N değeri de yüksek olur ve C için $U_C = U_N$ olur. karşılaştırıcıda değiştirme basamakları, F ve buna bağlı olarak U_N düşer, bu sırada $U_C = U_N$ olana dek C boşalır. İşaret-boşluk oranı bir değeri dolaylarında bulunan elementler arasından rahatlıkla seçilebilir.

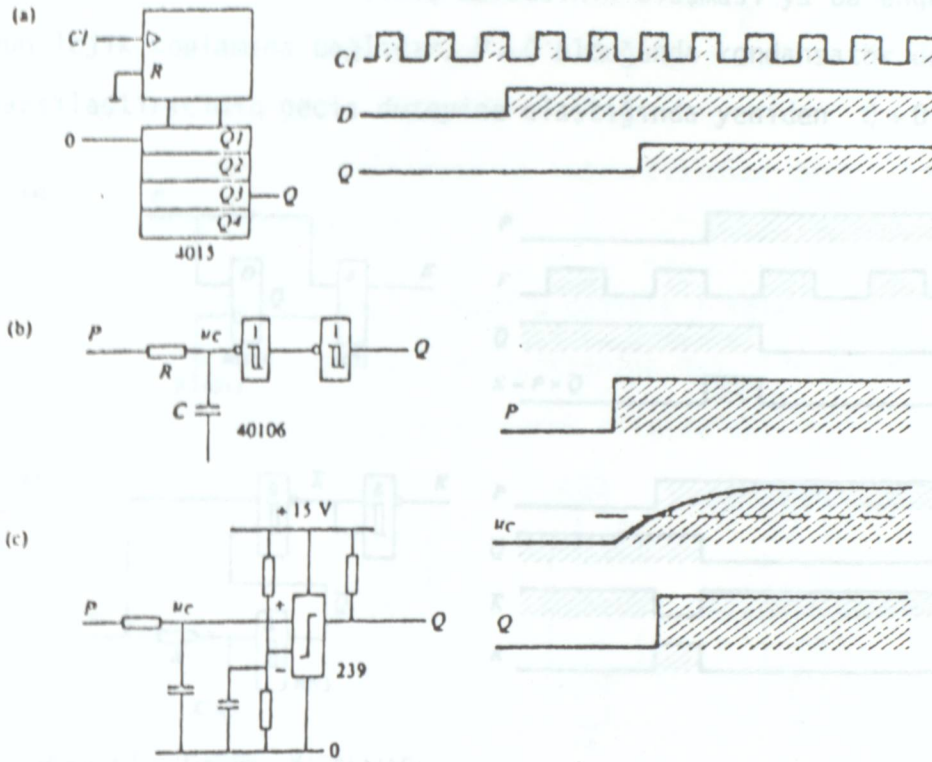
Şekil 1.50 (b)'deki devre Schmitt trigger girişleriyle donatılmış iki adet kaskad bağlı CMOS dönüştürücüsü üzerine kurulmuştur, bunlar birddirenç gibi görev yaparak kondansatörü doldurur ve boşaltırlar. Kondansatördeki gerilim birinci dönüştürücünün girişiyle (A giriş) geribesleme ile bağlantılı olup A noktasındaki gerilim sürekli değişim içinde olur. Girişteki koruyucu devre-

ler aşırı yüksek gerilimi ve A noktasındaki negatif gerilimleri önlemek için kullanılırlar.

Şekil 1.50 (c)'de görüldüğü gibi, en yüksek frekans değerine ulaşabilmek için ikinci bir sayıcıya bağlı olan kristal kontrollü yüksek frekans osilatörü kullanılır. Kristalin frekansı birkaç MHz dolayında ve saat frekansı ise 100 kHz dolaylarında seçilmelidir. Bir saat darbeleri ile donatılmış sistemde çoğu kez birden çok sayıda saat frekansının kullanılması gerekli olur.



ŞEKİL 1-50 KARA DALGA JENERATÖRLERİ.



ŞEKİL 1-51 DARBE GECİKMESİ.

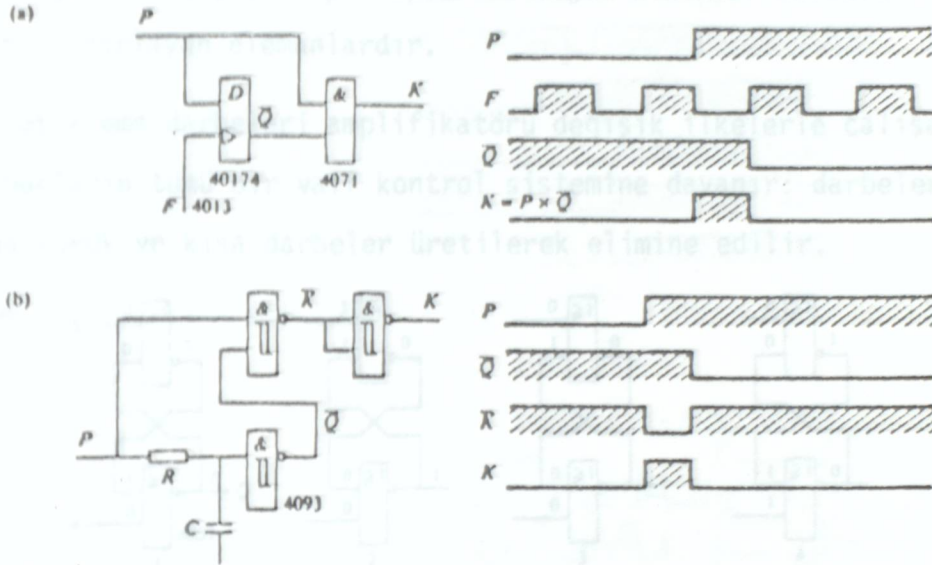
Saat sistemindeki darbeler Şekil 1.51 (a)'da görüldüğü gibi bir flip-flob düzeninde olmaktadır. Saat darbeleri sayısının yüksek olması durumunda bir yukarı/aşağı sayıcının kullanılması gereklidir. Burada kısa bir darbe PE saat darbeleri P, geriye kalan darbeler ise çıkıştaki C0 darbeleriyle belirlidir. RC devresinde ve aynı zamanda Schmitt trigger inverterinde ya da bir karşılaştırıcıda darbe hassasiyetlerinin yüksek olduğu bilinir.

Darbelerin kısaltılması lojik bir devre içinde dönüştürülerek elde edilebilir; bu duruma örnek olarak Şekil 1.52'deki şekil verilmiştir.

Darbelerin yükseltilmesi ise Şekil 1.53 (a)'da görülen flip-flob ilkesi ile mümkün olabilir. Çıkış darbesi Q giderek 1 değerini alır ve bu arada S→1 ve R→1 durumları görülür. Şekil 1.20'de bu amaçla kullanılan bir NAND kapısı devreye eklenmiştir.

Şekil 1.53'de darbelerin bir RC devresinde ve Schmitt trigger dönüştürücüsünde ya da bir karşılaştırıcıda nasıl genişletileceği gösterilmiştir. P→1 olduğunda kondansatör hızlıca boşalır, U_c geçiş düzeyine geldiğinde Q değeri 1 olur. Bu durumun avantajları yüksek frekanslardaki çalışmalarda

iyice belirginleşir. Yeni bir çıkış darbesinin oluşması ya da engellenmesi P ve Q'nun lojik toplamına bağlıdır. $P \rightarrow 0$ olduğunda kondansatör dolmaya başlar ve karşılaştırıcının geçiş düzeyine ulaştığında yeniden $Q \rightarrow 0$ olur.



ŞEKİL 1-52 DARBE KISALMASI.

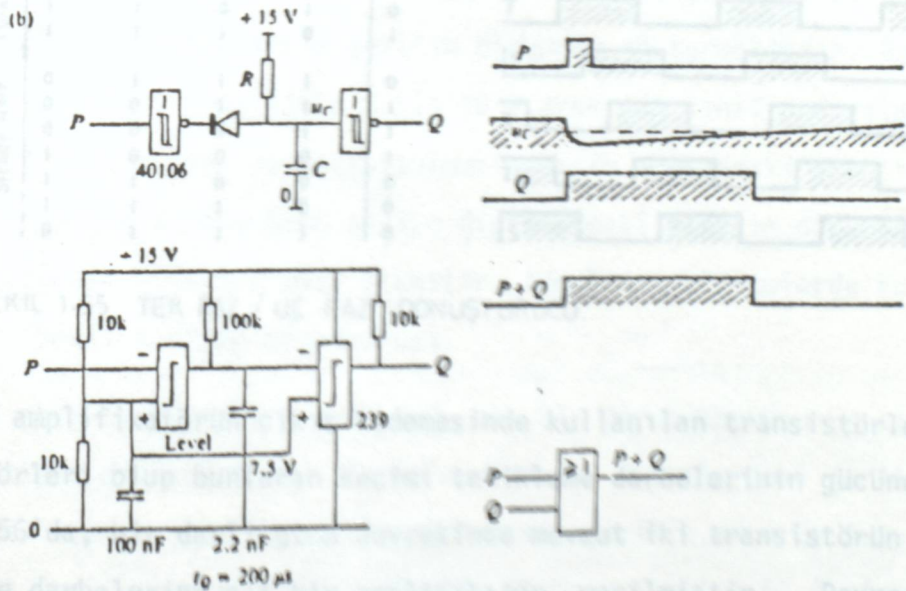
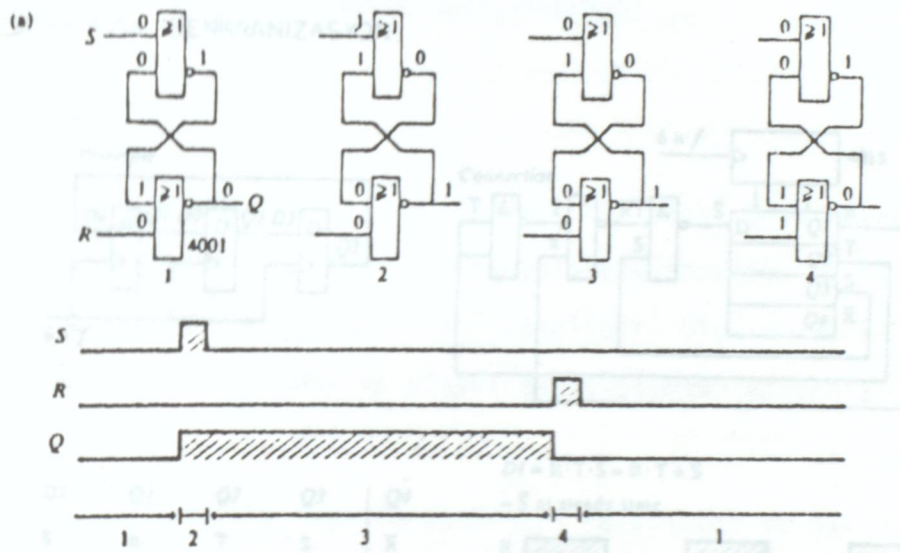
Bir P darbesinin senkronizasyonu (başka bir S darbesine) Şekil 1.54 (a)'da görüldüğü gibi bir D flip-flobu ile mümkün olur. Söz konusu senkronizasyon için başkaca bir yol da NAND kapısındaki flip-flob yardımıyla gerçekleşir. Bu anlamda lojik fonksiyonların devredeki önemi ortaya çıkar.

Bir analog simetrik 3 fazlı sistem dijital olarak simetrik altı darbeli bir sistem ile gösterilebilir. Bu sistemde darbeler arasında 60° lik bir açı farkı olmaktadır (bak.Şekil 1.55). Böyle bir sistemin üretilebilmesi çıkış frekansı 6 kez daha yüksek olan bir kare dalga darbeleri sistemi ile mümkündür. Böyle bir sistem dijital tek faz/üç faz dönüştürücüsü ile beslenmiştir. Bu dönüştürücünün çalışma ilkesi; kare dalga darbelerinin üç adet kaskad'lı bağlanmış D flip-flobuna etkimesi ile açıklanabilir. Evrilmiş çıkış darbeleri son Q_3 basamağından D giriş basamağına geri beslenmesi ile olur.

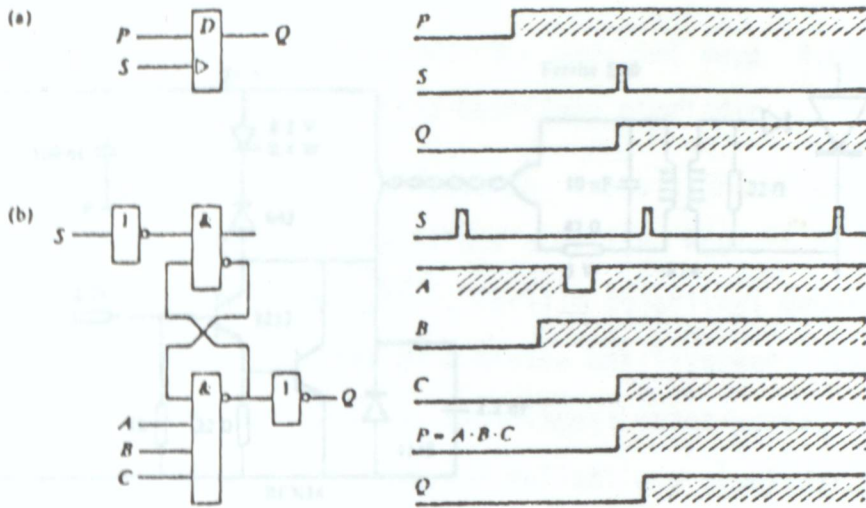
Normal olarak darbelerin dağılımı Şekil 1.55'de işaretlenmiş olan masa bölgelerinde bulunur. Görüldüğü gibi altı darbeli sistemin üç adet çıkış darbesi Q_1 , Q_2 ve Q_3 'tür.

Kaynak gerilimi etkimeye başladığında devre Q_1 , Q_2 ve Q_3 durumlarında bulunabilir ve bunların değerleri 1 ya da 0'dır. Bu sırada çıkış frekansları üretilmeye devam edilir ki, bu frekansların değeri normalden 3 kat yüksektir. Şekildeki diğer devrede D flip-floplar ve lojik kısımlar darbelerin dağılma bölgelerini sınırlandıran elemanlardır.

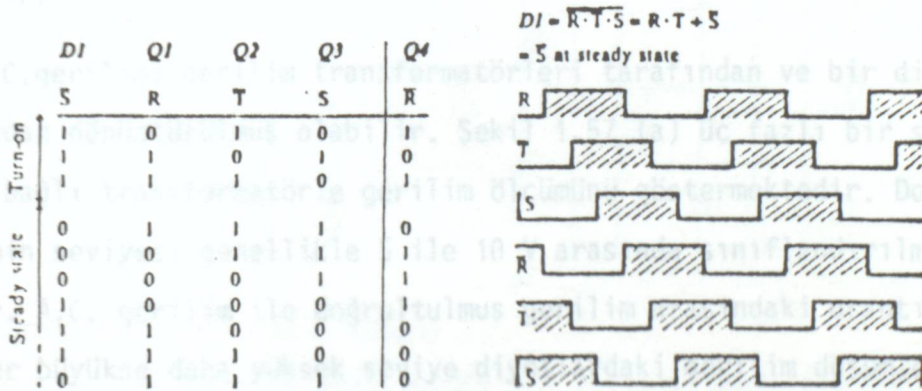
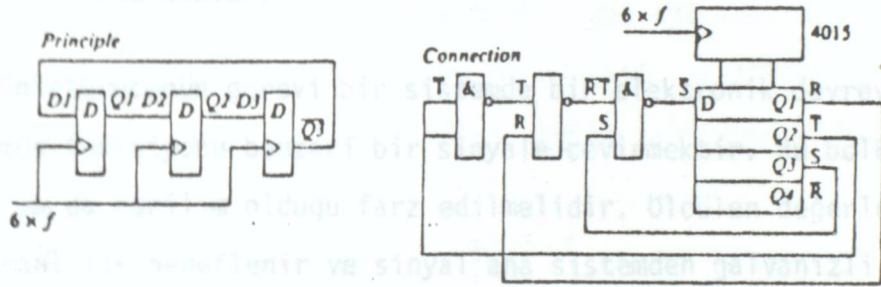
Bir tetikleme darbeleri amplifikatörü değişik ilkelerle çalışabilmesine karşılık bunların tümü bir valf kontrol sistemine dayanır: darbelerdeki çıkıntılar daha küçük ve kısa darbeler üretilerek elimine edilir.



ŞEKİL 1-53 DARBE GENİŞLETMESİ.

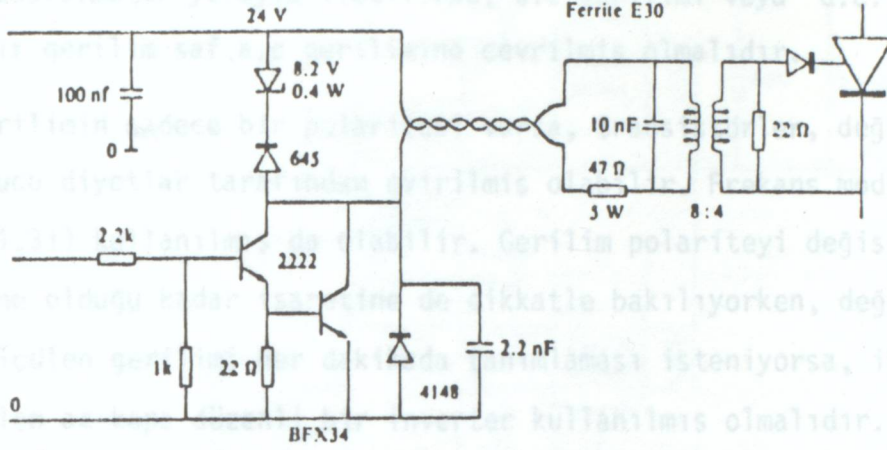


ŞEKİL 1-54 SENKRONİZASYON.



ŞEKİL 1-55 TEK FAZ / ÜÇ FAZ DÖNÜŞTÜRÜCÜ.

Bir amplifikatörün çıkış kademesinde kullanılan transistörler Darlington transistörleri olup bunların seçimi tetikleme darbelerinin gücüne göre yapılır. Şekil 1.56'da, bir darlington devresinde mevcut iki transistörün kullanıldığı tetikleme darbelerine ait bir amplifikatör verilmiştir. Devrede görülen bazı koruma elemanları gerekli görüldüğünde kullanılmak üzere düşünülmüştür.



ŞEKİL 1-56 TETİKLEME DARBE AMPLİFİKATÖRÜ

1.2.3. Dönüştürücüler:

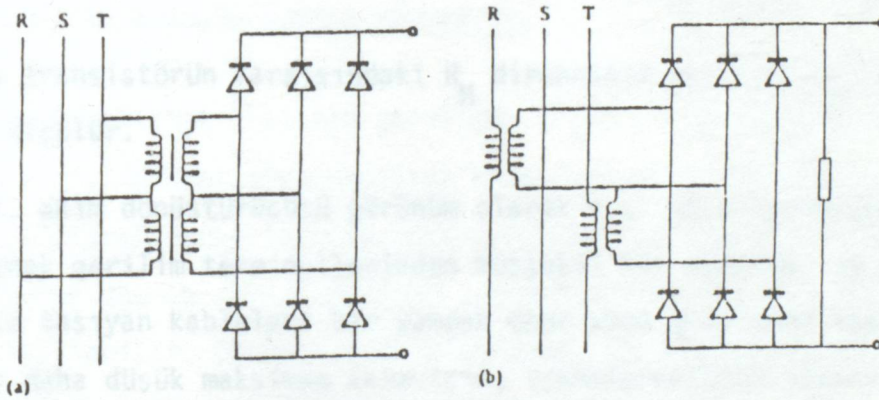
Bir dönüştürücünün görevi bir sistemde bir elektronik devreye bağlanmış olan ölçülmüş fonksiyonu benzeri bir sinyale çevirmektir. Bu bölümde fonksiyonun akım ya da gerilim olduğu farz edilmelidir. Ölçülen değerler ile sinyal arasında oranlılık hedeflenir ve sinyal ana sistemden galvanizli olarak yalıtılmıştır.

A.C.gerilimi gerilim transformatörleri tarafından ve bir diyot köprüsü tarafından dönüştürülmüş olabilir. Şekil 1.57 (a) üç fazlı bir sistemde iki tane Y bağlı transformatörle gerilim ölçümünü göstermektedir. Doğrultulmuş gerilimin seviyesi genellikle 5 ile 10 V arasında sınıflandırılmış gerilimde seçilir. A.C. gerilim ile doğrultulmuş gerilim arasındaki orantılılıktan istenenler büyükse daha yüksek seviye diyotlardaki gerilim düşümlerinin etkisinin azaltılması için seçilmiş olabilir. İdeal doğrultucularda kullanılmış olabilir (Şekil 1.42'ye başvurunuz).

A.C.akım akım transformatörünün ve bir diyot köprüsünün bir direnç ile yüklenmesiyle dönüştürülmüş olabilir. Burada diyotlardaki gerilim düşümleri lineerlik, sadece akım transformatörlerinin gerilim,akım öz değerlerine etki etmez. Üç fazlı sistemde doğal olmayan ölçümle Şekil 1.57 (b)'ye göre iki akım transformatörü kullanımıyla yerine getirilmiş olabilir.Doğallık var ise,her faz için bir transformatör istenir.

Transformatör yoluyla iletilirse, d.c gerilimi veya d.c. bileşenli herhangi bir gerilim saf a.c gerilimine çevrilmiş olmalıdır.

Gerilimin sadece bir polaritesi varsa, transistörler, değiştirici ve doğrultucu diyotlar tarafından evirilmiş olabilir. Frekans modülasyonlu iletim (Şekil 1.31) kullanılmış da olabilir. Gerilim polariteyi değiştiriyorsa ve genliğine olduğu kadar işaretine de dikkatle bakılıyorken, değiştirilmiş gerilimin ölçülen gerilimi her dakikada tanımlaması isteniyorsa, iki yönde kontrol edilebilen aç-kapa düzenli bir inverter kullanılmış olmalıdır. Doğrultucu için de sorundur (Şekil 1.42 b). Inverter ve redresör senkronize kontrole sahip olmalıdır ve tetikleme darbeleri farklı transformatörler yolu ile iletilmelidir. Frekans genellikle birkaç kHz ile birkaç yüz kHz arasında bir yerde, transformatörün tipine (demir nüveli ya da ferrit) ve istenilen duyarlılığa ve filtre edilmesine bağlı olarak değişir. Şekil 1.58 JFET üzerine temel alınan dönüştürücüyü gösterir.

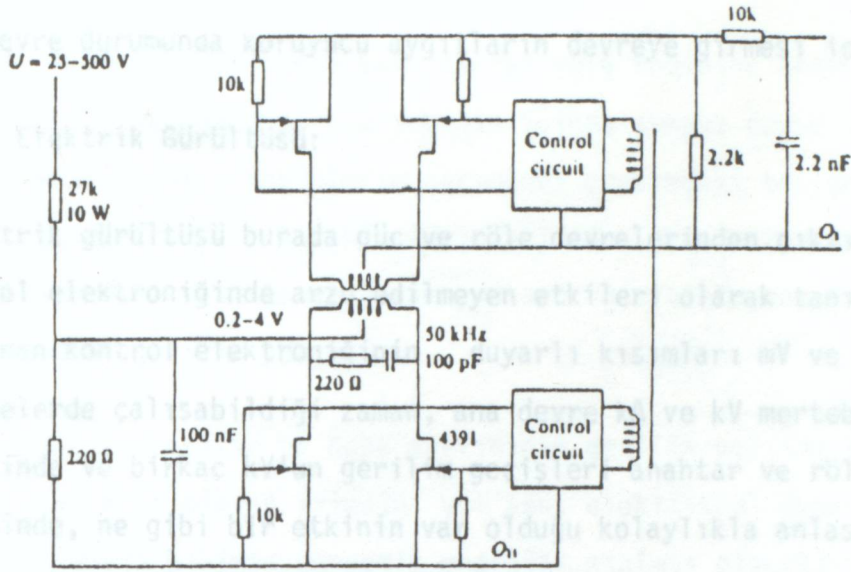


ŞEKİL 1-57 A.C. DÖNÜŞTÜRÜCÜ

Entegre d.c. gerilim dönüştürücüleri yalıtıcı amplifikatörler olarak tanıtılırlar.

D.c. akım için dönüştürücü operasyonel amplifikatöre paralel bağlı olarak kullanılan uygun seviyelerin (0.1 - 5 V) gerilimde akım dönüştürmesi tarafından yapılmış olabilir.

Birkaç A'den birkaç KA'e kadar d.c. akımın ölçülmesinin en kullanışlı yolu Hall elementi temelli bir d.c. dönüştürücüsü kullanmaktır (bak.Şekil 1.59) Ölçülebilen i akımı tarafından manyetikleştirilmiş bir ferrit çekirdeği kapsar.



ŞEKİL 1-58 D.C. DÖNÜŞTÜRÜCÜ.

i_M akımından dolayı yardımcı sargılarda oluşan mmf i 'den gelen mmf'e karşı koyar ve Hall elementinden çıkan sinyal nüvenin hava aralığına yerleşir, toplam mmf'in sıfır olması demek olan nüvedeki sıfır akı için bir otomatik kontrol sisteminin çalışmasına etki eder, dolayısıyla $N_{i_M} = N_M \cdot I_M$ 'dir.

Dış transistörün karşısındaki R_M direncinin gerilimi U_M 'den faydalanarak i akımı ölçülür.

D.C. akım dönüştürücüsü görünüm olarak a.c. akım transformatörüne benzer (dc kaynak gerilim terminallerinden müstakil bir şekilde) ve çubuk üstünde veya akım taşıyan kabloları bir yandan öbür yana geçirerek veya sınırlandırıldığından daha düşük maksimum akım için, transformatörün sonuna kadar birkaç dönüş ile aynı yönde bindirilir.

Örnek olarak, 100 A için sınırlandırılmış transformatör 20 A'den küçük akımların ölçümü için kullanılırsa, primer sargıları maksimum duyarlılığı elde etmek için 5 sarıma sahip olmalıdır. Örnek olarak, 100 A'lik dc akım dönüştürücüsünün sarım oranı 1:1000'dir. dolayısıyla $i = 100$ A için $i_M = 100$ mA'dir.

DC akım transformatörleri güç elektronisinde dc akım, dc bileşenli a.c akım ve düşük frekanslı a.c akımı ölçmek için PWM değişken hızlı motor sürücülerinin faz akımları gibi kullanılırlar. Ölçülen değişkenler otomatik kontrol sistemlerinde akım cevabı olarak faydalanmak için ve aşırı yüklenme

ve kısa devre durumunda koruyucu aygıtların devreye girmesi için kullanılırlar.

1.3. Elektrik Gürültüsü:

Elektrik gürültüsü burada güç ve röle devrelerinden çıktığı dönüştürücünün kontrol elektroniğinde arzu edilmeyen etkileri olarak tanımlanır. Göz önüne alınan kontrol elektroniğinin duyarlı kısımları mV ve A veya daha az mertebelerde çalışabildiği zaman, ana devre kA ve kV mertebelerine sahip olabildiğinde ve birkaç kV'un gerilim geçişleri anahtar ve röle devrelerinde yükseldiğinde, ne gibi bir etkinin var olduğu kolaylıkla anlaşılabilir.

Gürültünün kaynakları ve besleme yolları dönüştürücünün dışında olduğu kadar içinde de meydana gelir.

Gürültü manyetik olarak transfer edilebilir, tetikleme darbe transformatörünün ana devre ileticisinin yanına yerleştirildiğinde olduğu gibidir. Bununla beraber kapasitif kublajdan oluşan gürültü büyük problemler doğurur ve bu yüzden bu bölümün konusu olacaktır.

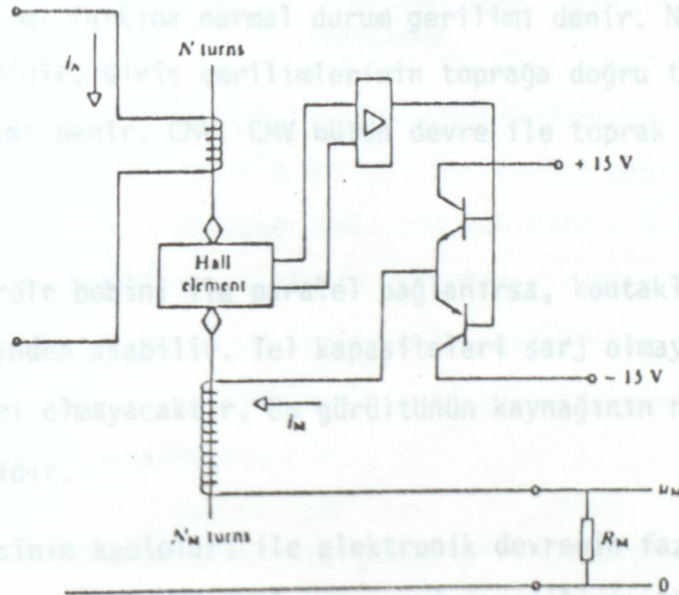
Bir güç hattında iletilen gerilimin geçişleri güç kaynağından dönüştürücüye ulaşır. Kontrol elektroniğine kapasitif kublajla bağlanmış olabilirler, örnek olarak darbe transformatörlerindeki tel kapasiteleri verilir. Yanyana duran güç ve röle kabloları arasındaki kapasitif kublajdan gürültü transfer edilebilir. Dönüştürücünün içindeki iletim durumundaki valfler gerilimin yükselmesinin oranına etki eder ve kontrol elektroniğine etki eder. Düşük gerilim röle devreleri bile yüksek gerilimli arklar üretebilir.

Şekil 1.60 röle bobini tarafından gürültü üretilmesinin örneğini gösterir. Elektronik kontrol sisteminde dönüştürücüden amplifikatöre kapasitif kublajdan dolayı röle devresinin yanında C_1 ve C_2 kondansatörleri tarafından yerleştirilmiş olur. Röle devresinin toprak ile bağlandığı farz edilir ve elektronik devrenin toprağa doğru olan kapasitesi C_3 kapasitesi tarafından simgelenir.

Röle anahtarı açık olduğunda, yüksek gerilim geçişleri gözükür ve Şekil 0 durumdaki röle bobininin karşısındaki gerilimi gösterir. Anahtar açılmaya

başladığında, kaynak geriliminin kaynağından röle bobinine akan akımı kesecektir. Bobin edüktif olduğundan akım bobinin içinde akmaya devam edecektir, devreyi tamamlayamadığından bobinlerin sarımları arasındaki tellerin oluşturduğu kapasiteden akacaktır. Akım kapasiteleri şarj eder, kontaklar arasındaki hava aralığı gerilime daha uzun karşı koyamayınca ve ark oluşuncaya kadar bobinlerin karşısındaki gerilim yükselir.

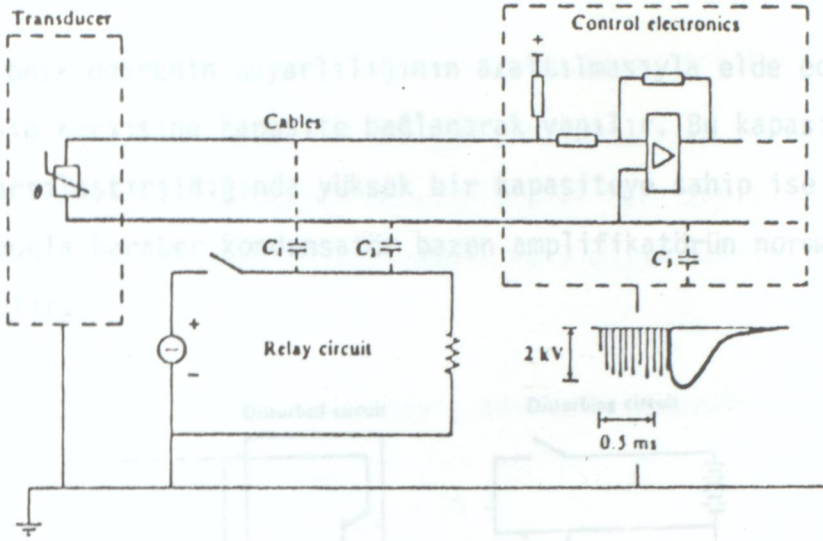
Gerilim hızlıca azalır ve hava aralığının gerilim yalıtma kabiliyeti yeniden başlar, öyle ki olayın izlediği yol yeni elektriksel deşarjlarla kendini tekrar eder. Sonunda bobinin manyetik enerjisi azalmış olacaktır ve hava aralığının yalıtkanlığı o kadar çok artacaktır ki daha fazla kıvılcım olmayacaktır ve akımın kesilmesi tamamlanmış olur. Kalan enerji bobinin endüktansından, direncinden ve tel kapasitesinden ibaret olan sönümlü osilasyon devresinde yok olur.



ŞEKİL 1-59 D.C. DÖNÜŞTÜRÜCÜ.

Bobinin karşısındaki gerilimin genliği 2-4 kV kadar yüksek olabilir. Kapasite geriliminin paylaşımının sonuna doğru, amplifikatörün sıfırı toprağa yüksek bir potansiyeli olduğu farz edilecektir ve atlama riski olacaktır.

Amplifikatörün girişlerinin sahip olduğu birbirine eşit olmayan C_1 ve C_2 'nin karşısında bir gerilim de var olacaktır ve giriş gerilimi olarak etkiyecek-



ŞEKİL 1-60 RÖLE BOBINİN YAYDIĞI GÜRÜLTÜ.

tir. 0 kadar yüksek olabilir ki amplifikatör tahrip olabilir veya çıkışı etkilenmiş olabilecektir ve hata riski vardır.

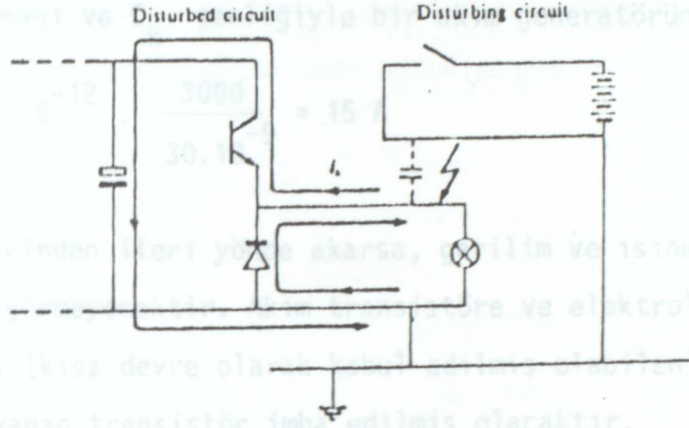
Giriş gerilimi farkına normal durum gerilimi denir. NMV. Normal sinyal gerilimi bir NMV'dir. Giriş gerilimlerinin toprağa doğru temel değerine yaygın durum gerilimi denir. CMV. CMV bütün devre ile toprak arasındaki gerilimin ölçüsüdür.

Bir diyot röle bobini ile paralel bağlanırsa, kontaktarı açıldığında, akım diyot üzerinden akabilir. Tel kapasiteleri şarj olmayacaktır ve yüksek gerilim geçişleri olmayacaktır. Bu gürültünün kaynağının nasıl önlenebileceğinin bir örneğidir.

Röle devresinin kabloları ile elektronik devrenin fazları arasındaki mesafe artırılırsa, C_1 ve C_2 azalır ve geçici gerilimin küçük bir kısmı C_3 'ün karşısına empoze edilecektir, dolayısıyla amplifikatörün girişine empoze edilecektir. Ekranlanmış kabloların kullanımı da aynı etkiyi yapacaktır.

Fazlar birbirine yakın yerleştirilirse, birlikte bükülmüş de olabilirler, öyle ki C_1 ve C_2 yaklaşık eşit olur. Amplifikatörün normal sinyal gerilimi azalır ve bundan dolayı hatanın veya silinmenin riski azalır.

Elektronik devrenin duyarlılığının azaltılmasıyla elde edilen klasik ölçme girişin karşısına kapasite bağlanarak yapılır. Bu kapasite kapasite çiftiyle karşılaştırıldığında yüksek bir kapasiteye sahip ise, NMV düşük olacaktır. Bununla beraber kondansatör bazen amplifikatörün normal fonksiyonuna etki edecektir.



ŞEKİL 1-61 TRANSİTÖR ÇIKIŞININ RÖLE DEVRESİYLE KAPATILMASI.

Şekil 1.61 diğer bir örneği, kontrol panelindeki bir lambayı çalıştıran bir transistör çıkışının bir röle devresi tarafından dağıtılmasını gösterir. Gürültü röle devresinde transistör çıkışına kabloların arasındaki kapasiteden transfer edilir. Buradaki iki sistemin sınırlarının aynı toprak hattına bağlanmış olduğu farz edilir. Bu durum olmasa bile, genellikle sınırlar ve toprak arasında o kadar fazla kapasite olacaktır ki yüksek frekans gürültüleri için kısa devre olarak işleyecektir.

Şekilde dağıtıcı akımların yolu gösterilir. Gürültü elektronik sistemde negatif akımların olduğu kadar pozitiflerin de sonucudur. Bununla beraber genlikler iki yönde de çok farklı olabilir.

Akım düşük ileri gerilim düşümüne sahip diyodun üzerinden bir yönde geçer. Akım nadiren diyonu imha etmeye yetecek kadar yüksektir (elektronik devrenin bu yönde son derece düşük empedansı vardır).

Akım diğer yönde akarsa, diyot ters yönde bloke olacaktır ve transistör tahrip olacaktır.

Akım kaynak kapasitesi tarafından kesilir. Bu durumda elektronik devre-

nin çıkış empedansı transistörün tahrip olmasını önleyecek kadar yüksektir.

Farz edilir ki, gerilim geçişleri Şekil 1.60'dakinin aynıdır ve darbenin genliği E_s 30 ns'lik bir yükselme zamanıyla 3 kV'tur. Kablolar arasındaki eşdeğer kondansatör C_k 50 pF/m civarındadır ve 3 m'lik paralel bağlı durumda ise, $C_k = 150$ pF'dır.

Gürültünün kaynağı ve C_k genliğiyle bir akım generatörüne eşdeğerdir:

$$I_s = C_k \frac{dE_s}{dt} = 150 \cdot 10^{-12} \cdot \frac{3000}{30 \cdot 10^{-9}} = 15 \text{ A}$$

Akım diyot üzerinden ileri yönde akarsa, gerilim ve ısınma düşmüş olacaktır ve diyot zarar görmeyecektir. Akım transistöre ve elektrolitik kondansatöre zıt yönde akarsa (kısa devre olarak kabul edilmiş olabilen), 70 V negatif gerilim civarında yanan transistör imha edilmiş olacaktır.

Transistör ters paralel bağlı diyotlar ile hazırlanmış olsaydı, devre empedansı akımın aktığı iki yönde de düşük olacaktı ve transistör zarar görmeyecekti.

Bir elektronik sistemde riski ve karışıklığı azaltmanın üç temel yolu vardır:

- 1- Gürültünün kaynağını önlemek,
- 2- Eşdeğer kapasiteyi azaltmak ve
- 3- Gürültünün kaynağından görülen giriş empedansını azaltmak.

En iyi sonuç genellikle bu üç metodun birlikte kullanılması tarafından yapılır. Önlemenin bir örneği olarak, röle bobinin karşısındaki kontaklara ve diyotlara bir RC konması düşünülür.

Eşdeğer kondansatör malzemenin içinde veya dışında aynı yolu izlemediğindeki gibi yerleştirme düzeninin bozulması ve uçlarının karıştırılması tarafından azaltılmış olabilir. Ekranlanmış kabloların kullanımı aynı etkiye sahiptir.

Farklı elektronik malzemedan gelen nötrlük birbirine galvanizle birleş-

tirilmiş olmamalıdır. İzole edilmelidirler, optik çiftler sinyallerin transferi için kullanılmış olabilirler.

Elektronik panolar bir montaj planına sahip olmalıdır ki harici olmayan sinyaller duyarlı kısımlara panolar, çok geniş olması gereken uçların sıfırına bağlanmaksızın tanıtılır. Bu yöndeki duyarlılık gürültüyü azaltır.

Gürültü kaynaklarından gelen akım, transistörler veya röleler gibi, pano üzerine yerleştirilmiş duyarlı elemanları köprülememelidir.

BÖLÜM 2

ASENKRON MAKİNALARININ KONTROLÜ

A.C. makinelerin kontrolü d.c. makinelerin kontrolünden daha karmaşıktır. Bu karmaşa değişken frekans güç kaynağından, a.c sinyal üretiminden ve a.c. makinanın kompleks dinamiğinden dolayı artar. Kontrol stratejisi hakkında uygulanacak yöntem aşağıdaki genel sorulara bağlıdır:

- Hangi tip güç dönüştürücüleri kullanılmalı ?
- Kontrol sistemi açık çevirimli veya kapalı çevirim kontrollü mü olmalı ?
- Durum, hız veya moment kontrollü sistemlidir ?
- Sürücü sistemi tek bölgelimi, çift bölgelimi ya da 4 bölgelimi olmalı ?
- Doğruluk ve cevap süresi ihtiyaçları nelerdir ?
- Tek makinamı yoksa birden fazla makinamı sürülür ?
- Maksimum hız ile minimum hız arasındaki fark nedir ?
- Bloke durumu ve alan zayıflatma bölgesini de içerir mi?
- Sürücüden güçlü ve yoğun parametrelili cevap arzu edilir mi?
- Darbe momenti, harmonikler ve güç faktörü kontrolü gereklidir ?

İlk önce durum değişkenleri kontrol prensiplerini gözden geçirilip, ondan sonra asenkron makinelerin kontrol karakteristikleri incelenecektir. Çeşitli skaler kontrol metodları gerilim beslemeli ve akım beslemeli inverterler tarafından tanımlanacaktır. Alan yönlendirme veya vektör kontrolünün prensibi ilgili sinyal üretimini içeren detaylarla anlatılacaktır. Sonuç olarak, asenkron makinalara uygulanabilen çeşitli uygun kontrol ilkeleri gözden geçirilir.

2.1. Durum deęişkenleri ilkelerinin gözden geçirilmesi:

Laplace transformasyonu ve transfer fonksiyonu kavramları üzerine temel alınmış klasik kontrol teorisi tek girişli, tek çıkışlı lineer zamanla deęişmeyen sistemlerin dizaynı için en iyi uyan şekildir. Çok girişli ve çok çıkışlı olan ve ister lineer, nonlinear veya zamanla deęişkenli olan çok deęişkenli sistemler durum uzay kavramı üzerine temel alınmış modern kontrol teorisi tarafından en iyi şekilde analiz edilebilir. Band genişliği, yerleşme zamanı, aşma ve bunun gibi terimlerde çalışma özellikleri pek çok durumda minimum zaman, minimum maliyet ve maksimum etkinlik gibi optimal çalışma indexleri tarafından yer almıştır. Kompleks optimal ve uygulanabilen kontrol ilkeleri modern kontrol teorisi üzerine kurulmuştur. Modern kontrol teorisi zaman domeninde sistemleri analiz ve dizayn eder ve yoğun bir şekilde zaman domeninde çalışan dijital bilgisayarlar kullanılır. Durum deęişkenlerinin modern kontrol teorisine yaklaşması keyfi seçilen lineer, nonlinear veya başlangıç koşullarının göz önüne alınmasıyla zamanla deęişen muntazam ve güçlü bir metodu ve sistemlerin bilgisayar çözümü için ideal bir formülü sağlar. Gelecekte, modern kontrol teorisi her bakımdan klasik kontrol teorisinden daha iyi olmazsa, gerçi klasik kontrol teorisinden daha güçlü olan modern kontrol klasik kontrol teorisinin yerini alamıyacaktır.

Durum kavramı modern kontrol teorisinde çok önemlidir. Durum her belirli t anında sistemin durumu demektir. Bir sistemin durumu deęişken grubu tarafından tanımlanabilir, durum deęişkenli olarak çağırılır. Durum vektörü $X(t)$ durum deęişkenlerinin bir dizisidir. Durum uzayı n durum deęişkenli X_1, X_2, \dots, X_n koordinatlı n -boyutlu bir uzay olarak tanımlanır. Genelde, lineer sabit katsayılı çok deęişkenli zamanla deęişen dinamik sistemlerin durum uzay denklemleri X 'in durum vektörü, U 'nun giriş vektörü, Y 'nin çıkış vektörü, $X = dX/dt$ 'nin durum vektörünün türevi, A 'nın sistem matrisi, B 'nin giriş matrisi, C 'nin çıkış matrisi, ve D 'nin ileri besleme matrisi olduğu $X = AX + BU$ (21) ve $Y = CX + DU$ (22) denklemlerinde olduğu şekilde vektör formunda tanımlanır. (2.1) ve (2.2) denklemlerinin blok diyagramı Şekil 2.1'de gösterilmiştir. Genelde bir n boyutlu sistem için, katsayı matrisleri A, B, C, D sırasıyla $n \times n, n \times r, m \times n$ ve $m \times r$ boyutla-

rına sahiptir. Daha ayrıntılı olarak, durum uzay denklemlerinin eleman matris yapıları;

$$X = |X_1 \ X_2 \ \dots \ X_n|^T$$

$$X = |X_1 \ X_2 \ \dots \ X_n|^T$$

$$A = \begin{bmatrix} a_{11} & a_{12} & \dots & a_{1n} \\ a_{21} & a_{22} & \dots & a_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ a_{n1} & a_{n2} & \dots & a_{nn} \end{bmatrix}$$

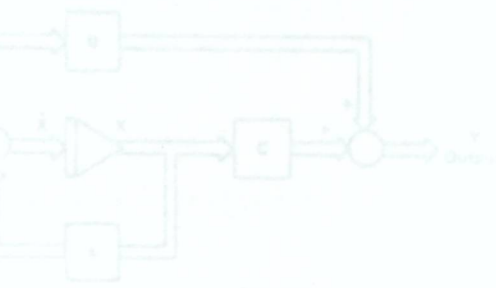
$$B = \begin{bmatrix} b_{11} & b_{12} & \dots & b_{1r} \\ b_{21} & b_{22} & \dots & b_{2r} \\ \vdots & \vdots & \ddots & \vdots \\ b_{n1} & b_{n2} & \dots & b_{nr} \end{bmatrix}$$

$$C = \begin{bmatrix} c_{11} & c_{12} & \dots & c_{1n} \\ c_{21} & c_{22} & \dots & c_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ c_{m1} & c_{m2} & \dots & c_{mn} \end{bmatrix}$$

$$D = \begin{bmatrix} d_{11} & d_{12} & \dots & d_{1n} \\ d_{21} & d_{22} & \dots & d_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ d_{m1} & d_{m2} & \dots & d_{mn} \end{bmatrix}$$

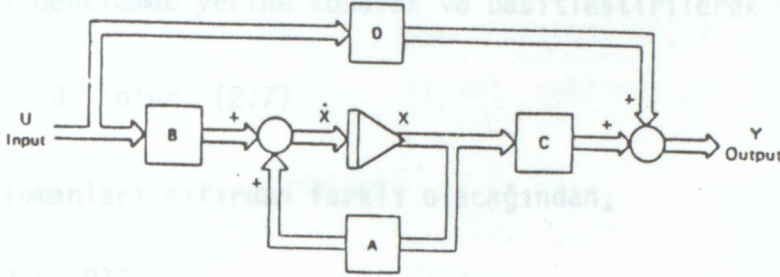
$$U = |U_1 \ U_2 \ \dots \ U_r|^T$$

$$Y = |Y_1 \ Y_2 \ \dots \ Y_m|^T$$



Birinci denklemi (2,3)'deki yapıya sahip olan (2,1) durum uzay denklemi birinci dereceden skaler diferansiyel denklem sisteminin temelidir,

$$X = (a_{11} X_1 + a_{12} X_2 + \dots + a_{1n} X_n) + (b_{11} U_1 + b_{12} U_2 + b_{1r} U_r) \quad (2.3)$$



ŞEKİL 2-1 SÜREKLİ ZAMAN LİNEER SİSTEMİNİN DURUM UZAY BLOK DİYAGRAMI

Çıkış denklemi (2.2) skaler cebrik denklem sistemidir ve giriş ve durum değişkenlerinin lineer kombinasyonu tarafından kolaylıkla sentez edilebilir. Bir girişli ve bir çıkışlı sistem n.mertebeden bir diferansiyel denklem tarafından tanımlanırsa, durum değişkenlerinin değişkenlere ve onun türevlerine bağlı olduğu n.mertebeden durum uzay denklemlerine uygun olarak dönüştürülebilir. Çok sayıda birbirine bağlanmış diferansiyel denklem sistemi tarafından tanımlanan çok girişli ve çok çıkışlı sistemler basitçe durum uzay denklemlerine dönüştürülmüş olabilir.

Durum uzay denklemlerinin çözümü:

Durum uzay denkleminin (2.1) çözümü $X(0)$ 'ın X vektörünün başlangıç şartı olduğu ve e^{At} nin durum geçiş matrisi olarak tanımlandığı $X = e^{At} X(0) + \int_0^t e^{A(t-\tau)} BU(\tau) d\tau$ (2.4) formunda verilebilir. Çözüm $dX/dt = ax + bu$ formundaki

birinci mertebeden diferansiyel denkleminki gibidir. (2.4) denkleminde, birinci terim eşlenik fonksiyon olarak ve sistemin cevabına zorlanmadan uyum sağlamasıyla bilinir. İkinci terim belirli bir integral olarak bilinir ve $X(0)$

convolution integralinin formundadır. Denklem bir dijital bilgisayar yardımıyla nümerik olarak çözülebilir. Özel durumlarda, U vektörü sabit ise çözüm I 'nin birim vektör olduğu ve $A^{-1} = \frac{\text{Adj}(A)}{|A|}$, $e^{At} = I + \frac{At}{1!} + \frac{A^2 t^2}{2!} + \frac{A^3 t^3}{3!} + \dots$

olduğu $X = e^{At} X(0) + A^{-1} (e^{At} - I) B.U$ (2.5) olarak verilir.

Durum uzay denklemi öz değer-öz vektör metodu tarafından da çözülebilir. Zorlanmayan bir sistemde ($U=0$) ve genel çözümde $X=V e^{\lambda t}$ (2.6) olduğunu düşünün.

(2.1)'deki denklemde yerine konarak ve basitleştirilerek verilirse

$$(\lambda I - A) V = 0 \quad \text{olur. (2.7)}$$

V vektörünün elemanları sıfırdan farklı olacağından,

$$|\lambda I - A| = 0 \quad \text{dır.}$$

Bu da,

$$|A - \lambda I| = 0 \quad \text{dır. (2.8)}$$

genişletilmiş formu:

$$\begin{vmatrix} a_{11} - \lambda & a_{12} & \dots & a_{1n} \\ a_{21} & a_{22} - \lambda & \dots & a_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ a_{n1} & a_{n2} & \dots & a_{nn} - \lambda \end{vmatrix} = 0 \quad \text{dır.}$$

$|\lambda I - A|$ ifadesine karakteristik polinom denir, (2.8) denkleminin kökleri özdeğerler olarak bilinir ve V vektörü bir özvektör olarak bilinir. Özdeğerler transfer fonksiyonunun kutuplarına özdeştir ve sistemin kararlılığını hesaplar. Bundan dolayı, özdeğerler negatif reel köklere sahipse, açık çevirim sistemi kararlıdır. N . dereceden denklem için n sayıda özdeğer ve özvektör vardır.

Özdeğerler reel veya kompleks konjuge formda gözükebilir. $X(0)$ başlangıç koşulu ile zorlanmamış sistemin çözümü $X(0) = \sum_{i=1}^n \beta_i V_i$ ve λ_1, λ_2 ve diğerlerinin sırasıyla V_1, V_2 ve diğer özvektörlere uyan özdeğerler olduğu $X = e^{At} X(0) = \beta_1 e^{\lambda_1 t} V_1 + \beta_2 e^{\lambda_2 t} V_2 + \dots + \beta_n e^{\lambda_n t} V_n$ (2.9) olarak özdeğer-özvektör

formunda verilebilir.

Transfer Fonksiyonu

Durum uzay denklemleri Laplace transformasyon domenine dönüştürülebilir ve transfer fonksiyonları türetilebilir. $X(0) = 0$ olduğu farz edilirse, (2.1)'deki diferansiyel denklemin Laplace transformasyonu $SX(S) = AX(S) + B.U(S)$ 'dir. Bu da $X(S) = (SI-A)^{-1}.B.U(S)$ (2.10) şeklinde yazılabilir.

Aynı şekilde (2.2)'deki denklemin çıkışı için,

$$Y(S) = CX(S) + DU(S) \quad (2.11)$$

(2.10) ve (2.11) denklemlerinin birleştirilmesi $G(S)$ 'in transfer matrisi olduğu $Y(S) = [C(SI-A)^{-1}B + D] U(S) = G(S) U(S)$ (2.12)

denklemini verir. Transfer fonksiyonu tek giriş ile tek çıkış arasında tanımlanır. Bundan dolayı, $F(S)$ transfer fonksiyonu c, b ve d 'nin skaler parametreler olduğu $F(S) = C(SI-A)^{-1}.b + d$ (2.13)

olarak verilir. $d = 0$ olduğu farz edilirse;

$$F(S) = \frac{C \text{ Adj } (SI-A) b}{|SI-A|} \quad (2.14) \text{ olur.}$$

A 'nın özdeğerleri $|\lambda I - A| = 0$ 'ın kökleri olduğuna göre transfer fonksiyonunun kutupları $|SI - A| = 0$ 'ın kökleridir, gösterir ki özdeğerler kutuplara özdeştir.

Kontrol edilebilirlik ve Gözlemlenebilirlik:

Kontrol edilebilirlik ve gözlemlenebilirlik bir dinamik sistemin en önemli iki özelliğidir. Bir sistemin kontrol edilebilirlik kriteri testinde, sorun: sınırlı $t-t_0$ zamanında başlangıç durumu $X(t_0)$ 'ün $X(t)$ 'ye geçişi olan kontrol fonksiyonu $U(t)$ 'yi elde etmek mümkün müdür? Sistem tamamen kontrol edilemiyorsa, bazı başlangıç durumları için, t anında sistemi durumlara götüren giriş var olmaz. Kontrol edilemeyen sistemin bir uç örneği t_0 durumundaki girişle bağının kesilmesi B matrisinin sıfır olmasıdır. $n \times (nr)$ 'lik G matrisinin n tane lineer bağımsız sütun vektörlere bile sahip olması demek olan rank $|B \ AB \ A^2B \ \dots$

... $A^{n-1} B | = n$ (2.15) ise, (2.1) denklemindeki sistem veya $|A, B|$ matris çifti kontrol edilebilirdir. Dikkat edilmelidir ki A ve B matrisleri sırasıyla $n \times n$ ve $n \times r$ boyutlarındadır.

Gözlemlenebilirlik özelliği giriş ve çıkış fonksiyonlarının bilinmesi tarafından sistemin durum değişkenlerini gözlememize veya tahmin etmemize müsaade eder. Gözlenebilirlik testinde şu soru sorulur: Çıkış fonksiyonu $Y(t)$ nin ölçülmüş değerlerinden ve giriş fonksiyonu $U(t)$ 'nin ölçülmüş değerlerinden başlangıç durumu $X(t_0)$ 'ı hesaplayabilirmiyiz ?

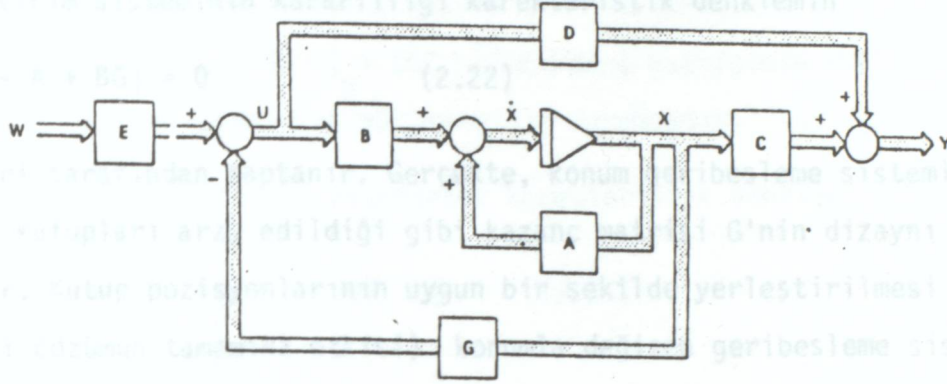
Başlangıç durumu hesaplanır ise, sistem denklemini kullanarak $X(t)$ 'yi de hesaplayabiliriz. Yine, gözlenemeyen sistemin C matrisi sıfırdır. $n \times (nm)$ boyutundaki H matrisi n lineer bağımsız sütun vektörlerine sahip olması anlamına gelen rank $|C^T \ A^T \ C^T \ A^{2T} \ \dots \ A^{n-1} \ C^T| = n$ (2.16) ise, matematiksel olarak bir sistem gözlenebilir. C matrisi $n \times m$ boyutundadır.

Durum Geribeslemesi ile Kontrol Sistemi:

Çok değişkenli sistemlerin açık çevirim özellikleri daha önce incelenmişti. Şimdi geribeslemeli sistemler ve onların özellikleri üzerinde durulacaktır. Şekil 2.2 konumla değişen bir geribesleme sisteminin blok diyagramını gösterir. Burada durum vektörü X kazanç matrisi G tarafından geribesleme vektörünü oluşturmak için çarpılır. Giriş vektörü W, $J \times 1$ boyutunda olduğu farz edilen, ileri yöndeki E matrisi ile çarpılır ve onun çıkışı giriş denklemi $U = EW - GX$ 'i (2.17) oluşturmak için geribesleme vektörüne eklenir.

C ve E matrisleri sırasıyla $r \times n$ ve $r \times j$ boyutundadır. Geribeslemenin eklenmesi sistemin kontrol edilebilirliğine, gözlemlenebilirliğine ve kararlılığına etki ederek yöneltecektir ve bu bizim incelememizin konusu olacaktır. Konumla değişen geribesleme sisteminin nasıl pratik olacağı sorunu belirir. Birçok pratik sistem için, konum ölçümüle erişilmezdir ve ac sürücü sistemi için en azından doğrudur. Bununla beraber, basit sistemler için, konum kesin olarak ölçülebilir. Konum erişilmezse, daha sonra incelenecek olan gözlem tekniği ile mevcut çıkış ve giriş sinyallerinden hesaplanabilir veya yeniden düzenlenebilir. Konumla değişen geribesleme üzerinde durulmasının sebebi sistem hakkındaki

bütün bilgileri içermesi ve onu geribesleme olarak kullanmasıyla sistemin çalışması arzu edildiği gibi idare edilebilir. Pekçok optimal kontrol kurallarının yürütülmesi sadece konumla değişen geri beslemelerin kullanılması ile mümkün olur.



ŞEKİL 2-2 DURUM DEĞİŞKENLİ GERİ BESLEME SİSTEMİNİN BLOK DİYAGRAMI.

Cıkış Geribeslemesi ile Kontrol Sistemi:

Durum uzay denklemleri (2.1), (2.2) ve (2.17) denklemlerinin birleştirilmesi ile

$$X = |A-BG| X + |BE| \cdot W \quad (2.18)$$

$$Y = |C-DG| X + |DE| \cdot W \quad (2.19)$$

olarak inşa edilebilirler. Kapalı çevirim sisteminin özellikleri G ve E'nin bilinmeyen elemanlar olduğu $|A-BG|$, $|BE|$, $|C-DG|$ ve $|DE|$ matrisleri tarafından oluşturulur. Sistemin kontrol edilebilirliği

$$\text{rank} \begin{vmatrix} |BE| & (A-BG) & BE & (A-BG)^2 & BE & \dots & (A-BG)^{n-1} & BE \end{vmatrix} = n \quad (2.20)$$

kriteri tarafından saptanır. İlerideki E matrisi $\text{rank}(E) = r$ karşılırsa (dolayısıyla, geribeslemenin eklenmesinden sonraki bağımsız giriş elementlerinin sayısı U'daki girişlerin sayısı ile aynı olur), E kontrol edilebilir matrisin üstünün rankına etki etmeyecektir. Bu matrisin işlevi gösterir ki onun rankı n'dir. ($A \neq BG$) (dolayısıyla açık çevirim sisteminin kontrol edilebilirlik özelliği konum geribeslemesi ile etkilenmez).

Kapalı çevirim sisteminin izlenebilirlik özelliği

$$\text{rank} \begin{vmatrix} (C-DG)^T & (A-BG)^T & (C-DG)^T & \dots & (A-BG)^{n-1 T} & (C-DG)^T \end{vmatrix} = n \quad (2.21)$$

kriteri tarafından saptanır. Genelde konum geribeslemesi gözlenebilirliğin kaybına neden olur. Örnek olarak, $C = DG$ ise, gözlenebilirlik kaybolacaktır. Kapalı çevrim sisteminin kararlılığı karakteristik denklemin

$$|\lambda I - A + BG| = 0 \quad (2.22)$$

özdeğerleri tarafından saptanır. Gerçekte, konum geribesleme sisteminin özdeğerleri veya kutupları arzu edildiği gibi kazanç matrisi G 'nin dizaynı ile tahsis edilebilir. Kutup pozisyonlarının uygun bir şekilde yerleştirilmesi (dolayısıyla, geçici çözümün tamamına etkisi) konumla değişen geribesleme sisteminin büyük gücüdür.

Çıkış Geribeslemesi ile Kontrol Sistemi:

Bir çıkış geribesleme sistemi çok pratiktir. Çünkü çıkış sinyalleri ölçüm tarafından elde edilebilir. Bir çıkış geribesleme sisteminin blok diyagramı Şekil 2.3'de gösterilmiştir. Burada çıkış vektörü Y kazanç matrisi G' tarafından geribesleme vektörünü oluşturmak için çarpılır. $j \times 1$ boyutundaki giriş vektörü W' E' tarafından tekrar çarpılır ve onun çıkışı sırasıyla $r \times m$ ve $r \times j$ boyutlarına sahip G' ve E' matrisleri giriş denklemini

$$U = E' W' - G' Y \quad (2.23)$$

oluşturmak için geribesleme vektörüne eklenir. Çıkış geribesleme sisteminin durum uzay denklemleri (2.1) (2.2) ve (2.23) denklemlerinin

$$X = \{A - BG' \mid I_m + DG'\}^{-1} C \} X + B \mid I_r + G'D \mid^{-1} E' W' \quad (2.24)$$

olarak birleştirilmesi ile elde edilir.

$$Y = \{I_m + DG'\}^{-1} C X + \{I_r + G'D\}^{-1} E' W'$$

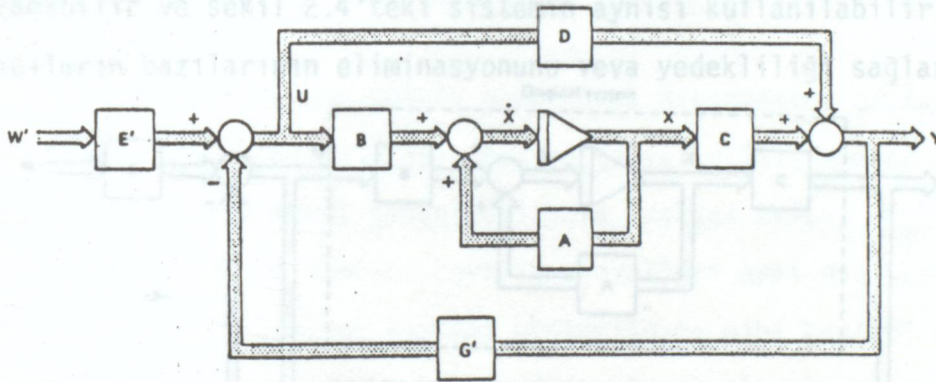
üç matris tarafından etkilenir.

$|I_r + G'D|$ tekil değilse ve $\text{rank}(E') = r$ ise sistemin kontrol edilebilirliği çıkış geribeslemesi tarafından etkilenmeden kaldığı görülür. Çıkış geribesleme sisteminin ve kumandanın gözlenebilirlik matrisinin yeniden oluşturulması açık çevirim gözlenebilirlik koşulu G' ne bakmaksızın değiştirildiği görülür. Sistem matrisi $\{A - BG' \mid I_m + DG' \mid^{-1} C\}$ de C matrisinin durumundan dolayı sistem çıkış geribeslemesi ile gözlenebilir durumdadır.

Çıkış geribeslemesi ile özdeğerler karakteristik denklemin kökleridir.

$$|\lambda I - A + BG' \mid I_m + DG' \mid^{-1} C| = 0 \quad (2.26)$$

Denklem m. özdeğeri kazanç matrisi G' 'nin dizaynı tarafından tahsis edilebilen n özdeğere sahiptir.

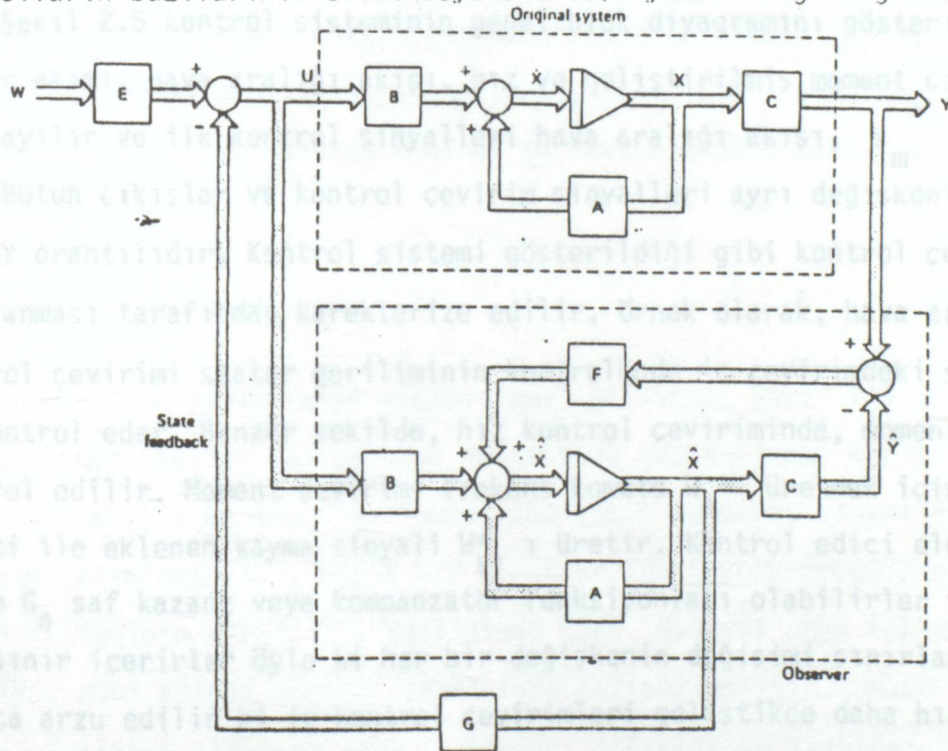


Şekil 2.3. Çıkış geribesleme sisteminin blok diyagramı.

Gözlem Tekniği Tarafından Durum Tahmini:

Bir sistemin durum değişkenlerini tahmin etmenin metodunu gözlem tekniğinin yardımıyla tartışılacaktır. Basitlik için, D matrisinin 0 olduğu farz edilecektir. Orjinal açık çevirim sisteminin modeli biliniyor ise, Şekil 2.1' deki A , B ve C matrislerinin kesin bilgisine sahip olmamız anlamına gelen, model sistemin çıkış durumunun yeniden düzenlenmesi ile çözülebilir. Bu metod kesin olmamasından ve modelin parametre değişiminin pratikte bazı durumlarda gerçekçi olmamasındandır. Konum tahmininin bir üst düzenlemesi gözlemcinin

yardımıyla Şekil 2.4'te gösterilmiştir. Gözlemci esasında konumun orjinal sistemin çözülmesi tarafından yeniden düzenlenen orjinal sistemin bir benzeridir. Tahmin edilen çıkış \hat{Y} modelin farklılığından dolayı gerçek çıkış Y ile uyuşmazsa, $Y - \hat{Y}$ hatası modele yardımcı bir giriş sağlar öyle ki tahmin edilen konum \hat{X} gerçek konum X 'e yaklaşır. F matrisi bu koşulu gerçekleştirmek için dizayn edilebilir. Tahmin edilen konum \hat{X} şekil 2.4'te gösterildiği gibi kazanç matrisi G üzerinden girişe geribeslenir. Gözlemci n boyutludur, çünkü n boyutlu konumu tahmin eder. Dikkat edilmelidir ki birleşik sistem $2n$ boyutludur ve $A - BG$ 'nin n özdeğerinin bir setine sahiptir (konum geribeslemesi ile kapalı çevrim sisteminin özdeğerleri) ve $A - FC$ 'nin n özdeğerinin bir diğer setine sahiptir. (gözlemcinin özdeğerleri). Gözlemcinin kutupları F 'nin dizaynı ile meydana getirilir. Gözlemci bir bilgisayarda görünebilir, fakat konunun gerçek zaman tahmini çok güçtür. Birçok sistemde (a.c sürücü sistemi), kısmi konum kısmi veya azaltılmış bir gözlemci düzeninin kullanılması ile hesaplanabilir ve şekil 2.4'teki sistemin aynısı kullanılabilir. Bu sistemdeki alıcıların bazılarının eliminasyonunu veya yedekliliği sağlar.



Şekil 2.4. Gözlem tekniği ile konum tahmin bloğu.

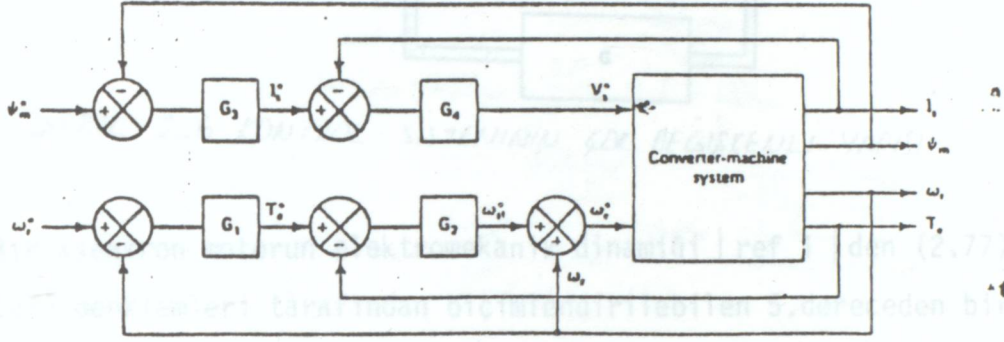
2.2. Asenkron motor kontrol karekteristikleri:

Asenkron motor sürücü sistemi temelde çok değişkenli bir kontrol sistemidir ve bu yüzden prensipte durum değişken kontrol teorisi uygulanabilir olmalıdır. Burada gerilim ve frekans kontrol girişleridir ve çıkışlar hız, pozisyon, moment, hava aralığı akışı, stator akımı veya onların herhangi bir kombinasyonu olabilir. [Ref.1]'de (2,77), (2,78) ve (2.83) denklemleri tarafından verilen makina modeli [Ref.1]'deki (2.77) denkleminin empedans matrisindeki W_r teriminin hazır bulunmasından dolayı nonlineerdir ve [Ref.1]'deki 2.83 denklemdeki terimleri üretir. İlaveeten, makinanın parametreleri doyma, sıcaklık ve deri olayı (skin effect) sisteme öteki nonlineerliklerin eklenmesiyle değişir. Sistem konvertörün doğal modeli olmasından dolayı farklı zamandadır. Mikroişlemci veya diğer dijital devreler kontrol sisteminde kullanılırsa, ilave karekteristik modelleri eklenir. Makina cevabı normal durumdan yavaşca, konvertörün ve kontrolörün ayrı-zaman etkisi ihmal edilebilir.

Şekil 2.5 kontrol sisteminin genel blok diyagramını gösterir. Burada stator akımı, hava aralığı akışı, hız ve geliştirilmiş moment çıkışlar olarak sayılır ve ilk kontrol sinyalleri hava aralığı akışı, Ψ_m^* ve hız W_r^* dır. Bütün çıkışlar ve kontrol çevirim sinyalleri ayrı değişkenlere de gerilimler orantılıdır. Kontrol sistemi gösterildiği gibi kontrol çevirimlerinin sıralanması tarafından karekterize edilir. Örnek olarak, hava aralığı akışı kontrol çevirimi stator geriliminin kontrolünde iç çevirimdeki stator akımını kontrol eder. Benzer şekilde, hız kontrol çeviriminde, moment iç çevirimde kontrol edilir. Moment çevirimi frekans komutu W_e^* üretmek için geribesleme sürati ile eklenen kayma sinyali W_{s1}^* üretir. Kontrol edici elemanlar G_1 , G_2 , G_3 ve G_4 saf kazanç veya kompanzator fonksiyonları olabilirler ve normalde bir sınır içerirler öyle ki her bir değişkenin değişimi sınırlandırılır.

Ayrıca arzu edilir ki iç kontrol çevirimleri geliştikçe daha hızlı cevap zamanına sahip olurlar. Bir ac sürücü sisteminin çıkış sinyallerinin bazılarının sensörlerin yardımıyla ölçülmesi zordur, fakat kısmi gözlemcinin yardımıyla tahmin edilebilir. İç kontrol çevirimlerinin sayısı azaltılırsa, çıkış sinyallerinin sayısı da azaltılabilir. Fakat bu sonra incelenecek olan perfor-

mansının azalmasına neden olabilir. Şekil 2.5'de Şekil 2.6'da gösterildiği gibi standart çok değişkenli yapıya dönüştürülebilir. Şekil 2.5'deki kontrol elemanları sırf kazancı kullanırsa, Şekil 2.6'da geribesleme kontrolörü G durum uzay denklemi tarafından karakterize edilir.

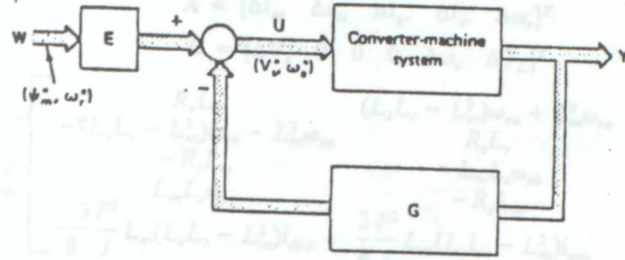


ŞEKİL 2-5 ASENKRON MOTORUN GENEL KONTROL BLOK DİYAGRAMI

A.C. sürücü sistemi çok değişkenli olduğu için, nonlinear ve farklı zamanın doğasında, kararlılık analizi çok zordur. Bilgisayar simülasyonu veya bilgisayar destekli analiz daha önce tartışıldığı gibi yeni kontrol stratejisinin performans analizi ve kararlılık çalışması için çok kullanışlı olur. Kontrolün yapısı ve kontrolörün parametreleri simülasyonda elde edildiğinde, prototip sistem kontrol parametrelerinin daha ileri itarasyonuyla dizayn edilir.

Küçük-Sinyal Modeli:

Konvertörün ayrık zaman yapısı ihmal edilirse, Şekil 2.5'deki konvertör makina sistemi kalıcı hal çalışma noktasında küçük-sinyal karışıklığı temelinde lineer edilebilir ve transfer fonksiyonu çıkış ve giriş sinyaller çiftinin arasında tanımlanabilir. Böyle bir transfer fonksiyonu modelinin avantajı sürücü sisteminin kararlılık analizinde Bode, Nyquist veya kök-yer eğrisi metodları gibi klasik kontrol teorisinin kullanılmasının mümkün olmasındandır. Sistem nonlinear olduğuna göre, kutuplar, sıfırlar ve transfer fonksiyonlarının kazancı kararlı-hal çalışma noktasının ötelenmesi olarak değişir. Kapalı çevirim kontrol sistemi en kötü çalışma noktasında sistemin kararlı olduğu ve performansının kabul edilebilir olduğu şekilde dizayn edilmelidir.



ŞEKİL 2.6 KONTROL SİSTEMİNİN KÜÇÜK DEĞİŞKENLİ YAPISI

Bir asenkron motorun elektromekanik dinamiği | ref 1 | den (2.77), (2.78) ve (2.83) denklemleri tarafından biçimlendirilebilen 5.dereceden bir nonlineer durum uzay denklemi tarafından tanımlanır. Denklemlerin birleştirilmesi ve kararlı hal işletme noktası civarında küçük-sinyal karışıklığının eklenmesiyle;

$$\begin{bmatrix} v_{qso} + \Delta v_{qs} \\ v_{dso} + \Delta v_{ds} \\ v_{qro} + \Delta v_{qr} \\ v_{dro} + \Delta v_{dr} \\ T_{Lo} + \Delta T_L \end{bmatrix} = \begin{bmatrix} R_s + SL_s & (\omega_{eo} + \Delta\omega_e)L_s & SL_m \\ -(\omega_{eo} + \Delta\omega_e)L_s & R_s + SL_s & -(\omega_{ro} + \Delta\omega_e)L_m \\ SL_m & (\omega_{eo} + \Delta\omega_e)L_m & R_r + SL_r \\ -(\omega_{eo} + \Delta\omega_e)L_m & SL_m & -(\omega_{ro} + \Delta\omega_e)L_r \\ \frac{3P}{2}L_m(i_{dro} + \Delta i_{dr}) & -\frac{3P}{2}L_m(i_{qro} + \Delta i_{qr}) & 0 \end{bmatrix} \quad (2.27)$$

$$\begin{bmatrix} (\omega_{ro} + \Delta\omega_e)L_m & 0 \\ SL_m & 0 \\ (\omega_{ro} + \Delta\omega_e)L_r & -L_m(i_{dso} + \Delta i_{ds}) - L_r(i_{dro} + \Delta i_{dr}) \\ R_r + SL_r & L_m(i_{qso} + \Delta i_{qs}) + L_r(i_{qro} + \Delta i_{qr}) \\ 0 & -\frac{2}{P}JS \end{bmatrix} \begin{bmatrix} i_{qso} + \Delta i_{qs} \\ i_{dso} + \Delta i_{ds} \\ i_{qro} + \Delta i_{qr} \\ i_{dro} + \Delta i_{dr} \\ \omega_{ro} + \Delta\omega_r \end{bmatrix}$$

denklemini elde ederiz. v_{qso} , v_{dso} , v_{dro} , T_{Lo} , W_{eo} , i_{qso} , i_{dso} , i_{qro} , i_{dro} ve ω_{ro} değişkenleri kalıcı hal çalışma noktasını tanımlar ve sıfır anındaki türevler ile sistem denklemlerinin çözülmesi ile bulunabilir (2.27) denkleminin lineerleştirilmesi Δ^2 teriminin ihmal edilmesi ve kalıcı-hal terimlerinin elimine edilmesi ile olur, küçük-sinyal lineer durum uzay denklemini;

$$\begin{aligned}
 X &= [\Delta i_{qr} \quad \Delta i_{dr} \quad \Delta i_{qo} \quad \Delta i_{do} \quad \Delta \omega_r]^T \\
 U &= [\Delta V_s \quad 0 \quad 0 \quad 0 \quad \Delta \omega_r \quad \Delta T_L]^T
 \end{aligned}$$

$$A = \frac{-1}{L_s L_r - L_m^2} \begin{bmatrix}
 R_s L_r & (L_s L_r - L_m^2) \omega_{ro} + L_m^2 \omega_{ro} & R_s L_r & -L_m L_s \omega_{ro} & -R_s L_m \\
 -(L_s L_r - L_m^2) \omega_{ro} - L_m^2 \omega_{ro} & R_s L_r & -L_m L_s \omega_{ro} & -R_s L_m & \\
 -R_s L_m & L_m L_s \omega_{ro} & -R_s L_m & & \\
 -\frac{3P^2}{8J} L_m (L_s L_r - L_m^2) i_{dro} & \frac{3P^2}{8J} L_m (L_s L_r - L_m^2) i_{qro} & & & \\
 -R_s L_m & L_m L_s \omega_{ro} & L_m^2 i_{dro} + L_m L_s i_{dro} & & \\
 -L_m L_s \omega_{ro} & -R_s L_m & -L_m^2 i_{qso} - L_m L_s i_{qro} & & \\
 R_s L_s & (L_s L_r - L_m^2) \omega_{ro} - L_s L_r \omega_{ro} & -L_m L_s i_{dro} - L_s L_s i_{dro} & & \\
 -\frac{3P^2}{8J} L_m (L_s L_r - L_m^2) i_{dso} & -\frac{3P^2}{8J} L_m (L_s L_r - L_m^2) i_{qso} & L_m L_s i_{qso} + L_s L_s i_{qro} & & \\
 & & & & 0
 \end{bmatrix}$$

$$B = \frac{1}{L_s L_r - L_m^2} \begin{bmatrix}
 L_s & 0 & -L_m & 0 & -(L_s L_r - L_m^2) i_{dso} & 0 \\
 0 & L_s & 0 & -L_m & (L_s L_r - L_m^2) i_{qso} & 0 \\
 -L_m & 0 & L_s & 0 & -(L_s L_r - L_m^2) i_{dro} & 0 \\
 0 & -L_m & 0 & L_s & (L_s L_r - L_m^2) i_{qro} & 0 \\
 0 & 0 & 0 & 0 & 0 & -\frac{P}{2J} (L_s L_r - L_m^2)
 \end{bmatrix}$$

olan $X = AX + BU$ (2.28) formunda elde ederiz. Yukarıdaki denklemde, $(\Delta v_{qr} = \Delta v_{dr} = 0)$ ve $\Delta v_{qs} = \Delta v_s$ ve $\Delta v_{ds} = 0$ olsun diye ΔV_s , $\Delta \omega_e$ ve ΔT_L olarak bırakılan stator gerilim fazörü stator q eksenine bağılıysa makina sadece stator beslemeli olarak kabul edilir. Konvertörün dinamikliği ihmal edilirse, durum uzay denklemleri ayrıca konvertör makina sistemini de verir. Herhangi bir konvertör kazancı kontrolör kazancı ile karşılaştırılabilir. Küçük sinyal blok diyagramı elektriksel ve mekanik cevapların ayrılmış olarak Şekil 2.7 (a)'da gösterilir. Konvertör makina modeli giriş kontrol sinyalleri ΔV_s ve $\Delta \omega_e$ den akımları üretir ve geribesleme hız sinyalleri $\Delta \omega_r$ 'nin zıt emf üretmesini etkiler. Geliştirilmiş moment ΔT_e akımlardan

$$\Delta T_e = \frac{3}{2} \left(\frac{P}{2} \right) L_m \left[(i_{dro} \Delta i_{qs} + i_{qso} \Delta i_{dr}) - (i_{dso} \Delta i_{qr} + i_{qro} \Delta i_{ds}) \right] \quad (2.29)$$

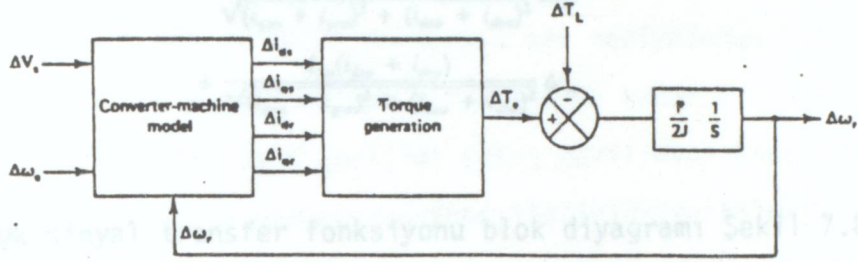
denklemini tarafından ayrıştırılır.

Diğer küçük sinyal çıkışları ΔI_s ve $\Delta \psi_m$ Şekil 7.6'da aşağıda gösterildi

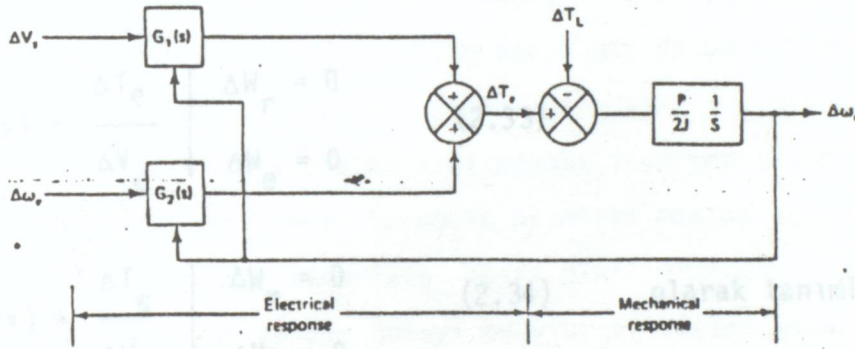
ği gibi akım sinyallerinden ayrıştırılabilir.

$$\text{Stator akımı } I_s \text{ küçük sinyali } |\Delta I_s| = \frac{i_{qs0}}{\sqrt{i_{qs0}^2 + i_{ds0}^2}} \Delta i_{qs} + \frac{i_{ds0}}{\sqrt{i_{qs0}^2 + i_{ds0}^2}} \Delta i_{ds} \quad (2.30)$$

olarak lineer edilebilen $|I_s| = \sqrt{i_{qs}^2 + i_{ds}^2}$ gibi verilir.



(a)



(b)

Şekil 2.7. (a) açık çevrim gerilim frekans kontrolü, (b) hızlandırıcı ve yavaşlatıcı karakteristikler.

Benzer şekilde, hava aralığı akışı $\Psi_{qm} = L_m (i_{qs} + i_{qr})$

$\Psi_{dm} = L_m (i_{ds} + i_{dr})$ olduğu

$$|\Psi_m| = \sqrt{\Psi_{dm}^2 + \Psi_{qm}^2} \quad (2.31) \text{ olarak verilir.}$$

Hava aralığı için lineerleştirilmiş denklem:

$$\begin{aligned}
 |\Delta\dot{\psi}_m| &= \frac{L_m(i_{qso} + i_{qro})}{\sqrt{(i_{qso} + i_{qro})^2 + (i_{dso} + i_{dro})^2}} \Delta i_{qr} \\
 &+ \frac{L_m(i_{dso} + i_{dro})}{\sqrt{(i_{qso} + i_{qro})^2 + (i_{dso} + i_{dro})^2}} \Delta i_{ds} \\
 &+ \frac{L_m(i_{qso} + i_{qro})}{\sqrt{(i_{qso} + i_{qro})^2 + (i_{dso} + i_{dro})^2}} \Delta i_{qr} \\
 &+ \frac{L_m(i_{dso} + i_{dro})}{\sqrt{(i_{qso} + i_{qro})^2 + (i_{dso} + i_{dro})^2}} \Delta i_{dr}
 \end{aligned} \quad (2.32)$$

Küçük sinyal transfer fonksiyonu blok diyagramı Şekil 7.8 (b)'de gösterildiği gibi Şekil 2.7 (a)'dan türemiştir. Burada transfer fonksiyonları $G_1(s)$ ve $G_2(s)$

$$G_1(s) = \frac{\Delta T_e}{\Delta V_s} \left| \begin{array}{l} \Delta W_r = 0 \\ \Delta W_e = 0 \end{array} \right. \quad (2.33)$$

$$G_2(s) = \frac{\Delta T_e}{\Delta W_e} \left| \begin{array}{l} \Delta W_r = 0 \\ \Delta V_s = 0 \end{array} \right. \quad (2.34) \quad \text{olarak tanımlanır.}$$

Yukarıdaki transfer fonksiyonlarında sistem eylemsizliği J çok büyükse (dolayısıyla, τ_m 'in eşdeğer mekanik zaman sabiti ve τ_m 'in eşdeğer elektriksel zaman sabiti olduğu, $\tau_m \gg \tau_e$), hız sabit bir parametre ($\Delta W_r \rightarrow 0$) gibi kabul edilebilir. Böyle bir durumda hız cevabı esasen mekaniksel zaman sabiti tarafından oluşturulur. Her sınırlı eylemsizlik sistemi için, transfer fonksiyonu $\Delta W_r / \Delta V_s$, $\Delta W_r / \Delta W_e$ ve $\Delta W_r / \Delta T_e$ (2.28) durum uzay denkleminde türetilebilir.

2.3. Skaler kontrol metodları:

Bu bölümde gerilim-beslemeli inverterler, akım-beslemeli inverterler ve kaymayla gücün iyileştirilmesi metodlarının kullanılmasıyla asenkron motorun seçilmiş skaler kontrol teknikleri tanımlanacaktır. Skaler kontrol sadece değişkeninin genlik kontrolü ile ilgilidir, komut ve geribesleme sinyalleri

değişkenlerin her biri ile orantılı dc fonksiyonlardır. Bu vektör değişkeninin genlik ve fazı ile kontrol edildiği vektör kontrolüne zıttır.

Gerilim-beslemeli inverter kontrolü

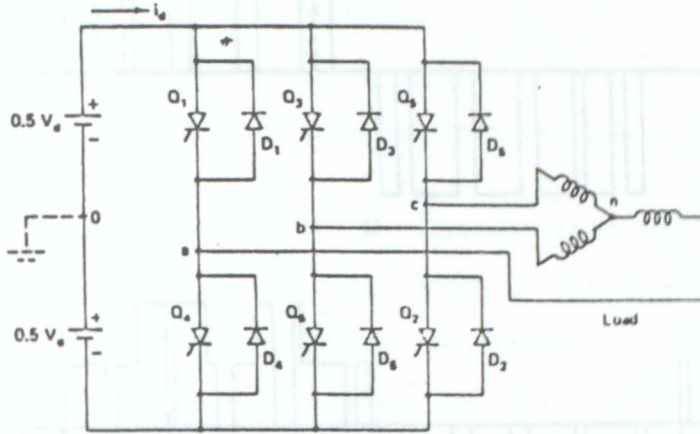
PWM Inverterleri:

Kare dalga inverterleri çeşitli avantajlara ve sınırlamalara sahiptir. Inverter kontrol lojiği temel frekansın her periyodunun tetiklemelerinin sınırlandırılmış sayısından dolayı bir dereceye kadar basit ve tetikleme kayıpları düşüktür. DC bağlantı gerilimi çıkış gerilimini kontrol etmek için azaltıldığında, inverterin komutasyon kapasitesinin azaltılması zor bir problemdir. Bu problem komutasyon amaçları için sabit yardımcı gerilim kublajı ile çözülebilir. Komutasyon devresi ve ortak problemler transistörleri ve GTO'ları kullanan self komutasyonlu inverter için var olmaz ve bundan dolayı maliyet, ağırlık, verim ve gerilim kontrol sahası geliştirilir. Hız kontrolü 10:1 bölgesinin ötesinde tipik olarak altı adımlı inverter ile bir problem haline gelir, çünkü düşük gerilimde harmonik akımları makina ısınması ve moment darbeleri problemlerinin nedeniyle aşırı olur. İlaveten, faydalı hat güç faktörü faz ötelemeli kontrolden dolayı bozulur ve sistem kararlılık problemi dc hattındaki alçak geçiren filtreden dolayı düşük hızda artabilir.

Yukarıda belirtilen problemler darbe genişlik modülasyonlu (PWM) inverterlerin kullanımıyla çözülebilirler. PWM inverterleri girişde genel endüstri uygulamaları için bir diyot köprü doğrultucusu ve LC filtresi tarafından beslenir. Temel frekans çıkış gerilimi inverterin içinde çok yönlü darbe genişlik modülasyon tekniği ile elektronik olarak kontrol edilir. Inverter yapısı Şekil 2.8'deki gibidir, fakat aygıtlar normalde düşük harmonik içeren çıkış gerilimini kontrol etmek için her periyodun içinde defalarca ilettime ve kesime sokulurlar.

Burada incelenecek olan genel PWM tipleri aşağıdaki gibidir:

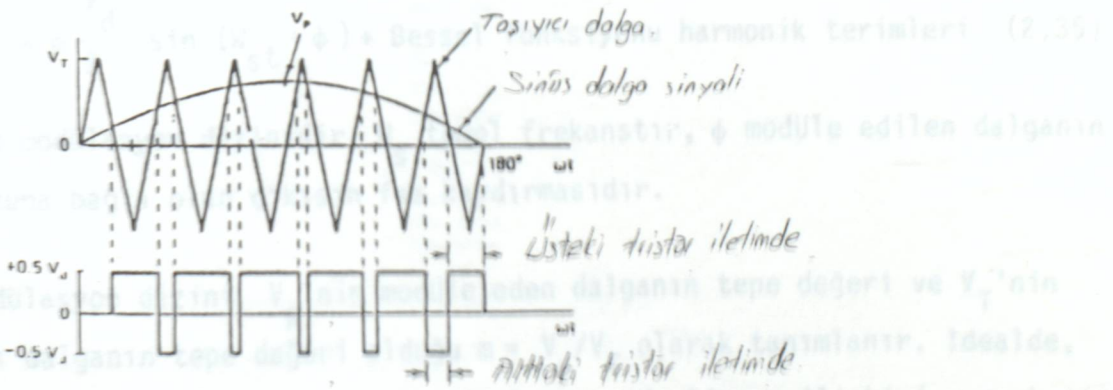
- . Sinüsoidal PWM
- . Harmonik eleminasyon prensibi
- . Uygun akım kontrol PWM'i
- . Faz kaydırıcı PWM



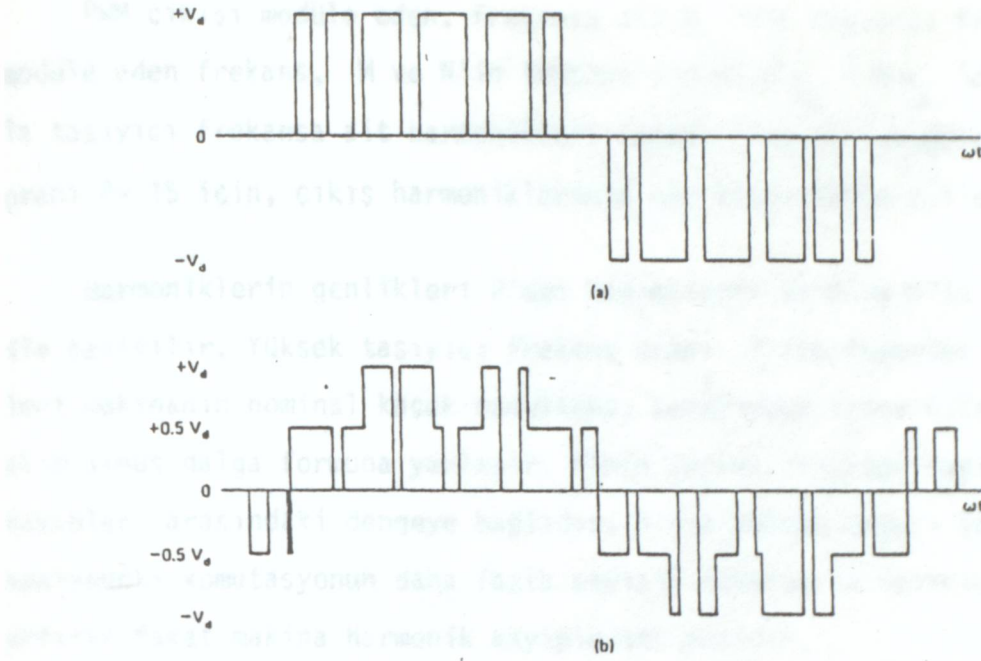
ŞEKİL 2-8 ÜÇ FAZLI KÖPRÜ İNVERTERİ.

Sinüsoidal PWM

Şekil 2.9 üçgen taşıyıcı dalga modüle eden sinüs dalgasının temel frekansı ile kıyaslanan PWM'in genel prensiplerini gösterir, kesişmenin doğal noktaları şekilde gösterildiği gibi yarım köprü inverterinin güç aygıtlarının tetikleme noktalarını belirler. Genel taşıyıcı üç fazın hepsi için kullanılabilir. Hat ve faz gerilimlerinin tipik dalga şekilleri şekil 2.10'da gösterilir.



ŞEKİL 2-9 DOĞAL ÇIKIŞTAN ÜÇ FAZLI SİNÜS DAVRANIŞI İÇİN MODÜLASYONUN PRANSİBİ



ŞEKİL 1-10 PWM İNVERTERİNİN HAT VE FAZ GERİLİM DALGALARI: (a) HAT GERİLİMİ, (b) FAZ GERİLİMİ

Yarım köprü inverter çıkışının değişken darbe ve boşluk genişlikleri sinüsoidal olarak modüle edilir ve dalga formu frekans ve genliği modüle eden dalganın sırasıyla frekans ve geriliminin değiştirilmesi ile ayarlanabildiği temel bir bileşeni kapsar. Çıkış dalgasının fourier analizi çok karmaşıktır fakat aşağıdaki gibi verilebilir:

$$v(t) = m \frac{V_d}{2} \sin(\omega_{st} + \phi) + \text{Bessel fonksiyonu harmonik terimleri} \quad (2.35)$$

Burada m modülasyon dizinidir, ω_s temel frekanstır, ϕ modüle edilen dalganın pozisyonuna bağlı olan çıkışın faz kaydırmasıdır.

Modülasyon dizini V_p 'nin modüle eden dalganın tepe değeri ve V_T 'nin taşıyıcı dalganın tepe değeri olduğu $m = V_p/V_T$ olarak tanımlanır. İdealde, m modüle eden gerilim ile çıkış gerilimi arasında lineer ilişkiyi vermek için 0 ile 1 arasında değişebilir. $m=1$ için, temel tepe gerilimin maksimum değeri kare dalganın tepe değerinin $(4V_d/2\pi) \% 78,5$ olan $0.5 V_d$ 'dir. $m=0$ 'da, çıkış simetrik darbe ve boşluk genişlikleriyle bir kare dalgadır. m 1'e ulaştığında, yarım periyodun merkezinin yanındaki boşluk genişliği kaybolmaya yönelir.

PWM çıkışı modüle eden, frekansa ait W_c 'nin taşıyıcı frekansı, w_s 'in modüle eden frekans, M ve N'in tamsayı olduğu $Mw_c + Nw_s$ 'deki yan bantlarla taşıyıcı frekansa ait harmonikleri kapsar. Taşıyıcı-modüle eden frekans oranı $P=15$ için, çıkış harmoniklerinin bir kısmı Tablo 2.1'de verilir.

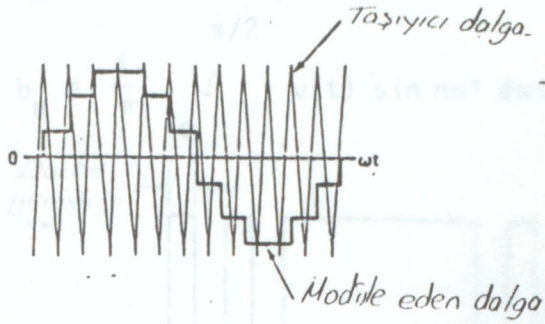
Harmoniklerin genlikleri P'den bağımsızdır ve M ve N'in yüksek değerleri ile azaltılır. Yüksek taşıyıcı frekans oranı P ile inverter hat akım harmonikleri makinanın nominal kaçak endüktansı tarafından iyice filtre edilebilir ve akım sinüs dalga formuna yaklaşır. P'nin seçimi inverter kayıpları ile makina kayıpları arasındaki dengeye bağlıdır. P'nin yüksek değeri (dolayısıyla her saniyedeki komutasyonun daha fazla sayısı) inverterin tetikleme kayıplarını artırır fakat makina harmonik kayıplarını azaltır.

Aynı örnekleme tekniği üzerine temel alınmış PWM prensibi şekil 2.11'de gösterilmiştir. Örnekleme ve tut prensibi üzerine temel alınmış aynı örnekleme tekniğinde örnekleme frekansı taşıyıcı frekansa eşittir.

TABLO 2.1 PWM İNVERTERİNDEKİ ÇIKIŞ HARMONİKLERİNİN ÖZETİ

M	Harmonikler
1	$15\omega_c$, $15\omega_c \pm 2\omega_s$, $15\omega_c \pm 4\omega_s$, $15\omega_c \pm 6\omega_s$, etc.
2	$30\omega_c \pm \omega_s$, $30\omega_c \pm 3\omega_s$, $30\omega_c \pm 5\omega_s$, etc.
3	$45\omega_c$, $45\omega_c \pm 2\omega_s$, $45\omega_c \pm 4\omega_s$, $45\omega_c \pm 6\omega_s$, etc.

Sinüs dalga modülasyonu yerine, inverter çıkışında simetrik darbe genişliklerini veren kare dalga veya trapezoid darbeler dizisinden oluşan dalga modülasyonu düşünülebilir. Inverter çıkış gerilimi kare dalganın sıfır anında modüle eden dalganın genliğinin değiştirilmesi ile lineer olarak kontrol edilebilir. Kare dalga PWM'nin harmonik çıkışı sinüs dalga PWM'ninkinden daha kötü olduğu düşünülebilir fakat modüle eden dalganın üretimi kolaydır.



ŞEKİL 2.11 AYNI PWM.
"ÖRNEKLEME PRENSİBİ"

Harmonik eliminasyon metodu:

Bir kare dalganın arzu edilmeyen harmonikleri elimine edilebilir ve temel gerilim bileşeni harmonik eliminasyon metodunun bilinmesiyle kontrol edilebilir. Bu metotta boşluklar önceden belirlenen açılarda kare dalga üzerinde gerçekleştirilir. Şekil 2.12'de çıkışın yarım periyodu çeyrek dalga simetrisiyle gösterilmiştir. 4 boşluk açıları $\alpha_1, \alpha_2, \alpha_3, \alpha_4$ üç harmonik bileşenlerini elimine etmek için ve temel frekansı kontrol etmek için kontrol edilebilir. İlave boşluklar uydurulabilirse, harmonik bileşenlerin daha büyük sayısı elimine edilebilir.

Teori: Dalganın genel fourier serisi:

$$a_n = \frac{1}{\pi} \int_0^{2\pi} v(t) \cos n\omega t d\omega t$$

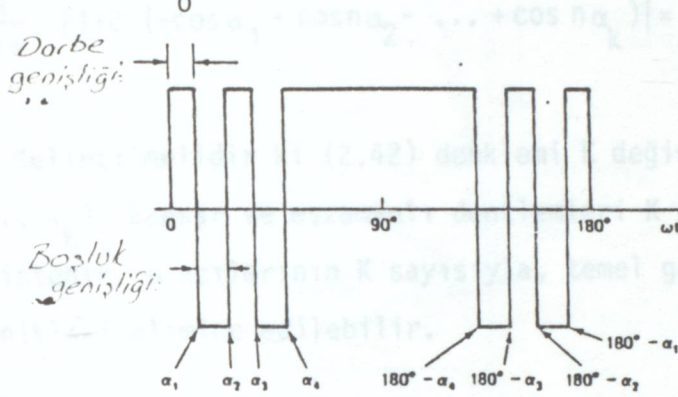
$$b_n = \frac{1}{\pi} \int_0^{2\pi} v(t) \sin n\omega t d\omega t \quad \text{olduğu}$$

$$v(t) = \sum_{n=1}^{\infty} (a_n \cos n\omega t + b_n \sin n\omega t) \quad (2.36) \text{ olarak verilebilir.}$$

Çeyrek periyot simetrisi ile bir dalga formu için, sadece sinüs bileşenli farklı harmonikler var olacaktır. Bundan dolayı katsayılar;

$$a_n = 0 \quad (2.37)$$

$$b_n = \frac{4}{\pi} \int_0^{\pi/2} v(t) \sin n\omega t \, d\omega t \quad (2.38) \text{ olarak verilir.}$$



ŞEKİL 2-12 HARMONİK ELİMİNASYON METODUNDA GERİLİM DALGASI

Dalganın birim genliğe sahip olduğu farz edilir dolayısıyla $v(t) = \pm 1$

$$b_n = \frac{4}{\pi} \left[\int_0^{\alpha_1} (+1) \sin n\omega t \, d\omega t + \int_{\alpha_1}^{\alpha_2} (-1) \sin n\omega t \, d\omega t + \int_{\alpha_2}^{\alpha_3} (+1) \sin n\omega t \, d\omega t + \dots + \int_{\alpha_{k-1}}^{\alpha_k} (-1) \sin n\omega t \, d\omega t + \int_{\alpha_k}^{\alpha_{k-1}} (+1) \sin n\omega t \, d\omega t \right] \quad (2.39) \text{ olarak genişletilebilir.}$$

$$\int_{\alpha_{k-1}}^{\alpha_k} (-1) \sin n\omega t \, d\omega t + \int_{\alpha_k}^{\alpha_{k-1}} (+1) \sin n\omega t \, d\omega t \quad (2.39) \text{ olarak genişletilebilir.}$$

birinci ve sonuncu terimler; $\int_{\theta_1}^{\theta_2} \sin n\omega t \, d\omega t = (\cos n\theta_1 - \cos n\theta_2)$ bağıntısının kullanımıyla

$$\int_0^{\alpha_1} (+1) \sin n\omega t \, d\omega t = \frac{1}{n} (1 - \cos n\alpha_1) \quad (2.40)$$

$$\int_{\alpha_k}^{\pi/2} (+1) \sin n\omega t \, d\omega t = \frac{1}{n} \cos n\alpha_k \quad (2.41) \text{ olur.}$$

(2.39) denkleminin diğer bileşenlerinin integre edilmesi, (2.40) ve (2.41) denklemlerinin yerine konmasıyla sonuç,

$$b_n = \frac{4}{n\pi} |1+2(-\cos\alpha_1 + \cos n\alpha_2 - \dots + \cos n\alpha_k)| = \frac{4}{n\pi} (1+2 \sum_{K=1}^K (-1)^K \cos n\alpha_K) \quad (2.42)$$

olur. Belirtilmelidir ki (2.42) denklemi K değişkenlerini (dolayısıyla $\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_K$) kapsar ve eşzamanlı denklemleri K sayısı onları değerlerini çözmek için istenir. α açılarının K sayısıyla, temel gerilim kontrol edilebilir ve K-1 harmonikleri elimine edilebilir.

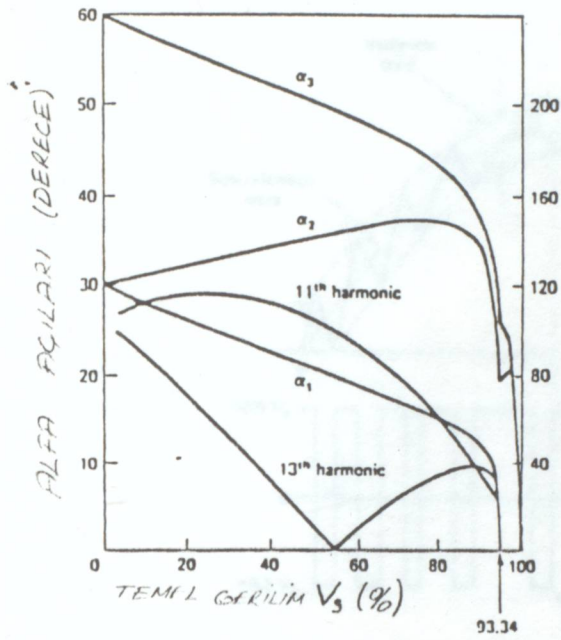
Örnek olarak, 5. ve 7. harmoniklerin elimine edildiği ve temel gerilimin kontrol edildiğini düşündüğümüzde, makina yıldız bağlı ve nötrü yalıtılmışsa, 3. ve diğer süzülen harmonikler ihmal edilebilir. K= 3 için (2.42) denklemden eşzamanlı denklemler,

$$\text{Temel bileşeni: } b_1 = \frac{4}{\pi} (1-2 \cos \alpha_1 + 2 \cos \alpha_2 - 2 \cos \alpha_3) \quad (2.43)$$

$$\text{5.harmonik } b_5 = \frac{4}{5\pi} (1-2 \cos 5\alpha_1 + 2 \cos 5\alpha_2 - 2 \cos 5\alpha_3) = 0 \quad (2.44)$$

$$\text{7.harmonik } b_7 = \frac{4}{7\pi} (1-2 \cos 7\alpha_1 + 2 \cos 7\alpha_2 - 2 \cos 7\alpha_3) = 0 \quad (2.45)$$

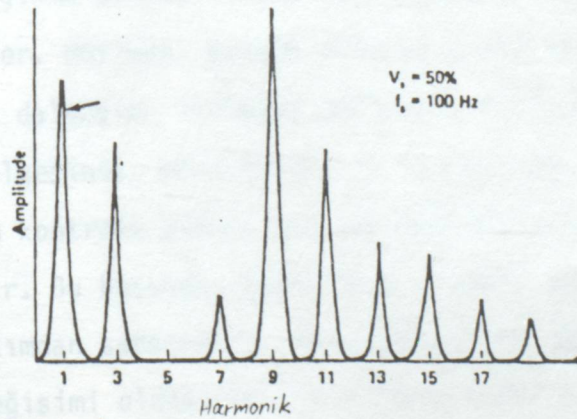
olarak yazılabilir. Yukarıdaki nonlineer denklemler belirtilen genlik için nümerik olarak çözülebilirler ve $\alpha_1, \alpha_2, \alpha_3$ belirlenebilir. α açıları değişik çıkış gerilimlerinde çözülebilir ve şekil 2.13'de çizilmiştir. 11 ve 13. harmonikler düşük mertebeli harmonik eliminasyonun sonucu tarafından desteklenmelerine rağmen ana dalgadan büyük miktarda ayrılmalarından dolayı etkileri küçük olacaktır. Şekil 2.13'de belirtildiği gibi 5. ve 7.harmonikler $\alpha_1 = 0$ olduğu % 93.34'lük gerilim seviyesinin üstünde elimine edilmiş olacaktır.



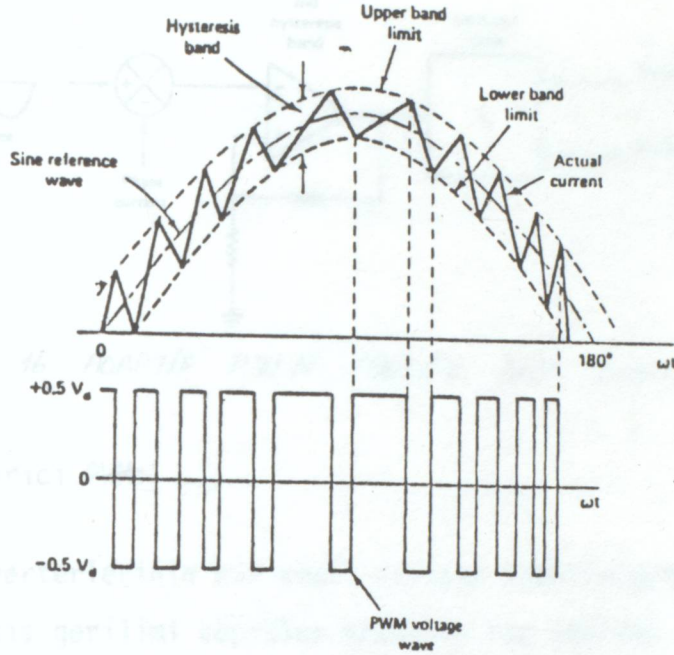
ŞEKİL 2.13 BEŞİNCİ VE YEDİNCİ HARMONİK ELEMINASYONU İÇİN TEMEL GİRİŞ GERİLİMİ İLE BOŞLUK AÇISI İLİŞKİSİ.

Uygun akım kontrol PWM'i:

Şimdiye kadar dc bağlantı gerilimi V_d 'nin ideal olarak filtrelendiği varsayımı üzerine temel alınan PWM çıkış gerilimi dalgasının harmonikleri incelendi. Sınırlı LC ve C filtrelerinden dolayı gerilimde dalgalanma olabilir. Uygun veya histeresis bant akım kontrol PWM'i bu problemi çözebilir.



ŞEKİL 2.14 MİNİMUM DALGALANMA AKIM METODU İLE GERİLİM DALGASININ SPECTRUM ANALİZ GİREŞİ

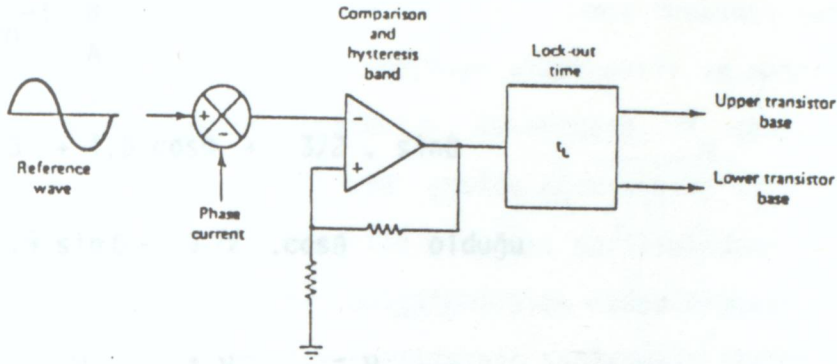


ŞEKİL 2.15 BANG-BANG AKIM KONTROLÜ İLE ADAPTİF PWM'İN PRİNSİBİ

Teknik gerilim kontrolüne zıt şekil 2.15'de açıklandığı gibi akım kontrolü üzerine temel alınır. Kontrol devresi şekil 2.16'da olduğu gibi gerçek faz akımı ile kıyaslanan arzu edilen genlik ve frekansta sinüs referans akım dalgalarını üretir. Akım sınırlanmış histerezis bantını aştığında yarı köprüde üstteki transistör kesime gider ve alttaki ilettime geçer. Akım bantın alt sınırını aştığında üstteki transistör alttaki transistörün kesime gitmesiyle ilettime geçer. Böylece gerçek akım arzu edilen histerezis bantının içinde sinüs referans dalgasını izlemeye zorlanır. Makinanın zıt emf'nin düşük olduğu düşük hız bölgesinde, akım kontrolör izlemesinde zorluk yoktur. Fakat yüksek hızda akım kontrolü yüksek zıt emf'den dolayı periyodun bir kısmında doymaya girecektir. Bu koşulda, temel akım şiddeti az olacaktır ve onun fazı yönlendirilmiş akımdan sapacaktır. Akım dalgasının eğimi $V_{cm} \sin \omega_s t$ 'nin sinüsoidal zıt emf değişimi olduğu ve L'nin etkin kaçak endüktans olduğu,

$$\frac{di}{dt} = \frac{0.5 V_d - V_{cm} \sin \omega_s t}{L} \quad (2.46) \text{ olarak verilebilir. Histerezis}$$

bantı inverterin tetikleme frekansının kontrolüne uygunlaştırılabilir.



ŞEKİL 2-16 ADAPTİF P.W.M. KONTROL BLOK DİYAGRAMI.

Faz Kaydırıcı PWM:

Köprü inverterlerinin bir adeti çıkışta transformatörler ile birleştirilirse, çıkış gerilimi köprüler arasında faz öteleme açısına hükmedilmesiy-le kontrol edilebilir. Altteki köprü faz öteleme açısı 30^0 den saparsa, çıkış temel gerilimi kontrol edilebilir. Böyle faz öteleme gerilimi basittir, fakat sonucunda çıkıştaki 12 adımlı dalga formu kaybolur. Bununla beraber altı adımlı dalga formları, değişik faz açılarında karıştırıldığı için, çıkış altı adımlı inverterin karakteristiklerini muhafaza eder(dolayısıyla, çıkış önemli harmonikler olan 5., 7., 11., 13., vs. kapsar).

Temel çıkış geriliminin bir genel ifadesi θ 'nın altteki köprünün gecikme açısı olduğu faz öteleme açısı θ 'nın fonksiyonu olarak türetilebilir [ref 1] deki (4.23), (4.24) ve (4.25) denklemlerinden,

$$v_{ab}(f) = \frac{2}{\pi} \frac{3nV_d}{\pi} \cdot \cos wt \quad (2.47)$$

$$v_{de}(f) = \frac{2nV_d}{\pi} \cdot \cos (wt - \theta) \quad (2.48)$$

$$v_{ef}(f) = \frac{2nV_d}{\pi} \cdot \cos | wt - (120 + \theta) | \quad (2.49)$$

Yu yüzden, temel gerilim fazörü

$$R = A^2 + B^2$$

$$\theta = \tan^{-1} \frac{B}{A}$$

$$A = 3 + 1.5 \cos \theta + \frac{3}{2} \sin \theta$$

$$B = 1.5 \sin \theta - \frac{3}{2} \cos \theta$$

$$v_{NA}(f) = v_{ab}(f) + v_{de}(f) - v_{ef}(f)$$

$$= \frac{2}{\pi} \frac{V_d}{\pi} \{ 3 \cos \omega t + \cos(\omega t - \theta) + \cos | \omega t - (120 + \theta) | \} \quad (2.50)$$

$$= A \sin \omega t + B \cos \omega t$$

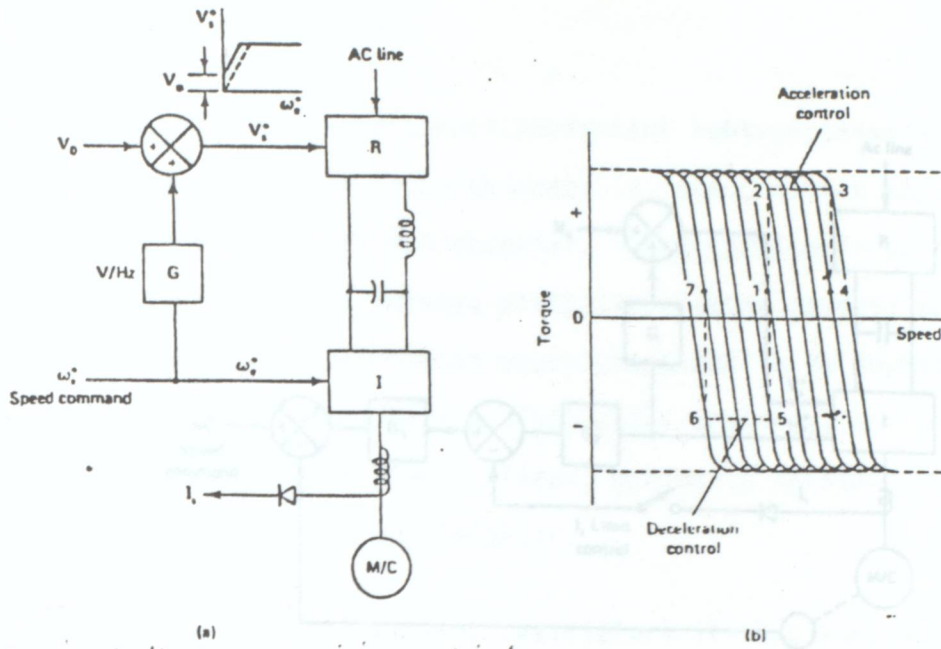
$$= R \sin(\omega t + \theta)$$

Temel gerilim θ açısının kontrolü ile 0 ile maksimum değeri arasında değiştirilebilir. Çıkış geriliminin $\theta = 210^\circ$ gözden kaybolduğu ve 12 adımlı inverterde olduğu gibi $\theta = 30^\circ$ için maksimum olduğu gösterilebilir.

Gerilim/frekans kontrolü: Bir asenkron motor için basit ve yaygın açık çevirim gerilim/frekans hız kontrol metodu şekil 2.17 (a)'da gösterilmiştir. Güç devresi tek fazlı veya üç fazlı a.c.kaynağı ile bir faz kontrollü doğrultucu, LC filtresi ve altı adımlık inverterden ibarettir. ω_e^* frekansı komut frekansıdır ve küçük sürtünme frekansının ihmalî ile motor hızına yakındır. Tasarım gerilim/frekans kontrolü olarak tanımlanır, çünkü doğrultucu geriliminin komutu V_s^* frekans sinyalleri sayesinde gerilim/frekans kazanç sabiti G 'dan direkt olarak üretilir. Kalıcı hal çalışmada, makinanın hava aralığı akışı ψ_m V_s/W_e oranı ile yaklaşık olarak ilgilidir. Bundan dolayı hava aralığı akışının oranını sürdürmesi dc makinesininkine eşdeğer stator akımı ile maksimum moment duyarlılığını sağlayacaktır. Frekans sıfıra yakın hıza yaklaştığında, stator gerilimi sıfıra yönelecektir ve aslında stator direnci tarafından içine çekilecektir. Bu yüzden, bir yardımcı gerilim V_0 stator direncinin etkilerini yenmesi için uygulanır. Öyle ki oranlanmış hava akışı ve bütün momentin sıfır hızının yukarısında mevcut olacaktır. Kalıcı hal çalışmada, yük momentini artırılırsa, kayma kararlılık sınırının içerisinde artacaktır ve denge eşdeğer moment

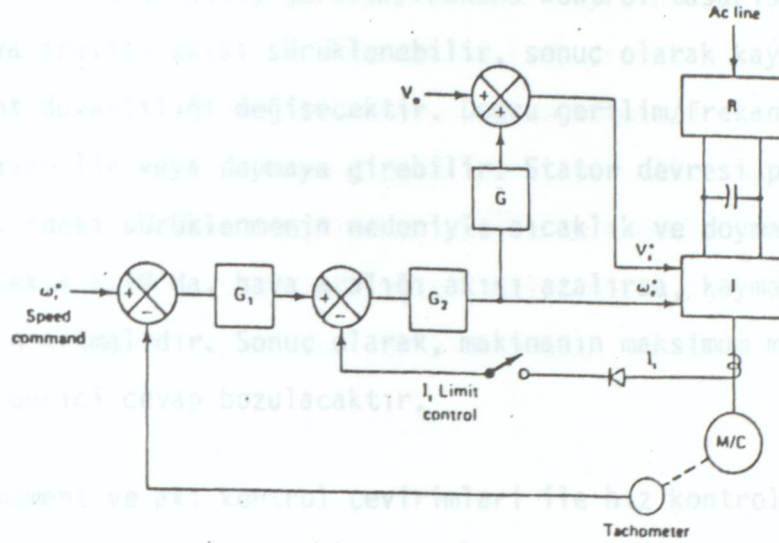
ile yük momenti arasında sürdürülecektir. Komut frekansı makinanın temel frekansını aşar, doğrultucu diyot doymaya ulaşacaktır ve makina sabit momentten alan zayıflama bölgesine geçecektir. Bu bölgede, Ψ_m akışı az olacaktır ve bundan dolayı eşdeğer moment aynı stator akım sınırı için azalmış olacaktır. Açık çevirim gerilim kontrolü ile a.c. hat gerilimindeki dalgalanma ve empedans düşümü hava aralığı akışının dalgalanmasına neden olacaktır. Bu dalgalanma doğrultucunun kapalı çevirim geriliminin sağlanması ile önlenebilir. Sabit moment bölgesinde sürücü sisteminin hızlanma/yavaşlama performans karakteristikleri şekil 2.17 (b)'de gösterilmiştir. Kalıcı hal çalışma süresince (1 nolu nokta), komut frekansı ω_e^* kademesi tarafından artırılırsa, kayma maksimum momenti aşacaktır ve makina kararsız olacaktır. Frekans kademe tarafından azaltılırsa, aynı kararsızlık meydana gelecektir. Bu yüzden 0 hızlanma ve yavaşlama süresince gereklidir, kayma çöküş momentini aşmasını diye frekans hızı izlenmelidir. Hızlanma ve yavaşlama kontrolü ile kararlı çalışma ayarlanabilir akım sınırlaması ile şekil 2.17 (b)'de gösterildiği gibi mümkündür. Frekans komutunun artması için, kayma artırılır ve stator akımı I_s moment hız eğrisinde 1 noktasından 2 noktasına çalışmaya uygun gelen sınırın üstüne çıkar. Ondan sonra frekans sabit moment hızlanma bölgesi 2-3 arası için akımın limit kontrolünün altında hızlanan bir şekilde artar. Sonra 3 ve 4 noktaları arasında akım sınırının aşağısına düşer ve kalıcı hal çalışma noktası 4'e kayma frekansının azalmasıyla ulaşılır. Azalan frekans komutu için, yavaşlama bölgesi 1-5-6-7, şekil 2.17 (b)'de gösterildiği gibidir. Frenleme süresince, stator frekansı hızın altına düşer ve maksimum elektriksel enerjisi onun gerilimini arttıran d.c. bağlantıya aktarılır. Tek yöne sahip doğrultucu ile, kıyıcı anahtar modundaki dinamik frenleme direnci d.c. bağlantılı gerilimin kontrol ettiği enerjiyi emer.

Bu şemada, hız yük momentindeki değişim, kaynak geriliminin dalgalanması ile sürüklenmeye yönelecektir. Açık çevirim hız dalgalanması mücade edilmezse, kapalı çevirim hız kontrolü şekil 2.18'de gösterildiği gibi sağlanabilir. Hız çevirim hata sinyalleri PWM inverter frekansını ve şekilde gösterildiği gibi akım limit kontrolörünün sayesinde gerilimi kontrol eder.



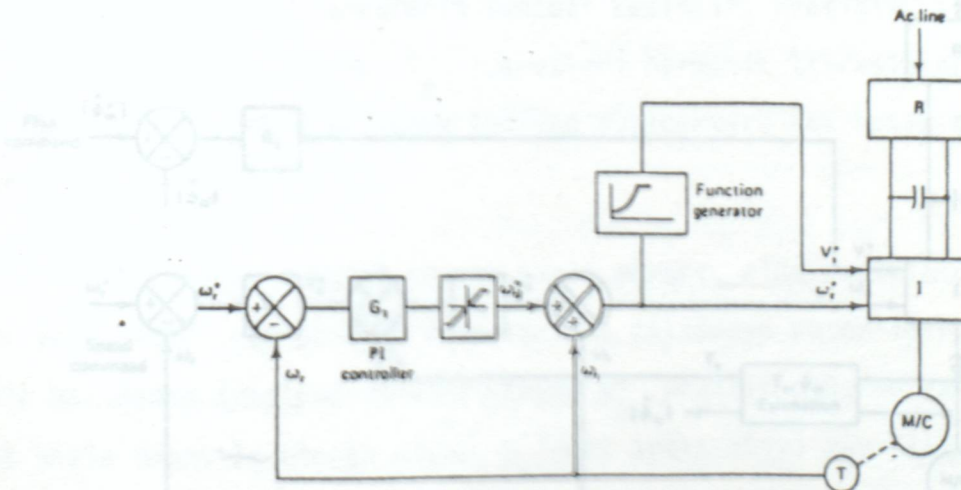
ŞEKİL 2.17 AÇIK GEVİKLİ GERİLİM/FREKANS HIZLANMA VE YAVASLAMA KONTROLÜ KARAKTERİSTİKLERİ

Kayma regülasyonu ile bir alternatif gerilim/frekans kontrol planı şekil 2.19'da gösterilir. Burada hız kontrol çeviriminin hatası orantılı-integral (PI) kontrolörü ve sınırlayıcı sayesinde kayma kumandası W_{si}^* 'i üretir. Kayma hız sinyalleri ile frekans komutunu üretmek için eklenir. Frekans komutu da düşük frekanslarda statora düşen kompanzasyonu birleştiren gerilim/frekans fonksiyon generatörü sayesinde gerilim komutunu üretir. Kayma eşdeğer momentle orantılı olduğu için, şema hız kontrol çeviriminin içinde moment kontrollü gibi sayılabilir. Moment sınırlayıcı kontrolünü stator akımı sınırlayıcı kontrolü tarafından dolaylı olarak sağlanan önceki şemadan farklı olur. Moment kontrolüne ilaveten, buradaki avantajı pahalı akım sensöründen kaçınılır ve aynı hız sinyalleri iki çevirimde de kullanılır. Yükseltici hız komutu ile, makina kayma sınırı ile serbestçe hızlanır ki maksimum momente uygun gelir ve yük momenti tarafından oluşturulduğu gibi kalıcı haldeki kayma değerine erişir. Komut hızı W_r^* azalır, kayma negatif olur ve makina daha önce açıklandığı gibi dinamik veya yeniden üretilen kesme konumuna girer.



ŞEKİL 2-18 KAPALI GERİLİM GERİLİM / FREKANS HIZ KONTROLÜ

Kayma kontrolünün yerine, o sabit olarak durdurulabilir ve hız çevirim hatası sadece inverter çıkış gerilimini kontrol edebilir. Gerilim/frekans oranındaki değişim hava aralığı akışındaki değişime neden olur ve bileşke moment karşılığında ($T_e \propto |\psi_m|^2 \omega_{se}$) değişir. Az yükleme koşulunda azaltılmış hava aralığı akışındaki işletme bazı etkilerin gelişmesinde bakır kayıplarıyla nüre kayıpları tarafından sonuçlanabilir. Fakat bu dezavantaj akı cevabının yavaşlığından dolayıdır, makina yük momentinin ani artışı ile kararsız olabilir.



ŞEKİL 2-19 KAYMA REGÜLASYONUNUN İLE SABİT GERİLİM / FREKANS HIZ KONTROLÜ

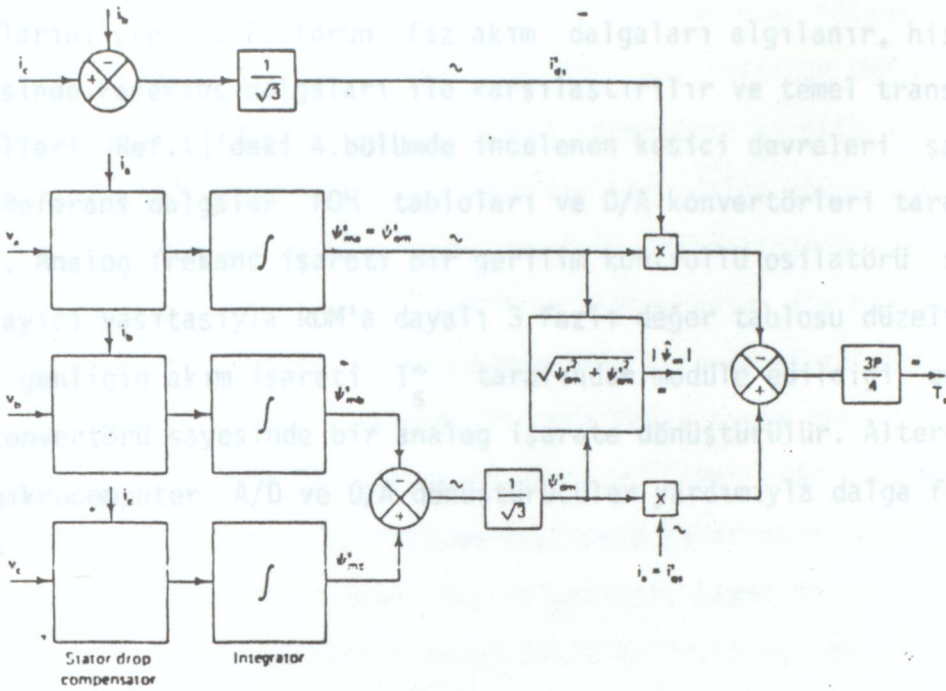
Makina uç gerilimleri ve akımları algılanabilir ve moment ve akı sinyalleri bir kısmı gözlemleyici tarafından tahmin edilebilir. Moment ve akı geribesleme sinyallerinin tahmini için hesaplanan akış diyagramı Şekil 2.21'de gösterilmiştir. Akı ölçümünün basit metodu makina hava aralığındaki Hall olayı alıcılarının monte edilmesidir. Buradaki problem kompanze etmenin zor olduğu sıcaklık ile Hall alıcı çıkışlarının sürüklenmesidir. Alternatif olarak, akı bobinleri hava aralığına monte edilmiş olabilir ve endüklenen gerilimlerin karşılığında akı değerini almak için bütünleştirilmiş olabilir. Şekil 2.21'de, moment ve akı işaretleri makina faz gerilim ve akım işaretlerinden

$$T_e = \frac{3}{2} \left(\frac{P}{2} \right) (\Psi_{dm}^s i_{qs}^s - \Psi_{qm}^s i_{ds}^s) \quad (2.51)$$

$$|\Psi_m| = \sqrt{(\Psi_{dm}^s)^2 + (\Psi_{qm}^s)^2} \quad (2.52) \text{ denklemleri tarafından sentez edi-}$$

ilir. Makinanın uç faz gerilimleri sezilir ve stator gerilim düşümü hava aralığı gerilim işaretlerini üretmek için çıkarılır. Bu işaretler gösterildiği gibi, arzu edilen sinyalleri üretmek için bütleştirilir ve birleştirilir. Tipik olarak, makina hızı % 10'un altına düşmezse, stator gerilim düşümü kompanzasyonun neden olabilen sınırların içerisinde duyarlı he. aplanmayı vermesi önemsenebilir. Elbette, bobin gerilimlerinin akışı mevcutsa, bu problem büyümeyecektir. Gerilim ve akım dalgalarının dengeli ve sinüsoidal olduğu farz edilirse, işaretlerin sentezi kesindir. Pratikte, sonucu varsayım gerçekten uzaktır. $|\Psi_m|$ ve T_e işaretleri harmonik titreşimler içerecektir ve bundan dolayı filtre edilmeye ihtiyaç duyacaktır. Akı hesaplanması gelecek kısımda incelenecektir.

Şekil 2.20'deki kontrol şeması sabit moment, alan zayıflatma bölgesi ve motor ve pozitif geribesleme konumlarında çalışmaya yeterlidir. Maksimum momentle makinanın ivmelendiği gibi, kayma W_{se}^* pozitif değerde kalır ve W_e frekansı hızla orantılı olarak artar. W_e 'deki artış akıyı zayıflatmaya yönelir, fakat akı kontrol çevirimi akıyı sabit tutmak için gerilimi orantılı bir şekilde artırır. Temel hızın ötesinde, inverter kare dalga konumunda alan akısını zayıflatarak çalışır ve bundan dolayı akı çevirimi kontrolünü kaybeder. Sabit



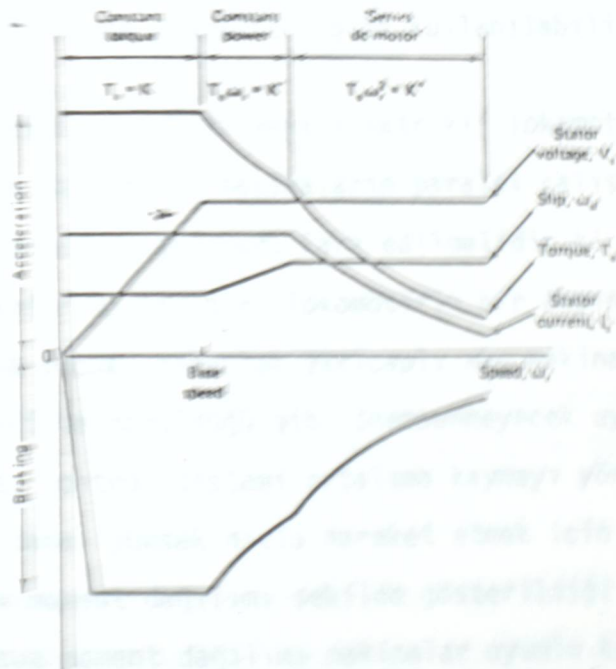
ŞEKİL 2-21 MOMENT VE HAVA ARALIĞI AKI SINYALLERİNİN TAHMİNİ.

güç ve seri motor bölgelerinde çalışmak için, kaymanın sınırları şekil 2.11'de gösterildiği gibi programlanabilir.

Akım kontrollü PWM inverter sürücüsü:

Inverter geriliminin kontrolü yerine akı kontrol çevirimi tarafından stator akımı da kontrol edilebilir. Akım kontrol özelliği bir GTO'da veya bir tristör inverterinde önemlidir. Çünkü geçici akımın dalgalanması hesaplama hatasına neden olabilir. Bu akımın dalgalanmasının sınırlandırılmış olmasından dolayı transistör inverterinde daha önemlidir. Gerçekte, akım kontrol çevirim komutu hava aralığı akışını dolaylı olarak kontrol eden bir fonksiyon generatörü sayesinde kayma komutundan üretilebilir. Bu şema geribesleme akışını elimine eder ve ileride tartışılacaktır. Bang-bang akım kontrol metodunun kullanımıyla bir akım kontrollü PWM inverterleri şekil 2.22'de gösterilir. Sürücü sistemi momentin hız kontrolü yerine istendiği elektrik araç tiplerinde kullanılabilir ve kaynak bataryası pozitif geribesleme süresince enerjiyi absorbe edebilir. Akı kontrol çevirimi stator akım komutunun genliğini üretir ve frekans komutu moment kontrol çevirimi tarafından üretilir. Bu girişler ile, bir üç fazlı sinüs dalga generatörü üç faz için dengeli referans akım

ma bölgesine sahiptir. Sabit-moment bölgesi, sabit-güç bölgesi ve eşdeğer seri dc motor bölgesi. Sabit-moment bölgesinde, inverter PWM akım kontrol konumunda çalışır ve bir akım beslemeli inverterin karakteristiklerine sahiptir. Fakat temel hızın ötesinde, inverter kare dalga konumunda çalışır ve akım kontrolü PWM tarafından kaybolur. Farz edilmelidir ki makina sıfır hızdan tam yüklü momentle, kayma limiti ve stator akımı ile hızlanır. Maksimum stator akımının kaymayı maksimum momentin altında sınırladığı varsayılır. Stator gerilimi nominal hıza ulaşıncaya kadar hızla orantılı olarak artar. Nominal hızın altında PWM bölgesine geçişte, inverterin d.c. kontrolü kaybolduğundan düzgün kare dalga şekline geçinceye kadar kare dalganın kenarlarında bazı darbeler olacaktır. Sabit güç bölgesinde, kayma önceden programlandığı gibi artırılır öyle ki stator akımı sabit kalır. Sabit güç bölgesinin ötesinde, kayma sabit kalır, fakat stator akımı şekilde gösterildiği gibi azalır. Sürücü sistemi azalmış momentte her hızda kaymanın azalması ile çalışır. Şekilde gösterildiği gibi hız azalırken ve sıfıra yaklaşırken, mevcut frenleme momenti artar.



ŞEKİL 1-23 HIZLANMA VE FRENLAMA KONUMLARINDA SİNERJİ KARMA-4 CİSTİFİKESİ

Çok yönlü makinaların çalışması:

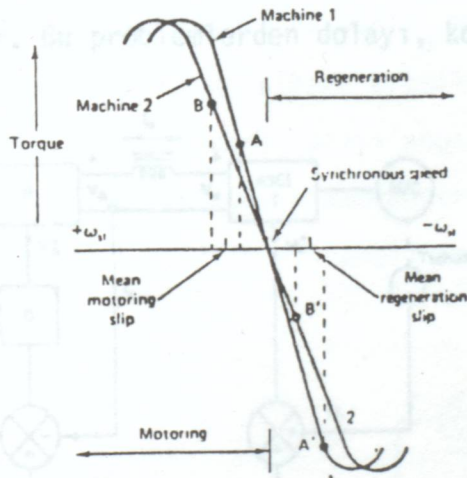
Gerilim beslemeli inverter montajında, çok yönlü inverterler tek doğrultucuda çalışabilir veya çok yönlü makinalar tek inverterde çalıştırılabilir. Birçok uygulamada, konveyör hatları, mil sıkıştırıcılarında ve yeraltı transit araçlarında, çeşitli yapılarda asenkron motorun bir inverter üzerinde paralel çalışması istenir. Makinaların moment hız karakteristikleri uyuyorsa, bunlar değişken frekanslı kaynak hattında ve momentte aynı eşdeğer empedansı verecektir ve eşdeğer moment ve her makinanın hızı aynı olacaktır. Pratikte, küçük bir miktar uyumsuzluk olacaktır ve sonuç olarak, moment hız eğrileri aynı olmayacaktır. Makinalar çok düşük kayma karakteristiklerine sahipse, adeta asenkron makina gibi davranacaklardır. ve hızlar yaklaşık olarak uyumlu olacaktır. Diğer bir yönde, hız uyumu yüksek kaymalı makinalar için daha kötü olabilir. Makinalar aynı hıza sahip olmak için zorlanırsa, kayma aynı olacaktır. Fakat düşük kayma karakteristiği ile makina daha yüksek momenti paylaşacaktır. Makinanın sürücüsünden bağımsız yükler ve kapalı çevirim hız kontrolü istenirse, hızın ortalama değeri gerilim kontrol konumunda inverter çalışma ile geribesleme sinyalleri gibi kullanılabilir.

Yeraltı transit araçları veya elektrikli lokomotif uygulamalarında, eşit olmayan tekerlek çaplarıyla makinaların paralel çalışması şekil 2.24'de açıklanan bir özel problemi doğurur. Farz edilmelidir ki bir inverterin paralel iki makinası vardır ve her biri lokomotifin bir aksını çalıştırır. Önemsenmeyecek kadar daha küçük tekerlek yarıçaplı aks makina 1 tarafından sürülür ve makina 2'den şekilde görüldüğü gibi önemsenmeyecek uyumsuzluk olur. Motor çalışma süresince, kontrol sistemi ortalama kaymayı yönetecektir, fakat makina 1 makina 2'den daha yüksek hızla hareket etmek için zorlanmış olacaktır ve sonuç olarak moment dağılımı şekilde gösterildiği gibi (A ve B) eşit olmayacaktır. Uyumsuz moment dağılımı makinalar uyumlu karakteristiklere sahip olduğunda bile geçerli olacaktır. Makina 1 motor çalışmada daha küçük momenti paylaşır, fakat ters yönde generatör çalışmada onun moment paylaşımı daha büyük olur. Aynı hız değişimi için, makinalar daha düşük kayma karakteristiklerine

sahipseler, moment uyumsuzluğu daha kötü olur ve onlardan ikisinin motor veya ters yönde generatör çalışma konumunda çalıştığı sanıldığında diğeri frenleme momentini üretirken bir makina motor momentini artırabilir. Tekrar, makina 2'nin moment paylaşımı motor konumunda aşırı olabilir ve tekerlek kaymasını teşvik etmeye yönelecektir. Kaymanın sonucu olarak hızın artışı onun moment paylaşımını azaltacaktır ve bundan dolayı kendi kontrolüne sahip olmaya yönelecektir. Ters yönde generatör çalışma konumunda, diğeri bir yönde, makina 1 destek sınırını aşarsa, onun moment paylaşımı koşulun kötüleşmesiyle daha büyük olacaktır.

Akım beslemeli inverter kontrolü:

Gerilim beslemeli inverterlerin bazı kontrol ilkeleri tartışıldığı üzere akım beslemeli inverterler için de geçerlidir. Önceden söz edildi ki akım kontrolü ile bir gerilim inverter sürücüsü akım beslemeli inverter sürücüsünün karakteristiklerine sahiptir.

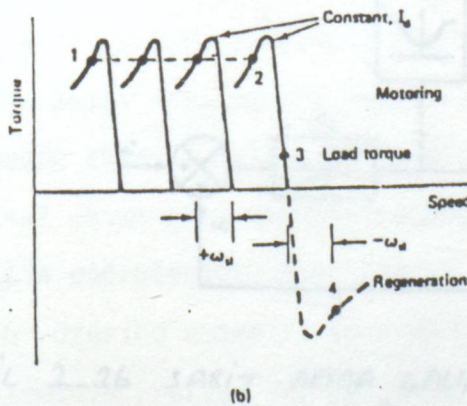
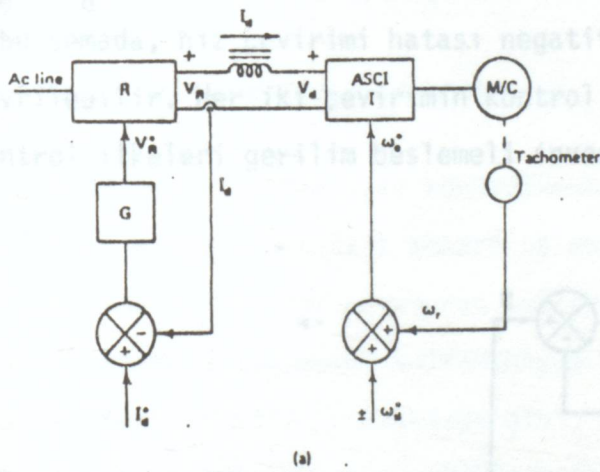


ŞEKİL 2-24 PARALEL MAKİNE TRANSİT ARAÇ SÜRÜCÜSÜNDE TEKERLEK EŞİT OLMAYAN TEKERLEK YARIÇAPLARININ ETKİSİ.

Bağımsız akım ve kayma kontrolü:

Bir akım beslemeli inverter sürücüsünde, dc ara devre akımı ve inverter frekansı doğrultucu girişinde, tetikleme açısının ayarlanması ile akımın değiştirilebildiği iki kontrol parametresidir. Malesef, bir akım beslemeli inverter açık çevirimde gerilim kontrollü inverter gibi kontrol edilemez. Akım ve kaymanın bağımsız olarak kontrol edildiği akım beslemeli inverterin bir minimum kapalı çevirim kontrol sistemi şekil 2.25 (a)'da gösterilir ve (b)

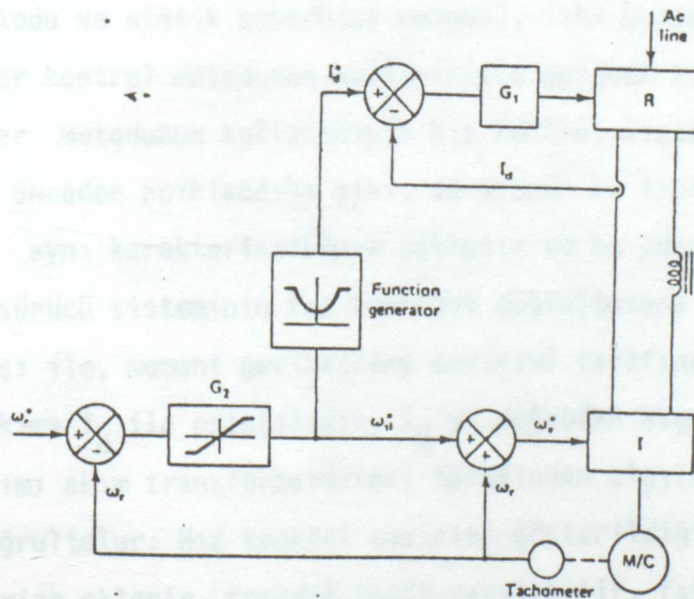
kısımında onun performans karakteristiklerini gösterir. DC bağlantı akımı I_d doğrultucunun çıkış gerilimi V_R 'yi kontrol eden bir geribesleme çevirimi tarafından kontrol edilir ve kayma kumandası frekans komutunu üretmek için hız işaretleriyle eklenir. V_R ve V_d gerilimlerinin ikisinde polariteleri ters olduğunda ve enerji kaynağa geri pompalandığında, makina negatif kayma komutu ile ters yönde generatör çalışma konumunda çalıştırılabilir. Sistemin dezavantajı makina hava aralığı akısının kontrol edilememesidir. Sistemde, moment dc bağlantı akımı I_d ya da kayma ω_{si} 'in kontrolü tarafından kontrol edilebilir. Sabit momentte 1 noktasından 2 noktasına sabit akım ve sabit kayma koşulları altında makina ivmelenmesi şekil 2.25'de gösterilir. Çalışma moment hız eğrisinin statik kararsız bölgesindedir. Öyle ki hava aralığı akışı [Ref 1] deki bölüm 2'de açıklandığı gibi doymanın aşağısında kalır. Kalıcı hal koşullarında, kayma eşdeğer ve yük momentinin ayarı için azaltılırsa, çalışma akının doymasından dolayı 3.noktada olacaktır. Diğer bir yönde, I_d akımı yük momentini dengelemek için sabit kaymada azaltılırsa, makina zayıf akı da çalışacaktır. Bu problemlerden dolayı, kontrol pratikte nadiren kullanılır.



ŞEKİL 2.25 (a) BAĞIMSIZ AKIM VE KAYMA YONTAMLI.
(b) SABİT DC AKIMDA MOMENT-KAYMA KARAKTERİSTİKLERİ

Programlanabilir akım kontrolü ile sabit akıda çalışma:

Akım beslemeli inverter kullanarak pratik ve çok gelişmiş hız kontrol şeması kumanda akımı I_d^* 'ın hava aralığı akışını sabit tutmak için W_{se}^* kaymasının bir fonksiyonu olarak üretilmesi şekil 2.26'da gösterilir. Oranlanmış hava akışının sürdürülmesi sürücü sisteminin düzelmiş kararlılık ve hızlı geçici çözüm verdiği önceden söylenmişti. Kayma sıfır iken eşdeğer moment sıfırdır, fakat I_d akımı minimum değere sahiptir ki makinanın manyetik akımına benzer. Kayma artırıldığında |ref.1| de şekil 2.12'de açıklandığı gibi eşdeğer gerilim/frekans sabitini sürdürmek için I_d de artırılır. Negatif kaymanın durumu için $I_d^* - W_{se}^*$ oranı birinci eksene göre simetriktir ve sürücü sistemi 4 ekseninde de yeterli olarak çalıştırılabilir. Generatörün çıkış fonksiyonu belirli bir makina için kesinlikle önceden hesaplanabilir. Parametre değişkenleri ihmal edilirse, makina kalıcı hal durumunda sabit hava aralığı akışı ile bir d.c. makina gibi davranır. Kaymanın hız kontrol çeviriminden direk olarak kontrolu yerine, hız çevirim hatası I_d akımını kontrol edebilir ve kayma komutu W_{se}^* I_d^* 'ın fonksiyonu olarak üretilebilir. Ters yönde generatör çalışma için bu şemada, hız çevirimi hatası negatif olduğunda, kayma polaritesi tersine çevrilebilir. Her iki çevirimin kontrol performansları hemen hemen aynıdır. Bu kontrol ilkeleri gerilim beslemeli inverterlere de uygulanabilir.



ŞEKİL 2-26 SABİT AKIDA ÇALIŞABİLMEK İÇİN PROGRAMLANABİLİR AKI KONTROLÜ

Hava aralığı akısının daha sıkı kontrolü şekil 2.20'de gösterildiği gibi bir bağımsız akı kontrol çevirimi tarafından elde edilebilir, bunun haricinde akı çevirim hatası iç akım kontrol çevirimini kontrol eder. Belirtilmelidir ki akım kontrol çevirimi tarafından akının iki yönde ve dolaylı kontrolü, doğrultucu tam gerilimde doyduğunda, kontrol kaybolur. Sistem kayma kontrolü altında alan zayıflatma konumunda bir gerilim beslemeli inverter gibi yeterli çalışmaya devam edecektir. Akı komutu hızla ters orantıda azaltılabilir. Öyle ki I_d kontrol çevirimi alan zayıflatma konumunda aktif de kalır. Alan zayıflatma kontrolü gelecek kısımda tartışılacaktır.

Acı kontrolü olarak bilinen bir kontrol şeması moment açısının ($\sin \theta$) ilave kontrol çevirimi kayma kontrol çeviriminin üzerinde sağlanmasından geliştirilmiştir. θ açısı hava aralığı ile stator akımı arasındaki açıdır ve

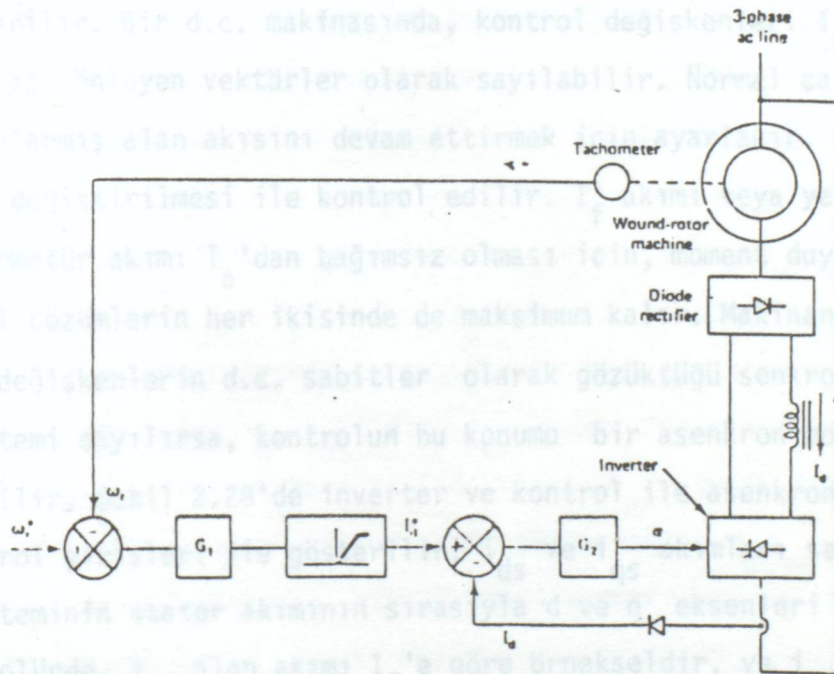
$$T_e = \frac{3}{2} \left(\frac{P}{2} \right) |\psi_m| |I_s| \sin \theta$$
 ifadesinden momentle arasında ilgi kurulur.

Montaj akım vektörü I_s 'in geçici olarak ayarlanmasıyla bir dereceye kadar ıyleştirilmiş moment cevabı verir, fakat performans gelecek kısımda açıklanacak olan vektör kontrolünden azdır.

Kaymanın güç düzeltmesiyle kontrolü:

Kaymanın güç düzeltmesiyle kontrolünün iki metodu arasında (dolayısıyla, statik kramer metodu ve statik scherbius metodu), ilki burada tanımlanacaktır ve ikincisi vektör kontrol metodunun kullanımıyla gelecek kısımda incelenecektir. Statik kramer metodunun kullanımıyla hız kontrol sistemi şekil 2.27'de gösterilir. Daha önceden açıklandığı gibi, sürücünün bu tipi ayrı uyarılmış d.c. makinasıyla aynı karakteristiklere sahiptir ve bu yüzden kontrol konfigürasyonu d.c. sürücü sisteminin faz kontrolü doğrultusuna örnekseldir. Sabit hava aralığı akışı ile, moment geribesleme çevirimi tarafından kontrol edilen d.c. ara devre akımı I_d ile orantılıdır. I_d 'yi doğrudan algılamamanın yerine, 50 Hz'lik hat akımı akım transformatörleri tarafından algılanır ve I_d sinyali ni almak için doğrultulur. Hız kontrol çevirimi gösterildiği gibi akım kontrol çeviriminin üzerine eklenir. Kontrol basit sayılabilir, fakat dezavantajı sürücü sisteminin |ref.1| deki bölüm 6'da tartışıldığı gibi sadece bir eksen

kontrol edilebilmesidir. Komut hızı bir adım artırılırsa, motor hız kontrol çevirimi tarafından I_d sınırlama ayarına benzeyen sabit eşdeğer momentte hızlanır. Gerçek hız gibi kumanda hızına yaklaşıyor, d.c. bağlantı akımı yük momenti ile dengelenerek azaltılır. Hız komutu bir adım azaltılırsa, I_d sıfıra ulaşır ve makina yük momenti ile yavaşlar. Hız hatası kalıcı halde sıfır olmaya yönelir, I_d yük momenti ile dengelemek için ayarlanır. Hava aralığı akısı stator gerilimi ve frekansı tarafından oluşturulduğu gibi bütün çalışma süresince yaklaşık olarak sabit kalır. Sınırlı yük momenti ile, motor hızı şekil 2.17 (b) de gösterildiği gibi senkron hızdan her zaman daha azdır. Gerçek senkron hızda motor çalışma için (dolayısıyla, makina senkron motor gibi davranır), rotor d.c. uyarma akımına ihtiyaç duyar. DC gücü inverterin doğrultucu olarak çalışması ile beslenebilir, fakat dc bağlantı geriliminin ters kutuplanması diyotlu doğrultucuyu rotor sargılarının köprülenmesiyle kısa devre edecektir. Senkron motor çalışma scherbius sürücü sistemi ile mümkündür. ve daha sonra tartışılacaktır.



ŞEKİL 2.27 STATİK KRAMER SÜRÜCÜ SİSTEMİNİN HIZ KONTROLÜ

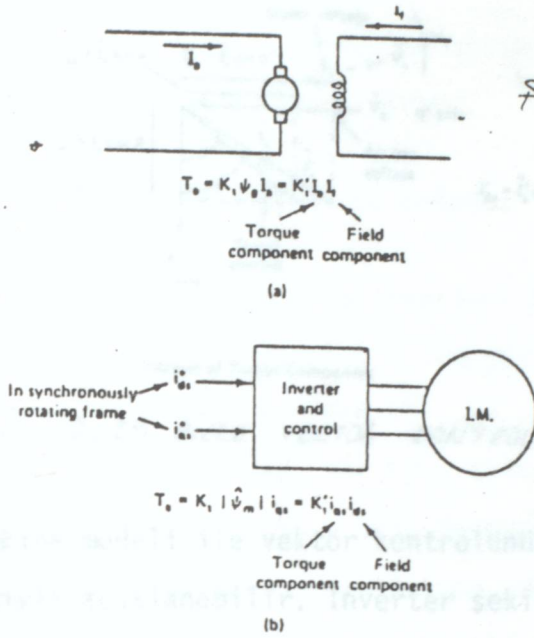
2.4. Vektör Kontrol Yöntemleri:

Gerilim beslemeli ve akım beslemeli inverter sürücülerinin skaler kontrol yöntemleri şimdiye kadar incelendi, gerilim veya akım ve frekans asenkron

motorun temel kontrol değişkenleridir. Örnek olarak, bir gerilim beslemeli sürücüde, moment ve hava aralığı akışının her ikisi de frekans ve gerilimin fonksiyonlarıdır. Bu ilişkinin etkisi asenkron motorun yavaş cevabı için sorumludur. Örnek olarak, moment frekansın artması tarafından artırılırsa (dolayısıyla, kayma) akı azalmaya yönelir. Fakat ilave gerilimle beslenen yavaş akı kontrol çevirimi tarafından kompanze edilir. Akının geçici manyetik sapsması kayma ile moment duyarlılığını azaltır ve bundan dolayı cevap zamanını uzatır. Örnek bir akım beslemeli sürücü sistemi için eşitliği geçerlidir.

Geçiş sonucu vektör ve alan dağılımı kontrol yöntemlerinin uygulanması ile üstesinden gelinebilir. Bu kontrol metodu asenkron ve senkron makinaların her ikisine de uygulanabilir. Vektör kontrol yönteminde, bir a.c. makinası ayrı uyarılmış d.c. makina benzerinde olduğu gibi kontrol edilir. Bu benzerlik şekil 2.28'de açıklanır. Bir d.c. makinasında, armatürün zıt manyetik etkisinin ihmal ve alan doyması, moment I_a akımının armatürün veya momentin bileşeni olduğu ve I_f akımının alan veya akının bileşeni olduğu $T_e = K'_t \cdot I_a \cdot I_f$ (2.53) tarafından verilir. Bir d.c. makinasında, kontrol değişkenleri I_a ve I_f ortogonal ve kublajı önleyen vektörler olarak sayılabilir. Normal çalışmada, alan akımı I_f oranlanmış alan akısını devam ettirmek için ayarlanır. ve moment armatür akımının değiştirilmesi ile kontrol edilir. I_f akımı veya yerini tutan alan akısı armatür akımı I_a 'dan bağımsız olması için, moment duyarlılığı geçici ve kalıcı hal çözümlerin her ikisinde de maksimum kalır. Makinanın çalışması sinisoidal değişkenlerin d.c. sabitler olarak gözüktüğü senkron olarak dönen referans sistemi sayılırsa, kontrolün bu konumu bir asenkron motor için de genişletilebilir. Şekil 2.28'de inverter ve kontrol ile asenkron motor i_{ds}^* ve i_{qs}^* kontrol girişleri ile gösterilir. i_{ds} ve i_{qs} akımları senkron dönen referans sisteminin stator akımının sırasıyla d ve q eksenleri bileşenleridir. Vektör kontrolünde, i_{ds} alan akımı I_f 'e göre örnekseldir. ve i_{qs} d.c. makinanın armatür akımı I_a 'ya göre ernekseldir. Bundan dolayı moment

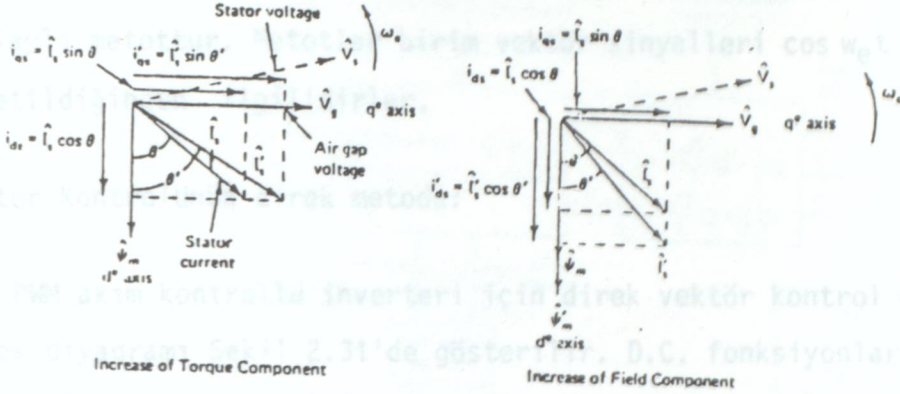
$$T_e = K'_t |\psi_m| i_{qs} = K'_t \cdot i_{qs} \cdot i_{ds} \quad (2.54) \quad \text{olarak açıklanabilir.}$$



ŞEKİL 2.28 VEKTÖR KONTROLİNDE
ASENKRON MOTOR VE DC
MAKİNA ANALOJİSİ.

i_{ds} ve i_{qs} 'in vektör kontrol yönteminde kontrol vektörleri olarak nasıl kurulabileceğinin temel kavramı senkron dönen $d^e - q^e$ referans eksen sisteminde fazör diyagramlarının yardımıyla Şekil 2.29'da açıklanır. Basitlik için, rotor kaçak endüktansı ihmal edilir. Fazör diyagramı hava aralığı gerilimi V_g ile q^e eksenini sıraya dizilmesiyle çizilir. Stator akımı I_s $(90 - \theta)^0$ ile V_g geriliminin gerisindedir, dolayısıyla, $i_{qs} = I_s \cdot \sin \theta$ V_g ile aynı fazdadır ve $i_{ds} = I_s \cos \theta$ V_g 'den 90^0 geridir. i_{qs} akımı aktiftir veya stator akımının moment parçasıdır ve hava aralığının karşısında aktif gücün yerini tutan $V_g \cdot i_{qs}$ 'dir. i_{ds} akımı reaktiftir veya stator akımının alan parçasıdır ve hava aralığı akısı ψ_m kurmak için sorumludur. Hava aralığının karşısında reaktif gücün yerini tutan $V_g \cdot i_{ds}$ 'dir. Fazör diyagramından, hava aralığının karşısındaki eşdeğer moment i_{qs} ve i_{ds} 'in Şekil 2.29'da gösterildiği $T_e = K_t |\psi_m| i_{qs} = K'_t i_{qs} i_{ds}$ tarafından verilir. Moment denklemi bundan dolayı bir dc makinanın aynısıdır. i_{qs} ve i_{ds} değişkenleri iki taraflı olarak ayrılır ve ortogonal kısma etki etmeksizin bağımsızca değiştirilebilir. Normal çalışma için, bir d.c. makinadaki gibi, i_{ds} akımı sabit kalır ve moment i_{qs} kısmının değiştirilmesi tarafından değiştirilir. Karşılığında, I_s 'in kutupsal pozisyonu I_s 'ne gösterildiği gibi ötelenir. Vektör kontrolü kartezyen ya da kutupsal formda yerine getirilebilir ve bu

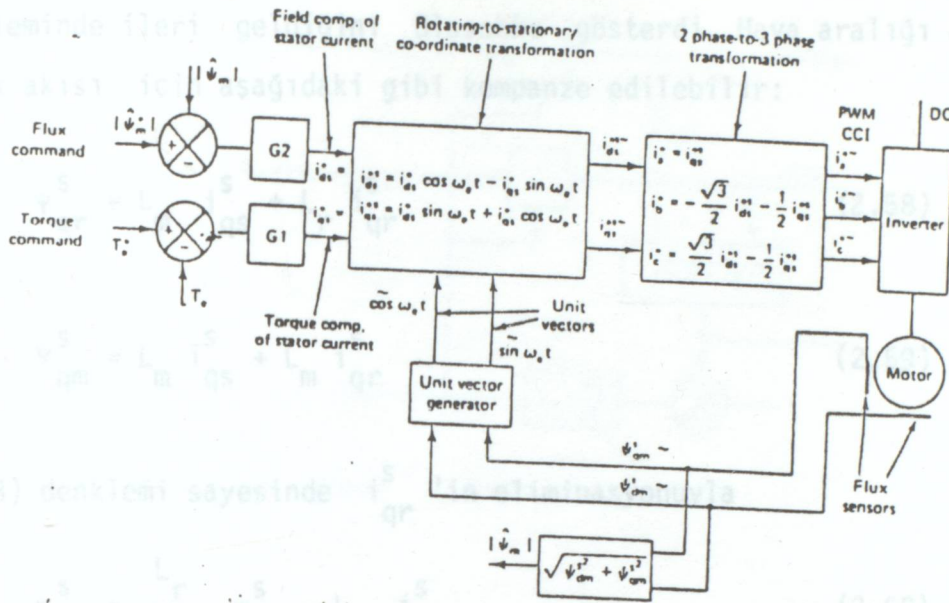
daha sonra tartışılacaktır.



ŞEKİL 2.29 DİKEK VEKTÖR KONTROLÜNDE FAZÖR DİYAGRAMLARI

Makina modeli ile vektör kontrolünün yürütülmesinin esasları şekil 2.30'un yardımıyla açıklanabilir. Inverter şekilde gösterilmez ve kontrolör tarafından yerini tutan referans dalgalarının üretilmesi ile oluşturulduğu gibi ideal faz dalgaları i_a , i_b , ve i_c 'yi ürettiği farz edilir. Makina modeli sağ tarafta gösterilir. Faz akımları i_a , i_b ve i_c üç fazın iki faza dönüştürülmesi tarafından i_{qs} ve i_{ds} bileşenlerine dönüştürülür. Bunlar makina modeline uygulanmadan önce gösterildiği gibi birim vektörler $\cos \omega_e t$ ve $\sin \omega_e t$ tarafından senkron döner referans eksen sistemine dönüştürülür. Kontrolör ters transformasyonun iki evresini yapar öyle ki kontrol parametreleri i_{ds}^* ve i_{qs}^* 'i sırasıyla makina değişkenleri i_{ds} ve i_{qs} 'e benzetir. Birim vektörler ψ_m fazörü ile i_{ds} 'in ve V_g fazörü ile i_{qs} 'in sıraya dizilişini garanti eder. Belirtilmelidir ki dönüşüm ve ters dönüşüm herhangi etkinliği birleştirme ve bu yüzden i_{ds} ve i_{qs} 'e cevap anidir.

Burada söz edilmelidir ki ayırıcı kontrolünden dolayı hızlı geçici cevaba ilaveten, asenkron motorun beylik kararlılık problemi maksimum momentin aşılmasıyla burada mevcut değildir. Kontrol 4 bölgede çalışma için kolaylıkla dizayn edilebilir. Bu yüzden vektör kontrollü asenkron motor sürücüleri yüksek performanslı uygulamalar için kullanılabilir (dolayısıyla, servo sürücüler, çelik mil kontrolleri, benzeri) geleneksel olarak d.c. makineler kullanılırdı.



ŞEKİL 2-31 BİR GERİLİM BESLEMELİ İNVERTERİN VEKTÖR KONTROLÜNÜN DİREKT METODU.

kullanımıyla d^e ve q^e eksenlerinin dönmesiyle sıraya dizilmiş olur. İlişkiyi aşağıdaki gibi yazabiliriz. (Bak.şekil 2.32).

$$|\Psi| = \sqrt{\Psi_{dm}^2 + \Psi_{qm}^2} = \sqrt{(\Psi_{dm}^s)^2 + (\Psi_{qm}^s)^2} \quad (2.55)$$

$$\Psi_{dm}^s = |\Psi_m| \cos \omega_e t \quad (2.56)$$

$$\Psi_{qm}^s = |\Psi_m| \sin \omega_e t \quad (2.57)$$

(2.56) ve (2.57) denklemleri gösterir ki $\cos \omega_e t$ ve $\sin \omega_e t$ sırasıyla Ψ_{dm}^s ve Ψ_{qm}^s ile eşit fazlıdır. Ψ_{dm}^s ve Ψ_{qm}^s den birim vektörlerin sentezi geribesleme kontrol ilkeleri tarafından şekil 2.32'de gösterilir.

Şimdiye kadar vektör kontrol metodunu rotor kaçak endüktansının ihmalini düşünmüştük. Rotor kaçak akısının etkinin sayılabilen miktarını kullandığını gösterilebilir ve bu yüzden ihmal edilemez. Gerçekte rotor akışı vektör ve skaler kontrol yöntemlerinde hava aralığı akısından oldukça fazla sayılmalıdır.

Hava aralığı akısının temelinde vektör kontrolünü arzu edilmeyen kararlılık probleminde ileri geldiğini Blaschke gösterdi. Hava aralığı akısı rotor kaçak akısı için aşağıdaki gibi kompanse edilebilir:

$$\Psi_{qr}^s = L_m i_{qs}^s + L_r i_{qr}^s \quad (2.58)$$

$$\Psi_{qm}^s = L_m i_{qs}^s + L_m i_{qr}^s \quad (2.59)$$

(2.58) denklemi sayesinde i_{qr}^s 'in eliminasyonu

$$\Psi_{qr}^s = \frac{L_r}{L_m} \Psi_{qm}^s - L_{lr} i_{qs}^s \quad (2.60) \text{ olur.}$$

Benzer şekilde, d^e ekseninden eşdeğer devre,

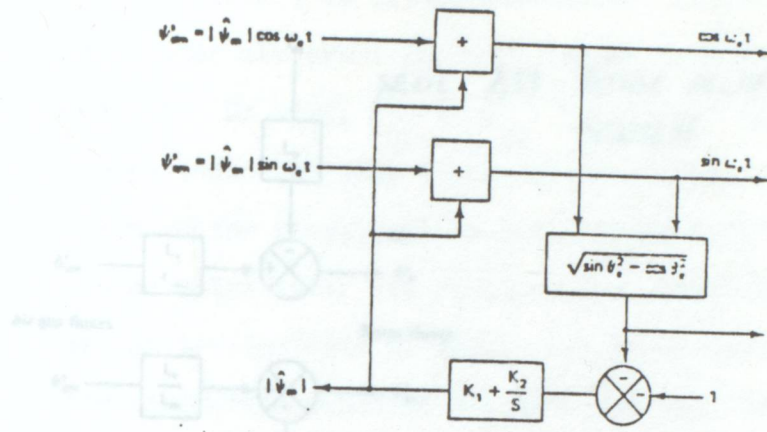
$$\Psi_{dr}^s = \frac{L_r}{L_m} \Psi_{dm}^s - L_{lr} i_{ds}^s \quad (2.61) \text{ olur.}$$

(2.60) ve (2.61) denklemlerinden rotor akılarının sentezi şekil 2.33'de gösterilir. Rotor akısı $|\Psi_r|$ ve birim vektörler şekil 2.31 için,

$$|\Psi_r| = \sqrt{\Psi_{dr}^2 + \Psi_{qr}^2} = \sqrt{(\Psi_{dr}^s)^2 + (\Psi_{qr}^s)^2} \quad (2.62)$$

$$\cos \omega_e t = \frac{\Psi_{dr}^s}{|\Psi_r|} \quad (2.63)$$

$$\sin \omega_e t = \frac{\Psi_{qr}^s}{|\Psi_r|} \quad (2.64) \text{ olur.}$$

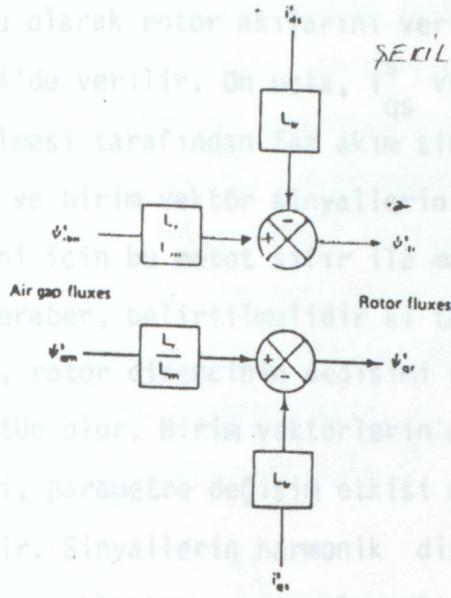


ŞEKİL 2.32 BİRİM VEKTÖRLERİN SENTEZİ.

Direk vektör kontrol metodu şimdiye kadar ani akım kontrollü PWM inverterleri kullanılarak incelendi. Eşdeğer moment gerilimlerden oldukça fazla akımlarla orantılı olduğu için akım kontrol sinyalleri lojiktir. Gerçi akım kontrolü arzu edilir, inverter akım çevirimi içinde gerilim kontrolüne sahip olabilir. Ani faz akım komutu gerçek faz akımı ile karşılaştırılabilir ve PI kompanzatorü sayesinde hata üçgen taşıyıcı dalganın sayesinde PWM gerilim dalgasını üretebilen faz gerilim komutunu üretebilir. Seçenek olarak, i_{ds}^* ve i_{qs}^* kdmutları i_{ds} ve i_{qs} akımlarıyla karşılaştırılabilir ve hatalar PI kompanzatorü sayesinde i_{ds}^* ve i_{qs}^* gerilim komutlarını üretebilir. Bunlar daha sonra açıklanacağı gibi inverteri kontrol etmek için faz gerilimlerine dönüştürülebilir.

Şimdiye kadar tanımlanan vektör kontrolünün direkt metodu düşük hızda doğru akı sinyal sentezindeki güçlüğünden dolayı genelde temel hızın % 10'unun üstünde uygulanabilir. Gerçekte, faz geriliminin doğru sinyalleri tarafından elde edilen akı sinyalleri sadece daha yüksek hız mesafesinde kullanılabilir. Kublaj etkisinin sonucu, gerçi daha yüksek hızda küçüktür, hız azaltıldığında daha kötü olur. Servo sürücüler gibi uygulamalarda, sürücü sistemi mümkün olabilen en iyi geçici cevap ile gerçekten sıfır hızda çalışmalıdır. Sıfır hız civarında doğru stator gerilim düşümü kompanzasyonu çok zordur. Düşük hız bölgesinde, rotor akışı hız ve stator akım sinyallerinden daha doğru

ŞEKİL 2.33 RÖTOR AKILARININ SENTEZİ.



sentez edilebilir. q^s ekseninin rotor denklemi değişmez yapısı eşdeğer devresi

$$\frac{d\psi_{qr}^s}{dt} + i_{qr}^s R_r - \omega_r \psi_{dr}^s = 0 \quad (2.65) \text{ gibi verilebilir. (Bak. |ref.1|)}$$

şekil 2.18 (a)).

Denklemin iki yönüne de $(L_m R_r / L_r) i_{qs}^s$ teriminin eklenmesi bize

$$\frac{d\psi_{qr}^s}{dt} + \frac{R_r}{L_r} (L_m i_{qs}^s + L_r i_{qr}^s) - \omega_r \psi_{dr}^s = \frac{L_m R_r}{L_r} i_{qs}^s \quad (2.66) \text{ verir.}$$

(2.58) denkleminde yerine konarak ve indirgiyerek

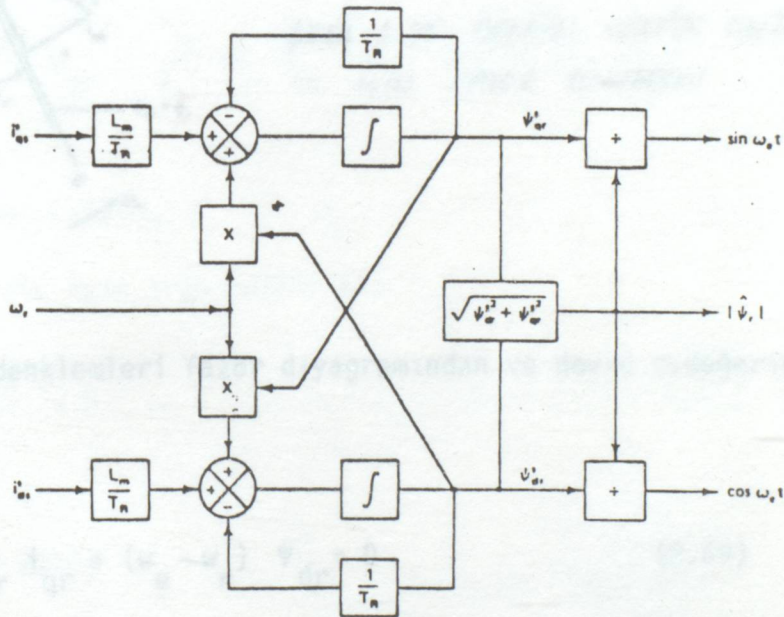
$$\frac{d\psi_{qr}^s}{dt} = \frac{L_m}{T_e} i_{qs}^s + \omega_r \psi_{dr}^s - \frac{1}{T_R} \psi_{qr}^s \text{ 'i (2.67) elde ederiz.}$$

Vektör Kontrolün delayli metodu:

Benzer şekilde, d^s ekseninden eşdeğer devre $T_R = L_r / R_r$ 'un rotor devresi

$$\text{zaman sabiti olduğu} \quad \frac{d\psi_{dr}^s}{dt} = \frac{L_m}{T_R} i_{ds}^s + \omega_r \psi_{qr}^s - \frac{1}{T_R} \psi_{dr}^s \quad (2.68)$$

olarak türetilir. (2.67) ve (2.68) denklemleri stator akımı ve hızının fonksiyonu olarak rotor akılarını verir ve tahmin için simülasyon diyagramı şekil 2.34'de verilir. Ön uçta, i_{qs}^s ve i_{ds}^s sinyalleri üç fazın iki faza dönüştürülmesi tarafından faz akım sinyallerinden üretilebilir. Rotor akısı $|\psi_r|$ nin ve birim vektör sinyallerinin üretimi saf tarafta gösterilir. Akı tahmini için bu metod sıfır ile maksimum hız arasında geçerli kalır. Bununla beraber, belirtilmelidir ki tahmin makina parametrelerine bağlıdır; özellikle, rotor direncinin değişimi sıcaklık değişimi ve deri olayından dolayı üstün olur. Birim vektörlerin direk metodunda sentez şekil 2.32'de gösterildi, parametre değişim etkisi makul yüksek hızda çalışması kadar önemli değildir. Sinyallerin harmonik distorsiyonları direk vektör kontrol metodu bazı problemlere neden olur. Bir filtrenin yerleştirilmesi faz değişimindeki frekans duyarlılığını verir ve bundan dolayı kublaj etkisini zayıflatır.



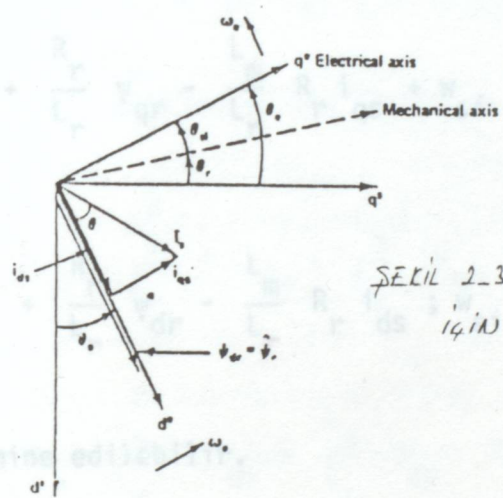
ŞEKİL 2.34 HIZ VE STATOR AKIMLARINDAN, ROTOR AKI TAHMİNİ.

Vektör Kontrolünün dolaylı metodu:

Şimdiye kadar vektör kontrolünün direk metodu tartışıldı, birim vektörlerin sentezi makina terminal koşullarına bağlıdır. Vektör kontrolünün dolaylı metodu da burada tartışılacaktır, bu bağımlılık yükselmez ve bundan dola-

yı distorsiyon problemi var olmaz.

Şekil 2.35 fazör diyagramının yardımıyla dolaylı vektör kontrol ilkelerini açıklar. $d^e - q^e$ eksenleri gösterildiği gibi w_e senkron açısal hızında dönerken, $d^s - q^s$ eksenleri statorda sabittir. Her anda, q^e elektriksel ekseninin q^s eksenine θ_e açısal konumundadır. θ_e açısı $\theta_e = w_e t$, $\theta_r = w_r t$ ve $\theta_{si} = w_{si} t$ olduğu rotor açısal pozisyonu θ_r ve kayma açısal pozisyonu θ_{si} 'nin toplanması ile verilir. Rotor akısı ψ_r , hava aralığı akısı ile rotor kaçak akısından ibaret olan, gösterildiği gibi d^e eksenine yerleştirilir. Bundan dolayı ayırma kontrolü için, i_{ds} akımının stator akı bileşeni ve i_{qs} akımının moment bileşeni sırasıyla d^e ve q^e eksenlerine yerleştirilir.



(2.75)

ŞEKİL 2-35 DOLAYLI VEKTÖR KONTROLÜ İÇİN FAZÖR DİYAGRAMI (2.76)

Ayırma kontrolü için arzu edilir ki;

Aşağıdaki denklemleri fazör diyagramından ve devre eşdeğerinden yazabiliriz:

$$\frac{d \psi_{qr}}{dt} + R_r i_{qr} + (w_e - w_r) \psi_{dr} = 0 \tag{2.69}$$

$$\frac{d \psi_{dr}}{dt} + R_r i_{dr} - (w_e - w_r) \psi_{qr} = 0 \tag{2.70}$$

İlk iki koşulun yerleştirilmesiyle, (2.75) ve (2.76) denklemleri;

$$\text{tekrar, } \psi_{qr} = L_r i_{qr} + L_m i_{qs} \tag{2.71}$$

$$\psi_{dr} = L_r i_{ds} + L_m i_{ds} \tag{2.72}$$

(2.71) ve (2.72) denklemlerinden;

$$i_{qr} = \frac{1}{L_r} \psi_{qr} - \frac{L_m}{L_r} i_{qs} \quad (2.73)$$

$$i_{dr} = \frac{1}{L_r} \psi_{dr} - \frac{L_m}{L_r} i_{ds} \quad (2.74)$$

(2.69) ve (2.70) denklemlerinden rotor akımları (2.73) ve (2.74) denklemlerinin de yerine konması tarafından $w_{si} = w_e' w_r$ olduğu

$$\frac{d\psi_{dr}}{dt} + \frac{R_r}{L_r} \psi_{dr} - \frac{L_m}{L_r} R_r i_{qs} + w_{si} \psi_{dr} = 0 \quad (2.75)$$

$$\frac{d\psi_{qr}}{dt} + \frac{R_r}{L_r} \psi_{qr} - \frac{L_m}{L_r} R_r i_{ds} ; w_{si} \psi_{qr} = 0 \quad (2.76)$$

olarak elimine edilebilir.

Ayırma kontrolü için arzu edilir ki;

$$\psi_{qr} = \frac{d\psi_{qr}}{dt} = 0$$

$$\psi_{dr} = \psi_r = \text{sabit}$$

$$\frac{d\psi_{dr}}{dt} = 0$$

İlk iki koşulun yerleştirilmesiyle, (2.75) ve (2.76) denklemleri;

$$w_{si} = \frac{L_m}{\psi_r} \left(\frac{R_r}{L_r} \right) i_{qs} \quad (2.77)$$

$$\frac{L_r}{R_r} \frac{d\psi_r}{dt} + \psi_r = L_m i_{ds} \quad (2.78) \text{ olarak basit-}$$

leştirilebilir.

Tekrar, rotor akısının ve stator akısının fonksiyonu olarak moment aşağıdaki gibi türetilebilir: statorun sarım sayısı ile bobininden geçen magnetik akının çarpım ilişkisi [Ref 1] deki şekil 2.17'den

$$\psi_{qs} = L_m i_{qr} + L_s i_{qs} \quad (2.79)$$

$$\psi_{ds} = L_m i_{dr} + L_s i_{ds} \quad (2.80) \text{ olarak yazılabilir.}$$

(2.79) ve (2.80) denklemlerinin (2.71) ve (2.72) denklemlerinde yerine konmasıyla,

$$\psi_{qs} = \left(L_s - \frac{L_m^2}{L_r} \right) i_{qs} + \frac{L_m}{L_r} \psi_{qr} \quad (2.81)$$

$$\psi_{ds} = \left(L_s - \frac{L_m^2}{L_r} \right) i_{ds} + \frac{L_m}{L_r} \psi_{dr} \quad (2.82)$$

elde ederiz.

Stator akımlarının ve akıların fonksiyonu olarak moment denklemi

$$T_e = \frac{3}{2} \left(\frac{P}{2} \right) (i_{qs} \psi_{ds} - i_{ds} \psi_{qs}) \quad (2.83)'dir.$$

(2.81) ve (2.82) denklemleri stator akılarını elimine etmek için (2.83) denkleminde yerine konabilir. Bundan dolayı,

$$T_e = \frac{3}{2} \left(\frac{P}{2} \right) \frac{L_m}{L_r} (i_{qs} \psi_{dr} - i_{ds} \psi_{qr})'dir. \quad (2.84)$$

$\psi_{qr} = 0$ ve $\psi_{dr} = \psi_r$ 'nin yerine konmasıyla, moment ifadesi

$$T_e = \frac{3}{2} \left(\frac{P}{2} \right) \frac{L_m}{L_r} i_{qs} \psi_r \quad (2.85) \text{ olur.}$$

Yukarıdaki denklemden mekaniksel denklemler ile birlikte

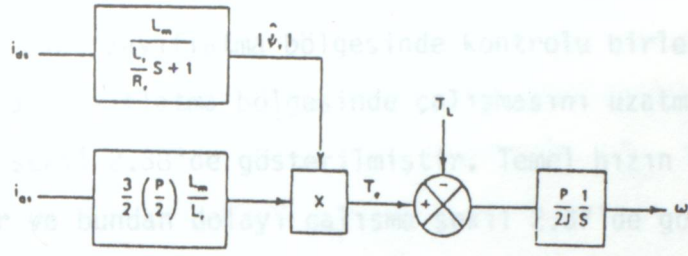
$$\left(\frac{2}{P} \right) J \frac{d\omega_r}{dt} = T_e - T_L \quad (| \text{ref 1} | \quad 2.78 \text{ denklemi})$$

Şekil 2.36'da gösterildiği gibi ayırma kontrolünde makina modelini tanımlar, inverterin akım kontrollü olduğu farz edilir ve komut ile cevap akımları arasındaki gecikme ihmal edilir. Eşdeğer moment T_e i_{qs} akımı ile ani cevap verir, fakat i_{ds} 'den dolayı gecikmiş cevaba sahiptir. Ayrı uyarılmış dc makina ile modelin benzerliği bellidir.

Dolaylı vektör kontrolünün yerine getirilmesi için, (2.77) ve (2.78) denklemlerinin göz önüne alınması gereklidir. Şekil 2.37 vektör kontrolünün dolaylı metodunun kullanımıyla bir servo sistemin pozisyonunu gösterir. Arzu edilen rotor akışı θ_r için i_{ds}^* akımının akı bileşeni (2.78) denkleminde hesaplanır. ve burada sabit olarak tutulur. i_{qs}^* akımının moment bileşeni hız kontrol çeviriminden türetilir. Kayma w_{si}^* 'in sabit değeri (2.77) denklemi tarafından i_{qs}^* akımına oranlanır. Rotor mekanik eksen ile arzu edilen elektriksel eksen saptayan kayma açısı vektörleri VCO sayesinde w_{si}^* sinyalinden, sayıcıdan ve ROM temelli SIN/COS generatörden ileri besleme durumunda üretilir. Rotor pozisyon vektörleri $\cos \theta_r$ ve $\sin \theta_r$ açı çözücünden elde edilir ve aşağıdaki gibi $\cos \theta_e$ ve $\sin \theta_e$ sinyallerini elde etmek için kayma vektörleri toplanır:

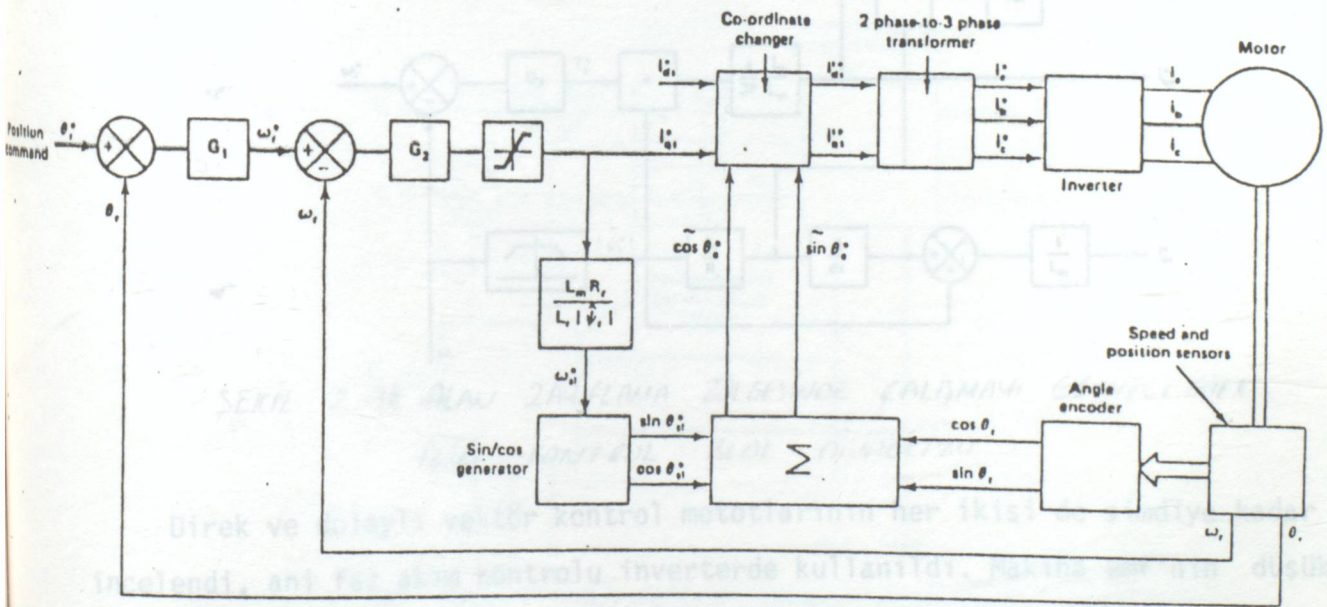
$$\cos \theta_e^* = \cos(\theta_r + \theta_{si}^*) = \cos \theta_r \cdot \cos \theta_{si}^* - \sin \theta_r \cdot \sin \theta_{si}^* \quad (2.86)$$

$$\sin \theta_e^* = \sin(\theta_r + \theta_{si}^*) = \sin \theta_r \cdot \cos \theta_{si}^* + \cos \theta_r \cdot \sin \theta_{si}^* \quad (2.87)$$



ŞEKİL 2-36 AYIRMA KONTROLÜ İLE MAKİNA MODELİNİN BLOK DİYAGRAMI.

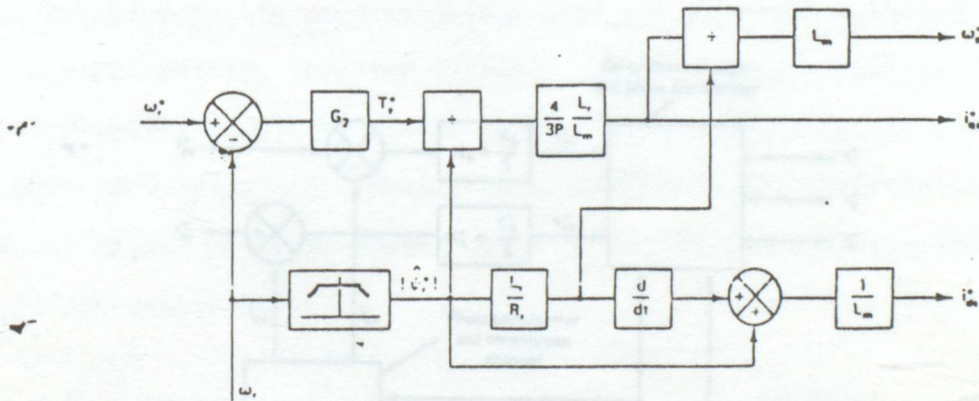
Koordinat değişimi ve iki faz/üç faz transformatör için hesaplamalar şekil 2.31'dekinin aynısıdır. Kayma açısı ve rotor pozisyon vektörlerinin gösterildiği gibi kartezyen formda bağımsızca işlemesi yerine, kayma ve rotor hız sinyalleri doğrudan eklenebilir ve $\cos \theta_e$ ve $\sin \theta_e$ sinyalleri VCO, sayıcı ve SIN/COS dalga üretici tarafından sentez edilebilir. Bu durumda motor her pozisyonda fiziksel olarak alanı yerleştirilecektir ve θ_r 'in bütün olması gerekmiyecektir. Daha sonra tartışılacak olan vektör kontrolünün kutupsal yönteminde, koordinat değişimi kutupsal formda yapılabilir.



ŞEKİL 2-37 DOLAYLI VEKTÖR KONTROLÜ İLE POZİSYON SERVO SİSTEMİ.

Şekil 2.37 alan zayıflatma bölgesinde kontrolü birleştirmek için değiştirilebilir. Alan zayıflatma bölgesinde çalışmasını uzatmak için bir kontrolör blok diyagramı şekil 2.38'de gösterilmiştir. Temel hızın altında, makina sabit $|\Psi_r|$ de çalışır ve bundan dolayı çalışma şekil 2.37'de gösterilenin aynıdır. Temel hızın üstünde $|\Psi_r|$ hızla ters orantılı olarak zayıflatılır öyle ki sürücü sistemi vektör kontrol konumunun altında kalır. Belirtilmelidir ki akı (2.78) denkleminin çözümü tarafından açık çevirim konumunda kontrol edilmektedir.

Dolaylı vektör kontrolü ile, sürücü sistemi direk metotta olduğu gibi 4 eksen de çalıştırılabilir ve hız gerçekten sıfırdan tam değerine kontrol edilebilir. Bununla beraber, rotor pozisyon sinyalleri bu metotta mecburi olur. Yine, kontrolör makina parametrelerine bağlıdır ve ideal ayırma için kontrol parametreleri erişmesi son derece güç olan makina parametrelerini izlemelidir. Düşünülebilen baskın parametre farklı metodlar tarafından sadece ideal ayırma kontrolünde sınırlı başarı veren gecikmesiz çalışmada tahmin edilen rotor direncidir.

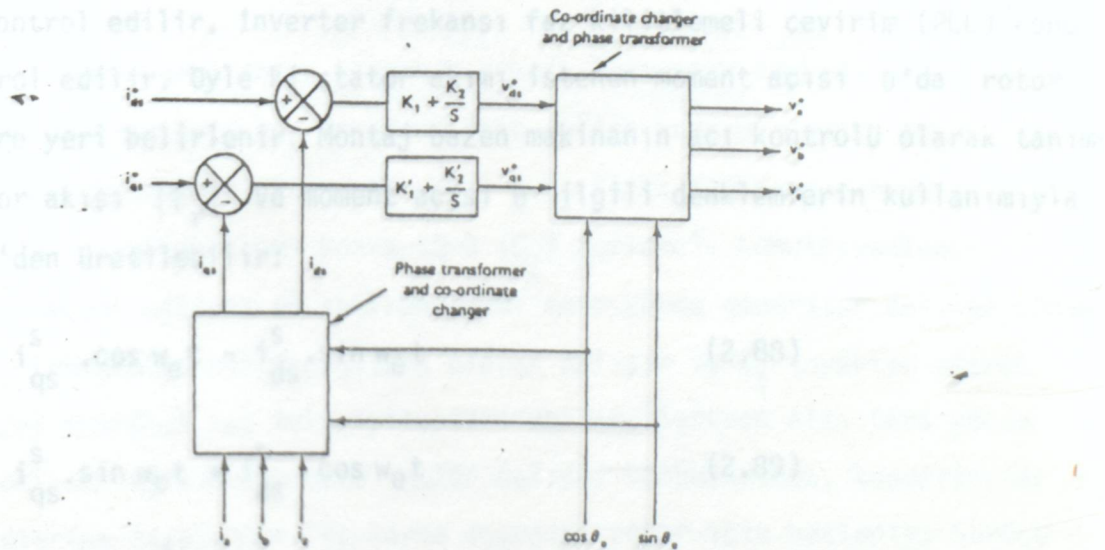


ŞEKİL 2-38 ALAN ZAYIFLAMA BÖLGESİNDE ÇALIŞMAYI GENİRLİTMEK İÇİN KONTROL BLOK DİYAGRAMI

Direk ve dolaylı vektör kontrol metodlarının her ikisi de şimdiye kadar incelendi, ani faz akım kontrolü inverterde kullanıldı. Makina emf'nin düşük olduğu düşük hız bölgesinde, akım kontrolörü yerinde izleyecektir. Fakat yüksek hızda, yüksek emf'den dolayı akım kontrolörü periyodun bir kısmında doymaya yönelecektir. Bu koşulda, temel akım şiddeti daha az olacaktır ve onun fazı

komutlandırılmış akımdan sapacaktır. Genlik ve faz hata problemleri şekil 2.39'da gösterilen blok diyagramı tarafından çözülebilir. Makina faz akımları gösterildiği gibi PI kompanzatorleri sayesinde v_{ds}^* ve v_{qs}^* komutlarını üretmek için senkron dönen eksen sistemine dönüştürülür. Bu gerilim komutları sabit eksen sisteminde ani faz gerilimlerine dönüştürülür. Integral kontrolü ile döner eksen sistemi geribesleme çevirimleri PWM gerilimi geçiş bölgesinde akımların genliğini ve fazını izlemeyi garanti eder ve kaynak gerilimi kare dalga gerilimine düzgünce yükselir. Açıkça, bütünleştirici kompanzator ile çevirimin eklenmesi sistem cevabına zıt etki eder.

Ani faz akım kontrol özelliğini kaybetmemek gerekiyorsa, gerilim komutlarının akım komutlarının yerini tutması tarafından yerine koyulan şekil 2.39'da kullanılabilir. Böyle donatılmış akım kontrol şeması ani akım kontrolörün hem doymamış ve hem doymuş bölgesinde yeterli kalacaktır. Düşük hız bölgesinde, kompanzator çıkışı çevirim komutunu izleyecektir. Fakat ani akım kontrolörünün kısmi doymasında, bu çıkışlar daha yüksek olacaktır. Öyle ki çevirim hatası bütünleştiricinin eylemi tarafından sıfır olmaya zorlanır.



ŞEKİL 2_39 AKIM KONTROLÖRÜ DOYMA ETKİSİNİN ÜSTESİNDEN GELMEK İÇİN KONTROL BLOK DİYAGRAMI.

Akım beslemeli inverterin kontrolü:

Dolaysız ve dolaylı vektör kontrol yöntemleri şimdiye kadar akım kontrol-
lü gerilim beslemeli inverter ile incelendi. Prensibler konvertörlerin diğer
tipleri ile sürücülere kolaylıkla genişletilebilir. Burada söz edilmelidir ki
vektör kontrolü sadece a.c. sürücülere sınırlanmaz. İlkeler genelde aktif
reaktif güçleri bağımsız olarak regüle etmek için 3 fazlı a.c. sistemlerine uy-
gulanabilir.

Şekil 2.40 kutupsal formun kullanımıyla bir akım beslemeli inverter için
vektör kontrolünün direk metodunu gösterir. Kontrol sabit moment ve alan zayıf-
lama bölgelerinin her ikisinde de geçerlidir. Hız çevirimin dışında kontrol
ediliyor ve çevirim hatası komut akımı i_{qs}^* 'i üretmek için $|\psi_r|$ akısı tara-
fından bölünen moment komutu T_e^* 'i üretir. $|\psi_r^*|$ akı komutu sabit moment
bölgesinde sabittir, fakat sabit güç bölgesinde hızla ters orantılı olarak
azalır. Akı kapalı çevirim tarafından kontrol edilir. ve çevirim hatası i_{ds}^*
akımının akı bileşenini üretir. i_{qs}^* ve i_{ds}^* akımları gösterildiği gibi kutup-
sal forma dönüştürülür. Stator akımı $|I_s^*|$ doğrultucu akımına uygunlaştırılır
ve bundan dolayı doğrultucunun tetikleme açısının kontrolü tarafından kapalı
çevirimi kontrol edilir. Inverter frekansı faz kilitlemeli çevirim (PLL) konu-
munda kontrol edilir. Öyle ki stator akımı istenen moment açısı θ 'da rotor
akısına göre yeri belirlenir. Montaj bazen makinanın açı kontrolü olarak tanım-
lanır. Rotor akışı $|\psi_r|$ ve moment açısı θ ilgili denklemlerin kullanımıyla
şekil 2.34'den üretilebilir:

$$i_{qs} = i_{qs}^S \cdot \cos \omega_e t - i_{ds}^S \cdot \sin \omega_e t \quad (2.88)$$

$$i_{ds} = i_{qs}^S \cdot \sin \omega_e t + i_{ds}^S \cdot \cos \omega_e t \quad (2.89)$$

$$\theta = \tan^{-1} \frac{i_{qs}}{i_{ds}} \quad (2.90)$$

Kontrol şeması sıfırdan tam hıza ve 4 eksende de geçerli kalır.

aktif kayma gücü kontrolü istendiğinden dolayı, moment açısı $\theta 90^{\circ}$ ye ayarlanır. Kayma gücünün düzeltilmesi için, rotor akımı rotor gerilimi ile aynı fazdadır (dolayısıyla, $\theta = +90^{\circ}$ dir) ve kayma gücünün beslenmesi için akım gerilim ile fazının dışındadır (dolayısıyla, $\theta = -90^{\circ}$). Bundan dolayı, θ^* açısının polaritesi çalışmanın değişik konumlarında aşağıdaki gibi özetlenebilir.

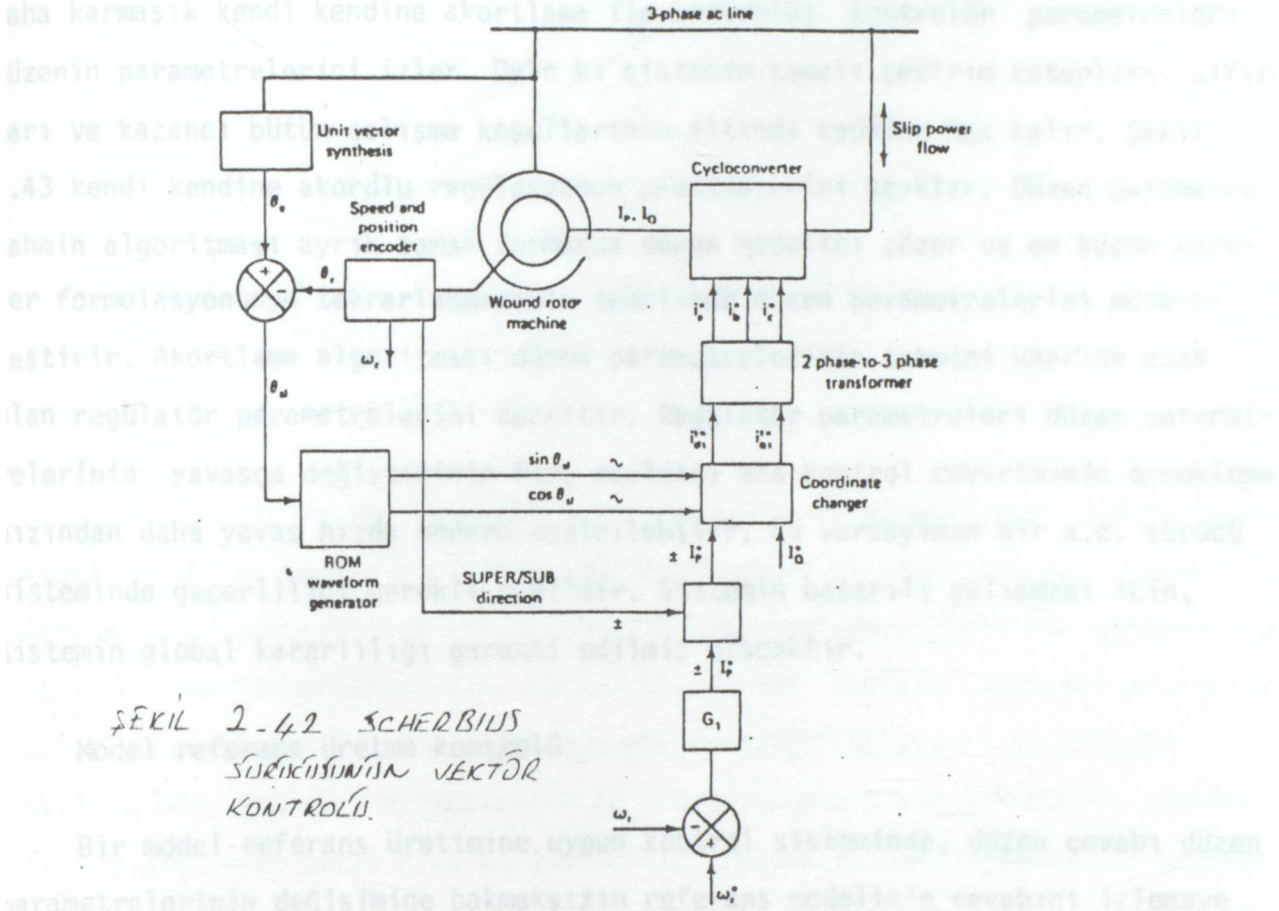
T_e^* 'ın işareti	Üst/alt yönü	θ^* 'ın işareti
+	alt (+)	+
-	alt (+)	-
+	üst (-)	-
-	üst (-)	+

Gerçek θ açısının üretimi şekil 2.41'de açıklanır. θ_e birim vektörü kutupsal formda stator tarafından birleştirilir ve yaklaşık olarak hava aralığı akısı ile sıraya dizilmiş olduğu düşünülebilir. θ_e açısı rotor açısı θ_r tarafından daha sonra bir ROM dalga üretici tarafından $\sin \theta_i$ ve $\cos \theta_i$ sinyallerine dönüştürülen kayma açısı θ_{si} 'yi üretmek için kotlayıcı pozisyonundan çıkarılır. Bu sinyaller |ref 1| deki (2.51), (2.52) denklemlerinin ve (2.88), (2.89), (2.90) denklemlerinin yapısının kullanımıyla rotor akımlarıyla ve moment açısı θ birleştirilir.

Şekil 2.42 direk metodun kullanımıyla Scherbius sürücü sisteminin vektör kontrolünü gösterir. Burada, şekil 2.41'deki gibi, frekans dönüştürücüsünün senkron altı motor çalışmada ve senkron üstü ters yönde generatör çalışmada kayma enerjisini düzeltmesi ve senkron altı ters yönde generatör çalışmada ve senkron üstü motor çalışmada kayma enerjisinin rotoru beslemesi istenir. Sinyaller kutupsal form yerine kartezyen formda şekil 2.41'de gösterildiği gibi işlenir. I_p ve I_q akımları aynı fazda ve kayma gerilimine göre sırasıyla rotor akımının reaktif bileşenleridir. Hız kontrol çeviriminden hata I_p 'yi kontrol eder, halbuki I_q keyfi bir değere ayarlanabilir. I_p ve I_q akımları vektör kontrol deyim cetvelinde sırasıyla i_{qs} ve i_{ds} akımlarına benzer. Makina senkron üstü bölgede çalışırsa, I_p sinyalinin polaritesi terstir. $\sin \theta_{si}$ ve $\cos \theta_{si}$ birim vektörlerinin üretim yöntemi şekil 2.41 dekinin aynısıdır. Frekans dönüştürücünün faz akım komutları kayma frekansında standart sabit dönen koordinat değişmesi tarafından ve gösterildiği gibi 2 faz/3 faz transformasyonu tarafından elde edilir. Uç durumlarda, rotorun sabit olduğu düşünülürse (dolayısıyla $\theta_{si} = \theta_e$), makina transformator olarak davranır ve frekans değiştiricinin hat frekansında çalışması vektör kontroluyla aktif ve reaktif güç sirkülasyonunu kontrol eder. Açıkça, motor senkron altı bölgeden senkron üstü bölgeye geçerse, kayma-açı vektörlerinin faz sıralaması gerçek kayma-gerilim faz sırasına benzeşimi terstir. Gerçek senkron hızda, makina senkron motor veya generatör olarak çalışabilir ve bu koşulda frekans dönüştürücü doğrultucu olarak davranır ve makinaya d.c. uyarma akımını sağlar. Bu koşulda, kayma-açı vektörleri d.c. değerleri dondurur ve karşılığında, d.c. faz akım komutları frekans dönüştürücü için üretilir.

Scherbius sürücü sistemi |Ref 1| deki bölüm 6'da tartışıldığı gibi VSCF üretimi için kullanılırsa, esasında kontrol stratejisi aynı şekilde hariç kalır ki frekans dönüştürücünün aktif ve reaktif akımları I_p ve I_q stator terminallerinde geribesleme yöntemi tarafından sırasıyla reel ve reaktif güçleri kontrol etmek için kontrol edilir. Çalışma Scherbius sürücü sisteminin çalışmasının ters yönde generatör çalışma konumuna benzer. Stator bağlama anahtarı izole edilirse ve frekans dönüştürücü makina miline monte edilmiş uyarıcıdan

beslenirse, θ_e birim vektörü bağımsızca ayarlanmış olacaktır. Diğer sinyallerin üretimi ve işlenmesi şekil 2.42'dekinin aynı kalır.



ŞEKİL 2-42 SCHERBIUS
SÜRÜCÜSÜNÜN Vektör
KONTROLÜ.

2.5. Adaptif kontrol prensipleri:

Şimdiye kadar sabit kontrolör parametreleri ile kontrol sistemlerini inceledik. Bir pratik sürücü sisteminde, düzenin parametreleri değişebilir ve sonuç olarak sistem performansı uç durumlardaki kararsızlıkların verilmesiyle bozulabilir. Problem kontrol tekniklerinin uyarlanması tarafından çözülebilir. Kontrolün uyarlanması, kontrolör düzen bilgisinin gecikmesiz sürmesi üzerine temel olan düzenin çalışma koşullarına uymaya zorlanır. Etkili bir mikrobilgisayar gerçekten bu kontrol yönteminin yerine getirilmesi için etkin bir alettir.

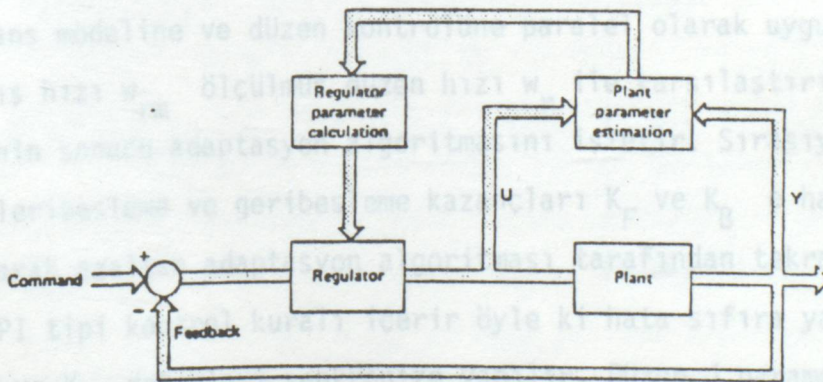
Kendi kendine akortlanan regülatör:

Bu metotta, isminden de anlaşıldığı gibi, kontrolör parametreleri düzenin

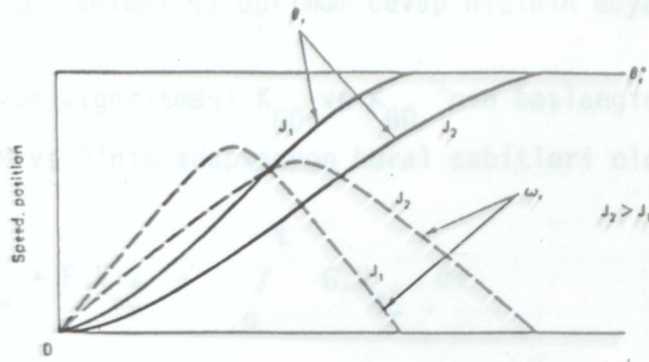
parametre deęişimlerine uymak için akordlanır. Örnek olarak, bir d.c. makinanın sürücü sisteminin hız çevirim kazancı eylemsizlięin (J) mil momenti ile orantılı olarak deęişebilir (böyle bir bilginin mevcut olması koşuluyla). Daha karmaşık kendi kendine akortlama ile kontrolde kontrolör parametreleri düzenin parametrelerini izler. Öyle ki sistemin kapalı çevirim kutupları, sıfırları ve kazancı bütün çalışma koşullarının altında kendine has kalır. Şekil 2.43 kendi kendine akordlu regülasyonun prensiblerini açıklar. Düzen parametre tahmin algoritması ayrık zaman formunda düzen modelini çözer ve en küçük kareler formulasyonunun tekrarlanması temelinde düzen parametrelerini modernleştirir. Akortlama algoritması düzen parametrelerinin tahmini üzerine esas olan regülatör parametrelerini düzeltir. Regülatör parametreleri düzen parametrelerinin yavaşça deęiştiiğinin farz edildiđi ana kontrol çeviriminin örnekleme hızından daha yavaş hızda modernleştirilebilir. Bu varsayımın bir a.c. sürücü sisteminde geçerliliđi gerekli deęildir. Sistemin başarılı çalışması için, sistemin global kararlılıđı garanti edilmiş olacaktır.

Model referans üretme kontrolü:

Bir model referans üretimine uygun kontrol sisteminde, düzen cevabı düzen parametrelerinin deęişimine bakmaksızın referans modelinin cevabını izlemeye zorlanacaktır. Sabit parametreler ile referans modeli mikrobilgisayarın hafızasına depolanacaktır ve bundan dolayı düzenin cevabı parametre deęişimi için yoğun olur.



ŞEKİL 2.43 KENDİNİ AYARLAYAN BLOK DİYAGRAM.



ŞEKİL 2.44 EYLEMSİZLİK MOMENTİNİN DEĞİŞİMİ İLE SERVO SÜRÜCÜSÜNÜN DEĞİŞİM MOMENTİ

Bir dolaylı vektör kontrollü asenkron motor servo sürücü sistemini düşün (şekil 2.37) ve farzedin ki kontrol parametreleri mükemmel ayırmaya erişmek için makina parametreleri ile uyumludur. İdeal durumda, böyle bir sistemin modeli d.c. makinanın aynısıdır. Sürücü sisteminin çevirim cevabının pozisyonu sabit moment konumunda bir ikinci derece transfer fonksiyonu tarafından verilebilir. Değişken eylemsizlik ($J_2 > J_1$) yüküyle böyle bir sürücü sistemi için tipik cevap şekil 2.44'de gösterilir. Eylemsizliğin değişimi ile cevabın değişimi bir servo sistemde arzu edilmeyebilir. Böyle bir problem şekil 2.45'de gösterildiği gibi model referans üretimine uygun kontrol sistemi ile çözülebilir.

Pozisyon kontrol çevirimi ile üretilen hız komutu w_r^* gösterildiği gibi referans modeline ve düzen kontrolüne paralel olarak uygulanır. Referans modeli çıkış hızı w_{rm} ölçülmüş düzen hızı w_r ile karşılaştırılır ve hata sinyali e 'nin sonucu adaptasyon algoritmasını işletir. Sırasıyla düzen kontrolörünün ileribesleme ve geribesleme kazançları K_F ve K_B e hatasını sıfıra dinamik olarak azaltan adaptasyon algoritması tarafından tekrarlanır. Algoritma bir PI tipi kontrol kuralı içerir öyle ki hata sıfıra yaklaştığında, istenen K_F ve K_B değerleri senkronize yapılır. Düzen J parametresinin referans modelinde en kötü durumda tanımlanması koşuluyla doymaya girmeksizin re-

ferans modelini izlemeye yetenekli olacaktır. Bundan dolayı, kontrol sisteminin arzu edilen sağlamlığı optimum cevap hızının duyarlılığında elde edilir.

Adaptasyon algoritması K_{FO} ve K_{BO} 'nın başlangıç kazanç değerleri olduğu ve F , G , L , M ve D 'nin adaptasyon kural sabitleri olduğu

$$K_F = K_{FO} + F \cdot V_{w_r^*} + \int_0^t G \cdot V_{w_r^*} \cdot d\tau \quad (2.91)$$

$$K_B = K_{BO} + L \cdot V_{w_r} + \int_0^t M \cdot V_{w_r} \cdot d\tau \quad (2.92)$$

$$V = D e \quad (2.93)$$

olarak tanımlanabilir. Genelde, referans modeli ve düzenin yapısı aynı olmalıdır ve parametreler yeterli adaptasyon için uyumlu olmalıdır. Şekil 2.45'deki, durum uzay denklemleri;

$$\text{Referans modeli : } w_{rm} = A_m w_{rm} + B_M w_r^* \quad (2.94)$$

$$\text{Düzen stratejisi : } w_r = A_p w_r + B_p w_r^* \quad (2.95) \text{ dir.}$$

Diğer sistem denklemleri

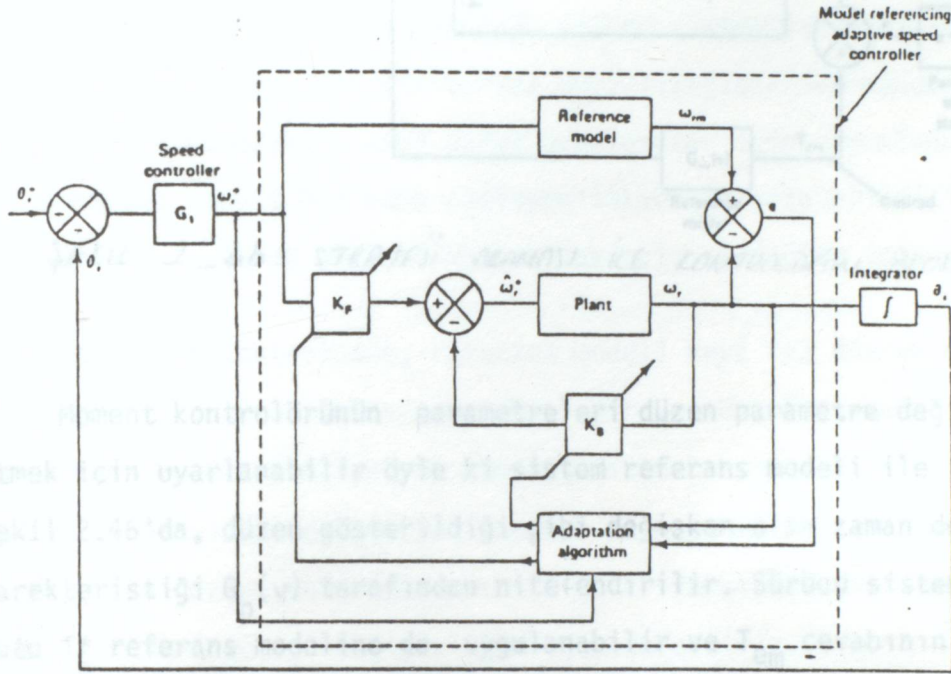
$$w_r^* = G_1 (\theta_r^* - \theta_r) \quad (2.96)$$

$$w_r^* = K_F w_r^* + K_B w_r \quad (2.97)$$

$$e = w_{rm} - w_r \quad (2.98)' \text{ dir.}$$

K_F ve K_B parametreleri zamanla değişir. Şekil 2.45'deki darbe hattının içindeki hız kontrol sistemi eşdeğer ileribesleme zamanla değişen lineer sistem tarafından geribesleme nonlinear zaman değişim bloğu ile tanımlanabilir. Böyle

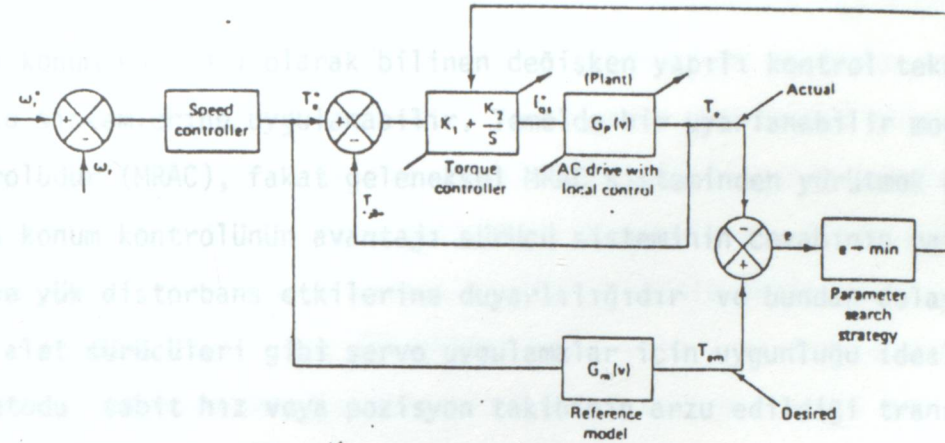
bir sistemin global kararlılığı Popov'un yüksek kararlılık teoremi tarafından analiz edilebilir ve karşılığında F, G, L, M ve D parametreleri belirlenebilir.



ŞEKİL 2-45 MODEL REFERANS ÜRETEN ADAPTİF SERVO KONTROL SİSTEMİ.

Arama Stratejisi ile referans kontrolünün modeli:

Arama stratejisi üzerine temel alınan uygulanabilen referans kontrolünün diğer yöntemi şekil 2.46'da çizilmiştir. Buradaki düşüncede düzen dolaylı vektör kontrol yöntemini kullanan bir asenkron motor sürücü sistemi olabilir. Motorun rotor direnci öncelikle sıcaklık ile değişir ve kontrol devre parametresi ile uyumsuzluğu d ve q eksenleri arasında kublaja neden olur. Sonuç olarak, moment duyarlılığı bozulur ve makina cevabı yüksek mertebeden bir durum uzay denklemi tarafından oluşturulur. Yüksek kazanç şartıyla bir moment kontrol çevirimi direnç değişimi yüzünden geçici moment cevabında sürüklenmesi minimize edilebilir, fakat kazanç kararlılığı en kötü çalışma koşullarının altında garanti etmek için sınırlandırılmış olmak zorundadır.



ŞEKİL 2-46 STRATEJİ ARAMA İLE KONTROLÖRÜN BLOK DİYAGRAMI

Moment kontrolörünün parametreleri düzen parametre değişimini kompanse etmek için uyarlanabilir öyle ki sistem referans modeli ile takip eder. Şekil 2.46'da, düzen gösterildiği gibi değişken olan zaman domeni transfer karakteristiği $G_p(v)$ tarafından nitelendirilir. Sürücü sisteminin moment komutu T_e^* referans modeline de uygulanabilir ve T_{em} cevabının sonucu sürücü sisteminin gerçek momenti ile karşılaştırılır. Hata sinyali parametre strateji araştırması sayesinde PI kompanzator parametreleri K_1 ve K_2 dinamik olarak tekrarlanır. Öyle ki e hatası sıfırdır veya histerezis bantının içinde bağlanmış kalır. Parametre iterasyonunun prosedürü deneme ve hata tarafından laboratuvar deney montaj şasesinde potansiyometre kullanımıyla parametreyi elle değiştirmek örnekseldir, mikrokomputer kullanılması dahil edilmez.

Sürücü sisteminin referans modeli moment kontrol çevrimdeki aynıdır ve mikrokomputerin hafızasında depolanır. Referans modeli düzenin en kötü durum parametrelerinin temelinde belirlenir öyle ki moment çevrimi fiziksel olarak referans konumunu izleyebilir. Referans modelinin matematiksel modelinin zaman ekseninde depolanması ve çözülmesi zor olabilir. Bir elverişli yol modelin impulse cevabı $G_m(v)$ 'yi depolamasıdır ve $Y(v)$ 'nin cevap, $X(v)$ 'nin uyarma ve $G_m(v)$ 'nin model darbe cevabı olduğu $Y(v) = \sum_{\mu=0}^v X(\mu) G_m(v-\mu)$ (2.99) genel convolution toplam ilkesi ile zaman domeninde referans modelini çözer,

Kayma Konum Kontrolü:

Kayma konum kontrolü olarak bilinen değişken yapılu kontrol tekniği a.c. sürücü sistemlerine uygulanabilir. Temelde bir uyarlanabilir model referans kontrolüdür (MRAC), fakat geleneksel MRAC sisteminden yürütmek daha kolaydır. Kayma konum kontrolünün avantajı sürücü sisteminin cevabının parametre değişimi ve yük distorbans etkilerine duyarlılığıdır ve bundan dolayı robot ve makina alet sürücüleri gibi servo uygulamalar için uygunluğu idealdir. Kontrol metodu sabit hız veya pozisyon takibinin arzu edildiği transit arabalar, asansörler, sarma milleri ve çok makinalı sürücüler için genişletilebilir.

Kayma konum kontrolünde, referans modeli veya faz düzleminde önceden tanımlanmış yol mikrobilgisayarda depolanır ve sürücü sistemi izlemeye veya düzen parametre değişimi ve yük momenti distorbansına bakmaksızın kontrol algoritmasının değiştirilmesiyle yol boyunca kaymaya zorlar. Mikrobilgisayar referans yolundan gerçek yolun sapmasını algılar ve karşılığında izin yeniden depolanması için topoloji değişikliğini gerçekleştirir.

Şekil 2.47'de bir asenkron motor sürücü sisteminin kayma konum kontrol metodu resimlendirilir. Kayma konum kontrolü ilk pozisyon kontrol çeviriminin içinde doğrudan yürütülür. Kontrolör aşağıdaki girişleri alır :

- . Pozisyon çevirim hatası, X_1 olarak tanımlanır.
- . $X_2 = -K_w r$ oranı tarafından hız sinyallerinden türetilmiş pozisyon hata hızı $X_2 = dX_1/dt$
- . Genlik sabiti A

Kontrolörün çıkışı U kazanç sabiti tarafından çarpılır ve bileşik momentle orantılı olan aktif akım komutu i_{qs}^* gibi beslenir. Sabit moment konumunda, rotor akısı ile orantılı olan alan akımı i_{ds}^* sabit olarak sürdürülür. Vektör kontrolü ile, motor inverter ve kısmi kontrol ile ikinci dereceden sistem olarak idealce tanımlanabilir.

Faz düzlemi $X_1 - X_2$ 'de kayma yolunun tarifi şekil 2.48'de açıklanır. Eğriler sırasıyla saftın ileri ve ters dönüşüne benzeyen 4. ve 2.bölgelerde tanımlanır. Çıkış eğrisi (gölgelendirilerek gösterilen) hızlanma değerlerinin sınırlandırılması, hız ve sürücü sisteminin yavaşlaması tarafından elde edilir. Normalde, düzenin parametrelerinin değişimi darbeleri çizgiler tarafından gösterilen bant'ın içinde akışa neden olacaktır. Örnek olarak, eylemsizlik J artırılırsa, maksimum hızlanma ve yavaşlama limiti küçülecektir. Sürücü sistemi izlemeye zorlanmış olacak faz düzleminde kayma yolu veya dış referans hattı akış bandının ötesinde tanımlanmalıdır. Öyle ki sistem kontrol edilebilir olur ve cevap akış tarafından etkilenmez. Burada tanımlanmış kayma yolu üç doğru çizgili kısımdan ibarettir ve onun denklemleri 4.eksende aşağıda gösterildiği gibidir:

1. İvmelenme aralığı

$$\delta_1 = -B(X_1 - X_{10}) + X_2 \quad (2.100)$$

δ_1 değişkendir ve onun işareti aşağıdaki koşullar tarafından verilir.

$\delta_1 = 0$ aralığındaki nokta için

$\delta_1 > 0$ aralığının üzerindeki nokta için

$\delta_1 < 0$ aralığının altındaki nokta için

B = ivmelenme limit eğrisi tarafından sınırlandırılmış eğim.

X_{10} = Başlangıç pozisyon hatası.

2. Sabit hız kısmı:

$$\delta_2 = X_2 - X_{20} \quad (2.101)$$

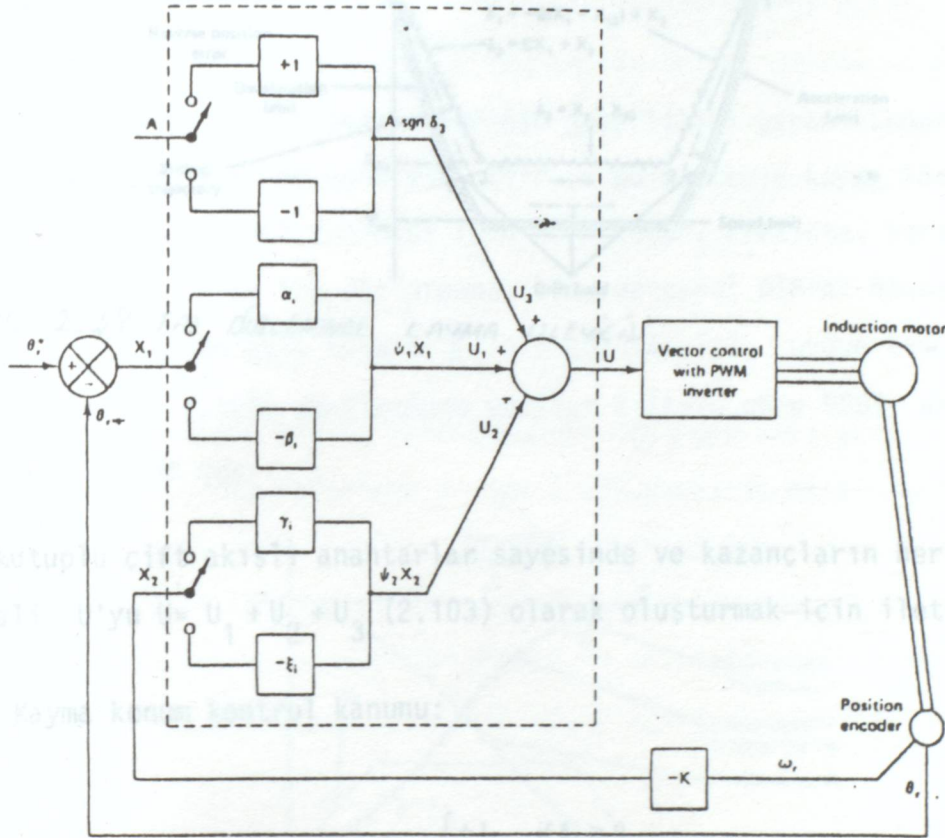
(2.100) denklemi tarafından tanımlandığı gibi δ_2 değişkendir ve $X_{20} =$

$(X_{20} < |V_m|$ maksimum hız

3. Yavaşlama kısmı:

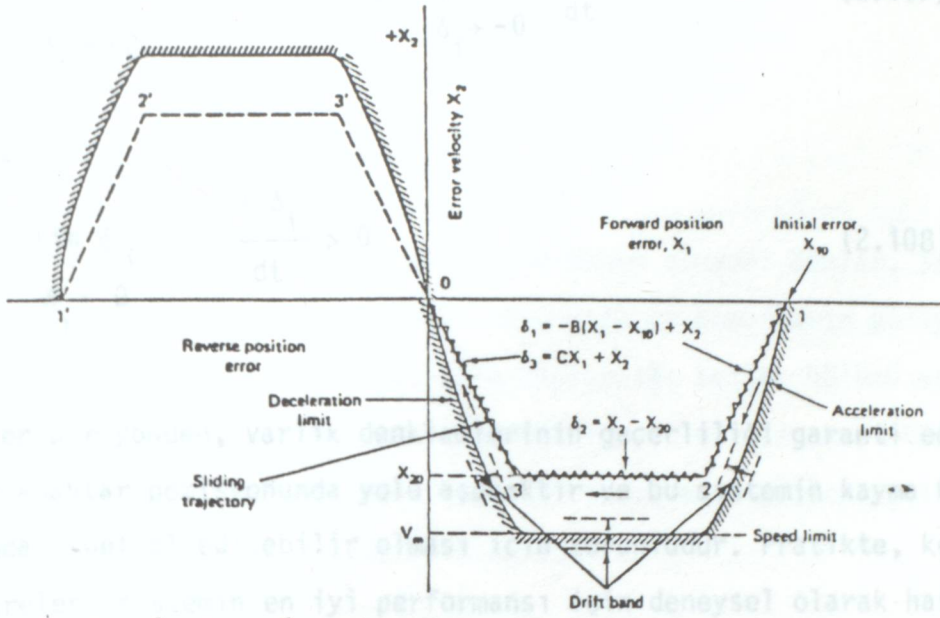
$$\delta_3 = CX_1 + X_2 \quad (2.102)$$

(2.100) denklemi tarafından tanımlandığı gibi δ_3 değişkendir ve yavaşlama limit eğrisi tarafından sınırlandırılan C eğimidir.



ŞEKİL 2-47 KAYMA KONUM KONTROLÜ İLE BLOK DİYAGRAMI. (2.104)

Gerçek kayma eğrisinin izlediği yol gösterildiği gibi okun yönünde zık zak çizgisi tarafından verilir. Kalıcı halde, çalışma noktası faz düzleminin orjininde titreşir. Yol zarf limitine mümkün olduğu kadar yakın tanımlanmalıdır, fakat akış bandının ötesinde optimal geçici cevabın altında elde edilir. Gösterilebilir ki ikinci dereceden sistem teorik olarak sadece hata sinyali X_1 e onun birinci türevi X_2 'yi kontrol girişleri olarak gerektirir. A sabiti kulon sürtünmesi ve yük etkilerinden dolayı kalıcı hal hatasını elimine etmek için uygulanır. Kayma konum kontrolöründe, bütün giriş sinyalleri



ŞEKİL 2-48 FAZ DÜZLEMİNDE KAYMA İZLEYİŞİ.

tek kutuplu çift akışlı anahtarlar sayesinde ve kazançların her biri sonuç sinyali U 'yu $U = U_1 + U_2 + U_3$ (2.103) olarak oluşturmak için iletilir.

Kayma konum kontrol kanunu:

$$\text{sgn } \delta_1 = \begin{cases} +1 & \text{if } \delta_1 \geq 0 \\ -1 & \text{if } \delta_1 < 0 \end{cases}$$

$$\psi_1 = \begin{cases} \alpha_1 & \text{if } \delta_1 X_1 \geq 0 \\ -\beta_1 & \text{if } \delta_1 X_1 < 0 \end{cases}$$

$$\psi_2 = \begin{cases} \gamma_1 & \text{if } \delta_1 X_2 \geq 0 \\ -\xi_1 & \text{if } \delta_1 X_2 < 0 \end{cases}$$

$$\text{olduğu } U = A \text{sgn } \delta_3 + \psi_1 X_1 + \psi_2 X_2 \quad (2.105)$$

$$\delta = \delta_i \quad i = 1, 2, 3$$

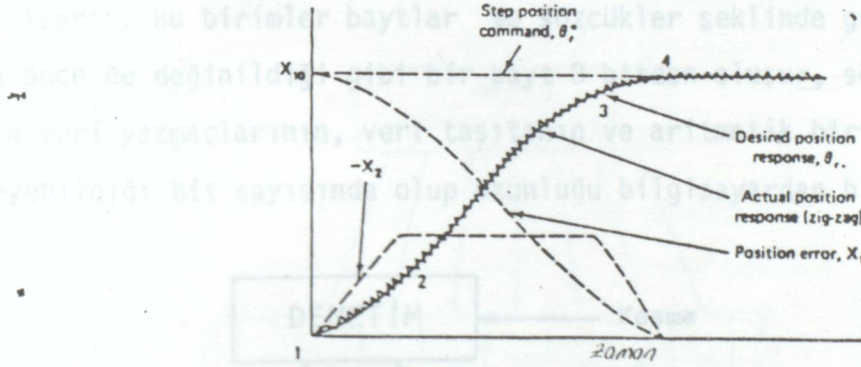
olarak matematikselce tanımlanabilir. Kazanç sabitleri α_i , β_i , γ_i ve ξ_i yolun aralıktan aralığa değişebilir. Her kısım için bu sabitler aşağıdaki varlık denklemlerinin kullanımıyla sistemin durum-uzay modelinden elde edilebilir.

$$\lim_{\delta_i \rightarrow +0} \frac{d\delta_i}{dt} < 0 \quad \text{ve} \quad \lim_{\delta_i \rightarrow -0} \frac{d\delta_i}{dt} > 0 \quad (2.107)$$

veya

$$\lim_{\delta_i \rightarrow 0} \frac{d\delta_i}{dt} > 0 \quad (2.108)$$

Diğer bir yönden, varlık denklemlerinin geçerliliği garanti eder ki cevap her anahtar pozisyonunda yolu aşacaktır ve bu sistemin kayma konumu tarafından kontrol edilebilir olması için zorunludur. Pratikte, kontrolör parametreleri sistemin en iyi performansı için deneysel olarak hassas ayarlanmıştır. Kontrolörün akış şeması δ_1 'nin çözülmesiyle uygun kısım denkleminde çizilebilir ve (2.104) denkleminde verilen kritere göre SPDT anahtarlarının pozisyonunu elde eder.



ŞEKİL 2-49 KAYMA KONUM KONTROLÜNDE ZAMAN DÖMENİ CEVABI
(4'cü okun)

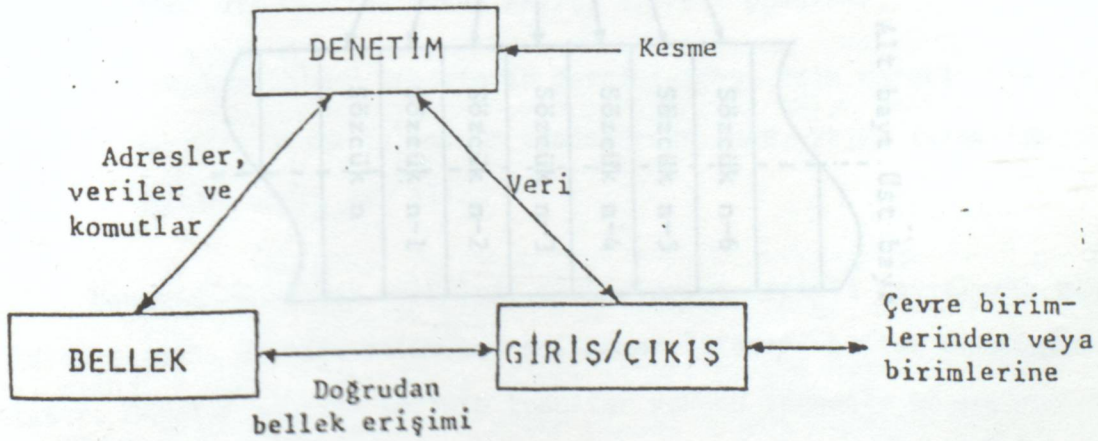
Şekil 2.49 faz düzlem yolundan dönüştürülmüş adım pozisyon komutu için kayma konum kontrolünde zaman domaini cevabını gösterir. Cevaptaki düzensizlikler sinyallerin iyi çözümlenmesi, hesaplamanın küçük örnekleme zamanı ve inverterin büyük anahtarlama frekansı ile sıkıca regüle edilecektir.

3.1. Genel Bilgisayar Yapısı

Bir bilgisayar temelde üç ana bölümden oluşur: Bunlar, Şekil 3.1'de de gösterildiği üzere, verilerin işlendiği ve komutların yerine getirildiği denetim bölümü, veri ve komutların saklandığı bellek bölümü ve dış dünya ile bilgisayar arasındaki iletişimi sağlayan giriş/çıkış bölümüdür. Bu bölümler arasındaki elektriksel bağlantı taşıt adı verilen yollarla sağlanır. Aşağıda her bölüm ayrı ayrı açıklanmıştır.

3.2. Bellek Bölümü:

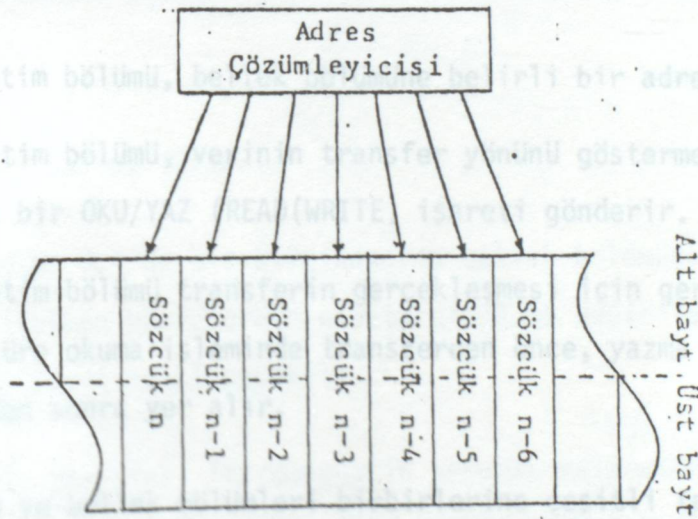
Bir bilgisayarın bellek bölümü ferrit çekirdek veya yarı iletken hücrelerden oluşturulmuş içlerinde 0 veya 1 bir şekilde bilgi saklanan birimleri içerir. Bu birimler baytlar ve sözcükler şeklinde gruplandırılmıştır. Daha önce de değinildiği gibi bir bayt 8 bitden oluşur, sözcük ise bilgisayarın veri yazmaçlarının, veri taşıtının ve aritmetik biriminin bir anda işleyebildiği bit sayısında olup uzunluğu bilgisayardan bilgisayara değişir.



Şekil 3.1. Bir bilgisayarın temel yapısı.

Bellek, Şekil 3.2'de gösterilen biçimde, ardışıl sözcükler şeklinde düzenlenmiş olup her bir bellek sözcüğünün tek bir adresi vardır.

Şekil 3.2'de bilgisayarın sözcük uzunluğunun 2 bayt (16 bit) olduğu varsayılmıştır. Bellek bölümünün bir parçası olan adres çözümleyicisi denetim biriminin gösterdiği adresi alır ve bu adrese sahip bellek konumunu seçerek veri taşıtına bağlar. Adresin gösterdiği bellek konumunun doğru olarak seçilmesi ve buradaki bilginin veri taşıtına aktarılması (okuma) veya veri taşıtındaki bilginin buraya işlenmesi (yazma) belirli bir zaman gerektirir. Bu zamana bellek erişim zamanı adı verilir. Bilgisayar bellekleri genellikle rastgele erişim türünden olup erişim zamanları 3 nanosaniyeden birkaç mikrosaniyeye kadar değişir. Burada rastgele erişim terimi, belleğin herhangi bir konumuna, oraya yazmak veya oradan okumak için gerekli sürenin herhangi başka bir konum için gereken ile aynı olduğu anlamını verir.



Şekil 3.2. Sözcük uzunluğu 16 bit olan bir bilgisayar için

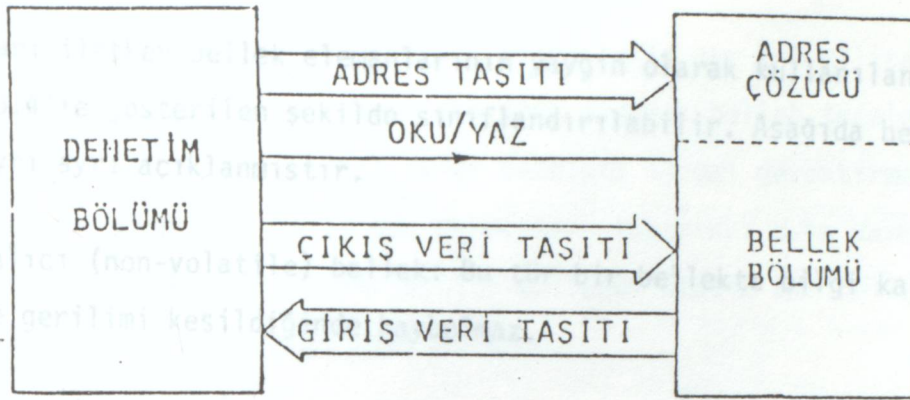
bellek organizasyonu.

Yukarıda açıklanan bellek bölümü anabellek veya birincil bellek olarak da adlandırılır. Bilgisayara çevresel birim olarak bağlanan ve çok büyük boyutlu bilgi saklayabilen ikinci bir bellek bölümü daha olabilir. Böyle bir bölüme ikincil bellek adı verilir ve kalıcı manyetik özellikli ortamdan yapılır. İkincil bellek birimleri ardışık erişimli olur, yani aranan bellek konumuna erişmek için peşpeşe diğer konumları gezerek ilerlemek gerekir. Dolayısıyla da bir bellek konumuna erişim süresi konumdan konuma değişir. Ardışık erişim; sıralı erişim veya doğrudan erişim türünden olabilir. Sıralı erişimde adresleme yoktur. Bilgi depolama ortamı olarak ses kasetlerine benzer manyetik şerit kullanılır ve bellek konumları baştan başlanarak ardarda okunur. Doğrudan erişime örnek olarak ise disk bellekleri verebiliriz. Bu tür bellek birimlerinde adresleme yapılmakla birlikte verilen bir adrese ulaşabilmek için gerekli süre, okuyucu kafanın o adrese ne kadar yakın veya uzak olduğuna göre değişir.

Belleğin belirli bir konumundan yazma veya okuma şu şekilde gerçekleştirilir:

1. Denetim bölümü, bellek bölümüne belirli bir adres gönderir.
2. Denetim bölümü, verinin transfer yönünü göstermek için bellek bölümüne bir OKU/YAZ (READ(WRITE) işareti gönderir.
3. Denetim bölümü transferin gerçekleşmesi için gerekli bir süre bekler. Bu süre okuma işleminde transferden önce, yazma işleminde ise transferden sonra yer alır.

Denetim ve bellek bölümleri birbirlerine çeşitli taşıtlarla bağlanırlar. Adres taşıtı, denetim bölümünün kullanmak istediği bellek konumunun adresini taşır. OKU/YAZ işareti verinin transfer yönünü (denetim bölümünden bellek bölümüne veya bellek bölümünden denetim bölümüne) gösterir. Veri taşıtı veri bölümler arasında taşımakta kullanılır. Şekil 3.3'te okuma ve yazma için iki ayrı taşıt gösterilmiş olmasına rağmen gerçekte bu taşıtlar tek bir taşıt olabilir ve hatta adres için de aynı taşıt kullanılabilir. Böyle bir durumda taşıt zaman-paylaşmalı (time-shared, time multiplexed) bir şekilde kullanılır.



Şekil 3.3. Denetim ve bellek bölümü arasındaki bağlantılar.

Bilgisayarların önemli bir özelliği gerek verilerin gerekse komutların aynı her bir gösterimle (1'ler ve 0'lar dizisi ile) aynı bellek bölümü içinde yer almasıdır. Bu tür bir makineye Von Neumann makinası adı verilir. Bellekteki herhangi bir bayt komut veya veri olabileceğine göre bilgisayarın bunları nasıl ayırdığı sorusu akla gelebilir. Bilgisayarın denetim bölümü, bellek bölümünde okunan bilginin ne zaman bir veri ne zaman bir komut olduğunu bilir.

3.2.1. Bellek Türleri:

Altbölüm 3.1'de bir bilgisayarın bellek bölümünün ferrit çekirdek veya yarıiletken hücrelerden oluşturulduğuna değinilmişti. Bu altbölümde bellek çeşitleri açıklanacaktır.

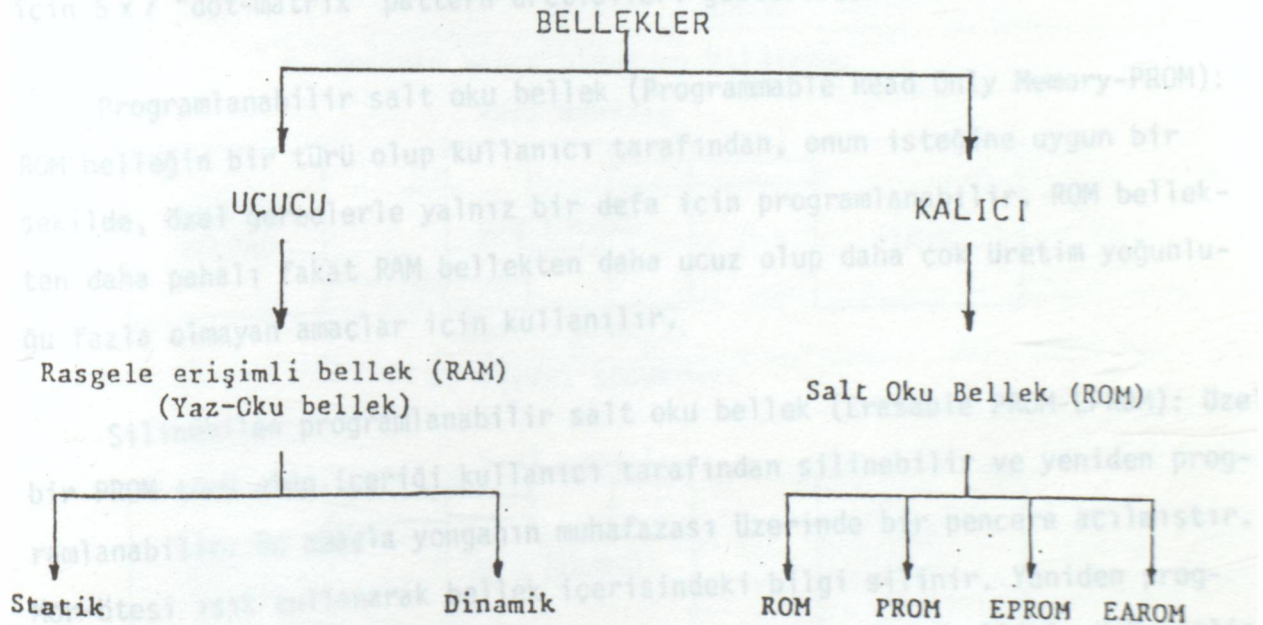
Ferrit çekirdek, ferromagnetik seramik malzemeden yapılmış minyatür bir halka olup, içinden geçen akım yönüne göre bir yönde ya da diğer yönde mıknatıslanır. Halkanın bu kalıcı mıknatıslanma özelliği ikili bilgi saklamak için yakın zamanlara kadar yaygın olarak kullanılıyordu. Günümüzde artık yerini, özellikle birincil bellek ortamı için, yarıiletken malzemeden yapılmış bellek hücrelerine bırakmıştır.

Yarı iletken bellek elemanlarının yaygın olarak kullanılan türleri Şekil 3.4'te gösterilen şekilde sınıflandırılabilir. Aşağıda herbir bellek türü ayrı ayrı açıklanmıştır.

Kalıcı (non-volatile) bellek: Bu tür bir bellekte bilgi kalıcıdır, besleme gerilimi kesildiğinde kaybolmaz.

Uçucu (volatile) bellek: Bu tür bir bellekte besleme gerilimi kesildiği zaman saklı bilgi kaybolur.

Rasgele erişimli bellek (Random Access Memory-RAM): Bu tür bellekler genellikle bipolar (iki-kutuplu) veya MOS (metal - oxide-semiconductor) üretim teknikleri kullanılarak imal edilirler ve hem okunabilme hem de yazılabilme özelliklerinden dolayı yaz-oku bellek olarak da adlandırılırlar. Statik ve dinamik olmak üzere iki genel gruba ayrılırlar. Dinamik RAM belleklerde bilgi kapasitif bellek hücrelerinde saklandığından 2-3 milisaniye içerisinde bilgi kaybolur. Bilginin devamlı olarak hücrede kalabilmesi için



Şekil 3.4. Yarı iletken bellek türleri.

bellek hücrelerinin periyodik bir şekilde (genellikle her 1-2 milisaniyede bir) tazelenmesi gerekir. Bu işlem için özel dinamik bellek tazeleme devreleri geliştirilmiştir. Statik bellekler tazeleme işlemi gerektirmezler fakat daha pahalı olup daha fazla güç harcarlar. Yapımları daha karmaşık olduğu için tek bir yonga üzerine yerleştirilebilecek statik RAM bellek gözü, dinamik RAM bellek gözüne göre daha az olur.

Salt oku bellek (Read Only Memory-ROM): Bu tür bir bellek yalnız okunabilir fakat içine bilgi yazılamaz. Bilgisayarlarda en yaygın olarak kullanılan bellek türüdür. Yine genellikle bipolar veya MOS teknoloji kullanılarak üretilirler ve üretim esnasında içlerine bilgi, kullanıcının arzusuna uygun bir şekilde "yakılarak" depolanır. Bu bilgi bir daha değiştirilemez. En yaygın olarak kullanılan bellek türü olup erişim zamanları ve organizasyonları çok çeşitlilik gösterir. Yaygın kullanım alanlarına örnek olarak değiştirilmesi gerekmeyen yazılım depolanması, sinüs, kosinüs, logaritma gibi fonksiyon tabloları, çarpma, bölme tabloları, yazıcılar ve CRT ekranlar için 5 x 7 "dot-matrix" pattern üreticileri gösterilebilir.

Programlanabilir salt oku bellek (Programmable Read Only Memory-PROM): ROM belleğin bir türü olup kullanıcı tarafından, onun isteğine uygun bir şekilde, özel gereçlerle yalnız bir defa için programlanabilir. ROM bellekten daha pahalı fakat RAM bellekten daha ucuz olup daha çok üretim yoğunluğu fazla olmayan amaçlar için kullanılır.

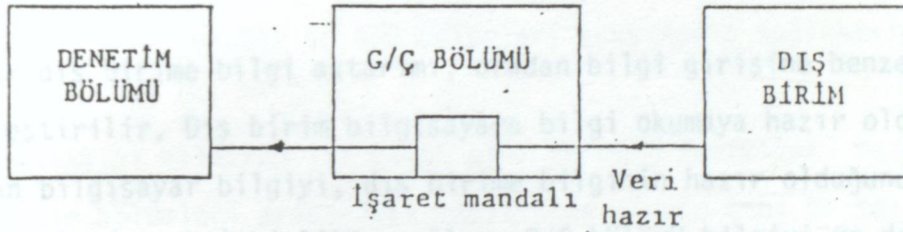
Silinebilen programlanabilir salt oku bellek (Erasable PROM-EPROM): Özel bir PROM türü olup içeriği kullanıcı tarafından silinebilir ve yeniden programlanabilir. Bu amaçla yonganın muhafazası üzerinde bir pencere açılmıştır. Mor-ötesi ışık kullanarak bellek içerisindeki bilgi silinir. Yeniden programlama için özel bir gereç (EPROM Programmer) gerekir. Özellikle ürün geliştirme sırasında yazılım geliştirme ve deneme amaçları ile kullanılır.

Elektriksel yolla içeriği değiştirilebilen salt oku bellek (Electrically Alterable ROM-EAROM): ROM gibi kalıcı bir bellek ortamı olup içeriği elektriksel olarak değiştirilebilir.

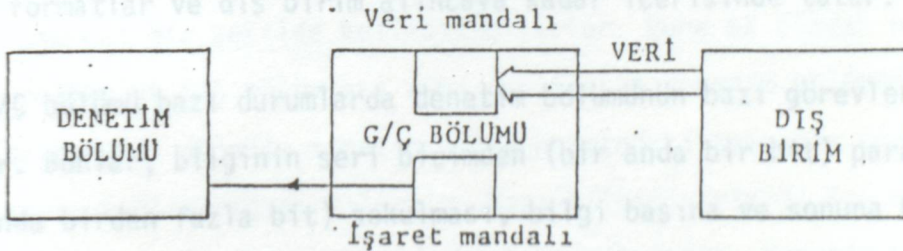
3.3. Giriş/Çıkış (G/Ç) Bölümü:

Giriş/Çıkış (Input/OUTPUT-I/O) bölümü bilgisayarla çevre birimleri ve dış devreler arasında veri transferini gerçekleştirir. Bilgisayarla bu birimler arasında zamanlama ve hız açısından farklılıklar olabileceği gibi bilgisayarın gerektirdiği gerilim ve akım düzeyi ile dış birimin verebileceği gerilim ve akım düzeyleri de farklı olabilir. G/Ç bölümünün bu farklılıkları ortadan kaldırması ve dıştan gelen bilgiyi bilgisayara uygun bir biçime sokması gerekir. Kesikli bir şekilde gelen bilgiler için kullanılan kesme işaretlerinin ve denetim işaretlerinin işlenmesi yine G/Ç bölümü içinde yapılır.

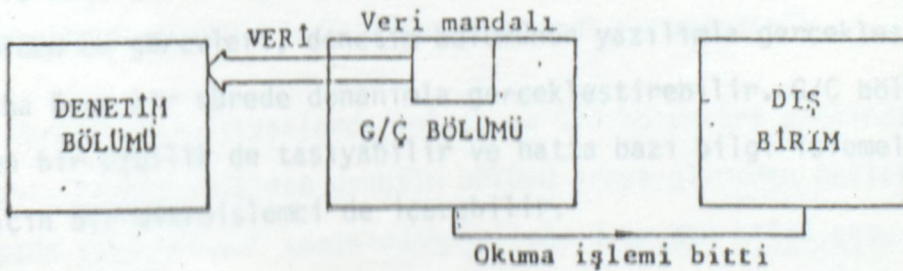
Bir dış birimden bilgisayara bilgi aktarımı genellikle Şekil 3.5'te gösterilen biçimde gerçekleştirilir.



a. Verinin hazır olduğunu bildirme.



b. Veriyi gönderme.



c. Veriyi okuma.

Şekil 3.5. Bir dış birimden bilgisayara bilgi aktarımı.

- a. Dış birim, G/Ç bölümü aracılığı ile denetim bölümüne yeni bir bilginin hazır olduğunu bildirir. G/Ç bölümü bu işareti bilgisayar için uygun bir biçime sokar ve denetim bölümü kabul edinceye kadar tutar.
- b. Dış birim bilgiyi G/Ç bölümüne gönderir. Bu bilgi denetim bölümü tarafından okununcaya kadar G/Ç bölümünde tutulur.
- c. Denetim bölümü bilgiyi okur. Okuma işlemi tamamlandıca "veri var" işareti otomatik olarak sıvıflanır ve dış birime okuma işleminin bittiğini gösteren bir teyid işareti (acknowledge) gönderilir.

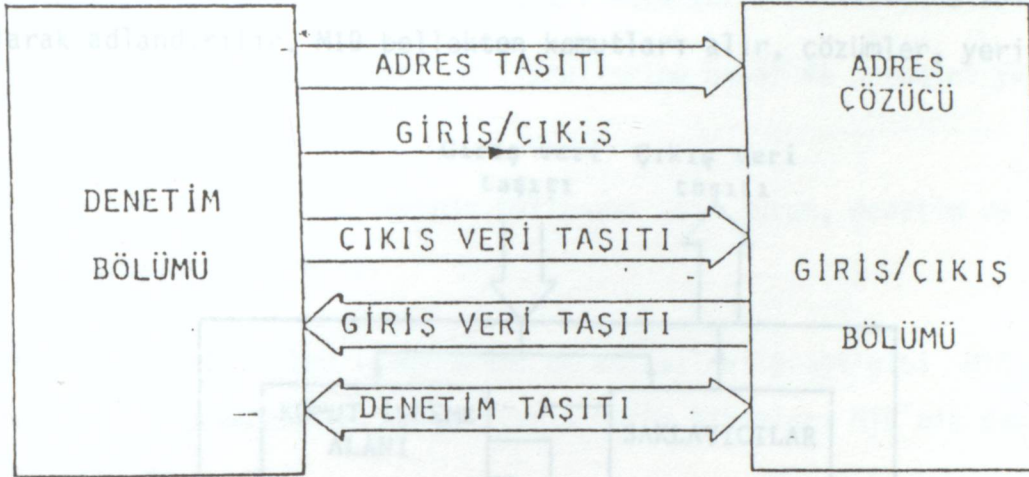
Burada şunu belirtmek gerekir ki G/Ç bölümüne birçok dış devreden bilgi gelebilir. Dolayısıyla da burada bütün bu bilgilerin okununcaya kadar saklanabileceği bölümler (kapılar) ve ayrıca bir de, bilgisayarın okumak istediği kapıyı (portu) seçecek bir çözümleyici bulunmalıdır.

Bir dış birime bilgi aktarımı, oradan bilgi girişine benzer bir şekilde gerçekleştirilir. Dış birim bilgisayara bilgi okumaya hazır olduğunu bildirdiği zaman bilgisayar bilgiyi, dış birime bilginin hazır olduğunu bildiren bir işaretle (strobe) birlikte yollar. G/Ç bölümü bilgiyi ve denetim işaretlerini formatlar ve dış birim alıncaya kadar içerisinde tutar.

G/Ç bölümü bazı durumlarda denetim bölümünün bazı görevlerini de üstlenebilir. Bunlar, bilginin seri biçimden (bir anda bir bit) paralel biçime (bir anda birden fazla bit) sokulması, bilgi başına ve sonuna bilginin başlangıcını ve sonunu belirten özel bit dizilerinin eklenmesi, daha sonra göreceğimiz ve hata sezilmesine yarayan paritenin kontrolü gibi görevler olabilir. G/Ç bölümü bu görevleri, denetim bölümünün yazılımla gerçekleştirebileceğinden çok daha kısa bir sürede donanımla gerçekleştirebilir. G/Ç bölümü programlanabilen bir özellik de taşıyabilir ve hatta bazı bilgi işlemlerini yapabilmesi için bir mikroişlemci de içerebilir.

Şekil 3.6'da denetim ve G/Ç bölümleri arasındaki bağlantılar gösterilmiştir. Adres taşıtı denetim bölümünün kullanmak istediği giriş veya çıkış kapısının adresini taşır. Giriş/Çıkış işareti bilgi transferinin hangi yönde

gerçekleştirilmesi gerektiğini bildirir. Veri taşıtları bölümler arasında bilgi taşır. Denetim taşıtında ise verinin hazır olduğunu, veri transferinin



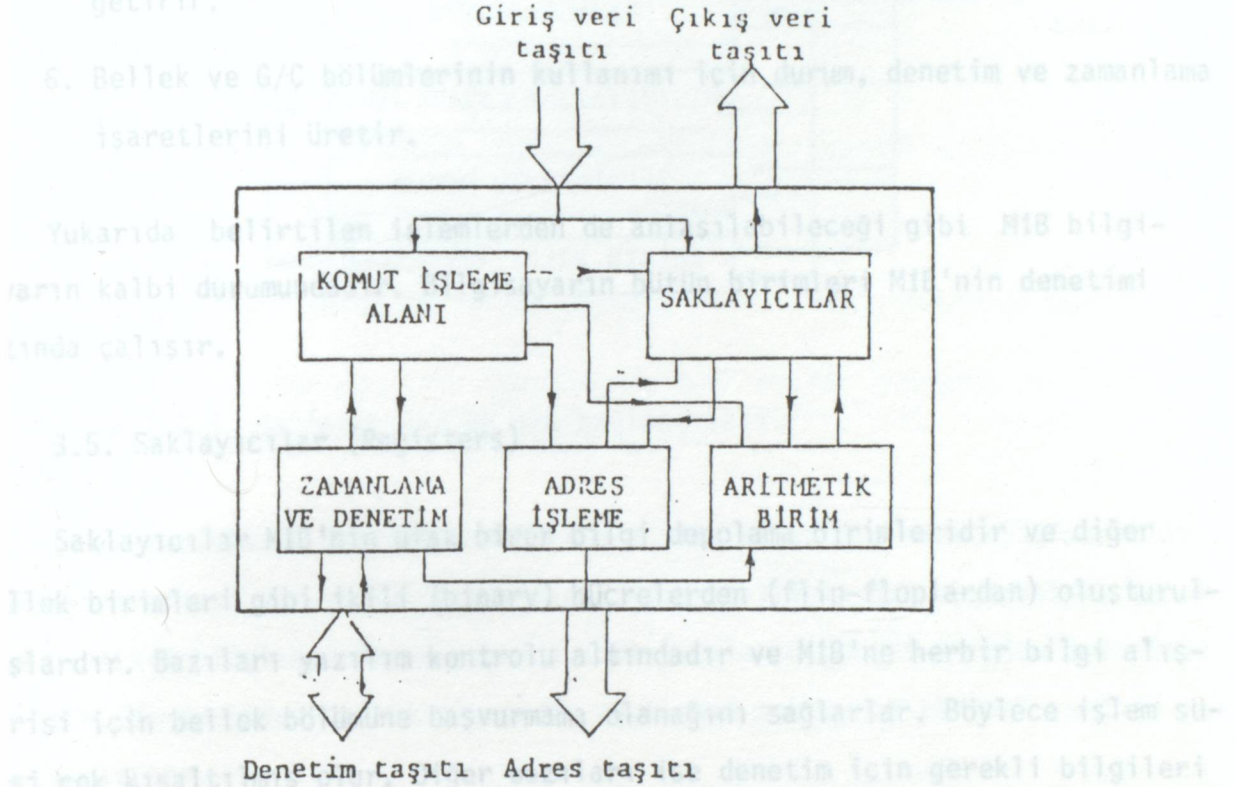
Şekil 3.6. Denetim ve G/Ç bölümleri arasındaki bağlantılar.

tamamlandığını bildiren işaretler gibi denetim işaretleri yer alır. Bellek ve denetim bölümleri arasındaki taşıtlarda olduğu gibi bu taşıtların bazıları da fiziksel olarak aynı olabilir ve değişik amaçlar için zaman bölüşmeli (time-shared) bir şekilde kullanılabilirler. Buna ek olarak bazı bilgisayarlarda bellek ve G/Ç bölümleri aynı taşıtlarla denetim bölümüne bağlı olabilir. Bu durumda denetim taşıtının bir hattındaki işaretin durumu hangi bölümün taşıta bağlanacağını belirtir. Bazı bilgisayarlarda ise bellek ve G/Ç bölümleri tek bir bölüm şeklinde birleştirilmiştir. Örneğin Motorola ailesindeki mikrobilgisayarlarda bir G/Ç kapısı denetim bölümüne aynen bir bellek gözü gibi gözüdür (G/Ç "memory-mapped" durumdadır").

Modern bilgisayarlarda bellek ve G/Ç bölümleri arasında doğrudan bir bağlantı vardır. Böylece denetim bölümü araya girmeden bellekten bir G/Ç kapısına veya bir G/Ç kapısından belleğe doğrudan bilgi aktarımı çok hızlı (denetim bölümünün aracı olduğu durumdan 10-20 kat daha hızlı) bir şekilde gerçekleştirilebilir. Bu tür bir işleme Doğrudan Bellek Erişimi (Direct Memory Access-DMA) adı verilir.

3.4. Denetim Bölümü

Bilgisayarın en önemli birimi olan bu bölümün ana görevi bilgi işlemektir. Dolayısıyla da Merkezi İşlem Birimi (Central Processing Unit-CPU) olarak adlandırılır. MIB bellekten komutları alır, çözümler, yerine getirir, getirir.



Şekil 3.7. Bilgisayarın denetim bölümünün (Merkezi İşlem Biriminin)

Yapısı.

Saklayıcılar MIB'nin diğer bölümlerine ve dış taşıtlara veri transfer ederler ve genellikle bilgisayarın diğer bölümleri ile aynı zamanlama ve denetim işaretlerini üretir, bellek ve G/Ç bölümlerinden veya bölümlerine veri transfer eder, veri üzerinde aritmetik ve mantık işlemleri yapar ve dıştan gelen işaretleri (kesme gibi) tanır ve gereğini yapar. Şekil 3.7'de tipik bir MIB'nin öbek şeması gösterilmiştir.

Bir komutun yerine getirilmesi sırasında MIB'nin yaptığı işler aşağıda sıralanmıştır:

1. Komutun adresini adres taşıtına çıkarır.
2. Komutu veri taşıtından alır ve kodunu çözer.

3. Komutun gerektirdiđi adresleri ve veriyi içeri alır. Bunlar bellekte veya saklayıcılarda olabilir.
4. Komut kodunun belirttiđi işlemi yerine getirir. Bu bir aritmetik veya mantık işlemi, bir veri transferi veya idari bir işlem olabilir.
5. Kesme işareti gibi denetim işaretlerine bakar ve geređini yerine getirir.
6. Bellek ve G/Ç bölümlerinin kullanımı için durum, denetim ve zamanlama işaretlerini üretir.

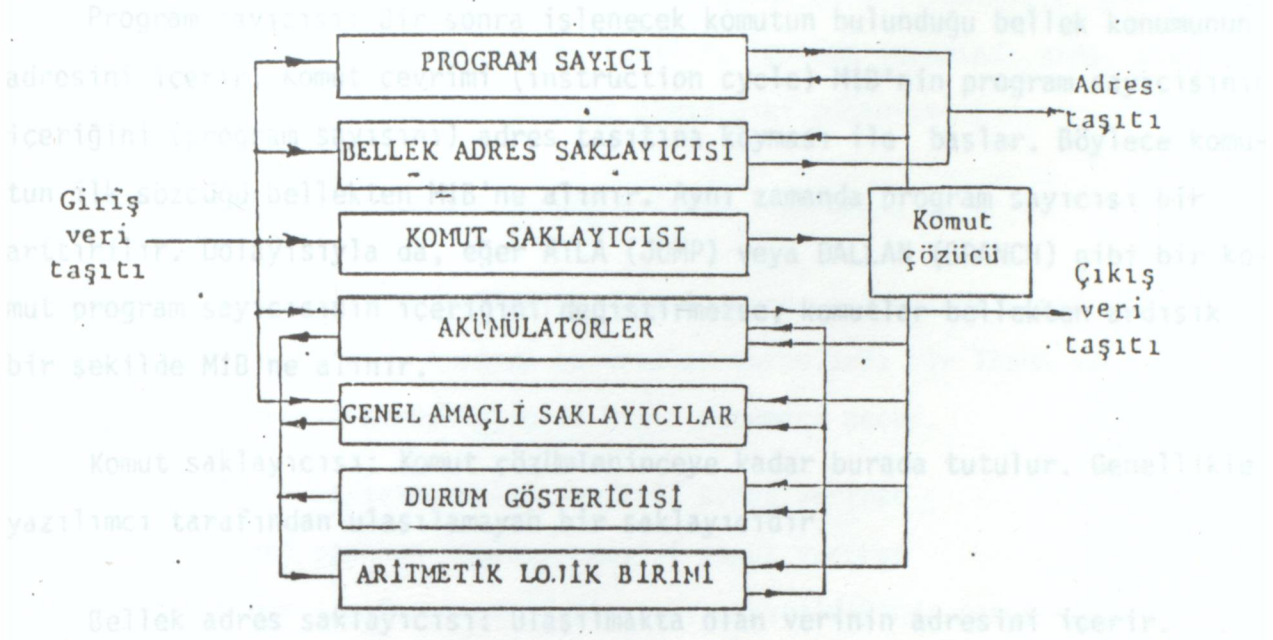
Yukarıda belirtilen işlemlerden de anlaşılabilceđi gibi MİB bilgisayarın kalbi durumundadır. Bilgisayarın bütün birimleri MİB'nin denetimi altında çalışır.

3.5. Saklayıcılar (Registers)

Saklayıcılar MİB'nin ufak birer bilgi depolama birimleridir ve diđer bellek birimleri gibi ikili (binary) hücrelerden (flip-floplardan) oluşturulmuşlardır. Bazıları yazılım kontrolü altındadır ve MİB'ne herbir bilgi alış-verişi için bellek bölümüne başvurmadan olanađını sağlarlar. Böylece işlem süresi çok kısaltılmış olur. Diđer bazıları ise denetim için gerekli bilgileri saklarlar.

Saklayıcılar birbirlerine, MİB'nin diđer bölümlerine ve dış taşıtlara iç taşıtlarla bađlıdırlar ve genellikle bilgisayarın diđer bölümleri ile aynı sözcük uzunluğundadırlar. Bununla birlikte bilgisayarın sözcük uzunluğunun yarısı veya iki katı uzunlukta saklayıcılar ve iç taşıtlar da olabilir.

MİB içerisinde ne kadar çok saklayıcı olursa bilgisayarın işlemleri o kadar kolaylıkla yapabileceđi açıktır. Büyük bilgisayarlarda düzinelerce saklayıcı olabilir. Mikrobilgisayarlarda ise yonga büyüklüğü saklayıcı sayısı için bir üst sınır getirir. Şekil 3.8'de tipik bir saklayıcılar grubu gösterilmiştir.



Şekil 3.8. Saklayıcılar ve ara bağlantıları.

Saklayıcıların değişik amaçları olabilir ve hatta, bazı bilgisayarlar-
da, bazılarının görevi kullanıcı tarafından yazılımla belirlenebilir. Bunun-
la birlikte bilgisayarların çoğunda saklayıcıların görevi önceden belirlen-
miştir. Hemen hemen her bilgisayarda rastlanan saklayıcı türleri aşağıda sı-
ralanmıştır:

- Program sayıcısı (Program counter-PC)
- Komut saklayıcısı (Instruction register-IR)
- Bellek adres saklayıcısı (Memory address register-MAR)
- Bellek veri saklayıcısı (Memory data register-MDR)
- Akümülatörler (Accumulators)
- İndis saklayıcıları (Index registers)
- Durum saklayıcısı (Condition code register-CCR veya status register-SR)
- Yığın göstericisi (Stack pointer-SP)
- Genel amaçlı yazmaçlar (General purpose registers)

Program sayıcısı: Bir sonra işlenecek komutun bulunduğu bellek konumunun adresini içerir. Komut çevrimi (instruction cycle) MIB'nin program sayıcısının işlemi (program sayıcısının) adres taşımasına koyması ile başlar. Böylece komutun ilk sözcüğü bellekten MIB'ne alınır. Aynı zamanda program sayıcısı bir arttırılır. Dolayısıyla da, eğer ATLA (JUMP) veya DALLAN (BRANCH) gibi bir komut program sayıcısının içeriğini değiştirmezse, komutlar bellekten ardışık bir şekilde MIB'ne alınır.

Komut saklayıcısı: Komut çözümleninceye kadar burada tutulur. Genellikle yazılımcı tarafından ulaşılamayan bir saklayıcıdır.

Bellek adres saklayıcısı: Ulaşılmakta olan verinin adresini içerir.

Bellek veri saklayıcısı: Adreslenmiş olan bellek konumuna yazılmakta veya o konumdan okunmakta olan veriyi içerir.

Akümülatörler: Aritmetik veya mantık işlemleri sırasında kullanılan geçici bilgi saklayıcılarıdır. Bazı bilgisayarlarda bir, bazılarında ise birden fazla akümülatör bulunur. Birden fazla akümülatör hesap işlemlerini önemli derecede kolaylaştırır.

Indis saklayıcıları: Adresleme işlemi için kullanılırlar. Kullanılış şekilleri daha ileride ayrıntılı olarak açıklanacaktır.

Yığın göstericisi: Bir bilgisayarda yığın önemli bilgilerin geçici olarak saklandığı bir bellek bölümüdür. Yığın göstericisi ise yığın üstünü gösterir. Yığın ve yığın göstericisi kavramları daha ileride ayrıntılı olarak açıklanacaktır.

Durum saklayıcısı: MIB'nin içerisindeki "durumu" gösteren ve bayrak adı verilen flip-floplar grubudur. Bilgisayarın karar verme mekanizmasının temeli bu bayraklardır ve sayıları bilgisayardan bilgisayara değişebilir. Yaygın olarak rastlanan bayrak türleri aşağıda açıklanmıştır.

ELDE (CARRY): MIB'nin gerçekleştirdiği son işlem bir elde sonucu doğur-

muşsa bu bayrak kalkar, yani flip-flop 1 durumuna geçer. Özellikle "Multiple precision" aritmetik işlemlerinde kullanılır. Toplama işleminde elde, çıkarma işleminde ise bir ödünç durumunun olup olmadığını gösterir.

SIFIR (ZERO): Son işlemin sonucu sıfırsa 1 durumuna geçer.

TAŞMA (OVERFLOW): Bir aritmetik işlemin sonucunun sözcük kapasitesini geçip geçmediğini gösterir. Aşağıda belirtilen durumlarda bir TAŞMA var demektir ve durum saklayıcısındaki ilgili bit 1 durumuna geçer.

- Pozitif iki sayının toplamı negatif sonuç verirse
- Negatif iki sayının toplamı pozitif sonuç verirse
- Pozitif bir sayıdan negatif bir sayı çıkarıldığında sonuç negatif çıkarsa
- Negatif bir sayıdan pozitif bir sayı çıkarıldığında sonuç pozitif çıkarsa

EKSİ (NEGATIVE): İşlem sonucu negatifse 1 durumuna geçer. Sıfır veya pozitifse sıfırlanır. İŞARET (SIGN) bayrağı olarak da bilinir.

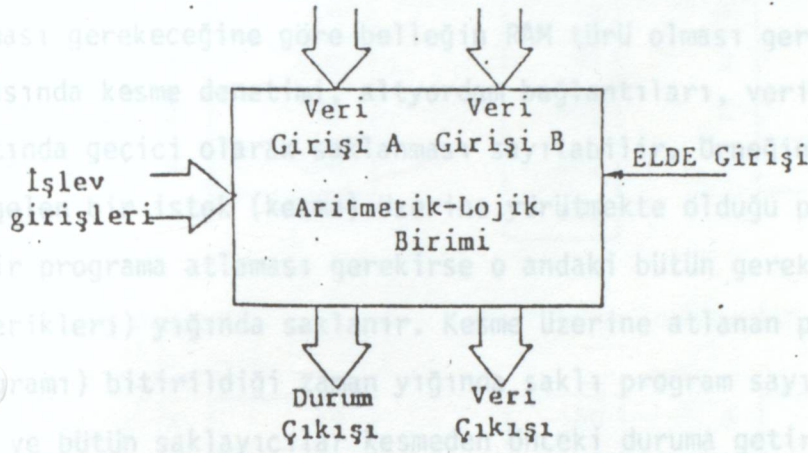
YARIM ELDE (HALF CARRY): Son işlemde alt (düşük anlamlı) dörtlü bir elde sonucu doğurursa 1 olur. BCD aritmetikte kontrolü gerekli bir bayraktır.

KESME MASKE (INTERRUPT MASK): Bu flip-flop 1 durumunda ise MİB'ne dıştan gelen bir kesme işlemine izin veriliyor anlamını verir. 0 durumunda ise kesme istemleri cevapsız kalır. Bu bayrağın yazılım kontrolü altında 1 veya 0 yapılması ile bilgisayar kesme istemlerine duyarlı veya duyarsız bir duruma getirilebilir. Bazı bilgisayarlarda bu bayrak KESMEYE İZİN (INTERRUPT ENABLE) bayrağı olarak da adlandırılır.

3.6. Aritmetik Birim:

MİB'nin bu bölümünde gerekli aritmetik ve lojik işlemleri gerçekleştirir. Dolayısıyla da aritmetik-lojik birimi (aritmetik-logic unit-ALU) olarak adlandırılır. Şekil 3.9'da tipik bir ALU'nun yapısı gösterilmiştir. Giriş

olarak bilgisayarın temel sözcük uzunluğunda iki veri girişi, ALU'nun yapacağı işlemi belirten bir işlem girişi ve ayrıca bir de ELDE girişi vardır. Çıkış olarak ise işlem sonucunu taşıyan bir veri çıkışı ve bir de durum çıkışı vardır. Durum çıkışı durum saklayıcısına bağlı olup buradaki bayrakları yapılan işlemin sonucuna göre 1 veya 0 durumuna getirir.



Şekil 3.9. Aritmetik-lojik biriminin yapısı.

işlev girişindeki veri ALU'nun gerçekleştireceği işlevi belirler.

Bunlar;

- Toplama

- Çıkarma

- Lojik VE

- Lojik VEYA

- Lojik DAR VEYA (Exclusive OR)

- Tümlev alma (Complement)

- Kaydırma (Shift)

- Arttırma (Increment)

- Eksiltme (Decrement)

- Sıfırlama (Clear)

gibi işlemler olabilir. Çarpma, bölme, logaritma vs. gibi diğer aritmetik işlemler özel devreler ile gerçekleştirilebilir. Böylece hızlı bir çalışma

elde edilir, fakat, bu tür ALU'lar standart ALU'lara kıyasla çok daha pahalıdır.

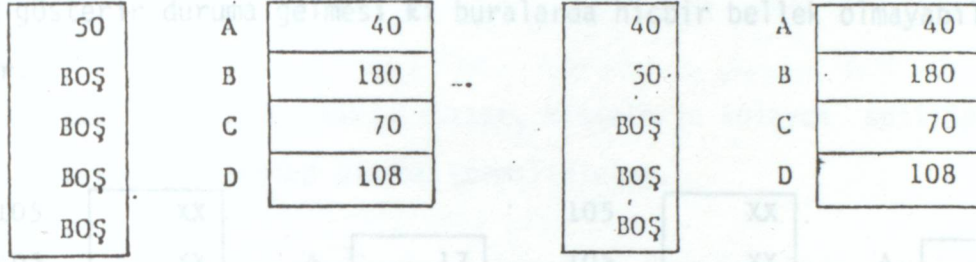
3.7. Yığın :

Yığın daha önce de belirtildiği gibi verilerin veya saklayıcı içeriklerinin geçici olarak saklandığı bir bellek bölümüdür. Buraya hem yazılması hem de okunması gerekeceğine göre belleğin RAM türü olması gerekir. Kullanım amaçları arasında kesme denetimi, altyordam bağlantıları, verilerin program denetimi altında geçici olarak saklanması sayılabilir. Örneğin, bilgisayarın dışardan gelen bir istek (kesme) üzerine yürütmekte olduğu programdan çıkıp başka bir programa atlaması gerekirse o andaki bütün gerekli bilgiler (saklayıcı içerikleri) yığında saklanır. Kesme üzerine atlanan program (kesme hizmet programı) bitirildiği zaman yığında saklı program sayısına tekrar geri dönülür ve bütün saklayıcılar kesmeden önceki duruma getirilerek ana programa devam edilir.

Yığında bilgiler son-giren ilk-çıkart (last-in first-out-LIFO) bir şekilde saklanır, yani bilgiler yığının sadece üstüne konulabilir veya üstünden alınabilir. Yığına bir bilgi iletilmesi, PUSH, yığından bilgi alınması ise POP veya PULL olarak adlandırılan komutlarla gerçekleştirilir. Şekil 3.10'da 5 sözcük kapasiteli bir yığına A, B, C ve D olarak adlandırılan dört saklayıcının içeriklerinin nasıl itilebileceğine ve alınabileceğine örnekler verilmiştir. Yığında başlangıçta bir sözcüğün 50 olduğunu, diğerlerinin boş olduğunu varsayarsak (Şekil 3.10) PUSH A komutu A saklayıcısının içeriğinin yığına Şekil 3.10 b'de gösterilen şekilde girmesini sağlayacaktır. Bir PULL C (veya POP C) komutu ise yığının en üstündeki 50 bilgisinin C saklayıcısına girmesi sonucunu doğurur (Şekil 3,10 c), PUSH A, PUSH B, PUSH D ve PULL B gibi komutlar dizisinin sonunda ise durum Şekil 3.10 d'de gösterildiği gibi olacaktır.

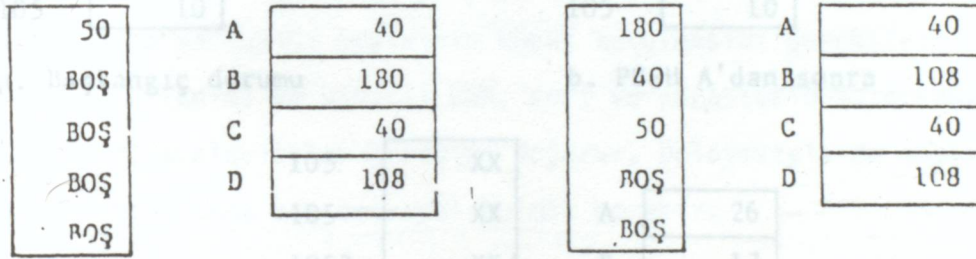
Gerçekte yığına bilgi itilmesi veya alınması sırasında yığındaki bilgiler Şekil 3.10'da gösterilen şekilde bir aşağıya kaymazlar veya bir yukarıya çıkmazlar. Tek değişiklik yığın göstericisinin gösterdiği bellek konumunda

olur. PUSH komutundan sonra yığın göstergisi otomatik olarak bir azalır. Böylece yığın göstergisi boş bir adresi gösterir. PULL işleminde ise yığın göstergisi önce otomatik olarak bir artar ve bu durumda gösterdiği konumdaki bilgi istenilen yere alınır.



a. Başlangıç durumu

b. PUSH A komutundan sonra



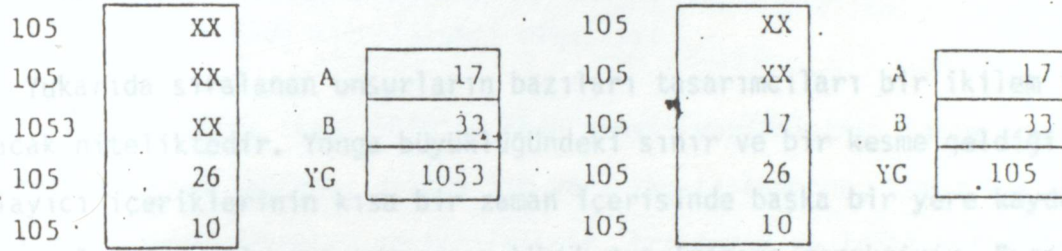
c. PULL C komutundan sonra

d. PUSH A, PUSH B, PUSH D ve PULL B komutlarından sonra

Şekil 3.10. Yığın kullanımına bir örnek.

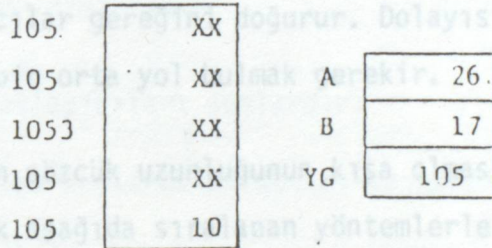
Yığın göstergisinin gösterdiği konum yine bir boş konum olmuş olur. Burada "boş konum" o bellek gözünde hiçbir bilgi olmadığı anlamına alınmamalıdır. Bir bellek gözünde flip-floplar daima 1 veya 0 durumunda olmak zorundadır. Boş konum deyimini oradaki bilginin "gereksiz" (redundant) olduğu anlamına kullanılmıştır. Şekil 3.11'de bir örnek verilmiş olup buradaki XX'ler gereksiz bilgileri göstermektedir.

Yığın programcıya birçok kolaylıklar sağlar. Fakat kullanımında dikkatli olmak gerekir. Yığın kullanımında yapılan hataların bulunması çok zor olabilir. Tipik olarak yapılan hatalar arasında yığından bilgilerin yanlış bir sırada alınması, yığına istenmeyen bilgilerin fazladan sokulması veya alınması, yığına çok fazla bilgi sokmaya çalışarak yığının taşmasına neden olunması (yığın göstericisinin yığın olarak ayrılmış bellek bölümünün altına veya üstünü gösterir duruma gelmesi ki buralarda hiçbir bellek olmayabilir) sayılabilir.



a. Başlangıç durumu

b. PUSH A'dan sonra



c. PULL B ve PULL A'dan sonra

Şekil 3.11. Yığın işlemleri sırasında yığının ve yığın göstericisinin durumuna bir örnek.

3.8. Mikroişlemci mimarisinin özellikleri

Mikroişlemcilerin mimarisi büyük bilgisayarlara göre birçok açıdan farklılıklar gösterir. Saklayıcıları ele alacak olursak aşağıda sıralanan nedenler mikroişlemci saklayıcılarının daha değişik bir mimariye sahip olmalarını gerektirir.

- Sınırlı yonga büyüklüğü. Bir tek-yonga mikroişlemcide saklayıcı ve taşıtlar dar ve sınırlı sayıda olmak zorundadır.

- Program için salt oku bellek kullanımı. Mikroişlemciler dolayısıyla programda adres veya veri saklayamazlar.

- Sınırlı yaz-okuy bellek

- Kısa sözcük uzunluğu. Bir bellek adresi birden fazla sözcük gerektirebilir.

- Kesmeli çalışma. Saklayıcılar, kesmelerin kolayca sezilip hizmet verilebilmelerine olanak vermelidirler.

3.9. Intel 8000 mikroişlemci mimarisi:

Yukarıda sıralanan unsurların bazıları tasarımcıları bir ikilem içine sokacak niteliktedir. Yonga büyüklüğündeki sınırlı ve bir kesme geldiği an saklayıcı içeriklerinin kısa bir zaman içerisinde başka bir yere kaydedilmesi zorunluluğu saklayıcı sayısının küçük tutulmasını gerektirir. Buna karşın ROM bellek kullanımı ve sınırlı RAM, veri ve adreslerin içlerinde saklanabileceği geçici saklayıcılar gereğini doğurur. Dolayısıyla da saklayıcı sayısı ve türü konusunda bir orta yol bulmak gerekir.

Mikroişlemcilerin sözcük uzunluğunun kısa olması adresleme işlemlerini zorlaştırır. Bu zorluk aşağıda sıralanan yöntemlerle ortadan kaldırılabilir.

- Değişik saklayıcı uzunluğu. Saklayıcılardan bazılarınun (program sayıcısı, bellek adres saklayıcısı, uçuş göstericisi, indis saklayıcısı) uzunluğu mikroişlemcinin sözcük uzunluğundan daha büyük yapılır.

- Saklayıcı çiftlerinin beraber kullanımı. Birçok mikroşlemcide bazı saklayıcılar tek tek veya adres ve uzun veriler için bir çift olarak beraberce kullanılabilir.

- Uzun indis saklayıcıları. Bazı mikroşlemcilerde bir adres saklayıcısı gibi kullanılabilen bir indis saklayıcısı vardır. Burada adresin tamamı saklanabilir. Indisli komutlarda bu adresten ne kadar ileri veya geri gidileceğini gösteren bir "öteleme" (offset) bilgisi bulunur.

Mikroişlemci mimarisinin bilgisayar mimarisinden ayrıldığı diğer bir nokta aritmetik-lojik birimidir. Mikroişlemcilerde ALU sadece basit aritmetik ve lojik işlemleri yapabilecek bir yapıda olup genellikle çarpma ve bölmenin bile yazılımla gerçekleştirilmesi yoluna gidilir. ALU'da genellikle tek bir taşıt vardır, operandlardan biri bir akümülatörden diğeri ise bir geçici saklayıcıdan alınır ve sonuç yine akümülatöre yerleştirilir. Buna karşın mikroişlemcilerin çoğunda bazı görevleri yerine getirebilecek özel devreler veya özel bir ROM bulunur. Ondalık (BCD) toplama ve çıkarma ROM'u bir örnek olarak verilebilir.

3.9. Intel 8080 mikroişlemci mimarisi:

Şekil 3.12'de Intel 8080'in öbek şeması verilmiştir. Sağda saklayıcı dizisi ve adres tamponu, ortada ise veri taşıtı tamponu, komut saklayıcısı ve komut çözücü devreler gösterilmiştir. Aritmetik ve lojik işlem devreleri, bayraklar, BCD işlemler için ondalık ayarlayıcı ROM, akümülatör ve geçici saklayıcılar solda yer almaktadır.

Intel 8080'in saklayıcıları şunlardır:

- B, C, D, E, H ve L olarak adlandırılan herbiri 8 bitlik 6 genel amaçlı saklayıcı.
- 16 bitlik bir yığın göstericisi.
- 2 adet 8 bitlik geçici saklayıcı (W ve Z)

Genel amaçlı 6 saklayıcı ikişer ikişer 16 bitlik 3 saklayıcı olarak da kullanılabilir. Bu durumda B, D ve H daha önemli bayt bilgiyi taşır ve saklayıcı çiftleri bu adları taşırlar.

Saklayıcı çifti H (H ve L saklayıcıları) bir birincil bellek adres saklayıcısı görevini görür. Bu saklayıcı çiftinin gösterdiği bellek konumu bir genel amaçlı saklayıcı olarak kullanılabilir. Yalnız MIB'nin buraya ulaşması daha uzun bir zaman alır, Diğer saklayıcı çiftleri de birer bellek adres

saklayıcısı olarak kullanılabilirler. Fakat, bunların gösterdiği bellek konumlarındaki verinin üzerinde yapılabilecek işlemler sınırlıdır, yalnız akümülatöre ve akümülatörden yükleme yapılabilir.

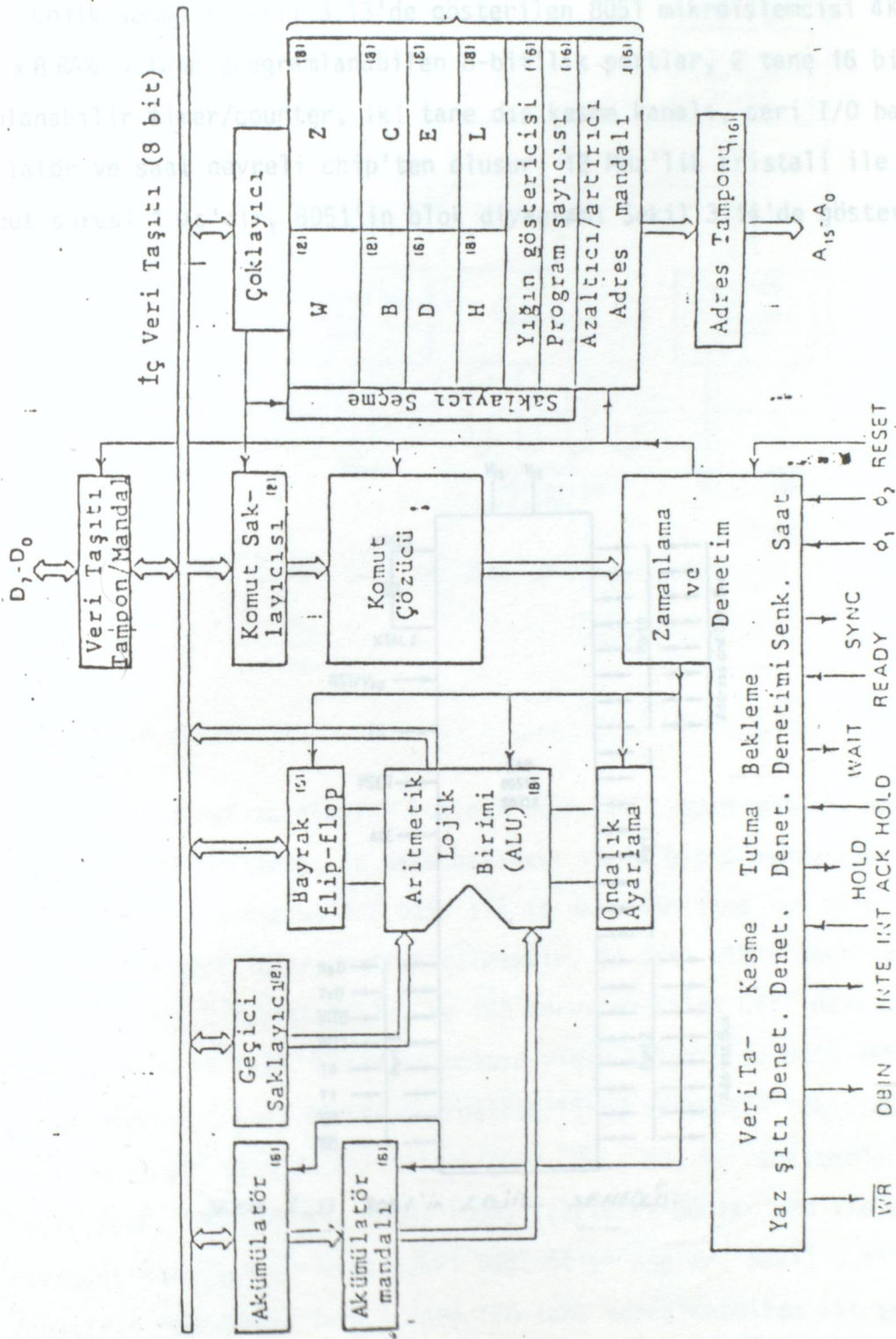
Saklayıcıların kendi aritmetik kolaylıkları vardır, gerek saklayıcı çiftleri, gerekse yığın göstericisi ve program sayıcısı üzerinde W ve Z saklayıcıları aracılığı ile akümülatör ve ALU kullanımı gerekmeden çeşitli işlemler yapılabilir, örneğin bir arttırılabilir veya azaltılabilirler.

16 bitlik yığın göstericisi RAM yığınının en son bellek konumunun adresini (en düşük adresini) içerir. Yığından bir bilgi alınmasından sonra gösterici otomatik olarak bir artar veya yığına bir bilgi itilmesinden önce azalır. Yığın büyük bir adresten küçük bir adrese doğru büyür.

8080'de komutlar 8 bitlik komut saklayıcısı ve komut çözücüsünde işlenir. Komutlar komut saklayıcısına bir tampon aracılığı ile veri taşıtımdan yüklenir.

Aritmetik ve lojik işlemler 8 bitlik bir ALU, bir ondalık ayarlama ROM'u, beş bayrak flip-flopu, bir akümülatör (saklayıcı A) ve bir geçici saklayıcıdan oluşan bölümde yapılıır. ALU'da toplama, çıkarma ve 4 temel lojik işlemi (VE, VEYA, DAR VEYA ve DEĞİLİşlemleri) ile kaydırma gerçekleştirilebilir. Bir operand daima akümülatörden, diğeri ise geçici saklayıcıdan alınır ve sonuç akümülatöre yerleştirilir. Geçici saklayıcı z genel amaçlı saklayıcının herhangi birinden veya HL çiftinin gösterdiği bellekten 8 bitlik iç taşııt aracılığı ile yüklenebilir. Ondalık ayarlama ROM'u BCD toplama işlemlerinde gerekli düzeltmeleri yapmakta kullanılır.

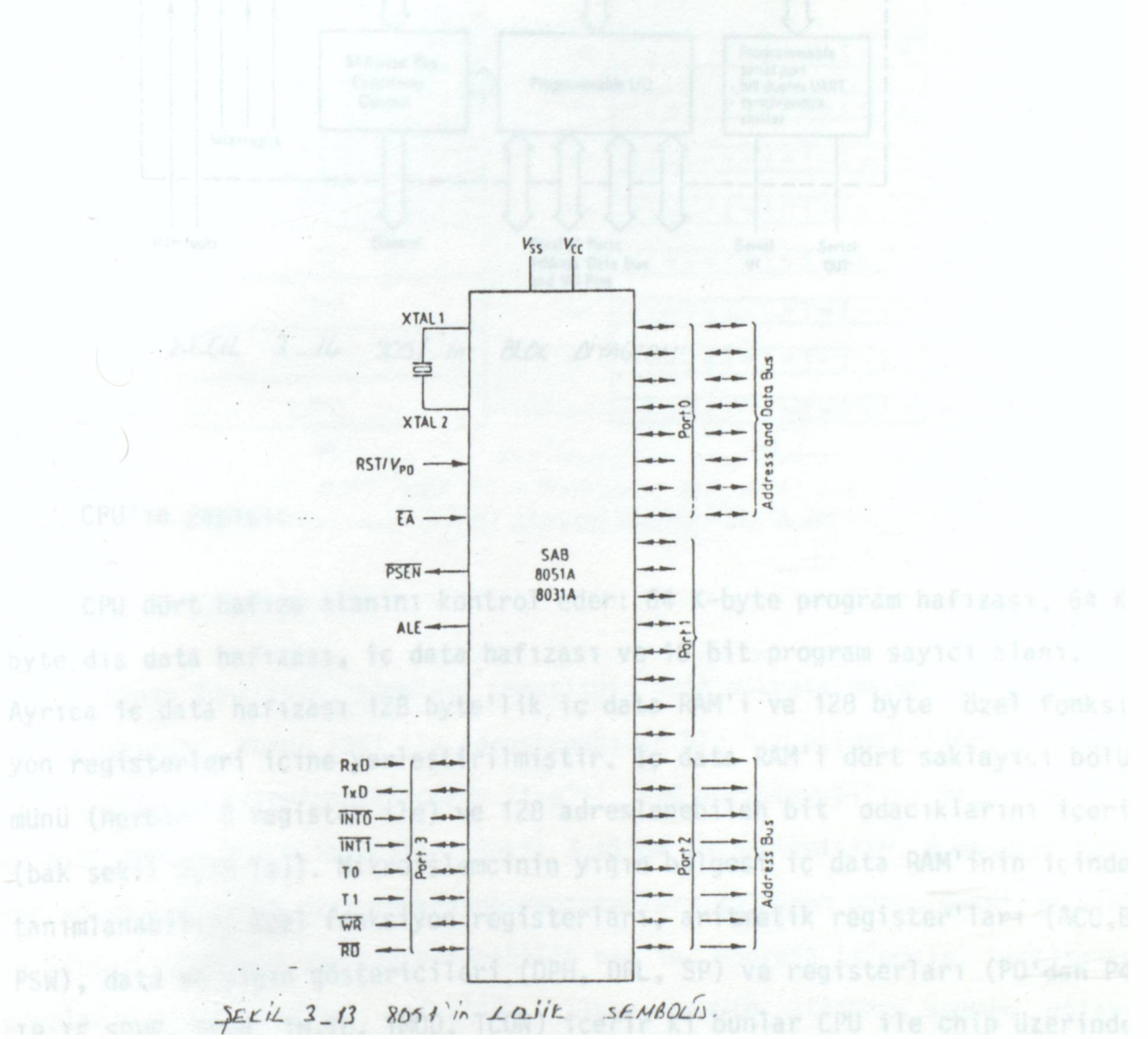
8080'deki bayraklar ELDE, SIFIR, İŞARET, PARİTE (çift) ve YARIM ELDE (auxiliary veya half carry) bayraklarıdır. İkincinin tümlevi aritmetik işlemleri için bir TAŞMA bayrağı yoktur.

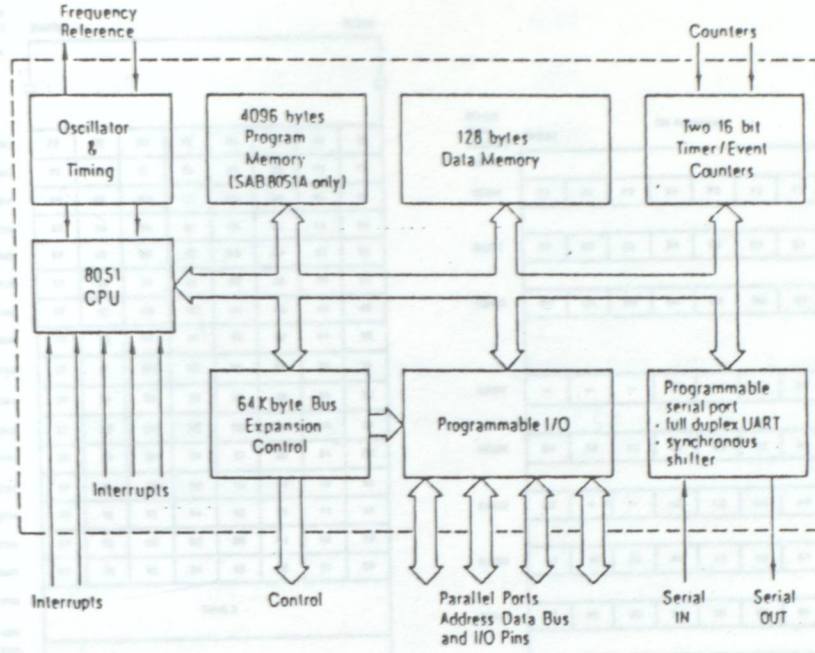


Şekil 3.12. Intel 8080'in öbek şeması.

3.10. 8051 Mikroişlemci Mimarisi:

Lojik sembolü Şekil 3.13'de gösterilen 8051 mikroişlemcisi 4K x 8 ROM 128 x 8 RAM 4 tane programlanabilen 8-bit'lik portlar, 2 tane 16 bit'lik programlanabilir timer/counter, iki tane dış kesme kanalı, seri I/O bağlantıları osilatör ve saat devreli chip'ten oluşur. 12 MHz'lik kristali ile 8051'in komut süresi 1 μ s'dir. 8051'in blok diyagramı Şekil 3.14'de gösterilmiştir.





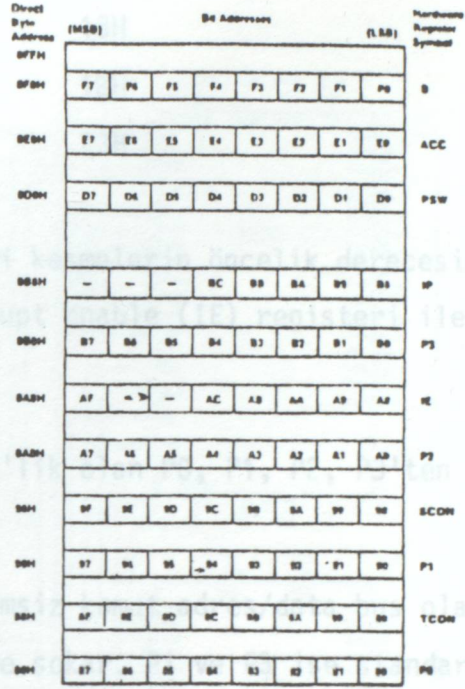
ŞEKİL 3-14 8051'in BLOK DİYAGRAMI

CPU'in yapısı:

CPU dört hafıza alanını kontrol eder: 64 K-byte program hafızası, 64 K-byte dış data hafızası, iç data hafızası ve 16 bit program sayıcı alanı. Ayrıca iç data hafızası 128 byte'lık iç data RAM'i ve 128 byte özel fonksiyon registerleri içine yerleştirilmiştir. İç data RAM'i dört saklayıcı bölümünü (herbiri 8 register ile) ve 128 adreslenebilen bit odacıklarını içerir (bak şekil 3.15 (a)). Mikroişlemcinin yığın bölgesi iç data RAM'inin içinde tanımlanabilir. Özel fonksiyon registerları, aritmetik register'ları (ACC,B, PSW), data ve yığın göstericileri (DPH, DPL, SP) ve registerları (P0'dan P4'e, IP,IE,SBUF, SCON, TH,TL, TMOD, TCON) içerir ki bunlar CPU ile chip üzerindeki çevresel fonksiyonlar arasındaki bağlantıyı sağlar. Şekil 3.15 (b)'deki özel fonksiyon registerlarının içinde 128 tane adreslenebilen bit vardır.



(a)



(b)

ŞEKİL 3-15 8051 MICROBİYOLU AYRILMIŞ BIT ADRES HAVİTİMİ:
 (a) DATA RAM ADRES ALANI (b) ÖZEL FONKSİYON REGISTER BIT ADRES ALANI

Boolean işlemci:

Boolean fonksiyon işlemleri kapasitesi 8051 mikroişlemcisinin gerekli bir parçasıdır. Komut seti ile adreslenebilen bir bit işlemcisidir, onun akümülatörü (PSW register'ındaki carry flag'ı), bit adresleyebilen data RAM'i ve özel fonksiyon saklayıcıları Şekil 3.15'de gösterilmiştir. 8 parçaya bölünmüş adreslere sahip özel fonksiyon registerları doğrudan adreslenebilen bitleri kapsar. Herhangi bir adreslenebilen bit'in, Boolean işlemcisi tarafından grupların bit operasyonu, sıfırlama, atlama komutu, atlamama komutu, atlayıp sonra silme komutu ve bir yerden başka bir yere aktarma işlemleri yerine getirilir. Boolean işlemcisi herhangi bir adreslenebilen bit ile carry flag'ı arasında sonucun carry flag'ına döneceği şekilde lojik ve/veya'nın bit operasyonunu yerine getirir.

Kesme sistemi : 8051'in ikisi iç ve üçü dış olmak üzere beş tane aktif kesici vardır.

Kaynak	Adres Başlangıcı
Dış istek 0 (INT0)	03H
İç timer/counter 0 (T0)	0BH
Dış istek 1 (INT1)	13H
İç timer/counter 1 (T1)	1BH
İç seri port	23H

Interrupt priority (IP) registeri kesmelerin öncelik derecesini hesaplar. Kesicilere kısmen veya tamamen interrupt enable (IE) registeri ile olanak sağlanabilir veya sağlanamaz.

I/O portları= 8051 herbiri 8 bit'lik olan P0, P1, P2, P3'ten oluşan 32 I/O hattına sahiptir.

P0 portunu; karşılaştırılmış önemsiz komut adres/data bus olarak, P2 portunu da; önemli komut olarak işleme sokar. P1 ve P3 ise standart I/O olarak kullanılır. P3'ün 8 hattı da dış kesme özel komutları, sayıcı girişleri, 2 seri data hattı (RXD, TXD) ve 2 tane oku/yaz uçları mevcuttur.

Timer/couter= Mikroişlemci zaman aralıklarının ölçülmesi, darbe genişliği, olayların sayılması ve periyodik kesmelere neden olmak için 2 tane bağımsız 16 bit'lik timer/up-counter'a sahiptir.

Mode 0 : 8 bit'lik timer

Mode 1 : 16-bit timer/counter

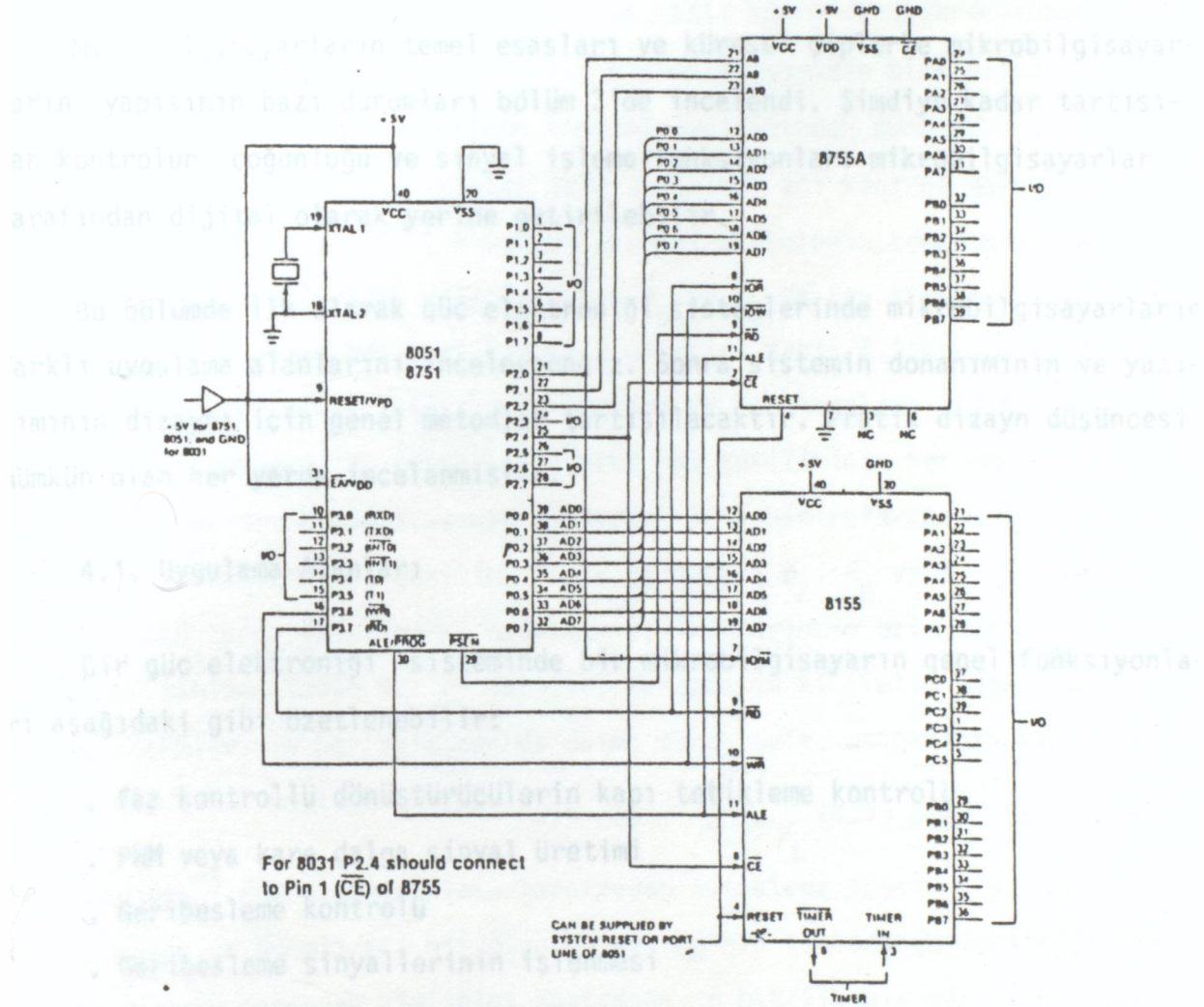
Mode 2 : 8-bit otomatik yeniden yüklenen timer/counter

Mode 3 : 8-bit timer/counter

Timer/counter'in işlem durumları özel fonksiyon saklayıcı grubu altında TMOD ve TCON saklayıcıları ile kontrol edilirler.

8051 sistemi: 8051 mikroişlemcisi 8755 ve 8155 çipleriyle genişletilebilir. Şekil 3.16 8755 ve 8155 çiplerinin kullanımıyla 3 çipli bir mikro-bilgisayar sistemini gösterir. Dış ROM, RAM, timer ve I/O sistem kapasitesini genişletir. P0 portunun seçilmiş adresinin data bus'ü ALE sinyoluçusu tarafından ayrıştırılır. Aynı ALE hattı EPROM programlaması için program

darbelerini beslemek için kullanılır.



ŞEKİL 3-16 8051 ÜG-CHIP'LI MICROBİLGİSAYAR SİSTEMİ

Yazılım programları: 8051 aşağıdaki yazılım paketleri tarafından programlanır.

- . ASM-51 macro assembler
- . COMV-51: 8048 assembly dil kaynak kodunu 8051 assembly dil kaynak koduna dönüştüren program
- . RL-51 : bağlayıcı ve yeniden yerleştirici program
- . PL/M-51

BÖLÜM 4

MİKROBİLGİSAYAR UYGULAMASI

Mikrobilgisayarların temel esasları ve küresel çiplerle mikrobilgisayarların yapısının bazı durumları bölüm 3'de incelendi. Şimdiye kadar tartışılan kontrolün çoğunluğu ve sinyal işleme fonksiyonları mikrobilgisayarlar tarafından dijital olarak yerine getirilebilir.

Bu bölümde ilk olarak güç elektroniği sistemlerinde mikrobilgisayarların farklı uygulama alanlarını inceleyeceğiz. Sonra sistemin donanımının ve yazılımının dizaynı için genel metodlar tartışılacaktır. Pratik dizayn düşüncesi mümkün olan her yerde incelenmiştir.

4.1. Uygulama Alanları

Bir güç elektroniği sisteminde bir mikrobilgisayarın genel fonksiyonları aşağıdaki gibi özetlenebilir:

- . faz kontrollü dönüştürücülerin kapı tetikleme kontrolü
- . PWM veya kare dalga sinyal üretimi
- . Geribesleme kontrolü
- . Geribesleme sinyallerinin işlenmesi
- . Ardışıl kontrol
- . İzleme ve ikaz
- . Yanlışlık ve hatayı bulan yöntemler
- . Çeşit hesaplama ve kontrol

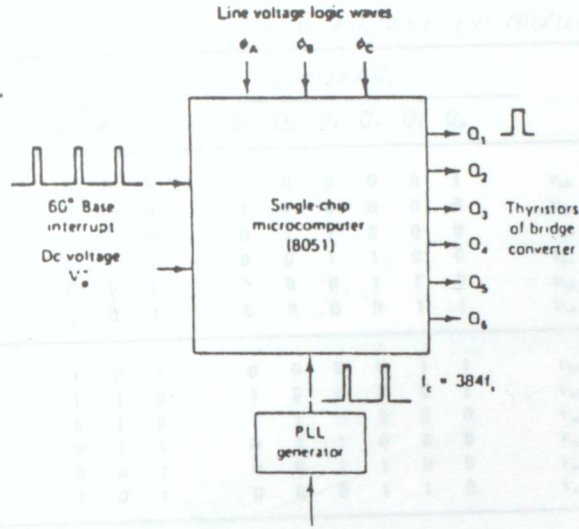
Bir güç elektroniği sisteminde bazı mikrobilgisayar fonksiyonları aşağıdaki gibi tanımlanabilir:

Kapı Tetikleme Kontrolü:

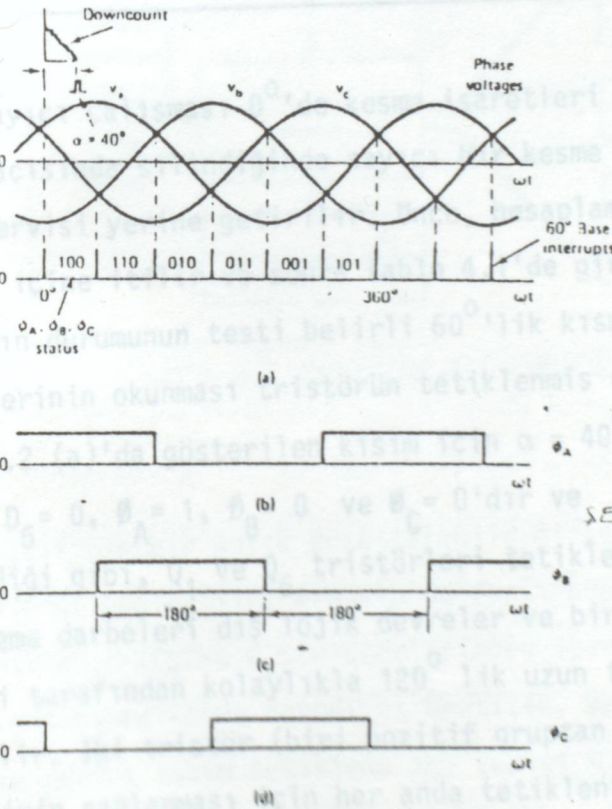
Faz kontrollü dönüştürücüler için kapı kontrol şemasının bir tanesi analog/dijital donanım kullanımıyla 1 numaralı referansın 3.bölümünde tanımlan-

mıştır. Burada, mikrobilgisayar temelli iki tip montaj tanımlanacaktır. Kapı tetikleme kontrolü tek chipli bir mikrobilgisayar tarafından yerine getirilebilir, ana kontrol mikrobilgisayarında ya LSI chipinin veya VLSI chipinin bir fonksiyonu olabilir. Şekil 4.1 bir üç fazlı köprü dönüştürücüsünün kapı tetikleme kontrolü için tek chipli bir mikrobilgisayarın blok diyagramını gösterir. Mikrobilgisayar geribesleme kontrol çeviriminden dönüştürücü gerilim komutu V_d^* alır ve onu altı tristör için tetikleme açısı kontrol darbelerine çevirir. Mikrobilgisayar 60° lik kesik işaretli darbelerin senkronize hat gerilimini, hat gerilimi lojik dalgaları θ_A , θ_B ve θ_C ve faz kitlemeli çevirim generatörü tarafından beslenen bir saat girişini Şekil 4.1'de gösterildiği gibi alır. 60° lik kesik işaretlerin üretimi ve hat gerilimi lojik sinyalleri Şekil 4.2'de gösterilir. Kesik bir işaret hat geriliminin her geçiş noktasında üretilir ve tetikleme açısının gecikmesi için bir referans noktası sağlar. 60° lik bir aralıkta hat gerilimi lojik dalgaları θ_A , θ_B ve θ_C nin durumu tetiklenmesi için tristörleri özleştirir. Tristörlerin özleştirilmesi için düzenleme tablosu Tablo 4.1'de verilir. Farzedelim ki iletim doğrultma ve evirme konumlarının her ikisinde de daima sürekli, dc gerilim komutu V_d^* V_L 'nin etkin hat gerilimi olduğu $\alpha = \cos^{-1} \frac{V_d^*}{1.35 V_L}$ (4.1) oranı yeterli olan ayrı bir \cos^{-1} düzenleme tablosu tarafından tetikleme açısı α 'ya dönüştürülür. α açısı en önemli iki bit olan D_7 ve D_6 'nın tabloda gösterildiği gibi 60° 'lik açısal parçanın kimliğini saptadığı 8 bit'lik bir sözcüktür. İlk altı bit (D_5-D_0) maksimum 60° için α açısının şiddetini verir (dolayısıyla, iki nokta arasında kaydedilen en küçük uzaklık her bit için $60/(2^6-1) = 0,95^\circ$ dir). Daha küçültülmek istenirse, α açısı için daha büyük bit hacmi seçilmelidir.

Şekil 4.4 dönüştürücünün tetikleme açısı kontrolü için bir akış şemasını gösterir. Hesaplama devri kapı tetikleme kontrolünü içerir ve ana program kesik işaret sinyalleriyle her 60° başlar. Tetikleme açısı \cos^{-1} tablosunun kullanımıyla V_d^* komutundan her 60° lik aralıkta belirlenir. Kesik işaretin her anında, mikrobilgisayar α açısını geri sayıcıya yükler ve ana programa



ŞEKİL 4-3 KAPI TETİKLEME KONTROLÜ İÇİN KULLANILAN 8051 MİKROBİLGİSAYARININ BLOK DİYAGRAMI.



ŞEKİL 4-2

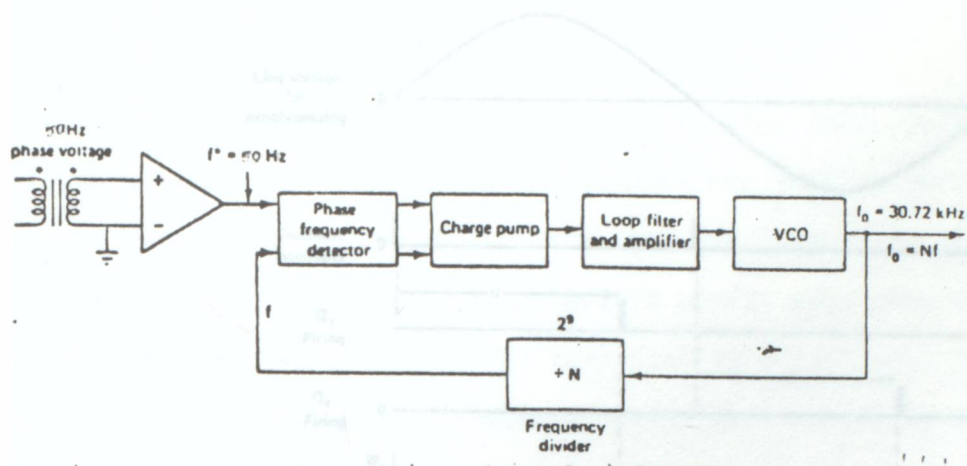
(a) 60° TEMEL PERİYOD
SINUSALLENİN ÜZEMENİ
(b) ϕ_A , (c) ϕ_B , (d) ϕ_C
DALGALARININ ÜZEMESİ.

girer. Geri sayıcı f_s 'in hat frekansı ve $N = 384$ olduğu saat frekansının $f_c = N f_s$ olduğu PLL generatörü tarafından saat darbeleri üretir. (Şekil 4.3'e bakınız). Hat frekansındaki her değişim f_c 'deki değişimin yerini tutarak akseder ve bundan dolayı α açısındaki akış elimine edilir. $N = 384$ seçimi her 60° lik aralıkta 64 darbe verir ve bundan dolayı α açısı farkına

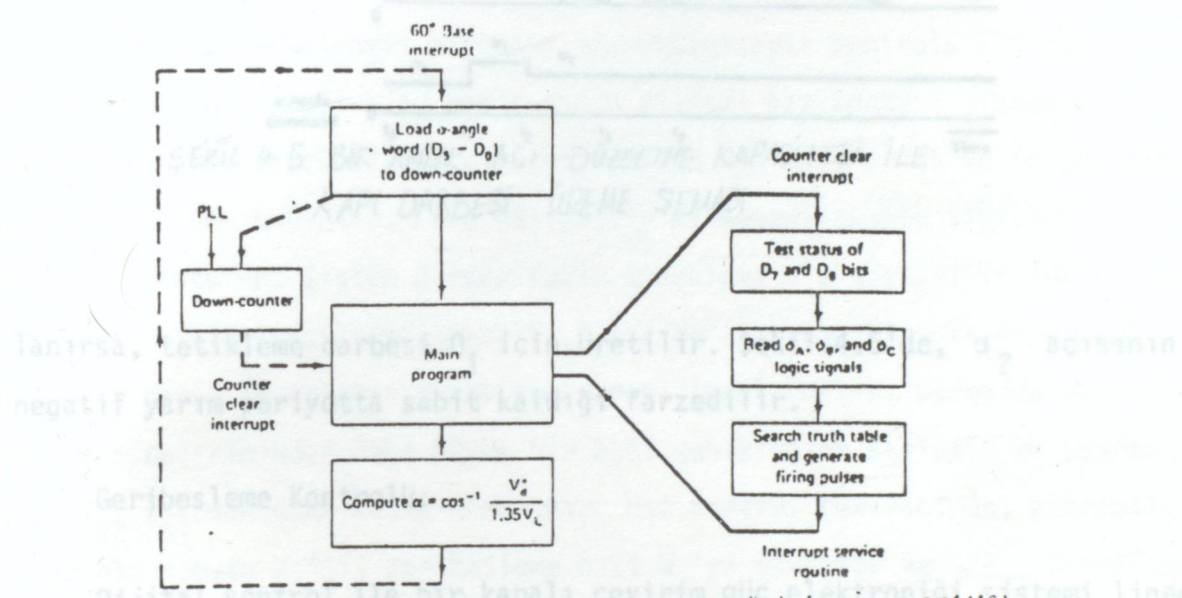
TABLO 4-1 TETİKLEME AÇISINDA KONTROL İÇİN DOĞRULUK TABLOSU

GİRİŞLER			ÇIKIŞLAR						AÇI BÖLGESİ	
D_1	D_6	ϕ_A ϕ_B ϕ_C	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6		
0	0	1 0 0	1	0	0	0	0	1	V_{ab}	0-60°
0	0	1 1 0	1	1	0	0	0	0	V_{ac}	
0	0	0 1 0	0	1	1	0	0	0	V_{bc}	
0	0	0 1 1	0	0	1	1	0	0	V_{ca}	
0	0	0 0 1	0	0	0	1	1	0	V_{cb}	
0	0	1 0 1	0	0	0	0	1	1	V_{ba}	
0	1	1 0 0	0	0	0	0	1	1	V_{cb}	60-120°
0	1	1 1 0	1	0	0	0	0	1	V_{ab}	
0	1	0 1 0	1	1	0	0	0	0	V_{ac}	
0	1	0 1 1	0	1	1	0	0	0	V_{bc}	
0	1	0 0 1	0	0	1	1	0	0	V_{ca}	
0	1	1 0 1	0	0	0	1	1	0	V_{cb}	
1	0	1 0 0	0	0	0	1	1	0	V_{ca}	120-180°
1	0	1 1 0	0	0	0	0	1	1	V_{cb}	
1	0	0 1 0	1	0	0	0	0	1	V_{ab}	
1	0	0 1 1	1	1	0	0	0	0	V_{ac}	
1	0	0 0 1	0	1	1	0	0	0	V_{bc}	
1	0	1 0 1	0	0	1	1	0	0	V_{ba}	

uyar. Sayıcı çalışması 0° 'de kesme işaretleri için Şekil 4.2 (a)'da çizilmiştir. α açısında silindiğinde sayıcı bir kesme üretir ve sonra her zamanki kesme servisi yerine getirilir. Önce, hesaplama için kullanılan registerler yığının içine itilir ve sonra tablo 4.1'de giriş sinyalleri test edilir. D_7 ve D_6 'nın durumunun testi belirli 60° 'lik kısım yönetir ve ϕ_A , ϕ_B ve ϕ_C lojik sinyallerinin okunması tristörün tetiklenmiş olduğunu belirler. Örnek olarak, Şekil 4.2 (a)'da gösterilen kısım için $\alpha = 40^\circ$ olduğunda, sinyallerin durumu $D_7 = 0$, $D_6 = 0$, $\phi_A = 1$, $\phi_B = 0$ ve $\phi_C = 0$ 'dır ve bundan dolayı gerçek tablonun gösterdiği gibi, Q_1 ve Q_6 tristörleri tetiklenmiş olmalıdır. α açısında kısa tetikleme darbeleri dış lojik devreler ve bir yüksek frekanslı işaretin geçirilmesi tarafından kolaylıkla 120° lik uzun tetikleme darbe trenine dönüştürülebilir. İki tristör (biri pozitif gruptan ve diğeri negatif gruptan) akım iletiminin sağlanması için her anda tetiklenir. Hat gerilim kaynağı her kısımda tabloda gösterilen çıkış akımına katkıda bulunur. $\alpha = 40^\circ$ ve sabit olduğunda, yalnızca çizelgenin 1/3'ü üzerindeki kısım söz konusu edilmelidir. Her zamanki kesme servisinin tamamlanmasının üzerine ana programı yerine getirmesi başlar. Bu tetikleme kontrol şemasında, maksimum gecikme tetikleme açısının geciktirilmesi için 60° dir, çünkü geri sayıcı bir kez yüklenir ve tetikleme açısı kontrolsüzdür.

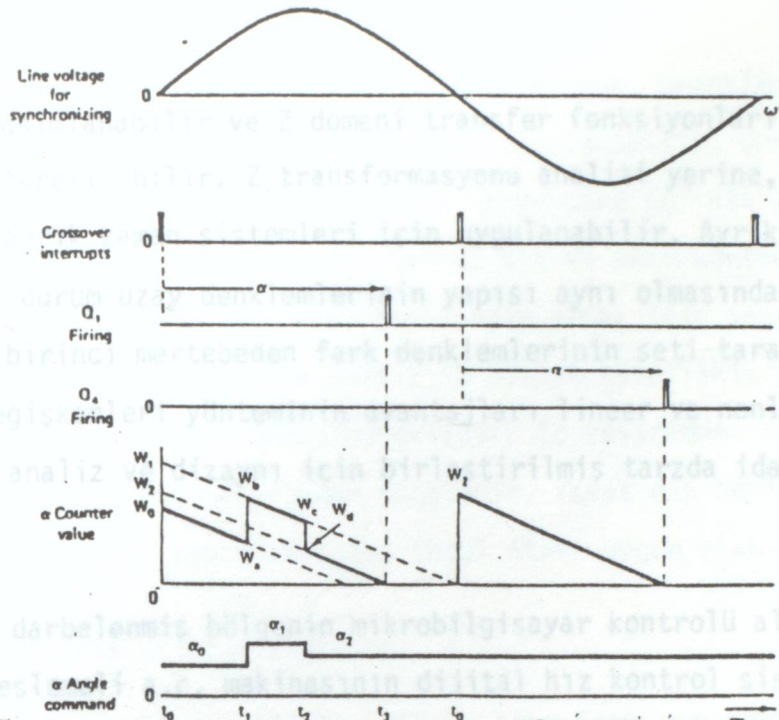


ŞEKİL 4-3 FAZ KİLİTLEMELİ GEVİRİM (PLL) FREKANS SENTEZ EDİCİSİ



ŞEKİL 4.4 TETİKLEME AÇI KONTROLÜ İÇİN AKIŞ ŞEMASI

α açısının bir anlık düzeltilebildiği kapı darbeleri üretim şeması Şekil 4.5'de gösterilir. Prensib üç fazlı köprü dönüştürücüsünün bir bacağı için açıklanır (Q_1 ve Q_4 tristörlerinden ibaret olan). Hat gerilimi V_{ab} sıfırı aştığında kesme darbeleri üretilir. Bu noktada, mikrobilgisayar α_0 açısının yerini tutan tetikleme açısı verisi W_0 'ı geriye sayıcıya gönderir. Tetikleme açısı komutu t_1 anında α_0 'dan α_1 'e değişirse, mikrobilgisayar sayıcıdan mevcut değer W_a 'yı okur, yeni değer $W_b = W_a + (W_1 - W_0)$ 'ı hesaplar ve sayıcıyı tekrar yükler. Farzedilir ki görev sayıcının ardarda saat darbeleri içinde tamlanır. Öyle ki onun çalışması etkilenmez. Tetikleme açısı komutu t_2 anında α_2 'ye değişirse, sayıcı hafızası yeni değer $W_d = W_c - (W_1 - W_2)$ tarafından bin anda düzeltilir. Sayıcı t_3 anında α açısı istendiğinde sıfır-



ŞEKİL 4.5 BİR ANLIK AĞI DÜZELTME KAPASİTESİ İLE KAPI DARBESİ ÜREME ŞEMASI

lanırsa, tetikleme darbesi Q_1 için üretilir. Şekil 4.5'de, α_2 açısının negatif yarım periyotta sabit kaldığı farzedilir.

Geribesleme Kontrolü:

Dijital kontrol ile bir kapalı çevirim güç elektroniği sistemi lineer ya da nonlinear olabilen bir ayrık zaman sistemidir. Dijital hesaplamada periyodik örneklemeden ve güç yarı iletken aletlerinin anahtarlanmasından dolayı ayrık zaman doğası yükselir. Örnekleme veya anahtarlama aralığı sistemin cevap zamanı ile kıyaslanırsa (tipik olarak 10 veya daha fazla etken tarafından) ayrık zaman etkisi ihmal edilebilir. Böyle bir durumda, lineer sistem laplace transfer fonksiyonu tarafından belirtilebilir ve Bode veya Nyquist metodu sistemin kararlı çalışması için uygulanabilir. Örnekleme zamanı T_s için transfer fonksiyonunda ($e^{-T_s s}$) gecikmesiyle taşıma analizde daha iyi duyarlılık verecektir. Cevabın örnekleme zamanına daha küçük oranı için, ayrık zaman etkisi analizde düşünülmalıdır. Bir lineer ayrık zaman sistemi Z-transformasyonu tarafından analiz edilebilir. Z transformasyonunun ayrık zaman sistemine rolü Laplace transformasyonun sürekli sisteme rolünün benzeridir. Ayrık zaman sisteminin dinamiği zaman domesinde fark denklemler

Çok çevirimli bir geribesleme kontrol sisteminde, örnekleme zamanları aynıysa, Z-transformasyon analizi kolaylıkla uygulanabilir. Örnek olarak, bir dc motoru kontrol eden bir 60 hz'lik köprü konvertörü 60^0 'nin örnekleme aralığına sahiptir (dolayısıyla, 2.77 ms). Burada hız ve akım kontrol çevirimlerinin her ikisi de aynı örnekleme aralığına sahip olmak için senkronize olabilirler. Birden fazla örnekleme ile analiz ve dizayn genellikle çok karmaşıktır ve bilgisayar similasyon çalışması gereklidir. İç çevirimde olan yaklaşım analizi Z-transformasyonu tarafından incelenir, fakat dış çevirimin çalışması için iç çevirimin ayrıık zaman etkisini ihmal etmek uygun olabilir.

Kompanzatorların dijital araçları:

Kontrol çevirimleri genellikle Laplace transformasyonu fonksiyonunun formunda verilen PID, PI veya geciktirici (lag-load) kompanzatorleri kapsar. Mikrobilgisayar araçları için, onları fark denklemleri formunda zaman domenine dönüştürmeleri gereklidir. Bir PI kompanzatorünü transfer fonksiyonu ile düşünün:

$$\frac{Y(S)}{X(S)} = K_1 + \frac{K_2}{S} \quad (4.2)$$

veya

$$SY(S) = K_2 X(S) + K_1 SX(S) \quad (4.3)$$

Örnekleme zamanı T_s küçükse, türev sınırlı fark formunda belirlenebilir ve bundan dolayı denklem (4.3) N ve N+1'in ardıl örnekleme anları olduğu,

$$\frac{Y(N+1) - Y(N)}{T_s} = K_2 X(N) + K_1 \frac{X(N+1) - X(N)}{T_s} \quad (4.4)$$

olarak yazılabilir. Denklem (4.4),

$$Y(N+1) - Y(N) = K_2 T_s X(N) + K_1 X(N+1) - K_1 X(N)$$

veya

$$Y(N+1) = Y(N) + K_1 X(N+1) + (K_2 T_s - K_1) X(N) \quad (4.5)$$

olarak yazılabilir. (4.5) fark denklemini durum değişkenleri formunda Z(N)'in

durum deęiřkeni, $A = 1$, $B = K_2 T_s$, $C = 1$ ve $D = K_1$ olduęu,

$$Z(N+1) = A Z(N) + B X(N) \quad (4.6)$$

$$Y(N) = C Z(N) + D X(N) \quad (4.7)$$

olarak izah edilebilir. (4.6) ve (4.7) denklemlerinin dijital araları Őekil 4.7'deki blok diyagramında verilir. Hesaplamanın akıř diyagramı,

$$X(N) K_2 T_s + Z(N) = Z(N+1)$$

$$Z(N+1) - Z(N) + X(N) K_1 = Y(N) \quad (4.8)$$

olarak zetlenebilir. Pratikte, kazanç sabitleri K_1 ve K_2 deney tarafından hassas ayarlanabilen yazılım parametreleri olur.

(Geciktirici-konpanzator iin, transfer fonksiyonu;

$$\frac{Y(S)}{X(S)} = K \frac{1 + \tau_1 \cdot S}{1 + \tau_2 \cdot S} \quad (4.9)'dir.$$

Transfer fonksiyonu ařaęıdaki gibi kullanılabilir:

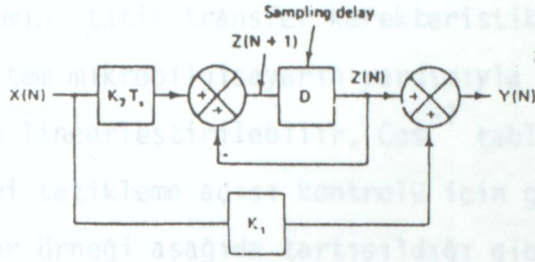
$$Y(S) + \tau_2 \cdot S Y(S) = K X(S) + K \tau_1 S X(S)$$

veya

$$S Y(S) = - \frac{1}{\tau_2} Y(S) + \frac{K}{\tau_2} X(S) + K \frac{\tau_1}{\tau_2} S X(S) \quad (4.10)$$

(4.10) denklemi fark denklemine,

$$Y(N+1) = \left(1 + \frac{T_s}{\tau_2}\right) Y(N) + K \frac{\tau_1}{\tau_2} X(N+1) + K \left(\frac{T_s}{\tau_2} - \frac{\tau_1}{\tau_2}\right) X(N) \quad (4.11)$$



ŞEKİL 4-7

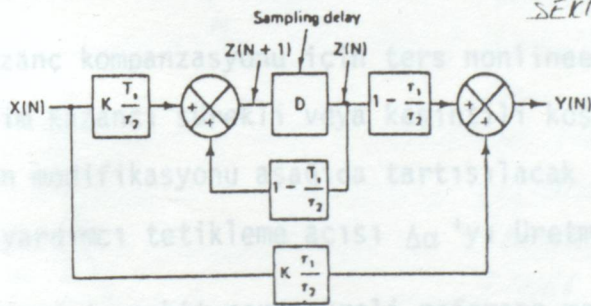
PI KOMPANZATÖRÜNÜN
DİJİTAL OLARAK
YERİNE GETİRİLMESİ.

olarak dönüştürülebilir. (10.11) denklemi durum değişkenleri formunda

$$Z(N+1) = \left(1 - \frac{T}{\tau_2}\right) Z(N) + \frac{KT}{\tau_2} X(N) \quad (4.12)$$

$$Y(N) = \left(1 - \frac{\tau_1}{\tau_2}\right) Z(N) + \frac{K \tau_1}{\tau_2} X(N) \quad (4.13)$$

olarak yazılabilir. (4.12) ve (4.13) denklemleri Şekil 4.8'de gösterildiği gibi blok diyagramında temsil edilebilir.



ŞEKİL 4-8

FAZ GEÇİKTİRİCİ
KOMPANZATÖRÜN
DİJİTAL OLARAK
YERİNE GETİRİLMESİ.

Fonksiyonun Sınıflandırılması:

Bir paralel çevirimli geribesleme kontrol sisteminde, pozisyon, hız, akım ve akı gibi kontrol değişkenlerinin hareket mesafeleri sınırlandırılmalıdır. Her sinyal komutunun limit değerleri önceden hesaplanmalıdır ve hafızada depolanmalıdır. Bu limit değerler gerekirse çalışma koşullarına kolaylıkla uygun yapılabilir.

Lineerleştirme:

Sistemin statik transfer karakteristikleri nonlineer ve tahmin edilebilirse, sistem mikrobilgisayarın yardımıyla ters nonlinear fonksiyonun üretimi tarafından lineerleştirilebilir. Cos^{-1} tablosu tarafından nonlinear kompanzasyon yöntemi tetikleme açısı kontrolü için gösterilmişti. Lineerizasyon probleminin diğer örneği aşağıda tartışıldığı gibi faz kontrollü dönüştürücünün kesintili çalışmasıdır.

Dönüştürücünün Kesintili Çalışması:

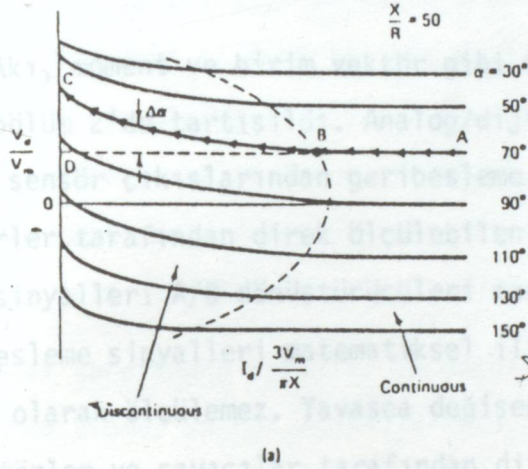
Faz kontrollü dönüştürücü özellikle yükün zıt emf tipiyle kesintili iletim konumunda çalışabilir. Sürekli iletimde, dönüştürücü transfer karakteristikleri değişik çalışma noktalarında değişken kazancı vermesiyle nonlinear olur. Kapalı çevrim akım kontrolü ile, çevirim kazancı sürekli iletim için tasarlanırsa, iletim kesintili olduğunda, çevirim kazancı cevap süresinin yavaşlamasıyla bozulur. Kesintili iletimde nonlinearlık aşağıdaki metodların bir tanesi tarafından giderilebilir:

- . Daha hızlı cevap zamanı ile bir iç gerilim kontrol çevrimi sağlamak
- . Kazanç kompanzasyonu için ters nonlinear tablo sağlamak öyle ki sistemin çevirim kazancı sürekli veya kesintili koşullara aldırılmayarak sabit kalır. Bu metodun modifikasyonu aşağıda tartışılacak olan nonlinearlığı kompanze etmek için yardımcı tetikleme açısı $\Delta\alpha$ 'yı üretmektir.
- . Düzeninin sabit parametrelili referans modelini izlemek zorunda olduğu uygulanabilir referans modeli kontrol (MRAC) sistemi sağlamaktır.

Şekil 4.9 (a) yük parametresi XIR'nın sabit olduğu farz edilen sürekli ve kesintili iletim için zıt emf yükü ile üç fazlı köprü dönüştürücüsünün yük karakteristiklerini gösterir. Örnek olarak iletim B noktasında kesintili oluncaya kadar emf sayıçısının artırılması ile dc akımın I_d olduğu sabit $\alpha = 70^\circ$ de sürekli iletim durumu yavaş yavaş azaltılır. Sürekli iletimde V_d d.c. gerilimi yük koşulundan bağımsızdır, fakat B noktasından C noktasına, V_d I_d 'deki azalma ile artar. V_d gerilimi kompanzasyon açısı $\Delta\alpha$ 'nın eklenmesi

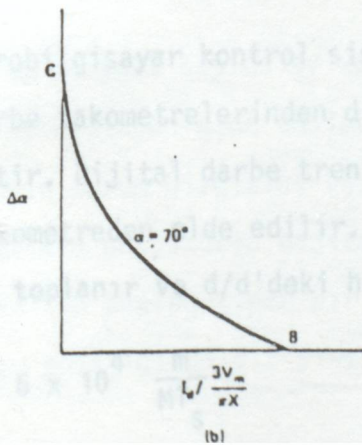
ile sürekli iletimin seviyesi sabit tutulabilir öyle ki BC eğrisi BD hattında kalmaya zorlanır. Nonlineer yük karakteristiklerini kompanse etmek için $\Delta\alpha - I_d$ ilişkisi Şekil 4.9 (b) gösterilir ve Şekil 4.10 bu ilişkinin yerini tutan kontrol blok diyagramını gösterir. α açısının her kısmının yerini tutan $\Delta\alpha - I_d$ ilişkisi için iki boyutlu tablo önceden hesaplanır ve hafızada depolanır. Mikrobilgisayar tablo kısımlarını saptamak için açısını algılar ve I_d 'nin fonksiyonu olarak tekrar düzeltir. Modife edilmiş açı $\alpha' = \alpha + \Delta\alpha$ değişmez kazanç sabiti K tarafından belirtilen dönüştürücüyü tetikler.

Geribesleme Sinyalleri:

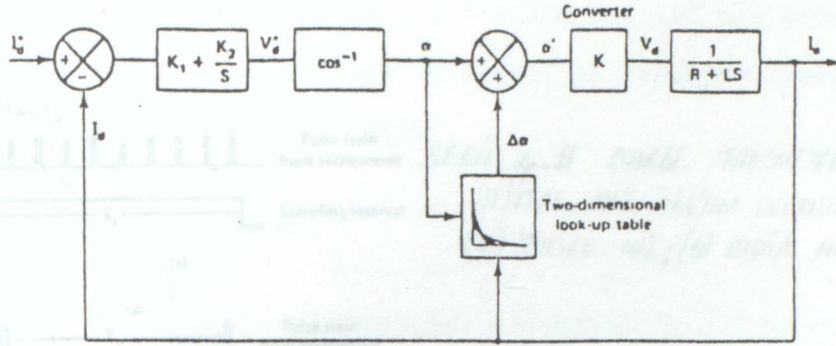


ŞEKİL 4-9

(a) SÜREKLİ VE KESİKLİ İLETIM ALTINDAKİ RİK İLE FAZLI KÖRÜ DÖNÜŞTÜRÜCÜSÜNÜN YÜK KARAKTERİSTİKLERİ.



(b) $\alpha = 70^\circ$ DE NONLINEER KARAKTERİSTİKLERİNİ KOMPANZE ETMEK İÇİN $\Delta\alpha - I_d$ İLİŞKİSİ.



ŞEKİL 4-10 RESİNTİLİ İLETİMDE DÖNÜŞTÜRÜLEBİLİR
MODÜLENER KONTROL SİSTEMİNİN BLOK DİYAGRAMI.

Geribesleme Sinyalleri:

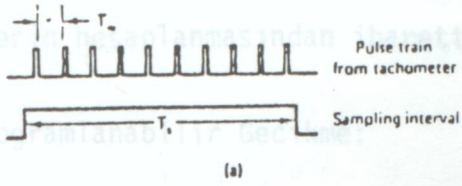
Akı, moment ve birim vektör gibi farklı geribesleme sinyallerinin sen-tezi bölüm 2'de tartışıldı. Analog/dijital donanım veya mikrobilgisayar işlen-memiş sensör çıkışlarından geribesleme sinyallerini işlemek için kullanılır. Sensörler tarafından direk ölçülebilen gerilim ve akım gibi, analog geribes-leme sinyalleri A/D dönüştürücüleri tarafından dijital forma dönüştürülebilir. Geribesleme sinyalleri matematiksel ilişkinin bilinmesi ile hesaplanabilir, direk olarak ölçülemez. Yavaşça değişen analog sinyaller gerilim beslemeli osilatörler ve sayıcılar tarafından dijital forma dönüştürülebilir.

Mikrobilgisayar kontrol sistemlerinde yaygın olarak kullanılan küçük tipte darbe takometrelerinden dijital hız ölçümünün prensipleri Şekil 4.11'de çizilmiştir. Dijital darbe treni genellikle makina miline monte edilmiş optik tipte takometreden elde edilir. Yüksek hızda hız ölçümü için, darbe treni sayıcıda toplanır ve d/d'deki hız aşağıdaki bağıntıdan hesaplanır:

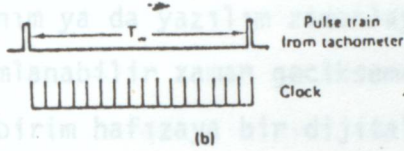
$$N = 6 \times 10^4 \frac{m}{MT_s} \quad (4.14)$$

T_s ms'deki örnekleme aralıklarıdır, m T_s aralığındaki hız darbelerinin sayısı ve M her bir dönüşteki hız darbelerini gösterir. Hız ölçümünün duyar-lılıığı için, büyük örnekleme aralığına sahip olması istenir veya örnekleme zamanının verilmesi için her devirdeki darbeler yüksek olmalıdır. Örnekleme zamanı hız çeviriminin band genişliği ile belirlenir ve her devirdeki darbe-ler bir pratik hız sensöründe sınırlanır. Bundan dolayı, ayarlama hız sinyal-

lerinin duyarlılığı ile hız çeviriminin bant genişliği arasında yapılır.



ŞEKİL 4.11 DARBE TAKOMETRESİNDEN
DİJİTAL HIZ ÖLÇÜM ÖRNEKLERİ:
(a) YÜKSEK HIZ; (b) DÜŞÜK HIZ



Yine, hız azaldığında darbe treni frekansı hız ölçümünün darbe integrasyon tipinde daha az duyarlılıkla azalır. Şekil 4.11 (b)'de gösterildiği gibi darbe aralığı ölçümü tarafından geciktirilebilir. Bu metotta, sabit frekans sayıcısından darbeler darbe aralığı T_w üzerinde bütünleştirilir ve hız f_c 'nin KHz mertebesindeki saat frekansı, M 'in devir başına darbe sayısı ve n 'in T_w aralığı için kilitleme frekansı olduğu $N = 6 \times 10^4 \frac{f_c}{M_n} d/d$ (4.15) ilişkisi tarafından verilir. Bu metotta, hız çevirimi örnekleme zamanı T_w zamanına benzer ve hız sinyallerinin doğruluğu kilitleme frekansının artırılması tarafından düzeltilir.

Durum sinyali sayıcılar ve referans darbelerinin yardımıyla küçük değişim kotlayıcısından elde edilebilir. Bununla beraber, bu kotlayıcı durma durumunda kesin durum bilgisini vermez. Kesin durum polar koordinatları kortezyen koordinatlara dönüştüren dijital dönüştürücü veya dijital kesin pozisyon kotlayıcı ile analog tipte bir çözücü tarafından elde edilebilir. Durum sinyali arzu edildiğinde hız sinyallerini almak için işlenebilir.

Dijital Filtreleme:

Belirtilmiş transfer fonksiyonlarının dijital filtreleri mikrobilgisayarda ayırık zaman durum değişkeni formunda fonksiyonların önceden tanımlanması ile yerine getirilebilir. Daha önce tanımlandığı gibi geribesleme çevirimi kompanzatörleri basit dijital filtrelerin örnekleridir. Dijital filtreler geribesleme çevirimlerinde sistemin kutuplarını ve sıfırlarını değiştirmek

için veya sadece gürültünün ve geribesleme sinyallerinden harmoniklerin zayıflatılması amacı ile kullanılabilir. Yavaşça değişen bir sinyal için, bir dijital filtrenin basit formu sinyalin birçok kez ardarda örneklenmesinden ve ana değerinin hesaplanmasından ibarettir.

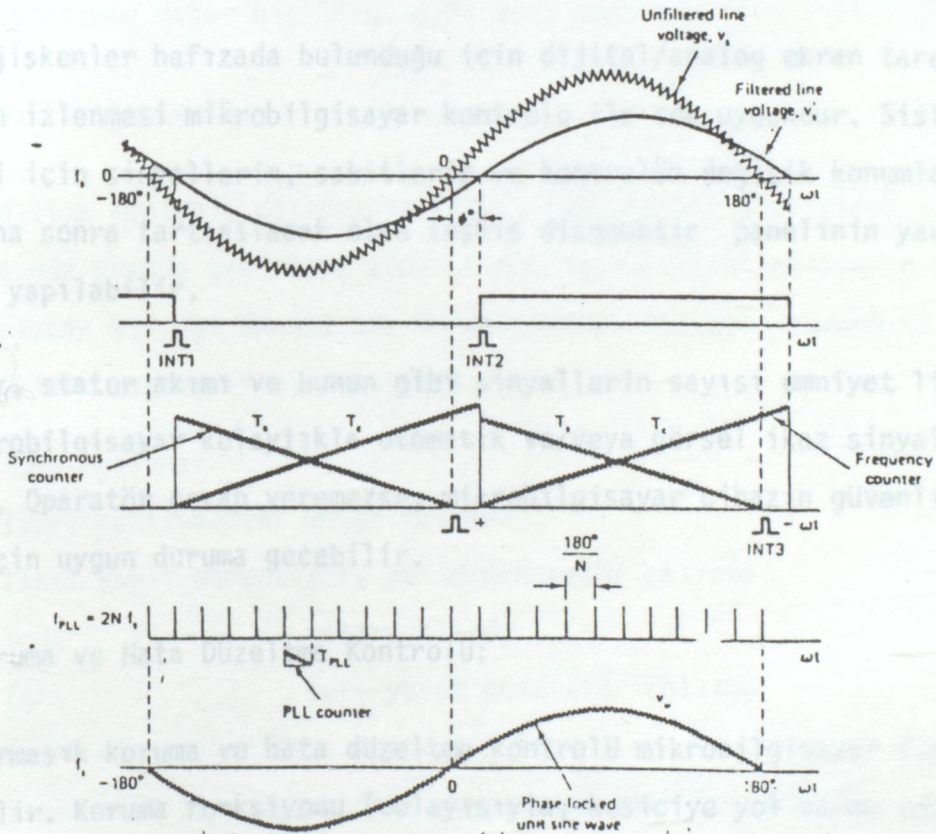
Programlanabilir Gecikme:

Donanım ya da yazılım zamanlayıcısı kullanımıyla bir kontrol sistemindeki programlanabilir zaman gecikmesini üretmek kolaydır. Bir yazılım zamanlayıcısı birim hafızaya bir dijital kelimenin ön yüklenmesinden ve periyodik olarak azaltılmasından ibarettir. Arzu edilen gecikme zamanında pozisyon sıfırlandığı anda, olay başlayabilir. Farklı uzunluklardaki örnekleme zamanları daha sonra tartışılacak olan çok yönlü çalışmada yazılım zamanlayıcısı tarafından üretilebilir.

Faz Kilitlemeli Çevirim:

Bu bölümün başında incelendiği gibi, kapı tetikleme kontrolü için PLL frekansı donanım ya da yazılım tarafından üretilebilir. Şekil 4.12 referans dalgasının filtre edilmemiş hat gerilimi ile aynı faz olduğu sinüs referans dalga sentezini PLL prensibiyle gösterir. Montaj fazı kaymaksızın alçak geçiren bir filtre olarak düşünülebilir. Filtre edilmemiş hat gerilimi v_s alçak geçiren bir RC filtresi tarafından filtre edilir ve karşılığında, bir kare dalga sıfır geçiş dedektörü sayesinde filtre edilmiş v_s dalgasından üretilir. v_s' dalgası f_s' 'in hat frekansı olduğu ve RC'nin filtre parametresi olduğu $\theta = \tan^{-1} 2\pi f_s RC$ (4.16) ilişkisi tarafından verilen θ^0 tarafından v_s dalgasını geciktirir. Sinüs referans dalgası v_u 'nün birim genliği hat frekansı değişimine bakmaksızın v_s dalgasıyla aynı fazda kilitlenecektir. Faz kilitlemesine üç sayıcının seti ile erişilir. Frekans sayıcı T_c , senkron sayıcı T_s ve PLL sayıcı T_{PLL} . T_c sayıcısı bir ileri sayıcıdır. Oysa T_s ve T_{PLL} geri sayıcıdır ve hepsi aynı osilatör frekansı f_{os} tarafından darbelenirler. T_c sayıcısı hat frekansını izler ve gösterildiği gibi kesme darbeleriyle her yarım periyotta kapıdan geçirilir. Yarım periyodun sonunda sayma $w_c = \frac{f_{os}}{2f_s}$ (4.17) tarafından verilir. Kesme darbeleri θ 'in

(4.16) denklemiyle verildiği $\omega_s = \frac{\pi - \theta}{\pi} \cdot \omega_c$ (4.18) eşitliği ile yüklenen senkron sayıcıya da olanak verir. θ açısı tablo tarafından f_s 'in bir fonksiyonu olarak üretilebilir. PLL sayıcısı otomatik yeniden yüklenen tipindedir ve onun buffer'ı $\omega_{PLL} = \frac{\omega_c}{N}$ (4.19) denklemiyle hat frekansının her yarı periyodunda yenilenir öyle ki PLL frekansı ile hat frekansı arasında $2N$ oranını istendiğinde $f_{PLL} = 2Nf_s$ 'dir. v_μ dalgası PLL sayıcısının kesmeleri tarafından oluşturulan sinüs dalga tablosundan üretilebilir. Sinüs tablonun 0° noktası PLL sayıcısını silen ve pozitif ve negatif yarım da gayı saptayan senkron sayıcının kesmesi ile ayarlanır. Analog v_μ dalgası bir D/A dönüştürücü tarafından üretilir ve onun genliği çarpan tipte D/A dönüştürücü tarafından modüle edilebilir. f_{PLL} frekansı kapı tetikleme kontrolü için kullanılabilir.



ŞEKLİ 4-12 SINÜS DALGANIN FAZ KİLİTLEMELİ GEVİRİM SENTEZİ.

Darbe Genişlik Modülasyonu:

Taşıyıcı frekansı birkaç kHz'i aşmazsa, kıyıcı veya inverter beslemeli sürücüler için PWM sinyalleri mikrobilgisayar tarafından üretilebilir. Inverter darbe genişlik modülasyonu için çeşitli teknikler vardır. Bütün bu metodlar uygun donanım basitleştirmesinde mikrobilgisayar sonuçlandırmasıyla

tamamlanabilir. Düzeltme tablosuna uygun metotlar mikrobilgisayar cihazı için özellikle çekici gözüktür. Darbe ve yarık genişliklerine benzeyen dijital sözcüklerin düzeltme tablosu geriye sayıcı tarafından zaman domenine çevrilebilir. Geriye sayıcının kitleme frekansı temel frekansa uygun olmalıdır öyle ki zaman aralıkları açısal aralıklara benzesin. Taşıyıcının ve sinyal dalgalarının yoğun hesap yöntemi darbe ve mümkünse yarık genişliğinin üretilmesi ile kesişme noktası için çözülür. Uygun hesaplama metodu yüksek frekansta çok kritik zamanda olmaya yönelir. Bundan dolayı, PWM metodu düşük frekansta yoğun hesaplama tekniğini benimser, fakat istendiğinde yüksek frekanslarda uygun düzeltme tablosu yöntemine geçilir.

İzleme ve Uyarı:

Değişkenler hafızada bulunduğu için dijital/analog ekran tarafından değişkenlerin izlenmesi mikrobilgisayar kontrolü ile çok uygundur. Sistemin test edilmesi için sinyallerin, sabitlerin ve kontrolün değişik konumlarının izlenmesi daha sonra tartışılacak olan teşhis diagnostic panelinin yardımıyla uygunca yapılabilir.

Hız, stator akımı ve bunun gibi sinyallerin sayısı emniyet limitini aşarsa, mikrobilgisayar kolaylıkla otomatik ve/veya görsel ikaz sinyallerini üretebilir. Operatör cevap veremezse, mikrobilgisayar cihazın güvenliğini sağlamak için uygun duruma geçebilir.

Koruma ve Hata Düzeltme Kontrolü:

Karmaşık koruma ve hata düzeltme kontrolü mikrobilgisayar ile dizayn edilebilir. Koruma fonksiyonu (dolayısıyla, kesiciye yol verme veya kapı sinyallerinin bastırılması) yazılımda birleştirilen boolean fonksiyonunun temelinde karar verilebilir. Aynı şekilde, hata giderme kontrolü veya sistemin çalışmasının indirilmiş konumu sistemin dikkatli analizi tarafından tasarlanabilir. Örnek olarak, HVDC dönüştürücüsündeki tristörler komutasyonun veya tetiklenmeme arızasının üstesinden gelmek için ayrı ayrı tetiklenebilirler veya inverterdeki ateşleme sırasındaki hata bütün tristörlerin akıcı

bir şekilde iletme geçmesiyle giderilebilir. Aynı şekilde, üç fazlı makina sistem tarafından müsaade edilirse tek fazlı konumda çalıştırılabilir. Mikro-bilgisayardaki gecikmenin mümkün olmadığı süratli hatada kontrole ayrılmış donanım tarafından giderilebilir.

Programlanabilir Kritik Değer Komutları:

Programlanabilir kritik değer komutları çalışan mikrobilgisayar tarafından ayrılmış donanım için veya mikrobilgisayar kontrollü güç elektroniği sistemleri için üretilebilir. Bu fonksiyon zamana uymaksızın kritiktir ve bundan dolayı ayrılmış donanım kontrol sistemleriyle popülerdir. Programlanmış profil dış sürücü devri için elektrik aracının sürücü sisteminin performansının dinamometresinde değer biçildiği gibi test amaçları için üretilebilir.

Ardıllık Kontrolü:

Ardıllık kontrolü çalışmanın farklı konumlarını elde etmek için ve konumlar arasında düzgün geçişlere neden olmak için mikrobilgisayarın sürücü sistemine olanak verdiği önemli bir fonksiyondur. Bir a.c. sürücü sisteminin mümkün konumları aşağıdaki gibi tanımlanır.

- . Nötr başlama
- . İleri sabit-moment motor çalışma
- . İleri sabit-moment ters yönde generatör çalışma
- . Ters " " motor çalışma
- . Ters " " ters yönde generatör çalışma
- . İleri alan zayıflatma motor çalışma
- . İleri alan zayıflatma ters yönde generatör çalışma
- . Ters " " motor çalışma
- . Ters " " ters yönde generatör çalışma
- . Güç seviyesinin azaltılması
- . Teşhis testleri.

Şekil 4.13 dairelerin konumlarında ve okların konumlarının arasındaki mümkün geçişleri gösterdiği tipik bir ardıllık diyagramını gösterir. Bir konumdan diğerine geçiş boolean değişkenlerinin formunda tanımlanan koşulların bir seti tarafından yapılır. Belirli boolean fonksiyonu yeterli olduğunda, geçiş alınmış hareketin yerine getirilmesiyle başlatılır. Geçiş başarısız olursa, aynı konumun tekrarlanmasına başvurur. Örnek olarak operatör başlama komutu verdiğinde, mikrobilgisayarın donanım ve yazılım çalışması başlatılır ve uygun sistem koşullarının kontrolünden sonra, mikrobilgisayar güç devresi kesicisini kapatır ve nominal konumu elde eder. Sonra kumanda edildiği gibi operatör tarafından ileri veya ters konumlara geçilir. Statik arıza bulma testi için, sistem gösterildiği gibi nominal konumdan bu konuma direk olarak geçer. Her konumda hata sistemde gelişirse, güç seviyesinin azaltılması konumuna geçilir. Bir kompleks sistem için çalışmanın çok daha fazla konumları olabilir ve dikkatli sistem analizi ve bilgisayar simülasyonu ardıllık kontrolünün yeterli dizaynı için arzu edilebilir. Konumlar arasındaki düzgün olmayan geçişler ve takılmalar ardıllık tasarımında en yaygın problemlerin bazılarıdır.

Data'nın Elde Edilmesi:

Testler ve Teşhisler (diagnostic):

Bir dijital kontrol sisteminde data aşağıdaki amaçlar için elde edilebilir:

- . Data kaydı ve gelecek gelişmeler için arşivlerin hazırlanması
- . Test veya teşhis datası. Teşhis datası kalıcı hafızada depolanabilir veya sürücü sistemi bileşenlerinin hatası durumunda çalışan bilgisayarın üstüne geçirilebilir. Farklı yazılım parametrelerinin dairesel tampon hafızası teşhis amaçları için mikrobilgisayar hafızasında yaratılabilir.
- . Kontrol ve izleme amaçları için data'nın elde edilmesi.

Testler ve teşhisler aşağıdaki konularda yerine getirilebilir:

. Kullanıcıyı karıştırmaksızın son derece otomatiktir.

. Kullanıcılar için rahatsızlık vermez.

. Yavaş çalıştırma ve durdurma işlemleri yapılır.

Prosedürler sistemin çalışmasını etkilemez.

. On-line: sistem çalışırken testler yapılabilir.

Off-line: sistem çalışırken testler yapılabilir.

. Normal (nondiagnostic) testler: farklı bir mikrobilgisayarın yardımıyla güç elektroniği sistemleri için yapılır.

. Parametrelerin tahmini için testler yapılır.

. Test verisi işlenebilir ve performans etkileri azdır.

. Parametrelerin tahmini için testler yapılır.

. Parametrelerin tahmini için testler yapılır.

. Parametrelerin tahmini için testler yapılır.

. Parametrelerin tahmini için testler yapılır.

. Parametrelerin tahmini için testler yapılır.

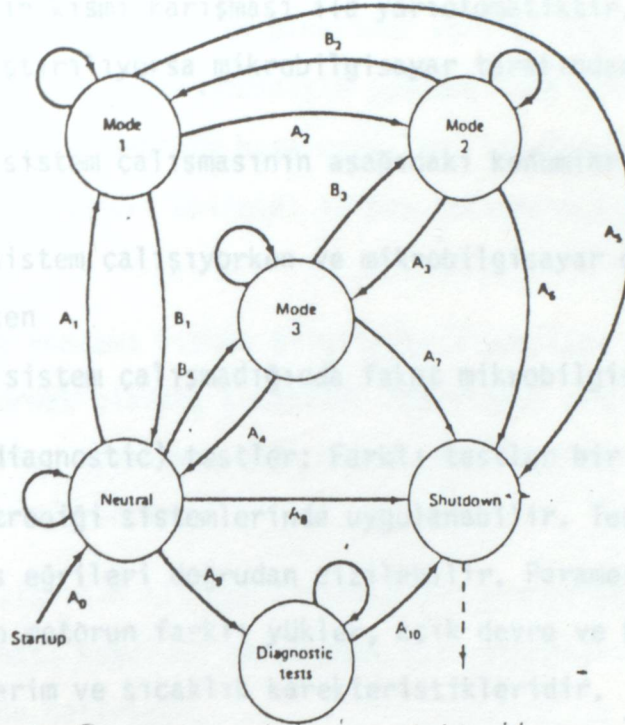
. Parametrelerin tahmini için testler yapılır.

. Parametrelerin tahmini için testler yapılır.

. Parametrelerin tahmini için testler yapılır.

Bir güç elektroniği sisteminin testleri ve teşhisleri üstüne temel alınan mikrobilgisayar aşağıdaki avantajlara sahiptir:

- . Testler yarı tecrübeli bir teknisyen tarafından yerine getirilebilir.
- . Testlerin süresi değerli teçhizatın boş zamanını koruyarak makul kısalıkta olabilir.
- . Test prosedürü metotsaldır; hatalı teşhisin şansı yoktur.
- . İnsan hatası yüzünden sağlam bileşenlerin zarar görme olasılığını minimum yapar.
- . Karmaşık test teçhizatına ihtiyaç duyulmaz.
- . Emniyet problemleri test süresince minimumdur.
- . Test prosedürü diğer sistemler için kolaylıkla değerini bulduğu gibi bir genel yolda formüle edilebilir.



ŞEKİL 4-13 GÜÇ ELEKTRONİĞİ SİSTEMİNİN TİPİK SIKIŞIKLIK DİYAGRAMI

Yapı ve parametre tahmini testleri gibi, on-line testleri sistemi üzerinde de yapılabilir. Bir non-linear sistemin farklı kalıcı hal çalışma noktalarında, küçük sinüsoidal veya bazamak sinyalleri enjekte edilebilir ve kar-

Testler ve Teşhisler (diagnostic):

şılarda cevap mikrobilgisayar tarafından tanımlayan sistem için analiz

dilebilir.

Bir güç elektroniği sisteminin testleri ve teşhisleri üstüne temel alınan mikrobilgisayar aşağıdaki avantajlara sahiptir:

- . Testler yarı tecrübeli bir teknisyen tarafından yerine getirilebilir.
- . Testlerin süresi değerli teçhizatın boş zamanını koruyarak makul kısalıkta olabilir.
- . Test prosedürü metotsaldır; hatalı teşhisin şansı yoktur.
- . İnsan hatası yüzünden sağlam bileşenlerin zarar görme olasılığını minimum yapar.
- . Karmaşık test teçhizatına ihtiyaç duyulmaz.
- . Emniyet problemleri test süresince minimumdur.
- . Test prosedürü diğer sistemler için kolaylıkla değerini bulduğu gibi bir genel yolda formüle edilebilir.

Testler ve teşhisler aşağıdaki konumlarda yerine getirilebilir:

- . Kullanıcıyı karıştırmaksızın son derece otomatiktir.
- . Kullanıcının kısmi karışması ile yarıotomatiktir.
- . Yavaş çalıştırılıyorsa mikrobilgisayar tarafından yardım edilir.

Prosedürler sistem çalışmasının aşağıdaki konumlarında denenebilir:

1. On-line: sistem çalışırken ve mikrobilgisayar uygulama programını yerine getiriyorken

- . Off-line: sistem çalışmadığında fakat mikrobilgisayar aktif olduğunda.

Normal (nondiagnostic) testler: Farklı testler bir mikrobilgisayarın yardımıyla güç elektroniği sistemlerinde uygulanabilir. Test verisi işlenebilir ve performans eğrileri doğrudan çizilebilir. Parametrelerin tahmini için örnekler asenkron motorun farklı yükler, açık devre ve kısa devre testlerinde makinanın hız, verim ve sıcaklık karakteristiktir.

Yapı ve parametre tanımlama testleri gibi, on-line testleri sistem üzerinde de yapılabilir. Bir nonlineer sistemin farklı kalıcı hal çalışma noktalarında, küçük sinüsoidal veya basamak sinyalleri enjekte edilebilir ve karşılığında cevap mikrobilgisayar tarafından tanımlayan sistem için analiz edilebilir, sınırlar ve kazancın tanımlanması optimal sistem performansını vermesine uygun olması için kontrolöre izin verir.

Teşhis Testleri:

Güç elektroniği sisteminin mikrobilgisayar donanım, yazılım ve bileşenleri büyüme safhaları ve normal çalışma koşulları süresince hataların farklı tiplerine sahip olabilir. Teşhislerin bir bölümü genellikle hataları tanımlamak ve mümkün çıkar yol ölçümlerini almak için mikrobilgisayarda birleştirilir. Daha karmaşık teşhis testleri arzu edildiğinde, ayrı bir teşhis bilgisayarı kullanılabilir. Test usulleri aşağıdaki konumlarda denenebilir:

- . Sistemin yol verme süresince, mikrobilgisayarın donanım, yazılım ve sistem bileşenleri sağlıklıca test edilir. Herşey normalse veya diğer bir deyişle hata mesajı vermeyi kesecekse, sistem başarıyla çalışacaktır.

. Hata bulma yöntemi sistem çalışması süresince az öncelikli görev gibi periyodik olarak denenebilir veya arzu edildiği gibi kullanıcıya müracaat edilebilir. Hata mesajları ekran panelinde verilir veya güvenli olmayan çalışma için sistem minimum hasar nedeniyle yavaşça güç seviyesini azaltacaktır. Arızanın mümkün olan nedenleri hata mesajları tarafından veya yazılım parametrelerini içeren sürekli dairesel tampon hafızanın yeniden ele geçirilmesiyle tanımlanabilir.

. Hata bulma yöntemi kısmen bilgisayarın uygulama programı ile ortadan kaldırılabilir. Örnek olarak, kontaktör doğrulanmış sinyal tarafından gösterildiği gibi başarıyla açamazsa, hata mesajı verilecektir ve emniyetli sayılırsa, çalışma devam edecektir.

. Hata koşullarının altında sistemin güç seviyesinin azaltılmasında, mikrobilgisayar hata koşulunu tanımlamak için otomatik veya yarıotomatik test prosedürünü yerine getirir.

. Yukarıda olduğu gibi, fakat mikrobilgisayar test prosedüründe komutları verir ve gerçek testler yoğun kullanım ile yapılır.

Aşağıdaki donanım/yazılım teşhisleri kolaylıkla yerine getirilebilir:

. Watchdog timer: Yeniden tetiklenebilen tek kararlı timer görevlendirildiği zaman aralığında periyodik olarak devirlendirilebilir. Mikrobilgisayarın çalışması sağlıklıysa, yeşil ışık gösterilir, aksi takdirde, kırmızı ışık yanar.

. RAM YAZ/OKU testi: Başarılı RAM hafızası çalışmasını gösterir.

. ROM kontrol (checksum) testi: Yazılım uygulamasının bütünlüğünü ve ROM hafızasının başarılı çalışmasını gösterir.

. I/O Yaz/oku testi: I/O'un sağlıklı çalışmasını gösterir.

. A/D dönüştürücü testleri: Bir referans gerilim girişinin bilinmesi ile bir A/D dönüştürücü dijital bir sözcüğe uyum sağlaması için test edilir.

. A/D - D/A dönüştürücüleri muhafaza testi: Bir D/A dönüştürücü dijital bir sözcük ile yüklenir ve onu çıkışı aynı dijital sözcüğü gösteren bir A/D

dönüştürücünün girişine olduğu gibi uygulanır. Kalibrasyon bütün alanda yerine getirilmelidir.

. Timer testi: Bir donanım timeri zaman aralığını doğrulamak için bir yazılım timer'i ile paralel test edilmelidir.

. Warm reset (çalışma anında ani resetleme): Warm reset mikrobilgisayarın başlangıcına veya resetinin başlangıcına zıttır. Mikrobilgisayarın hatasından şüphelenildiği takdirde, warm reset aktif yapılır ve program yeniden başlatılır. Warm reset donanım ve yazılım başlangıcını köprüler.

Teşhis dizayn metodolojisi: Bir sistematik teşhis dizayn metodolojisi Şekil 4.14'deki akış şemasında gösterilir. Akış şeması hataların öncelikle güç elektroniği sisteminde yoğun olduğunu ve teşhis testlerinin data gecikmesinin temelinde denenebildiğini farzeder. Kapsamlı bir teşhis testi için, sistem koşullarının tanımlanması için algılayıcıların geniş sayısı istenmiş olabilir.

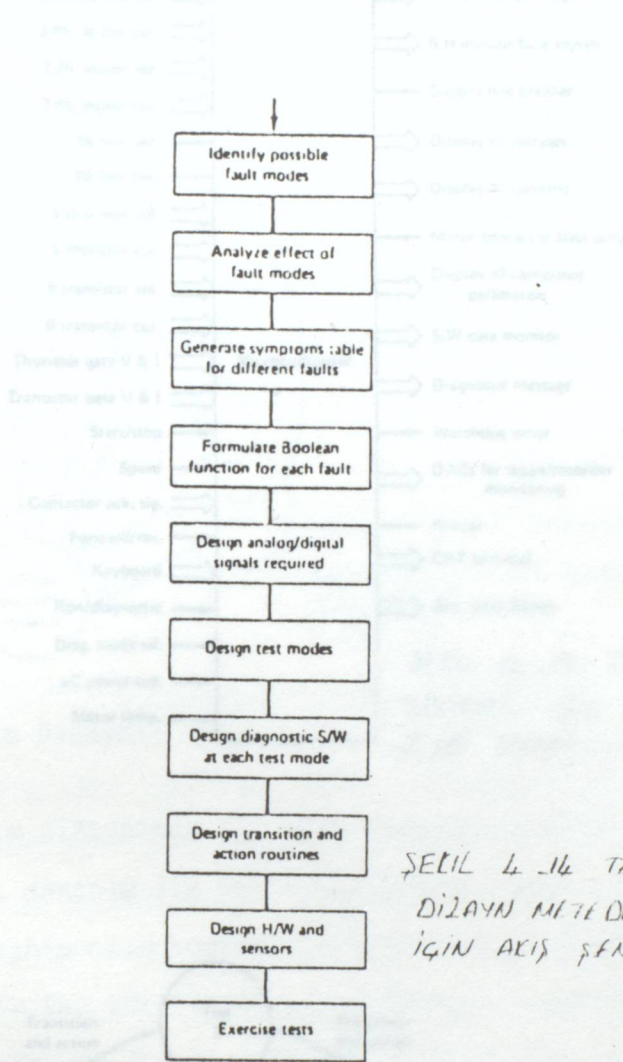
Şekil 4.15 genel tristörlü doğrultucu-transistörlü a.c. sürücü sisteminin mümkün I/O sinyallerini gösterir. Mikrobilgisayar Şekil 4.16'da gösterilen sistematik sırada test usullerini tatbik eder ve boolean fonksiyonları tarafından tanımlandığı gibi hata koşullarını tanımlamayı dener. Test prosedürü daha önce incelendiği gibi kullanıcının araya girmesi tarafından yerine getirilebilir.

4.2. Dizayn Metodolojisi:

Bir mikrobilgisayar temelli kontrol dizaynı genelde daha karmaşıktır ve zaman tüketimi ayrılmış donanımdakinden daha fazladır. Tasarım aşağıda 4 evreden ibarettir:

1. Algoritma geliştirmesi ile sistem dizaynı.
2. Donanım dizaynı.
3. Yazılım dizaynı.
4. Sistem bütünleştirmesi ve testi.

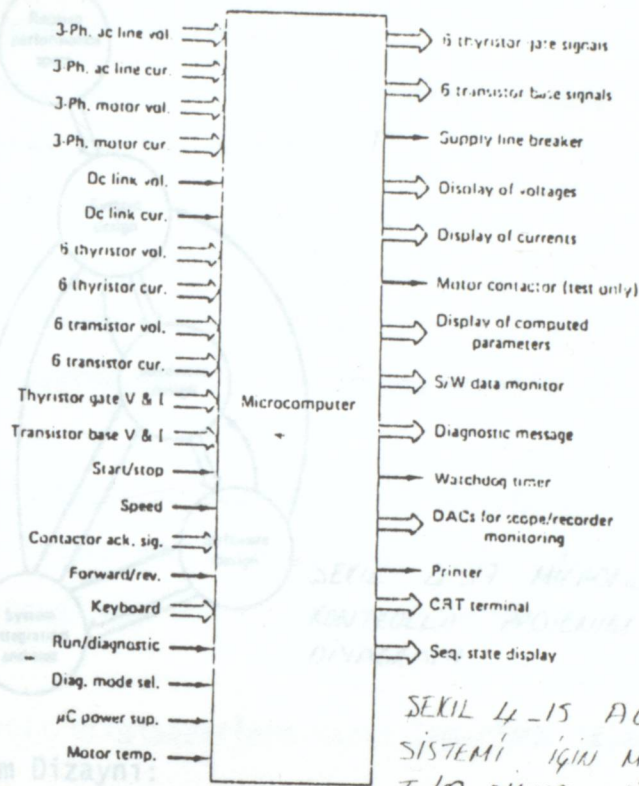
Şekil 4.17 mikrobilgisayar kontrol dizaynının genel akış diyagramını gösterir. Kalın oklar akışın ana yönünü gösterir, gerçi çok geri ve ileri iterasyonlar ve evrelerin üst üste binmesi seyrek değildir.



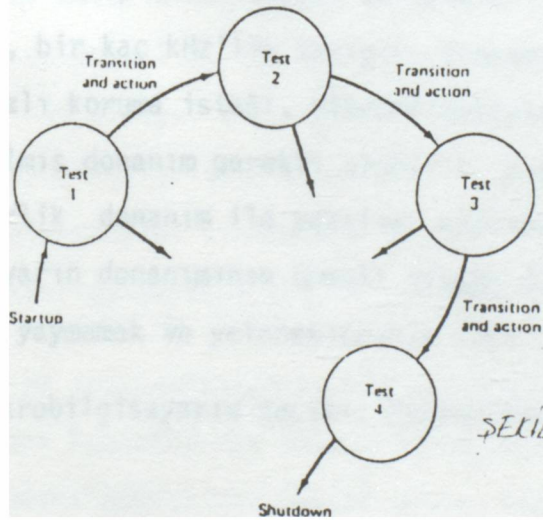
ŞEKİL 4.14 TESHİS
DİZAYN METEODOJİSİ
İÇİN AKIŞ ŞEMASI.

Sistem Dizaynı:

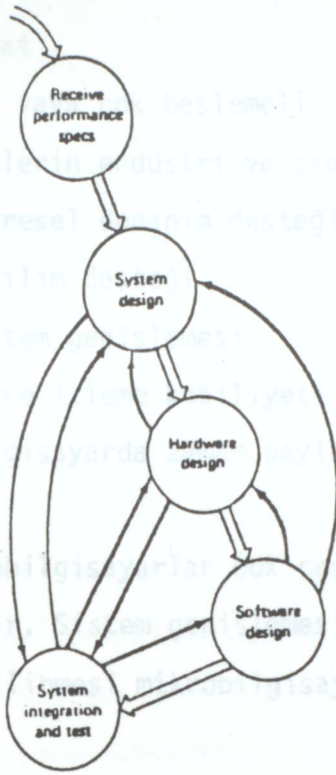
Performans belirlemesini aldıktan sonra sistem dizaynı başlar. Kontrol sistemi fonksiyonları ilk önce tanımlanmalıdır, analizin ayrıntıları ve her fonksiyonun dizaynı ile izlenmelidir. Bazı fonksiyonların bilgisayar simülasyonu arzu edilebilir. Farklı kontrol fonksiyonlarının dizaynı daha önce incelendi. Sistemin dizayn evresi yazılım dizaynına giriş olacak akış şemalarının, kontrol algoritmalarının tanımlanması ile biter.



ŞEKİL 4-15 AC SİRKÜLASYON SİSTEMİ İÇİN MICROBİLGİSAYAR I/O SİNYALLERİ.



ŞEKİL 4-16 TEŞHİS TESTLERİ SİRALANMASI.



ŞEKİL 4-17 MİKROBİLGİSAYAR KONTROLLÜ PROJENİN AKIS DİYAGRAMI

Donanım Dizaynı:

Donanım dizaynında ilk adım donanım-yazılım işlemini analiz edecektir ve ayrılmış donanım ile yazılım arasında karar verecektir. Yüksek bant genişliğine sahip akım kontrol çevirimleri gibi, çok kritik zaman fonksiyonları için, bir kaç kHz'lik taşıyıcı frekansın üzerindeki PWM sinyal üretimi veya hızlı koruma isteği, mikrobilgisayarı çok yavaşlatabilir ve bundan dolayı ayrılmış donanım gerekli olabilir. Bağımsız test edilebilirlik ve hizmet edebilirlik donanım ile yazılım arasındaki sınırı belirleyebilir. Mikrobilgisayarın donanımının önemli dizayn düşünceleri güvenilirlik, ekonomiklik, gürültü yaymamak ve yeteneklerinin testidir.

Mikrobilgisayarın seçimi: Mikrobilgisayarın seçimini saptayacak düşünceler:

- . 8 veya 16 bit
- . Saat oranı ve komut devir süresi
- . Tek çipli ya da çok çipli bilgisayar
- . Komut seti-Çoğalmayı ve bölünmeyi desteklermi ?
- . Register seti ve hafıza adreslenebilirliği

- . I/O hafıza ve komut desteği
- . Fiyat
- . Tek veya çok beslemeli
- . Çiplerin endüstri ve ordu derecesinde mevcut olabilirliliği
- . Çevresel donanım desteği
- . Yazılım desteği
- . Sistem genişlemesi
- . Devre izleme kabiliyeti (ICE)
- . Bilgisayarda zaman paylaşımında yazılım genişleme desteği.

Mikrobilgisayarlar çok çeşitlidirler, fakat sadece bir ürünün seçilmesi arzu edilir. Sistem genişlemesinin mevcutluğunun muhafazasında ve kesin tipin önceden bilinmesi mikrobilgisayarın seçiminde de yardımcı olabilir.

Tek Kartlı Bilgisayarlara Karşı İsmarlama Tasarım:

SBCs veya SDKs (geliştirilen kitler)'in formundaki tek kartlı bilgisayarlar donanım tasarım görevini basitleştirebilen satıcıdan mevcut olabilir. Kartlar hafıza seçeneği veya I/O genişlemesi için alanlara sahiptir veya geleneksel tasarlanmış yardımcı donanım fonksiyonel donanımı tamamen genişletmek için eklenebilir. SBC/SDK kartları başlangıç yapılabirlik çalışmaları veya birinin dizaynı veya çeşitli örnek birimler için yeterlidir, fakat geniş hacimli uygulamalar için geleneksel tasarım daha ekonomik olduğu kanıtlanır. Bir güç elektroniği sisteminin belirli tipi için genel donanımın gelişmesi sadece yazılımı müşteri için nitelendiğinde çok ekonomik olduğu kanıtlanabilir.

Hafıza tasarımı: ROM ve RAM hafızasının hacmi sırasıyla program ve veri büyüklüğüne benzetilerek tahmin edilmelidir. Pek çok durumda, hafıza büyüklüğünün tahmini zordur ve bundan dolayı genişleme için koşul ile potansiyel fonksiyonu tek değerli olacak şekilde tasarlanmalıdır. Tipik bir uygulama için makina dili programı 4K byte güçlkle aşabilir, fakat hacim yüksek seviyeli dilde daha büyük olabilir. Program çeşitli kısımlarda mümkünse parçalanmalıdır,

öyle ki ayrı EPROM chipi her kısım için kullanılabilir. Değişiklik istenen veya ayarlanabilir parametreleri içeren kısımlar ayrı chipte yerleştirilmiş olmalıdır. EPROM hafızası esnek program gelişmesine izin verir ve büyük hacimli uygulamaların dışında ekonomiktir. Hafızanın ve I/O çiplerinin giriş zamanını program akışını yavaşlatan WAIT durumlarından sakınmak için işlemci ile uyumlu olmalıdır.

I/O dizaynı: I/O dizaynında ilk adım olarak analog, dijital veya lojik olabilen sinyaller tanımlanmalıdır. Sinyaller ve mikrobilgisayarın çevresi gürültü kublajını önlemek için sistemden izole edilmelidir. Analog sinyaller tek kutuplu veya çift kutuplu olabilir ve kararlılık gereği A/D ve D/A dönüştürme sistemlerinin bit hacmini belirler. Dijital sinyallerin optik ızalasyonu analog sinyallerinkinden ucuzdur. Analog ve dijital sinyallerin uygun donanım gürültü filtreleri gereklidir. Mekanik anahtarlardan elde edilen lojik sinyaller için, darbe yumuşatıcılar (Debouncer) kullanılmalıdır. Dizayn başlangıcında bazı yetersiz I/O kanallarını sağlamak için istenir.

Hızı artırmanın yöntemleri: Kritik zamanlı hesaplamalar için, gereklidir ki mikrobilgisayar mümkün olan maksimum hızda çalışmalıdır. Hız artırması için farklı donanım-yazılım teknikleri aşağıdaki gibi özetlenebilir:

- . Hızlı mikrobilgisayar kullanma
- . Yeterli zamanda hesaplama için algoritma oluşturmak
- . Yüksek seviyeli dil yerine makina dili kullanmak
- . Ayrılmış donanım sayıcıları, I/O sinyal işlemleri, yardımcı işlemciler, vb. kullanmak.
- . Hesaplamanın yönteminde düzeltme tablosu kullanmak
- . Büyük veri transferi için DMA teknikleri kullanmak
- . Hibrit analog ve dijital hesaplama kullanımı
- . Çok işlemci kullanımı.

Daha yüksek bit hacimli bilgisayar daha hızlı hesaplama için istenir. Daha yüksek kitleme frekansı sayesinde, direk çoğalma/parçalanma (işaretlenmiş ve işaretlenmemiş) ile komut seti, register yapısı, adreslenebilirlik hızlı hesaplama için düşünülmelidir.

Çok işlemcili teknik dijital çalışmanın hızını artırır ve bundan dolayı ilerdeki tartışma gereklidir. Birçok fonksiyonlu sistemde, fonksiyonlar paralel çalışma için pek çok bilgisayar arasında uygun olarak dağıtılabilir ve böylece işlemin hızını artırır. İşlemciler master-slave veya master-master ilişkisinde çalışabilir. Paralel çalışmada, mikrobilgisayarların verileriyle haberleşmesi istenir. Komünikasyon protokolü donanım ve yazılım dizaynındaki karmaşıklığı toplar ve akış hızına zıt etki eder. Sıralama dizaynı kayıp kublaj ile sıkı kublajdakinden daha basittir. Farklı komünikasyon sıralama aşağıdaki gibi özetlenebilir:

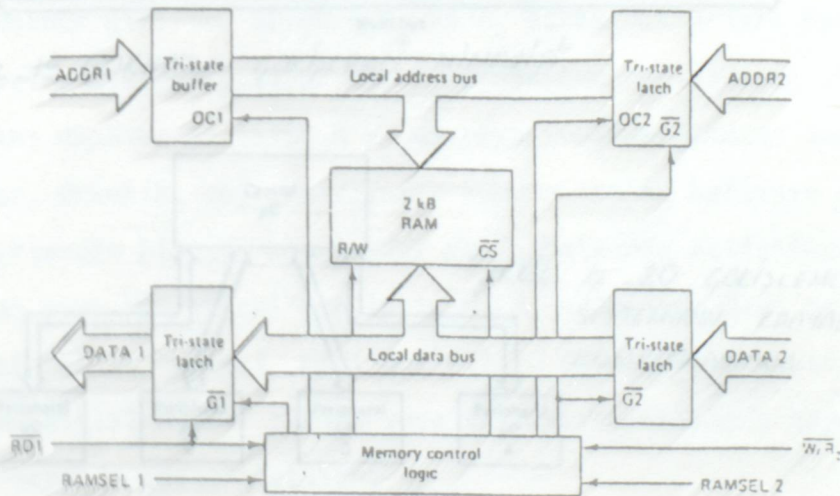
Seri bağlantı komünikasyonu: çok yavaştır, fakat dizayn etmek basittir.

Karşılıklı paralel I/O transferi: Byte'ların küçük sayısı için genelde yeterlidir.

DMA transferi: Data'nın 100 byte'nın üzerinde simgesel olarak yeterlidir.

FIFO kanal transferi: Verinin asenkron bloğu FIFO konumunda transfer edilebilir ve RAM buffer'ında depolanabilir.

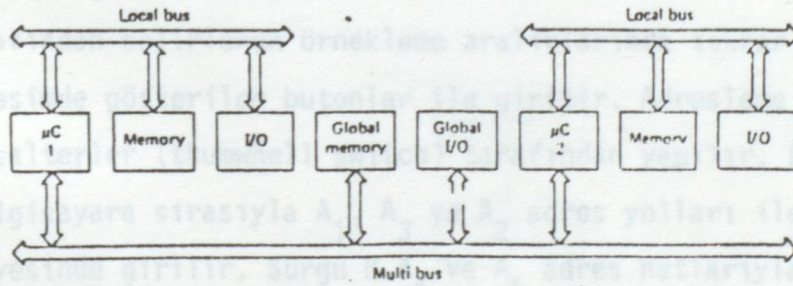
Çift hatlı mailbox hafızası: RAM hafızasının bir bölümü Şekil 4.18'de gösterildiği gibi OKU/YAZ çalışması için iki işlemciyle girebilir. Hafıza kontrol lojiği uyumsuzluk durumunda hangi işlemcinin girişe sahip olmasına karar verir.



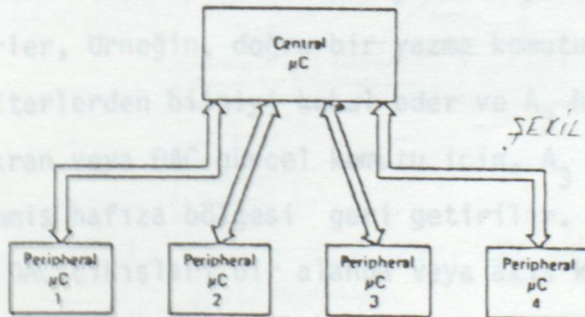
ŞEKİL 4-18 ÇİFT YOLLU MAILBOX HAFIZASI

Çok hat ile bir genel çok işlemci Şekil 4.19'da gösterilir. Burada global hafıza ve I/O ya bir mikrobilgisayar ya da çok yol sayesinde iki tanesi tarafından girilebilir. Hat seçici (gösterilmemiş) çok yollu girişe sahip olan mikrobilgisayarın temel tekniğinin esaslarını belirler.

Direk hafıza kontrolü : Bu prensip Şekil 4.20'de gösterilen radyal gösterimde küresel bilgisayara bağlı merkezi mikrobilgisayar için tanımlanmıştır. Her mikrobilgisayarın kendine ait ROM, RAM ve I/O'ları vardır. Bu yapıda, merkezi bilgisayar tüm çevresel birimler tarafından paylaşılan bölümlere ayrılmış bilgi tabanları bulundurulur. Çevresel birimler direk olarak kendi aralarında değil fakat merkezi bilgisayar sayesinde iletişim için tasarlanmıştır. Çevresel birimler kendi çalışmasının durdurulması ve kesme taleplerinin başlatılmasıyla merkezi işlemci ile iletişimi talep eder. Merkezi birim ondan sonra tüm birimi tekrar çalıştırır. Ayrıca merkezi işlemci sanki merkezi hafıza haritasının bir parçası gibi çevresel birimin hafızasını adresleyebilir, böylece paralel tarzda minimum zamanda bilgi transferinin meydana gelmesini sağlar.



ŞEKİL 4-19 ÇOKHATLI ÇOKİŞLEMLİ MİMARİSİ.



ŞEKİL 4-20 ÇOKİŞLEMLİ SİSTEMİNİN RADYAL KONFIGURASYONU.

Teşhis Bölümü: Teşhis veya arıza giderme bölümü proje geliştirme safhasında ihtiyaç duyulan önemli bir kısımdır. Uygulama programı çalışırken, mikrobilgisayarın içindeki yazılım faaliyetlerinin izlenmesi ve yazılım parametrelerinin modifikasyonunu sağlar. Teşhis bölümünün fonksiyonu aşağıda olduğu gibi özetlenebilir:

- . Yazılım modüllerinin dinamik testi için mikrobilgisayarın yapay analog/dijital I/O sinyallerini simüle eder.
- . Yazılım kontrol parametrelerini niteler ve program çalışması süresince sabit tutar.
- . Program çalışması süresince yazılım parametrelerinin ve değişkenlerinin okunmasını sağlar.

Basit teşhis biriminin blok diyagramı Şekil 4.21'de gösterilmiştir ve onun çalışması Şekil 4.22'deki akış şemasında açıklanmıştır. Bu bölüm her hafıza yerleşiminde bilgi yazmayı ve DACs A ve B ve hex ekran A ve B'deki hafıza yerlerinden bilgi düzeltmesini mümkün kılar. Yazma/Okuma çalışmaları teşhis yazılımı tarafından belirlenen örnekleme aralıklarında tekrar tekrar yapılabilir. Komut resimde gösterilen butonlar ile girilir. Adresleme ve yazma verileri Hex özel şalterler (thumbwell switch) tarafından yapılır. Komut, adres ve veri mikrobilgisayara sırasıyla A_1 , A_3 ve A_2 adres yolları ile sürgü A (latch A) sayesinde girilir. Sürgü B A_4 ve A_5 adres hatlarıyla hex ekranlarını güncelleştirir. Mikrobilgisayar her T_4 örnekleme periyodunda (bak.Şekil 4.25) A_1 hattını düşürüp ve latch A'yı devreye sokarak komutun doğru olup olmadığını belirler, örneğin, doğru bir yazma komutu ise A_2 hattının düşürülmesi ile özel şalterlerden bilgiyi kabul eder ve A_3 hattında belirlendiği gibi adrese gönderir. Ekran veya DAC güncel komutu için, A_3 adresinde özel şalter tarafından belirlenmiş hafıza bölgesi geri getirilir. Geribesleme çevirim değişkenleri olabilen DAC çıkışları bir alanda veya akış kaydedicisinde kaydedilerek tekrar tekrar ekranda gösterilebilir.

Yazılım Dizaynı:

Bir mikrobilgisayarın yazılımı zaman sıralama usulünde gerçek zamanda yerine getirilen uygulama programı modüllerinin setinden ibarettir. Yazılım dizaynının belirgin özellikleri aşağıdaki gibi gözden geçirilebilir.

Dilim Seçimi: Güç elektroniği sistemlerinin kontrolü, özellikle geribesleme kontrol çevirimleri ve onlara ait hesaplamalar çoğu zaman kritiktir, bundan dolayı normalde makina dili kullanılır. Makina dili makina koduna en yakın dildir ve bundan dolayı makina dilinde yazılan bir program hızlı çalışma zamanına sahiptir ve küçük hafıza alanını kullanır. Bununla beraber; makina dilinde programlama zaman alır, sıkıcıdır ve birçok iterasyon gerektirir. Diğer taraftan, PLIM, PASCAL ve FORTRAN gibi yüksek seviyede dillerdeki programlar çalışmada yavaştlar; büyük hafıza alanına gereksinim duyarlar fakat hızlı yazılma avantajlarına sahiptirler. Toplam uygulama programı zamanlama ihtiyaçlarına göre eşit olarak bölünebilir ve hem yüksek hem de düşük seviyedeki diller uygun bir şekilde kullanılabilir. Böyle bir durumda, kaynak programının parçaları ayrı ayrı derlenebilir ve birleştirilebilir, ondan sonra prototip mikrobilgisayarın ROM'una uygun hale getirilir ve yerleştirilir. Program yazılımındaki adımlar daha sonra tartışılacaktır.

Örnekleme zamanı ve bit değişimi: Örnekleme zamanı ve bit değişimi dijital kontrol sistem tasarımında en önemli unsurlardır. Dijital sistemin performansı daha hızlı örnekleme aralıkları ve daha fazla bit değişimi ile analog sistemininkine ulaşır.

Bir mikrobilgisayar kontrol çevirimini belirlenmiş zamanda yerine getirdiği için, bir örnekleme aralığı veya hesaplamanın yerini tutan örnekleme oranı belirlenmelidir. Örnekleme aralığı daha sonra tartışılacak çok amaçlı çalışma için müsait zaman sağlayacaktır. Daha uzun örnekleme aralığı yüksek dili mümkün kılan mikrobilgisayar için uygundur. Diğer taraftan, uzun örnekleme süresi onu kararsızlığa yönlendiren kontrol çeviriminde gecikme ve distorsiyona sebep olur. Pratik örnekleme zamanının seçimi çevirimin geçici cevab süresi (dolayısıyla, kapalı çevirim bant genişliği) tarafından belirlenir. Çevirim

cevaplama süresinden onda bir veya daha az olan örnekleme süresinin seçimi tipiktir. Genellikle, iç kontrol çevirimi dış çevirimin daha az örnekleme zamanına sahip olduğu anlamına gelen dış çevirimden daha hızlı cevaplamaya sahip olması gerekir. Önceden anlatıldığı gibi çevirimlerin örnekleme zamanı yarıiletken dönüştürücülerin anahtarlama aralığı ile belirlenebilir.

Bir sistemin ihtiyaç gösterdiği performans doğruluğunu 8 ya da 16 bit'lik mikrobilgisayarlar seçildiğinde etkileyen sinyallerin bit değişimini belirler. Bir dijital kontrol sisteminde, gürültünün sayısal işaretlere çevrilmesi olarak bilinen ± 1 bit'lik düzensizlikler kontrol edilen değişkenleri titreştirir. Örneğin, ± 3000 d/d'luk bir hızla bir hız kontrol çeviriminde, tek kutublu 12 bit'lik hesaplama $3000/(2^{11}-1) = 1.47$ d/d'luk düzensizlik verir. Dış çevirimdeki düzensizlik iç çevirimdeki düzensizliğin duyarlılığıyla güçlendirilebilir. Çok çevirimli bir kontrol sistemi için, farklı çevirimlerdeki sinyallerin bit değişimi duyarlılık analizi ile dikkatli bir şekilde belirlenir. Normal bir şekilde belirtilen dış çevirimin değişimi ile iç çevirimlerin değişimi dış çevirimdeki endüklenen etkisi önemsiz olsun diye eşit veya daha iyi olmalıdır. Bir çevirimin sayısal değeri bazen bit değişim oranı ve örnekleme zamanı ile tanımlanır.

Ölçeklendirme: Dijital sinyal kontrolünde diğer önemli düşünce ölçeklendirmedir. Ölçeklendirme hesaplanmış yazılım parametrelerinin kararlılığını sürdürür ve parametrelerin taşmasını veya saklanamayacak kadar küçük olmasını önler. Dahilen, bir mikrobilgisayar ikinin tümler aritmetiğinde bipolar sinyallerin toplanma ve çıkarma işlemlerini idare eder ve mevcutsa işaretlenmiş çarpım ve bölüm komutları kullanılabilir. Hafızanın durumu aşmaya yönelirse, limit değere kilitlenir. Dijital ölçekleme kavramı analog hesaplamadaki analog ölçeklemenin aynısıdır. Dijital örnekleme basit bir örneği aşağıda verildiği gibidir: Bir dijital moment hesaplamasını T_e 'nin Nm birimindeki moment, V 'nin Volt birimindeki gerilim, I 'nin amper birimindeki akım ve N 'nin d/d birimindeki hız olduğu $T_e = \frac{VI}{N} \cdot \frac{60}{2\pi}$ (4.21) ifadesinden düşünürüz. Değişkenler aşağıdaki gibi $V-V$, $V-I$ ve benzerlerinin yazılım parametreleri olduğu ve K_1 , K_2 ve benzerlerinin skala faktörlerinin yerini tuttuğu yazılım

değişkenleriyle oranlanabilirler:

$$V = \frac{V-V}{K_1} \quad (4.22)$$

$$I = \frac{V-I}{K_2} \quad (4.23)$$

$$N = \frac{V-N}{K_3} \quad (4.24)$$

$$T_e = \frac{V-T_e}{K_4} \quad (4.25)$$

(4.21) denklemine yerine konulmasıyla sonuç,

$$V-T_e = 9.55 \left(\frac{K_4 K_3}{K_1 K_2} \right) \frac{V-V \cdot V-I}{V-N} \quad (4.26) \text{ olur.}$$

Farzedin ki V ve I 10 bit'lik A/D dönüştürücü tarafından örneklenen bipolar sinyallerdir ve hız 10 bit'lik tek kutuplu sinyalde mevcuttur. Aynı zamanda $V_{\max} = 400$ A ve $N_{\max} = 3000$ rpm olduğunu farzedin. 0 zaman;

$$K_1 = \frac{2^9 - 1}{200} = 2.56 \text{ bit/V}$$

$$K_2 = \frac{2^9 - 1}{400} = 1.28 \text{ bit/A}$$

$$K_3 = \frac{2^{10} - 1}{3000} = 0.34 \text{ bit/d/d} \quad \text{olur.}$$

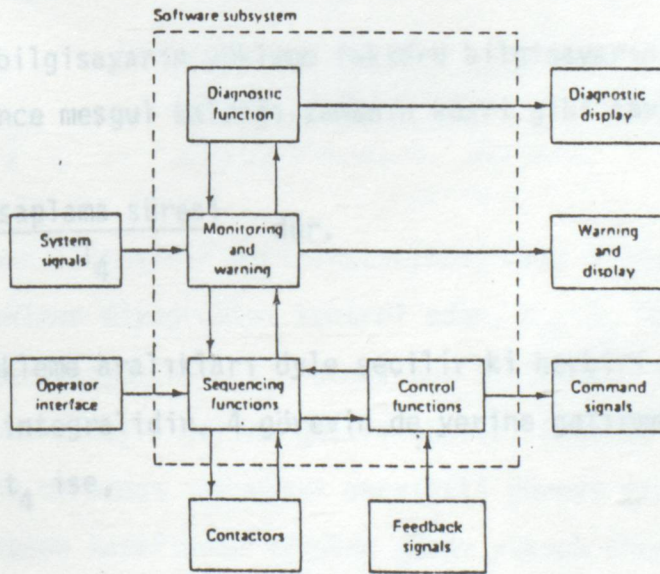
$K_4 = 8$ bit/Nm (dolayısıyla, 1 bit = 0.125 Nm olarak kabul edilir. Bütün ölçek faktörlerinin (4.26) denklemine yerine konmasıyla,

$$V-T_e = 7.93 \frac{V-V \cdot V-I}{V-N} \quad (4.27) \text{ denklemini elde ederiz.}$$

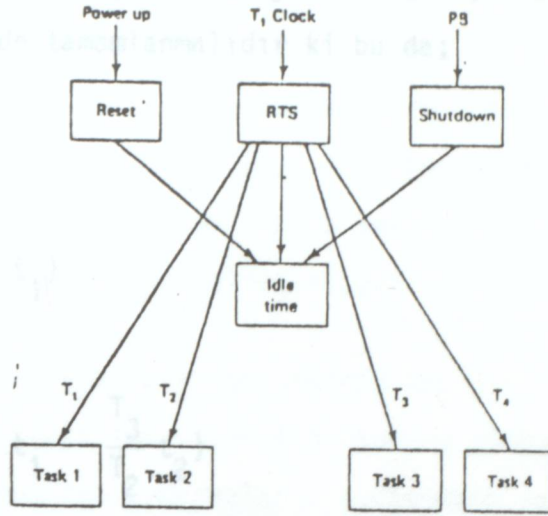
Denklem (4.27) yazılım moment parametresi $V-T_e$ 'yi elde etmek için hesaplanmıştır.

Yazılım Yapısı ve Zamanlama:

Yazılımın dizaynına başlangıç safhasında, yazılımın fonksiyonel modülleri tanımlanmalıdır ve I/O sinyallerinin sayesinde fiziksel sistem ile onların etkileşimi incelenmelidir. Şekil 4.23 tanımlamaları, izlemeleri ve ikaz fonksiyonlarını içeren böyle bir blok diyagramını gösterir. Yürütmenin öncelik sırasına göre sınıflandırılırlar ve yerini tutan örnekleme zamanları belirlenir. Şekil 4.24 gösterilen ayrı örnekleme zamanı ile görevlerin gerçek zaman listesi (RTS)'nin altında olduğu yazılımın basitleştirilmiş yapıdaki şemasını gösterir. RTS onların önceliklerinin seviyesine göre görevlerinin düzenli uygulanması için sorumlu olan uygulanan yazılımdır. Gösterildiği gibi en yüksek önceliğe sahip görevin (task 1) aralığı örneklediği donanım kesme darbe ünitesi T_1 aralığı tarafından sürülür. Aynı zamanda besleme resetlemesi, bir basmalı anahtar tarafından sistemin kapatılması ve yazılım boş zaman sayımı özellikleri de gösterilir.



ŞEKİL 4.23 YAZILIM FONKSİYONEL BLOK DİYAGRAMI



ŞEKİL 4.24 YAZILIMIN BASİTLEŞTİRİLMİŞ YAPIDAKİ SEMASI.

Şekil 4.25 tipik örnekleme zamanlarını gösterildiği görevlerin zamanlama diyagramını gösterir. Herhangi düşük öncelikli görev yerine getirilmeden önce, görev 1 T_1 aralığının içinde T_1 saat girişinde tamamen tamamlanır. Düşük öncelikli görev yerine getirilmesinin altında oluyorsa, görev 1'in tamamlanması yerine getirilene kadar bekletilir. Şekil 4.25'de görev 2 işaret 1 tarafından gösterildiği gibi bir kez bekletilir, oysa görev 4 2,3 ve 4 işaretleri tarafından gösterildiği gibi 3 kez bekletilir.

Bir mikrobilgisayarın yükleme faktörü bilgisayarın en uzun örnekleme zamanı T_4 süresince meşgul kaldığı zamanın kesri gibi tanımlanabilir, bu da,

$$LF = \frac{\Sigma \text{hesaplama süresi}}{T_4} \text{ dür.} \quad (4.28)$$

Normalde, örnekleme aralıkları öyle seçilir ki herbiri gelecek alt aralığının çok yönlü integralidir. 4 görevin de yerine getirme zamanları sırasıyla t_1 , t_2 , t_3 ve t_4 ise,

$$LF = \frac{1}{T_4} \left(\frac{T_4}{T_1} t_1 + \frac{T_4}{T_2} t_2 + \frac{T_4}{T_3} t_3 + t_4 \right) = \frac{t_1}{T_1} + \frac{t_2}{T_2} + \frac{t_3}{T_3} + \frac{t_4}{T_4} \text{ dür.} \quad (4.29)$$

Yükleme faktörü her zaman bütününden daha azdır ve $(1-LF)$ her birimdeki

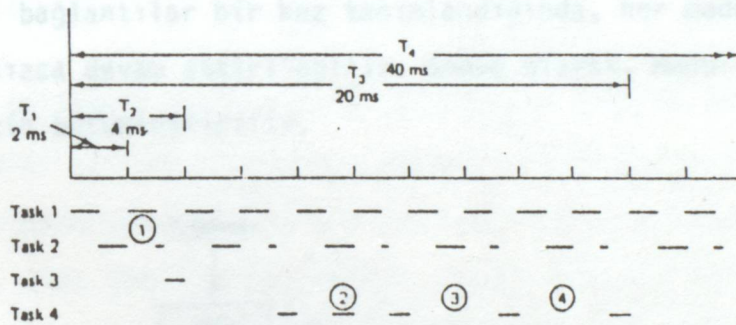
boş zamanı gösterir. Her görev aşmayı önlemek için basitleştirilmiş örnekleme zamanının içerisinde tamamlanmalıdır ki bu da;

$$t_1 < T_1 \quad (4.30)$$

$$t_2 < (T_2 - \frac{T_2}{T_1} t_1) \quad (4.31)$$

$$t_3 < (T_3 - \frac{T_3}{T_1} t_1 - \frac{T_3}{T_2} t_2) \quad (4.32)$$

$$t_4 < (T_4 - \frac{T_4}{T_1} t_1 - \frac{T_4}{T_2} t_2 - \frac{T_4}{T_3} t_3) \text{ 'dir. } \quad (4.33)$$



Task 1 (T_1 period): current loop control, diagnostics
 Task 2 (T_2 period): flux and speed loop control
 Task 3 (T_3 period): sequencing, diagnostics
 Task 4 (T_4 period): background functions

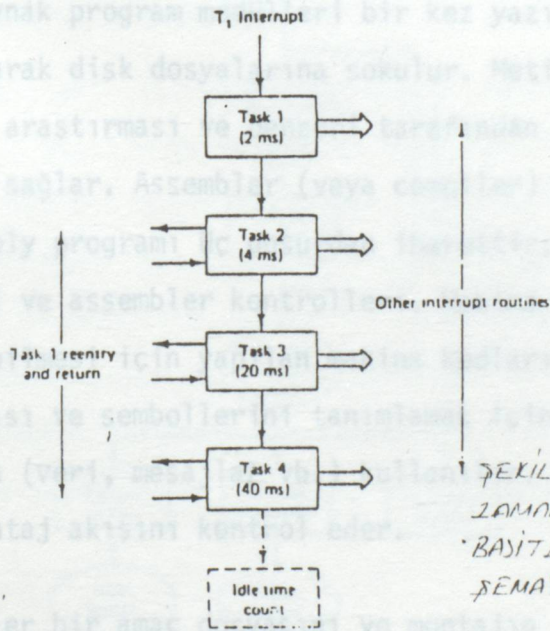
ŞEKİL 4-25 GÖREV ZAMANLAMA DİYAGRAMI.

Gerçek zaman listesinin basitleştirilmiş akış diyagramı Şekil 4.26'da gösterilen zamanlama diyagramını kontrol eder. T_2 , T_3 ve T_4 zaman aralıkları yazılım timer'ları sayesinde T_1 kesmesinde listelenir ve diğer görevler gösterildiği gibi sırayla yerine getirilebilir. Görev 1 onun .beklemesi ve yığılma durumunu koruması ile düşük öncelikli göreve girer. Pek tabii, her listelenmemiş kesme tarafından sürülen görev yüksek önceliğe sahiptir ve 1,2,3 ve 4 görevlerinin yerine getirilmesi süresince hizmet edebilir.

Program gelişmesi ve izleme Testi:

Mikrobilgisayar fonksiyon algoritmalarını ayrıntılı akış şemalarının formunda tanımladıktan sonra, kaynak programının gelişmesi başlar. Programlar önceden incelendiği gibi ya yüksek seviyeli dilde, makina dilinde ya da ikisinin karışımı tarafından geliştirilebilir.

Modüler Programlama: Pek çok program tek birine yazmak için çok uzun veya komplekstir. Küçük fonksiyonel birimlere bölüldüğünde, programlama çok daha basit olur. Modüler programların kodlanması ve değiştirilmesi monolitik programlardan daha kolaydır. Programlamaya yaklaşan modülerlik pek çok fonksiyonel devreyi içeren donanımın dizaynı ile benzerdir. Program kendine özgü girişler ve çıkışlar ile lojik olarak kontrol ünitelerine bölünmüştür. Birimler arasındaki bağlantılar bir kez tanımlandığında, her modülün ayrıntılı dizaynı bağımsızca devam ettirilebilir. Sonuç olarak, modüller karma programı geliştirmek için bütünleştirilir.



ŞEKİL 4-26 GİRİŞ
ZAMAN AKIŞININ
BASİTLEŞTİRİLMİŞ AKIŞ
ŞEMASI.

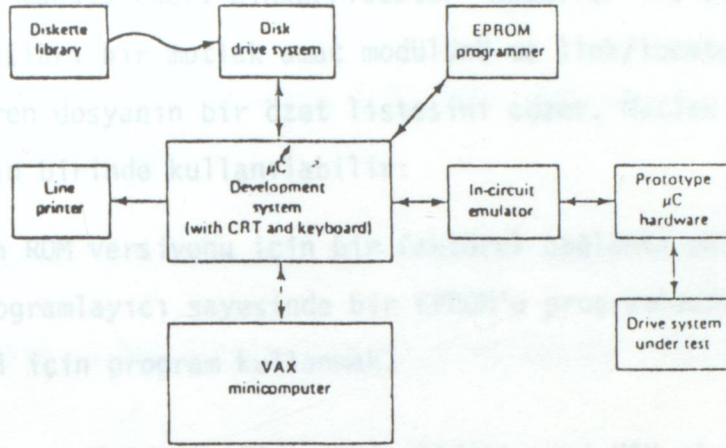
Mikrobilgisayar gelişme sistemi: Bir gelişme sistemi kullanıcının yazılımı geliştirmesi için önemli bir araçtır. Prototip mikrobilgisayarda kullanılmak için kesin amaç programına dönüştürülebilen kaynak programlarının gelişmesine olanak sağlar. Alternatif olarak, mini/kişisel bilgisayarda, derleme/

makina dilinde geliştirilebilir ve amaç programı direk olarak mikrobilgisayarın hafızasının altında yüklenebilir. Gelişmiş sistemin bir özel avantajı gerçek zaman izleme konumunda sistem çalışmasına olanak sağlamasıdır. Şekil 4.27 çevresel birimler ile mikrobilgisayar gelişme sisteminin blok diyagramını gösterir. Sistemin kendisi RAM ve ROM hafızaları, bir CRT, kursor kontrolü ile bir ASCII klavyesi ve sınırlanmış kapasitede bir floppy disk sürücüsü ile bir CPU'yu içerir. Gelişme sistemi şekilde gösterildiği gibi bir satır yazıcı, disk sürücü sistemi, EPROM programlayıcı ve in-circuit emulatör (ICE) ile bağlıdır. Dağıtılarak program geliştirmesi için ana dağıtım çatısı veya mikrobilgisayara bağlanabilir. Disk işletim sistemi yazılımı derleme/birleştirme, programların testi ve kullanıcı için verimli dosya tutma çalışmalarını mümkün kılar.

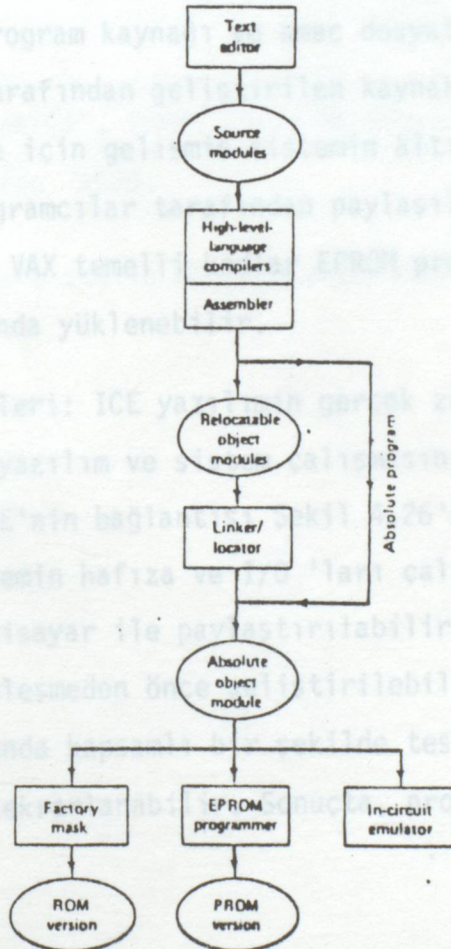
Program Gelişmesi:

Programın gelişmesi yöntemi için akış şeması Şekil 4.28'de gösterilir. Dikdörtgen kutular gelişme araçlarını gösterir ve elipsler yazılımın kullanıcı kodudur. Kaynak program modülleri bir kez yazıldığında, bunlar metin yazıcısını kullanarak disk dosyalarına sokulur. Metin yazıcısı temelli CRT ekleme, silme, dizi araştırması ve benzeri tarafından kaynak dosyalarının düzeltilmesine olanak sağlar. Assembler (veya compiler) kaynak kodunu amaç koduna dönüştürür. Assembly programı üç unsurdan ibarettir: makina komutları, assembler direktifleri ve assembler kontrolleri. Makina komutları makina tarafından yerine getirilebilmesi için yapılan makina kodlarıdır. Assembler direktifleri program yapısı ve sembollerini tanımlamak için ve yerine getirilemeyen kodları üretmek için (veri, mesajlar vb.) kullanılır. Assembler montaj konum setini ve direk montaj akışını kontrol eder.

Assembler bir amaç dosyasını ve montajın sonuçlarını gösteren bir dosya listesini üretir. Amaç dosyası yeniden yerleştirilebilir veya kesin olabilir. Assembler çağırısı DEBUG kontrolünü içerdiğinde, aynı zamanda dosyanın listelenmesi sembol tablosunu ve programın sembolik testinde kullanmak için diğer arıza giderme bilgisini alır.



ŞEKİL 4-27 GENİŞLESEL BİRİMLER İLE MICROBİLGİSAYARIN GENİŞLETİLMESİ.



ŞEKİL 4-28 PROGRAMIN GENİŞLEMESİ İÇİN AKIŞ ŞEMASI.

Amaç modülleri makina dili komutlarını ve kullanılabilmek için mikrobilgisayarın hafızasına yüklenen verileri içerir. Yeniden yerleştirilebilen amaç modülleri linker/locator sayesinde işlenir. Bu aynı isme ve tipe sahip olan

yeniden yerleştirilebilen kısımlar ve kısımların birleştirilmesi için kesin hafıza yerlerini tahsis eder. Linker/locator modüller ile çıkışlar arasındaki bütün referansları bir mutlak amaç modülünü ve link/locate işleminin sonuçlarını gösteren dosyanın bir özet listesini çözer. Mutlak amaç dosyası aşağıdaki konumların birinde kullanılabilir:

2. . Programın ROM versiyonu için bir faktörel bağlantı maskesini üretmek
 - . EPROM programlayıcı sayesinde bir EPROM'u programlamak
 3. "SAB" için program kullanmak.
- 1990.

Gelişmiş sistem Şekil 4.27'de gösterildiği gibi VAX minibilgisayar ile bağlanırsa, kullanıcı iki sistemin kaynaklarını bütünleştirebilir. VAX depolama, sürdürme ve program kaynağı ve amaç dosyalarının yönetimi için kullanılabilir. Programcılar tarafından geliştirilen kaynak program derleme, montaj, bağlantı ve yerleştirme için gelişmiş sistemin altında yüklenebilir. Bağlanmış modüller bütün programcılar tarafından paylaşılmak için VAX'da geçirebilir ve saklanabilir. VAX temelli kodlar EPROM programlama veya ICE için gelişmiş sistemin altında yüklenebilir.

ICE Testleri: ICE yazılımının gerçek zaman çalışma koşulunun altında prototip donanım, yazılım ve sistem çalışmasının testini mümkün kılar. Gelişmiş sistem ile ICE'nin bağlantısı Şekil 4.26'da gösterilir. ICE'nin yardımı ile gelişmiş sistemin hafıza ve I/O 'ları çalışma evresinin başlangıcında prototip mikrobilgisayar ile paylaşılabilir. Prototip donanım ve yazılım sistemi ile bütünleşmeden önce geliştirilebilir ve test edilebilir. Sonra sistem izleme konumunda kapsamlı bir şekilde test edilebilir ve eşdeğer sistemdeki ana program tekrarlanabilir. Sonuçta, program EPROM veya ROM'da yüklenebilir.

KAYNAKÇA

1. "Power Electronics and AC Drives", B.K. Bose, Prentice-Hall Englewood Cliffs, New Jersey, 1987.
2. "Power Electronics", K.Thorborg, Prentice-Hall, New York, 1988.
3. "SAB 8051A/8031A 8-Bit Single-Chip Microcontroller", Katalog Siemens, 1990.
4. "Güç Elektroniğine Giriş", Prof.Remzi Gülgün, Yıldız Üniversitesi, 1987.
5. "Güç Elektroniği", TMMOB Elektrik Mühendisleri Odası Semineri, K.T.Ü. Trabzon, 1989.
6. "8155 2048 Bit Static MOS RAM With 1/0 Ports and Timer", Katalog Intel, 1990.

