

Y.T.Ü. Fen Bilimleri Enstitüsü

Bilgisayarların Seri Haberleşme Portları
Üzerinden Bağlantı Kurularak veri İletim Ağı

Refik Albayrak

Yüksek Lisans Tezi

YILDIZ UNİVERSİTESİ
GENEL KİTAPLIĞI

K 368

43

Kot :
Alındığı Yer : ...Fen Bilimleri Basi.....
Tarih :13/05/1991.....
Fatura :
Fiatı :7000 TL.....
Ayniyat No :1/3.....
Kayıt No :47.638.....
UDC :001.64 378.242.....
Ek :

+

BİLGİSAYARLARIN SERİ HABERLEŞME PORTLARI ÜZERİNDEN
BAĞLANTI KURULARAK VERİ İLETİM AĞI VE ENDÜSTRİYEL
AKILLI ÇEVRE BİRİMİ TASARIMI, DENETİMİ

MÜH.A.REFİK ALBAYRAK

İstanbul, 1988

BÖLÜM-1

1.1	1-21
1.2	1
1.3	2

Kaynaklar

Kaynaklar

Lisans ve yüksek lisans öğrenimim boyunca bana her konuda yardımcı ve destek olan, engin bilgi ve deneyimlerinden faydalanma şerefine ulaştığım değerli hocam, Sayın Doç. Dr.Sezgin ALSAN'a, tez çalışmam sırasında olanaklarından faydalandığım EMPA AŞ. firmasına Teknik Md.Sayın Türker CANBAZOĞLU ve Cengiz KARAOĞSMANOĞLU'nun şahsında teşekkür ederim.

EYLÜL - 1988

BÖLÜM-2

2.1	21
2.2	22-24

Electronic Industries Association (EIA)

Committee on Standards in International

Industry and Technology

EIA

EIA-2000 Series Handbook Standard 24

EIA-2000 Series Handbook Standard ve Vcdm

EIA-2000 Series Handbook Standard 25-39

EIA-2000 Series Handbook Standard 30

EIA-2000 Series Handbook Standard

EIA-2000 Series Handbook Standard

İÇİNDEKİLER

SAYFA

ÖZET

BÖLÜM-1

VERİ İLETİMİ	1-21
1-1 Genel Amaçlı Veri İletimi	1
1-2 Veri İletiminde Karşılaşılan Gereksinimler	2
Hız	
Besleme Kaynakları	
Lojik Uygunluk	
Sürücüler	
Alıcılar	
Hatlar	
1-3 Veri İletim Hattı Türleri	3-10
Çift Tel ile Veri İletim Hattı	4
Burulmuş Tel Çifti İle Veri İletimi	4-9
Koaksiyel Hatlar İle Veri İletimi	10
1-4 Veri Yolu Sürücüleri	11-21
Temel Sürücü Türleri	11-13
Tekli Sonlandırılmış Hatlarda Taşıma	13-16
Farksal Uygulamalar İçin Sürücü ve Alıcılar	17
Farksal Veri İletim Yollarının Sonlandırılması ...	18-21
Bölüm Sonucu	21

BÖLÜM-2

SERİ HABERLEŞME STANDARTLARI	21
2-1 Standart Organizasyonları	22-24
The Electronic Industries Association (EIA)	
The Consultative Committee in International Telegraphy and Telephony	
ISO ve ANSI	
2-2 EIA RS-232-C Seri Haberleşme Standardı	24
25 Uçlu Fiziksel Bağlantı Elemanı ve Uçların Sınıflandırılması	25-39
Haberleşme Komutları	30
SIMPLEX Haberleşme Kanalı	
HALF-DUPLEX Haberleşme Kanalı	

FULL-DUPLEX Haberleşme Kanalı	
25 Uçlu RS-232-C Bağlantı Elemanı Üzerinde	
Bulunan İşaretlerin Açıklamaları	30
AA Devresi (Koruyucu Toprak)	30
AB Devresi (İşaret Toprağı)	31
BA Devresi (İletilen Bilgi)	31
BB Devresi (Alınan Bilgi)	32
CA Devresi (Yollama İsteği)	32-35
CB Devresi (Almaya Hazır)	35
CC Devresi (DCE Hazır)	36
CD Devresi (DTE Hazır)	36
Hat Bağlantı Çeşitleri	36-37
EK (STANDART DIŞI) BAĞLANTI TÜRLERİ	38-41
2-3 DENGELİ HATLARDA SERİ HABERLEŞME STANDARTLARI	42-46
2-3-1 EIA RS-423-A ve RS-422-A STANDARTLARI	42-43
2-3-2 EIA RS-485 STANDARDI	43-44
BÖLÜM SONUCU	44-46

BÖLÜM - 3

ENDÜSTRİYEL AKILLI ÇEVRE BİRİMİ (EAÇB)	47
3-1 EAÇB NEDİR?	47
3-2 UYGUN MİKRODENETLEYİCİNİN SEÇİMİ	48
3-3 8052 AH BASIC'E BAKIŞ	48-49
3-4 8052 AH BASIC'IN KOMUTLARI	49-58
3-5 EAÇB DONANIMININ GERÇEKLENMESİ	58-67
3-6 EAÇB İÇİN YAZILIM ÖRNEKLERİ	68-74
3-6-1 EAÇB'NİN BAĞIMSIZ ÇALIŞTIRILMASI	68-69
3-6-2 BİLGİSAYAR DENETİMİ İLE BİR EAÇB'NİN İŞLETİLMESİ	70-71
3-6-3 BİRDEN FAZLA EAÇB'NİN AYNI VERİ İLETİM AĞINA BAĞLANMASI VE ANABİLGİSAYAR GÖZETİMİNDE PROGRAMLANABİLİR DENETLEYİCİ OLARAK İŞLETİLMESİ	72-74
BÖLÜM SONUCU	75

EKLER

EK: 1 8052 AH BASIC'IN KAYITÇILARI	76-81
EK: 2 8052 AH BASIC KOMUT LİSTESİ	82-89
EK: 3 BÖLÜM 3-6-1 YAZILIM LİSTESİ	90-93
EK: 4 BÖLÜM 3-6-2 YAZILIM LİSTESİ	94
EK: 5 BÖLÜM 3-6-3 YAZILIM LİSTESİ	95-100
EK: 6 KULLANILAN DEVRE ELEMENLARININ KATALOG BİLGİLERİ	101-124

KAYNAKÇA	125
----------------	-----

ÖZGEÇMİŞ	126
----------------	-----

ÖZET

Bu tez çalışması başlıca iki bölümden oluşmaktadır. Öncelikle, endüstriyel ortamlarda güvenli olarak bilgi iletiminin sağlanabileceği bir veri iletim ağı oluşturulmuştur. Bu veri iletim yolunun bir çok istasyon tarafından çift yönlü olarak kullanımı sağlanmıştır. Gereksinimlerin karşılanmasında RS-485 seri haberleşme standardı çözüm getirmiştir.

Çalışmanın ikinci bölümünde, 8052 AH BASIC mikrodene-
tleyici tüm devresi kullanılarak bir uzak mesafe denetle-
yicisi (remote controller) geliştirilmiştir. Kendi başlarına
görev yapabilecek yetenekte olan bu birimler 32 bit giriş ve
32 bit çıkış ucuna sahiptirler. Bu uçlar ana bilgisayar ta-
rafından değişik biçimlerde programlanabilirler. Bütün is-
tasyonlar kendi aralarında ve ana bilgisayarla bağlantılı-
dırlar. Herhangi bir zamanlama yardımcı işareti kullanılmak-
sızın bir çift farksal hat üzerinden taşınan seri bilgi pa-
ketleri yardımıyla haberleşirler ve ana bilgisayardan gönde-
rilen özel komutlarını alırlar.

Diğer istasyonları denetlemek için Amstrad 6128 bil-
gisayarı kullanılmıştır ve akıllı bir denetleme programı ha-
zırlanmıştır. Aynı zamanda, bütün projenin çalışırılığını
gösterebilmek için iki tane bağımsız istasyon cihazı hazır-
lanmıştır.

SUMMARY

This thesis consist of two main studying branch. First of all, a serial data transmission net which can be used in safe at an industrial areas, has been prepared. Using of this serial net with remote stations morethan one, which included bidirectional operations has been ensured. The RS-485 serial data communication Standard applications has been used to obtain these necessities.

Secondly, a remote controller has been investigated using with INTEL's 8052 AH BASIC microcontroller IC's. Every remote station has got 32 input and 32 output control pins which are programmed on variable mode by host. Every one station is connected with other stations and host computer. They communicate and take their special commands are sendd from host computer helping with a couple differential-line carrying serial data frames without using hand-shaking signals.

Amstrad-6128 home computer has been used as a host computer and prepared an intelligence program for hosting other stations. At that time, two independent station device has been prepared to prove all of that project has been completely working (like a piece of net).

1-2 VERİ İLETİMİ ANINDA KARŞILAŞILAN GENEL GEREKSİNİMLER:

1- VERİ İLETİMİ

1-1 GENEL AMAÇLI VERİ İLETİMİ:

Devamlı artan bilgisayar ve özel amaçlı sayısal kontrol sistemleri kullanımı ile ortaya çıkan, bir sistemden diğerine bilgi iletimi problemi, tasarımcıların yeni metodlar geliştirmelerini gerekli kılmaktadır.

Bir fabrikada kontrol edilen makinalardan kullanıcı cihazına kadar var olan birimler arasındaki veri iletiminde ve otomotiv sistemlerinde en az güç kaynakları kadar önemli bir unsur olan, veri iletimi yolu sürücüleri ve alıcıları bulunur.

Pek çok sistem, bir ana bilgisayar veya denetleyici ile birden fazla uzak terminal veya kontrol noktasından oluşur. Terminaller ile ana bilgisayar arasındaki mesafe birkaç metreden, birkaç yüz metreye kadar değişebilir. Küçük bağımsız sistemler bile genellikle printer, teyp gibi kısa mesafelere yerleştirilmiş bazı donanım cihazlarına sahip olacaktırlardır.

Bilgi aktarım ürünlerine olan ihtiyaç, endüstri geliştikçe daha çok ortaya çıkmıştır. İlk gerçekleştirilen veri iletim tekniğinde kullanılan devreler çok basit elektronik yapıya sahiptiler ve hattın ucuna bağlanmış tek istasyonu sürebilecek yetenekteydiler. Çoğunlukla her farklı sistem için özel olarak tasarlanırlardı. Sonraları, geniş çapta farklı sistemlerle uyumlu veri iletimi ve standartları geliştirildi. Standartların oluşturulmasında göz önünde tutulması gereken birtakım önemli unsurlar belirlenmiştir. Belirlenen bu unsurlar uygulama anında karşılaşılan gereksinimlerden doğmuştur.

1-2 VERİ İLETİMİ ANINDA KARŞILAŞILAN GENEL GEREKSİNİMLER:

İyi bir veri iletim sisteminde var olması gereken genel özellikler şu şekilde sıralanabilir:

Hız: Çok iyi bir sistem için veri iletim değerinin 10 MHZ'e kadar çıkması arzu edilir. İşlem frekansı çoğunlukla veri iletim hızı olarak açıklanır. Başka bir anlatımla, işlem frekansı saniyede iletilen bit sayısı olarak ifade edilir. (Bit Per Second) Her bir periyod iki sayısal seviyeyi içerdiğinden bps değeri, "HZ" birimi cinsinden frekansın iki katıdır.

Besleme Kaynakları: 5 Volt'luk tek kaynak kullanılması daha yaygın olmakla birlikte, bazen simetrik $\pm 5V$, $\pm 9V$, $\pm 12V$ kaynaklara da ihtiyaç duyulur.

Lojik Uygunluk: Bir çok cihaz, aynı zamanda düşük güçlü, düşük seviyeli, CMOS'la uygunluk göstermesine rağmen, lojik uygunluktan bahsedilirken anlatılmak istenen TTL seviyeye uygunluktur.

Sürücüler: Düşük çıkış direnciyle veri hattını sürebilecek yetenekte olmaları istenir. Vcc besleme gerilimi seviyelerine kadar çıkan hat gerilimlerine dayanabilmelidirler.

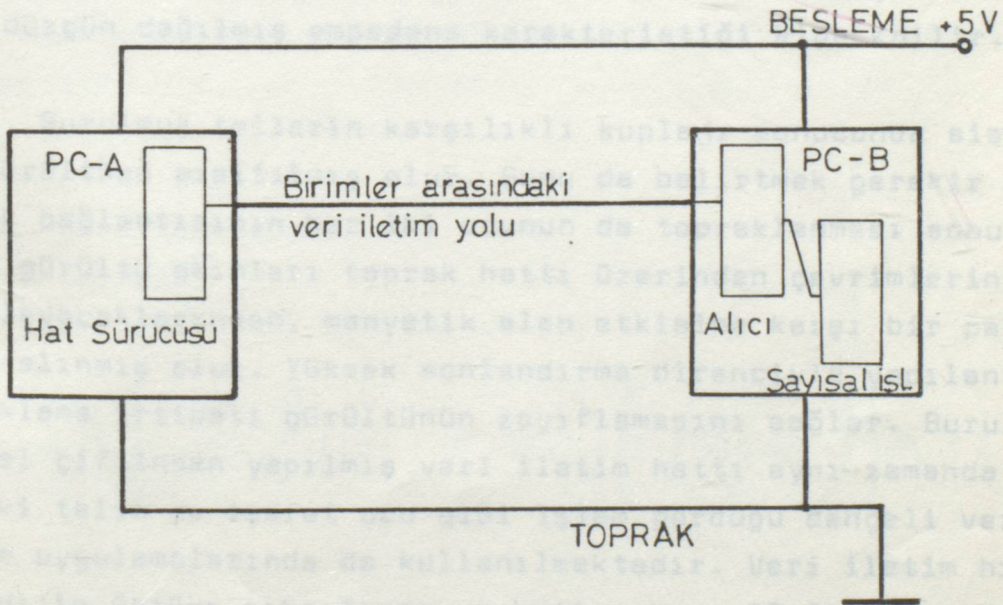
Alıcılar: 500 mvolttan daha düşük, iyi bir giriş hassasiyetine sahip olmaları istenir. Ya ortak mod zayıflatma yeteneği ile veya seviye değişim tetikleme aralığı ile (hysteresis) gürültülere karşı önlem alınmalıdır.

Hatlar: Hata oluşumlarında önemli rol oynayan yansımalar oluşmadan, yüksek hızda iletişim için uygun bağlantılar yapılabilmesi ve hat, düzgün empedans özelliği göstermelidir.

1-3 VERİ İLETİM HATTI TÜRLERİ:

Veri iletim hattı, çoğunlukla başarılı bir veri iletiminde kilit noktayı oluşturur. Koaksiyal kablo, burulmuş tel, ekranlanmış burulu teller, düz veya şerit kablo ve kısa mesafeler için ayırık teller en çok bilinen veri hattı türleridir.

Tek Tel ve Toprak İrtibatı: Bazı basit sistem uygulamalarında alıcı ve verici arasına bağlanan tek bir tel tatmin edici sonuç verebilmektedir. Örneğin birbirine yakın iki devre üzerinde veya aynı devre üzerinde var olan bir kapı çıkışı başka bir noktaya yerleştirilmiş olan girişi sürebilir. Bu olayın geçerliliği için alıcı ile verici arasındaki uzaklık az olmalı ve sistem, anahtarlama geçici rejim etkilerinden veya benzeri elektriksel gürültülerden yalıtılmış olmalıdır. Genel uygulamalar için mesafe sınırlaması; iletim hızına ve sistemin gürültü seviyelerine bağlı olarak, 100 - 150 cm mertebelerindedir. Aşağıda tek tel ve toprak bağlantısı ile kurulmuş veri iletim ortamının şematik gösterimi sunulmuştur. (Şekil: 1-1)



Şekil: 1-1

Çift Tel İle Veri İletim Hattı:

Burulmamış iki tel ile veri iletimi nadiren kullanılmaktadır. İkinci tel toprak bağlantısı için kullanılır ve tek tel ile veri iletiminde olduğu gibi uygulamada karşılaşılan bir takım sınırlamalar vardır.

Değişik bir kullanım şekli olarak iki telli iletim hattı şerit kablo biçimine getirilir. Şerit üzerindeki iki komşu telden biri işaret ucu, diğeri de toprak olarak kullanılır.

Şerit kablonun düzgün karakteristiği ve her bir işaret hattının topraklanması (birbirlerinden bağımsız toprak hatlarına sahip olmaları) sayesinde tüm işaret hatlarında düzgün empedans oluşumu sağlanır. Uygun bir sonlandırma sağlandığı takdirde, diğer veri iletim hattına kıyasla, kötü yansımalar veya girişimler olmadan daha yüksek veri iletim oranlarına ulaşma olanağı elde edilir.

Burulmuş Tel Çifti İle Veri İletimi:

İki telin düzgün burulması sonucunda hat boyunca mutlaka düzgün dağılmış empedans karakteristiği elde edilir.

Burulmuş tellerin karşılıklı kuplaşı sonucunda sistemin gürültüsü azaltılmış olur. Şunu da belirtmek gerekir ki toprak bağlantısının her iki ucunun da topraklanması sonucunda gürültü akımları toprak hattı üzerinden çevrimlerini tamamlayacaklarından, manyetik alan etkisine karşı bir parça önlem alınmış olur. Yüksek sonlandırma direnciyle yapılan topraklama irtibatı gürültünün zayıflamasını sağlar. Burulmuş tel çiftinden yapılmış veri iletim hattı aynı zamanda, her iki telin de işaret ucu gibi işlem gördüğü dengeli veri iletim uygulamalarında da kullanılmaktadır. Veri iletim hızı 100 kHz'in üstüne çıktığında ve hattın boyu 50 ft'i aştığında burulu tel çiftiyle yapılmış olan veri iletim yolu diğer veri iletim yollarına göre daha avantajlı olacaktır.

Burulmuş tel çifti ile yapılacak olan bir veri iletim yolunun mevcut avantajları aşağıda maddeler halinde belirtilmiştir:

- 1) Burulmuş komşu tellerin karşılıklı kuplajı sayesinde gürültünün azaltılmış olması
- 2) Veri iletim yolunu oluşturan her iki tel elektromanyetik ve elektrostatik kuplajlı olduğundan gürültülerden eş miktarda etkilenmeleri neticesinde farksal dengeli hat alıcıları kullanılarak gürültü etkisinden kolayca kurtulunabilir.
- 3) Alıcı/verici bölgeleri arasındaki voltaj farklılığı ortak işaret etkisi yapacağından, alıcı devre tarafından bastırılacaktır.

4) Hat boyunca mevcut olan düzgün empedans karakterisiği bağlantılarda kolaylık sağlayacaktır.

5) Burulmuş tel çiftlerinden yapılmış olan veri iletim hatları düşük maliyetlerine karşılık uzun ömürlü ve mekanik etkilere karşı çok dayanıklı olmaktadırlar.

Bir iletim hattına bağlanmış olan empedans üzerindeki gerilim düşümü; empedansın reel ve imajiner bileşenlerine, hattın karakteristik empedansına ve alınan güce bağlı bir fonksiyonla ifade edilebilir. Aşağıdaki eşitliklerde veri iletim yoluna bağlanmış tamamiyle rezistif bir empedans için veri iletim hattına ait gerekli büyüklükler gösterilmiştir.

(Şekil:1-2)

P_I = Alınan güç

P_R = Yansıyan güç

P_L = R_L 'ye ulaşan güç

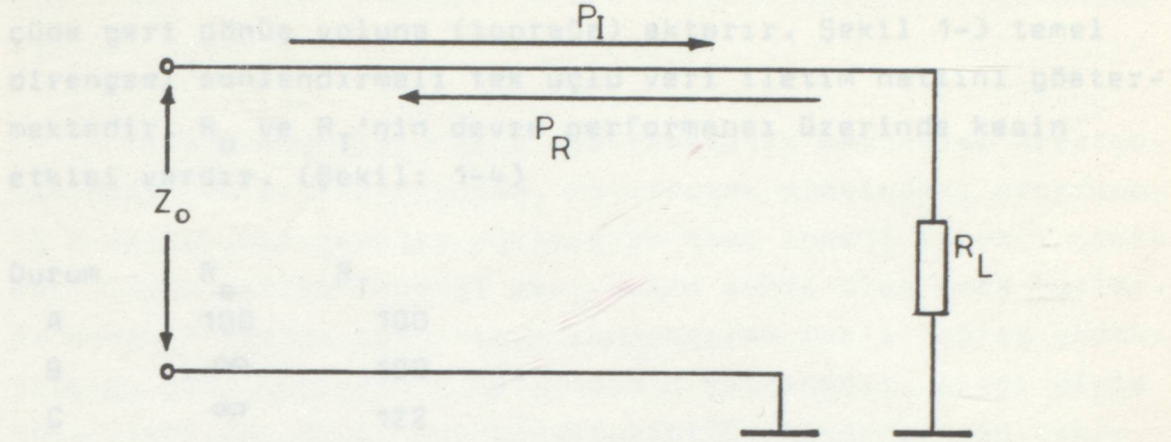
R_L = Yük direnci

Z_0 = Hattın karakteristik empedansı

$$P_R = P_I \cdot \left[\frac{(R_L - Z_0)}{(R_L + Z_0)} \right]^2 \quad (1)$$

$$P_L = P_I - P_R = \left(1 - \left(\frac{R_L - Z_0}{R_L + Z_0} \right)^2 \right) \cdot P_I \quad (2)$$

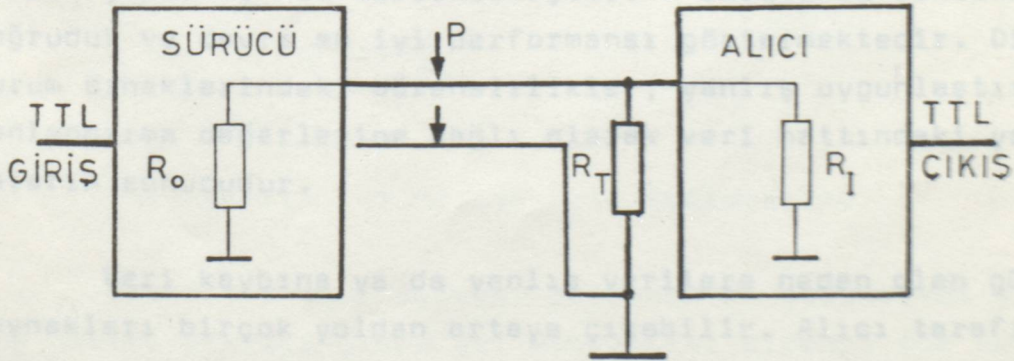
$$V_L = \sqrt{P_L \cdot R_L} = \sqrt{I_L^2 \cdot R_L} \quad (3)$$



Şekil: 1-2

Hattın karakteristik empedansı yük direncine eşit kılındığı zaman ($R_L = Z_0$) 1 ve 2 eşitliklerindeki kesirli terimler sayısal olarak sıfıra ulaşırlar ve yansıyan güç sıfır olur. Yansımanın sıfırlanmasıyla işaret bozulmasının ve gürültünün ana kaynağı ortadan kaldırılmış olur.

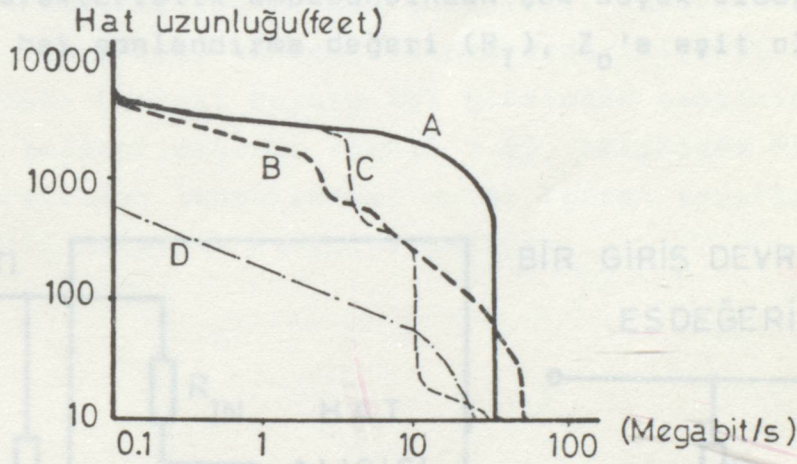
Veri iletim yolları tasarımında sözü edilen R_L değeri gerçekte sonlandırma direnci (R_T) ve hat alıcısının giriş direncinin (R_{IN}) bileşke değerini gösterir. (Şekil: 1-3)



Şekil: 1-3 Temel Tek Uçlu Bağlantı Gösterimi

$R_{in} \gg R_T$ olduğu zaman R_T ; alıcı girişince soğurulan gücü düşürerek, hat tarafından yüklenen gücü büyük ölçüde geri dönüş yoluna (toprağa) aktarır. Şekil 1-3 temel dirençsel sonlandırmalı tek uçlu veri iletim hattını göstermektedir. R_0 ve R_T 'nin devre performansı üzerinde kesin etkisi vardır. (Şekil: 1-4)

Durum	R_0	R_T
A	100	100
B	∞	100
C	∞	122
D	∞	205



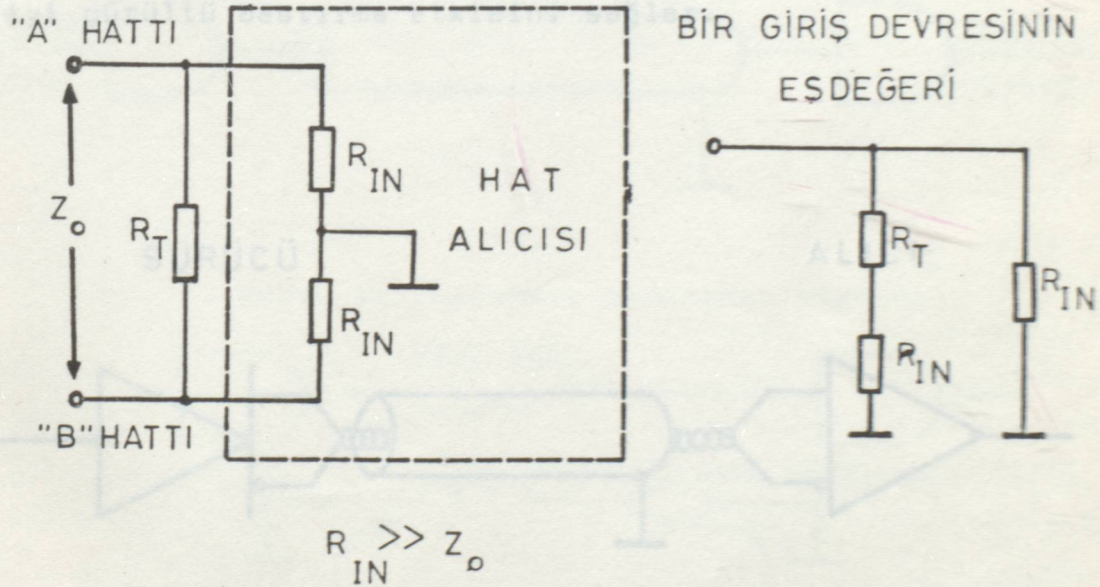
Şekil: 1-4 Hat Sonlandırmalarının Etkileri

Şekil 1-4'teki verilerde 100Ω 'luk burulu tel çiftinden yapılmış hat kullanılmıştır. A durumunda sonlandırma doğrudur ve devre en iyi performansı göstermektedir. Diğer durum örneklerindeki düzensizlikler, yanlış uygulanmış sonlandırma değerlerine bağlı olarak veri hattındaki yansımaların sonucudur.

Veri kaybına ya da yanlış verilere neden olan gürültü kaynakları birçok yoldan ortaya çıkabilir. Alıcı tarafından görülen; bozulmaya ve girişimlere sebebiyet verebilen hat üzerindeki bileşke işarettir. Dengelenmiş ya da farksal hat

teknikleri, ortak-mod gürültülerini oldukça düşürür, fakat uygun hat sonlandırmaları yüksek verimle çalışma için anahtar rol oynar.

Elektromanyetik yada elektrostatik kaynaklar tarafından hatta aktarılan gürültü, hat-toprak arasındaki empedansla orantılı bir gerilim yükleyecek olan enerji kaynağı gibidir. Düşük girişim enerji seviyesine sahip olan kısa hatlarda dengeli hatlar için tipik sonlandırma Şekil 1-5'te gösterildiği gibi doğrudan A hattından B hattınadır. Alıcı giriş direncinin (R_{in}), Z_0 hat karakteristik empedansından çok büyük olduğu varsayılırsa, hat sonlandırma değeri (R_T), Z_0 hat karakteristik empedansından çok büyük olduğu varsayılırsa, hat sonlandırma değeri (R_T), Z_0 'a eşit olmalıdır.

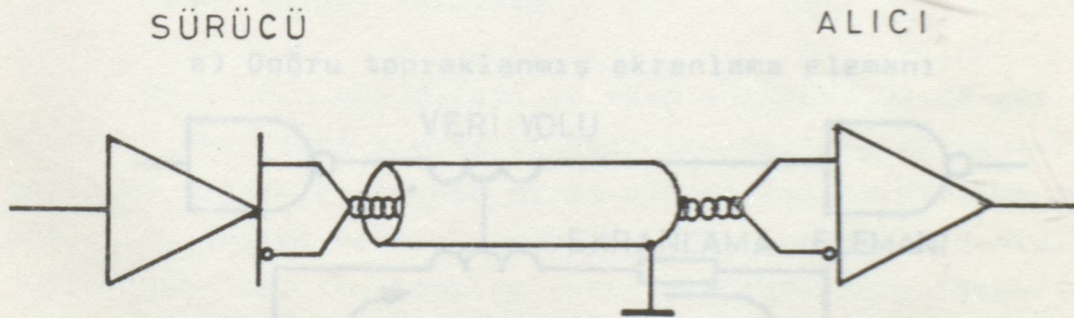


Şekil: 1-5 Hattan-Hata Sonlandırma

Şekil 1-5'teki eşdeğer devreden de görüleceği gibi her hattın toprağa giden yol üzerindeki direnci çok büyüktür. Çok büyük hat-toprak empedansı durumunda katkılanan gürültü geriliminin seviyesi büyük olacaktır.

Dengelenmiş, burulu tel çiftinden oluşan hat üzerine katkılanan gürültü, önemli seviyedeki gerilim gürültüsü ile sonuçlanır. Fakat bu gürültü her iki telde de eş değerdedir. Bu tür gürültüye ortak-mod gürültüsü adı verilir; herhangi bir anda her iki hatta da aynı genliğe sahiptir. Farksal veri iletim yolu sürücüleri ve alıcıları ortak-mod gerilimlerini değerlendiremeyeceklerdir.

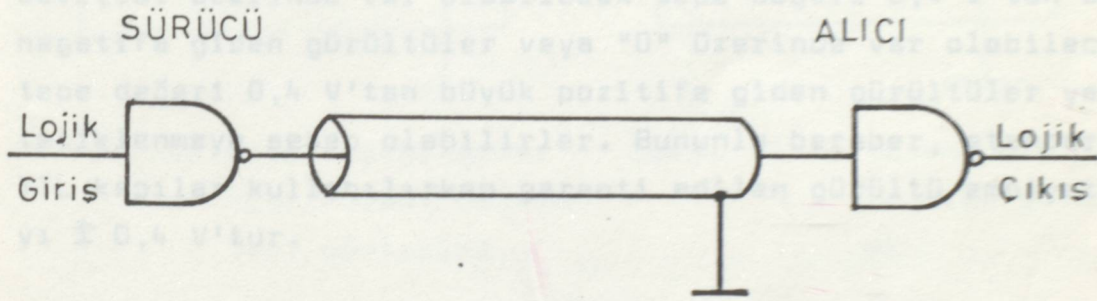
Burulmuş tel çiftiyle yapılmış olan veri iletim yolları şerit kablo biçiminde üretildikleri gibi, sık ve ekranlanmış çiftler olarak da üretilmektedirler. Ekranlama iletkeni doğru topraklandığında iyi bir gürültü emniyeti sağlar. Fakat hat boyunca yayılı çok yüksek bir kapasitans ortaya çıkar ki, bu yüzden yüksek frekanslardaki işaret hat üzerinde zayıflar. Ekranlı burulu tel çiftinden yapılmış veri iletim yolu kullanıldığında (Şekil 1-6), ekranlama elemanını alıcı tarafından topraklamak; en az işaret zayıflaması ve en iyi gürültü bastırma etkisini sağlar.



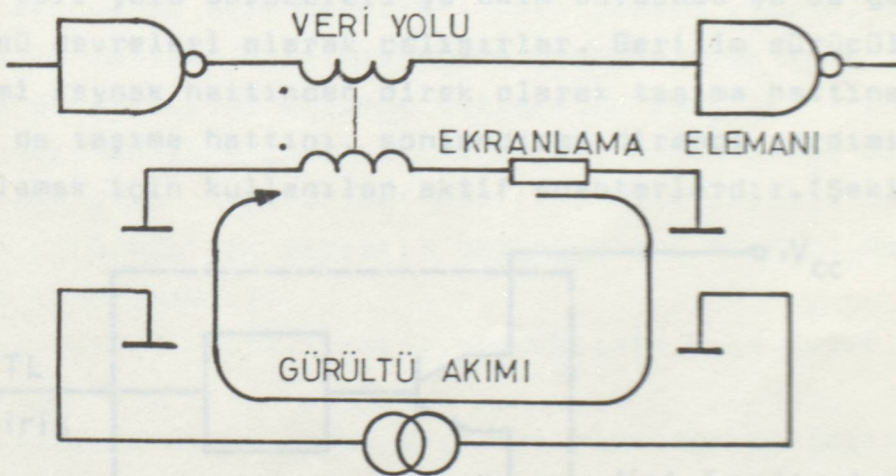
Şekil: 1-6 Ekranlanmış Burulu Tel Çifti İle Veri İletimi

Koaksiyel Hatlar İle Veri İletimi:

Çoğunlukla tercih edilen 50-200 Ω koaksiyel kablolar (Şekil: 1-7) çok düzgün ve keskin empedansa sahiptirler ve tekli sonlandırmalarda en iyi iletim karakteristiklerini gösterirler. Birincil üstünlükleri az kayıplı olmaları ve magnetik olarak katkılanan girişimlere karşı iyi bir koruma sağlamalarıdır. Ekranlanmış burulu hatta olduğu gibi, koaksiyel hattın da ekranlama elemanı sadece alıcı tarafında topraklanmalıdır. Eğer ekranlama elemanı her iki taraftan topraklanırsa, ekranlama elemanındaki gürültü akımlarının ortak kuplajına bağlı olarak çok az bir magnetik alan koruması söz konusu olur. (Şekil: 1-7 b)



a) Doğru topraklanmış ekranlama elemanı



TOPRAK GÜRÜLTÜ ÜRETEÇLERİ

b) Hatalı topraklanmış ekranlama elemanı

Şekil: 1-7 Koaksiyel Veri İletim Yolu

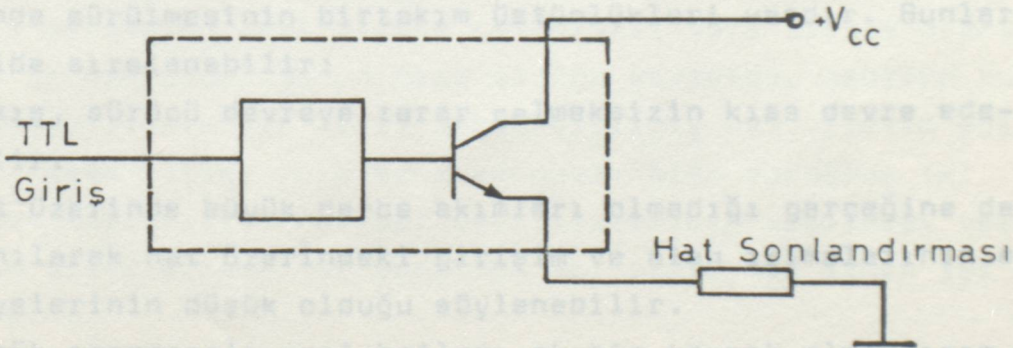
1-4 VERİ YOLU SÜRÜCÜLERİ:

Büyük olasılıkla en yaygın tekli-sonlandırmalı uygulama, veri iletiminin bir lojik kapının çıkışından doğrudan diğerinin girişine bağlanmasıyla yapıldığı durumdur. Standart TTL kapıları 20 MHZ'e kadar olan frekanslarda çalışabilirler. Bununla beraber bu iç bağlantılar beş on santimi aşmamalıdır ve uygun gürültü emniyet payları ile, minimum hat yansımalarına dikkat edilmelidir.

TTL kapılardan doğrudan sürme işlemi yapmanın birkaç sınırlayıcı etkisi vardır. Çıkış akımları, kendi karakteristik empedansları ile sonlandırılmış uzun hatlar için çok küçüktür. Kapıların kullanımında dikkate alınması gereken diğer bir etken ise çevresel gürültü seviyesidir. İşaretin "1" seviyesi üzerinde var olabilecek tepe değeri 0,4 V'tan büyük negatif giden gürültüler veya "0" üzerinde var olabilecek tepe değeri 0,4 V'tan büyük pozitif giden gürültüler yanlış tetiklenmeye sebep olabilirler. Bununla beraber, standart TTL kapılar kullanılırken garanti edilen gürültü emniyet payı $\pm 0,4$ V'tur.

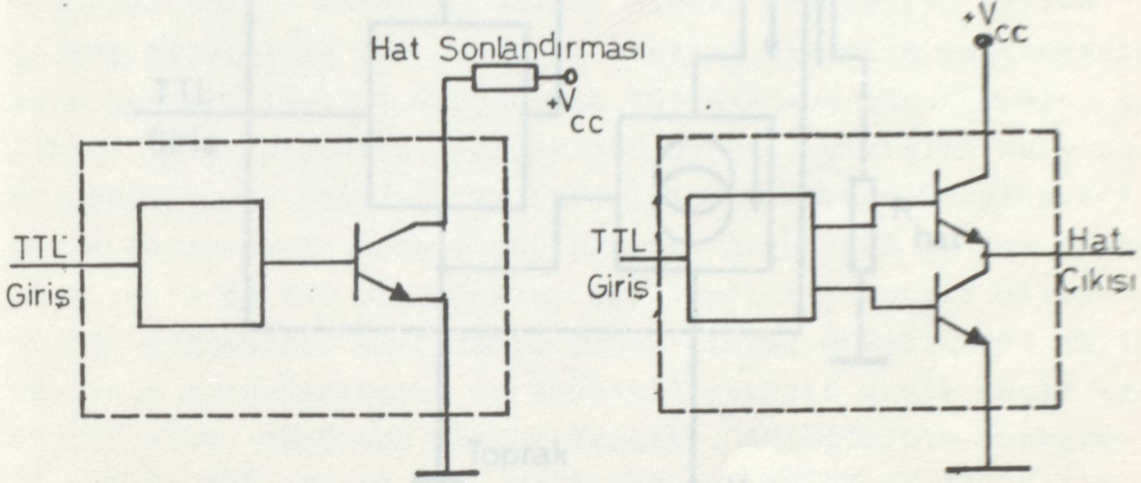
Temel Sürücü Türleri:

Veri yolu sürücüleri ya akım sürücüsü ya da gerilim sürücüsü devreleri olarak çalışırlar. Gerilim sürücüleri, gerilimi kaynak hattından direk olarak taşıma hattına aktarmak ya da taşıma hattını, sonlandırma direnci yardımıyla topraklamak için kullanılan aktif anahtarlardır. (Şekil: 1-8)



Şekil: 1-8 Aktif Pull-up (Yukarı Çekme) Bağlantısı Gösterimi

Her bir durumda gerekli olan ana sürücü akımı, sonlandırma direnci ve gerekli olan gerilim sürücü seviyesinden hesaplanır. Gerekli olan sürücü akımı uygulamaya bağlı olarak 25 m 'den 100 m 'e kadar ulaşır. Üç temel gerilim sürücüsü tipi vardır; aktif pull-up (Şekil:1-8), aktif pull'down (Şekil: 1-9), totem-pole (Şekil: 1-10).

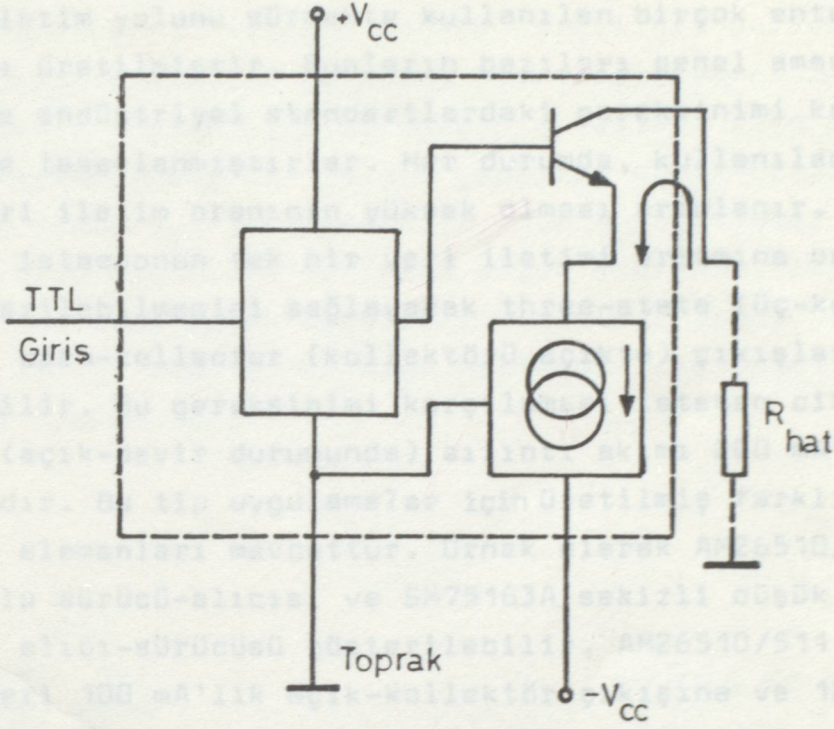


Şekil: 1-9 Aktif aşağı çekme (pull-down) bağlantısı gösterimi

Şekil: 1-10 Totem-pole bağlantısı gösterimi

Akım sürücüleri de aktif anahtarlardır, fakat veri hattına sabit akımı anahtarlarlar. Akım sürücülerinin çoğunluğu içeri doğru akım çekerler. Veri iletim yolunu, negatif beslemeyle çalışan akım kaynağına anahtarlamak için Şekil: 1-11'de gösterildiği biçimde kollektörü-açık bir transistör kullanılır. Böylece çıkış akımı ve hat sonlandırma direncinden ortaya çıkan negatif hat gerilimi elde edilir. Hattın bu biçimde sürülmesinin birtakım üstünlükleri vardır. Bunlar şu şekilde sıralanabilir:

- * Çıkış, sürücü devreye zarar gelmeksizin kısa devre edebilir.
- * Hat üzerinde büyük darbe akımları olmadığı gerçeğine dayanılarak hat üzerindeki girişim ve alan ışımlarının seviyelerinin düşük olduğu söylenebilir.
- * Düşük empedanslı veri hatları ek bir kaynak olmaksızın sürülebilir.

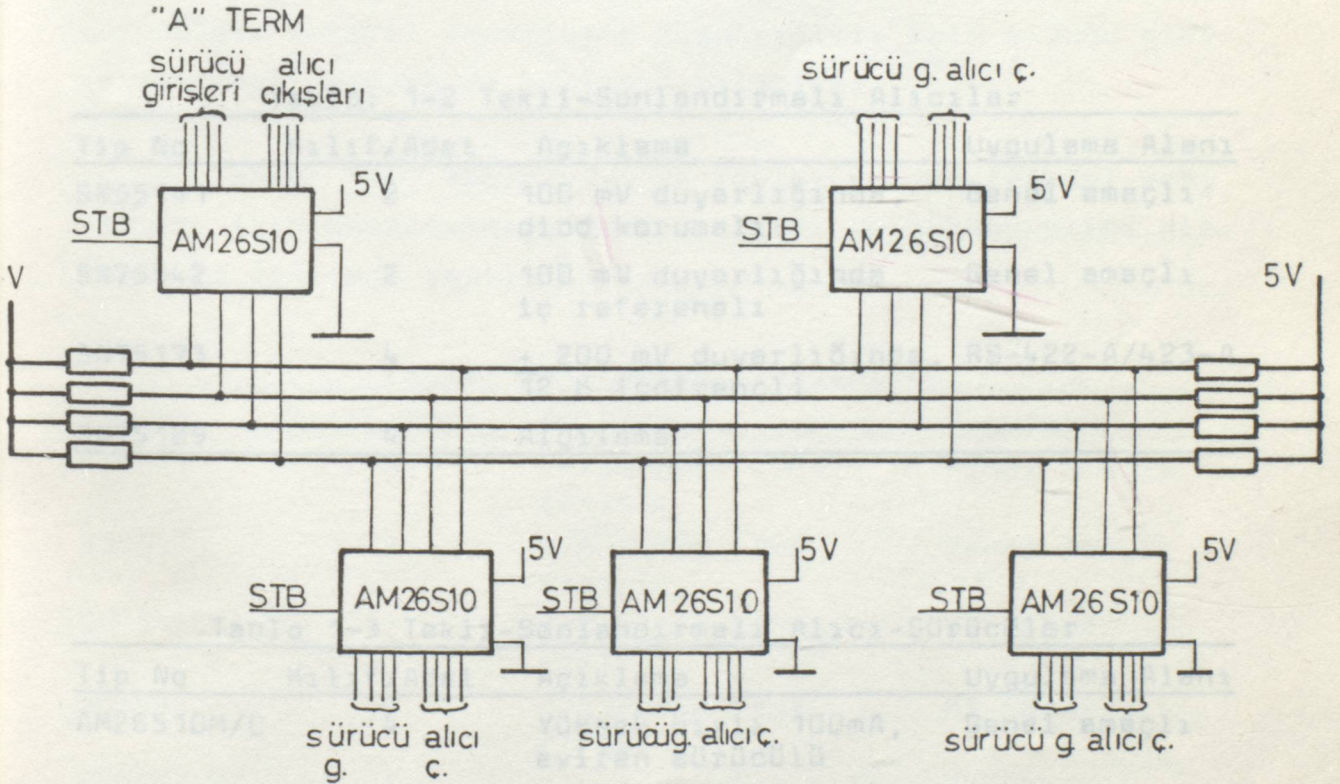


Şekil: 1-11 Akım Sürücüsü Tipi Hat Sürücüsünün Bağlantı Gösterimi

Tekli-Sonlandırılmış Hatlarda Taşıma:

Sürücü ister gerilim-modu, ister akım-modu ile çalışsın, tekli sonlandırılmış veri iletim yollarını veya farksal çift telli dengeli taşıma hatlarını sürebilir. tek telli biten uygulamalar için, tek tel, çift tel, burulmuş tel çifti ile yaratılan veri iletim ortamları, veri iletim oranının düşük ve hat uzunluğunun kısa olduğu yerlerde, nadiren kullanılırlar. Normalde tekli sonlandırılmış veri iletim yollarında koaks hatlar veya daha ekonomik olan burulmuş tel çiftleri kullanılır. Farksal veri iletiminin yapıldığı veri iletim ortamlarında ise burulmuş tel çifti her zaman iyi sonuç verir.

Şekil: 1-13 birkaç istasyon arasındaki 4-yollu iç bağlantı örneğidir. Ana veri iletim yolları, 100 burulmuş tel çiftleridir. Hatların sadece karşılıklı uçları 5 V'la sonlandırılmıştır. Bu uygulama sayesinde, dengeli bir sonlandırmayla open-collector sürücü çıkışları için arzulanan yukarı-çekme (pull-up) işlemi yapılmış olur. Sürücü çıkışlarındaki tipik V_{OL} seviyesi 0,35 V ve V_{OH} seviyesi 4,95 V'tur. Alıcının 0,8 V'tan daha düşük değerleri lojik "0", 2,25 V'tan daha büyük değerleri lojik "1" kabul etme yeteneğinden dolayı 200 ft'ten uzun hatlarda bile hatasız bir veri iletimi olanaklıdır.



Şekil: 1-13 Tekli Sonlandırmalı Party-line Çoklu Veriyolu Uygulaması

Tekli sonlandırılmış veri yolları için üretilmiş olan sürücü ve alıcı devrelerin bir kısmı Tablo: 1-1, Tablo: 1-2 ve Tablo: 1-3'te gösterilmiştir.

Tablo: 1-1 Tekli Sonlandırmalı Sürücüler

Tip No	Kılıf/Adet	Açıklama	Uygulama Alanı
SN75121	2	75 mA emitör çıkışlı	Genel amaçlı
SN75361	2	100 mA Totem-pole çıkışlı	Genel amaçlı
SN75451	2	300 mA açık-kollektör çıkışlı	Genel amaçlı
SN75130	4	Totem-pole çift kutuplu	RS-232-C
DS7831	4	3 durumlu 5mA çıkışlı	Genel amaçlı
SN75187	4	Totem-pole çift kutuplu	RS-423-A

Tablo: 1-2 Tekli-Sonlandırmalı Alıcılar

Tip No	Kılıf/Adet	Açıklama	Uygulama Alanı
SN55141	2	100 mV duyarlılığında, diod korumalı	Genel amaçlı
SN75142	2	100 mV duyarlılığında iç referanslı	Genel amaçlı
SN75173	4	+ 200 mV duyarlılığında, 12 K içdirençli	RS-422-A/423-A
SN75189	4	Algılama	

Tablo 1-3 Tekli-Sonlandırmalı Alıcı-Sürücüler

Tip No	Kılıf/Adet	Açıklama	Uygulama Alanı
AM26510M/C	4	Yüksek hızlı 100mA, eviren sürücülü	Genel amaçlı
N8T26	4	3 durumlu 40 mA çıkış akımlı	Genel amaçlı
SN751663A	4	Yüksek hızlı, 48mA sürücülü	Genel amaçlı

Farksal Uygulamalar İçin Sürücü Ve Alıcılar:

Verileri, bir bölgeden başka bir bölgeye hatasız olarak taşımak için gürültüye karşı güvenlik önlemleri alınması gerekir. Büyük veri miktarlarında (oranlarında), uzun hatlarda ya da gürültü altındaki çalışma ortamlarında farksal veri iletimi kullanımı daha avantajlıdır.

Veri iletim yollarında, toprak gürültüsü ya da anahatarlanma anındaki geçici rejimler tarafından yüklenen gerilimler alıcı girişinde ortak-mod işaretleri olarak etki yaparlar. Alıcı, farksal giriş yeteneğine sahip olduğunda sadece farksal işaretlere cevap verecektir. Bu özellikten dolayı farksal alıcı ve sürücüler, belli miktardan daha küçük olmak üzere, ortak-mod gerilim değerlerinin var olduğu ortamlarda emniyetli bir biçimde çalışabilir. Farksal veriyolu sürücüleri belirli haberleşme standartları için olduğu gibi genel amaçlı olarak da kullanılabilirler.

Tablo: 1-4, Tablo: 1-5 ve Tablo: 1-6'da farksal veri iletimi için tasarlanmış, sürücü, alıcı ve sürücü-alıcı elemanların isimleri verilmiştir.

Tablo: 1-4 Farksal Sürücüler

Tip No	Kılıf/Adet	Açıklama	Uygulama
DS7831	2	Totem-pole 40mA çıkışlı	Genel Amaçlı
SN75113	2	3-durumlu 40mA çıkışlı	Genel Amaçlı
SN75158	2	Totem-pole 40mA çıkışlı	RS-422-A
MC3487	4	3-durumlu 48mA çıkışlı	RS-422-A
SN75174B	4	3-durumlu 6mA çift izinli	RS-485

Tablo: 1-5 Farksal Alıcılar

Tip No	Kılıf/Adet	Açıklama	Uygulama
SN75107	2	Totem-pole çıkışlı + 25 mV duyarlıklı	Genel Amaçlı
SN75182	2	Totem-pole çıkışlı + 500 mV duyarlıklı	Genel Amaçlı
AM26L532AC	4	+ 200 mV duyarlıklı	RS-422-A
AM26L533AC	4	+ 500 mV duyarlıklı	RS-422-A

Tablo: 1-6 Farksal Alıcı-Sürücüler

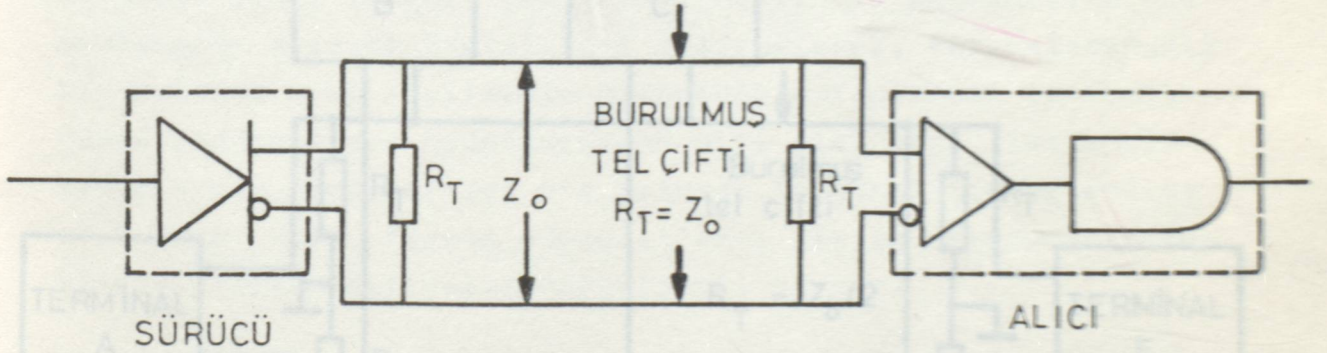
Tip No	Kılıf/Adet	Açıklama	Uygulama
SN75116	2	3-durumlu totem-pole 40 mA çıkışlı	Genel Amaçlı
SN75117	2	3- durumlu totem-pole	Genel Amaçlı
SN75176B	2	60 mA 3-durumlu sürücü 200 mV duyarlıklı	RS-485
SN75179	2	167 tüm devresinin çift yönlü uygulaması	RS-485

Farksal veri iletimi metodunun öteki metodlardan üstünlüğü tartışılmaz bir şekilde ortadadır. Belki sakınca yaratacak bir etken olarak sayılabılırsa, biraz yüksekçe maliyet ve dengelenmiş veri iletim yolu kullanılması zorunluluğu söylenebilir.

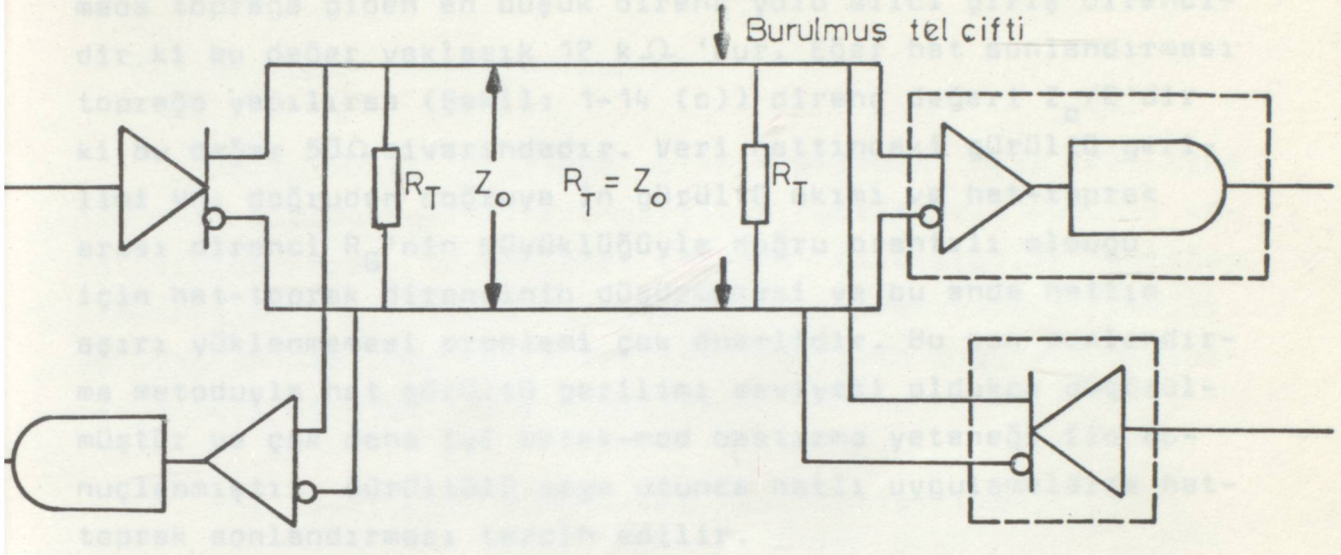
Farksal Veri İletim Yollarının Sonlandırılması:

Diğer veri iletim metodlarında olduğu gibi, farksal veri iletimi metodunda kullanılan dengelenmiş veri yollarının da, iletilen verideki hata ve girişimleri önlemek için, doğru bir şekilde sonlandırılması gerekir! Veriyi veri yolundan doğru olarak algılayabilmek için, hattın alıcı ucuna hattın karakteristik empedansına eşit değerde bir empedans bağlanmalıdır (Şekil: 1-14). Eğer hatta ışıma varsa veya diğer kaynaklar tarafından hatta rastgele sinyaller, gürültüler karışmışsa; yansımaları, girişimleri ya da osilasyonları önlemek için veri yolunun alıcı ve sürücü uçlarını

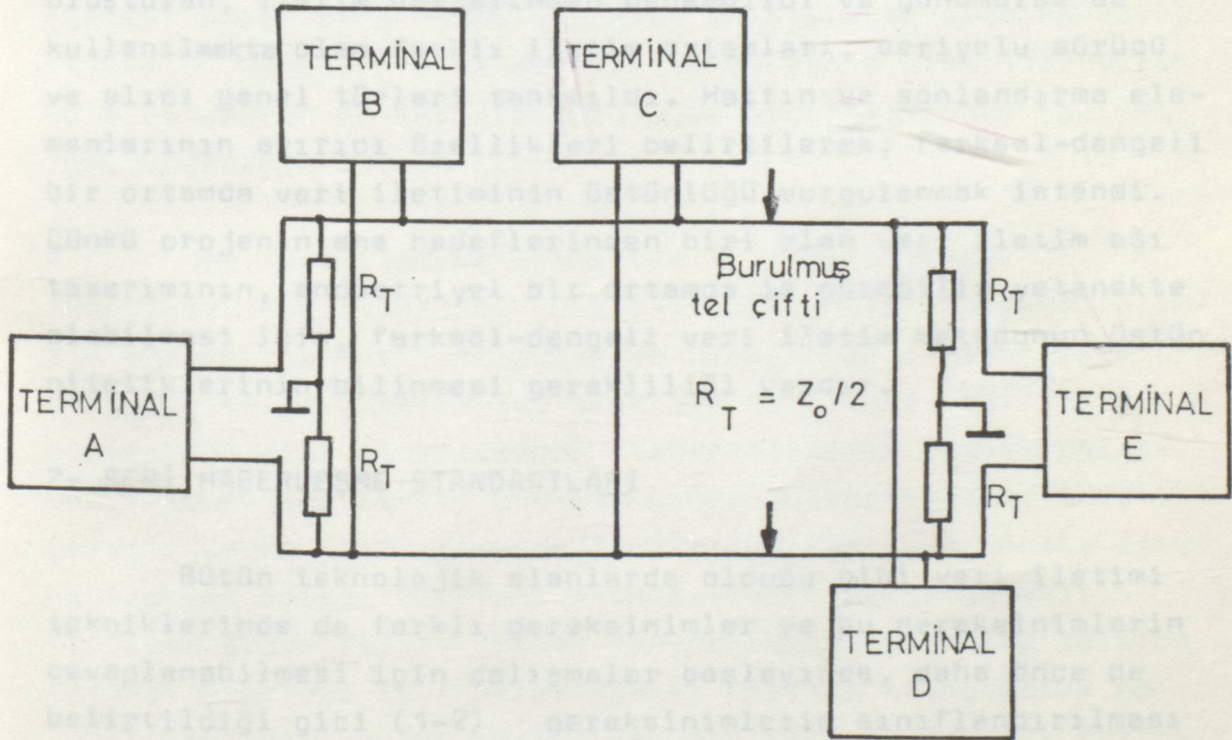
sonlandırmak gerekir. Birçok sürücü bağlandığında hattın sadece karşılıklı uçları Şekil: 1-14(b)'deki gibi sonlandırılmalıdır. Party-line uygulamalarında alıcı veya sürücünün her bölgede sonlandırılmasından özellikle kaçınılması zorunluluğu vardır. Çünkü bu ek sonlandırmalar veri yolunu ters yönde yükleyecektir. (a) ve (b) devreleri her sonlandırma noktasında tek direnç içeren hattan-hatta sonlandırmayı ifade ederler. Direk hattan-hatta sonlandırma işlemi genellikle istenen bir methodtur. Çünkü sürücülerden çekilen güç miktarı en düşük seviyededir. Şekil: 1-14(c)'deki devrede hattan-toprağa sonlandırma uygulaması gösterilmiştir. Bu devrede $R_T = Z_0/2$ 'dir. Toprağa $Z_0/2$ ile bağlanmış her bir hat için hattan-hatta toplam sonlandırma direnci hâlâ Z_0 'dır. Bununla beraber bu tip bir sonlandırma kullanıldığında veri taşıyıcısından daha çok sürücü çıkış gücüne gerek duyulacaktır.



(a) Tek sürücüye bağlanmış olan veri iletim yolu ve alıcı sonlandırması



(b) Uzak uçlarından hatta bağlanmış sürücülerin alıcı tarafta sonlandırılması



(c) Taprağa bağlantılı hat üzerinde istasyon yerleşimleri
Şekil:1-14 Dengeli Burulmuş Tel Çiftlerinin Sonlandırılması

Gürültü enerjisi taşıma hattına endüklendiğinde, direkt hat-tan hatta sonlandırma durumunda problemler çıkar. Bu uygula-mada toprağa giden en düşük direnç yolu alıcı giriş direnci-dir ki bu değer yaklaşık $12\text{ k}\Omega$ 'dur. Eğer hat sonlandırması toprağa yapılırsa (Şekil: 1-14 (c)) direnç değeri $Z_0/2$ 'dir ki bu değer 50Ω civarındadır. Veri hattındaki gürültü geri-limi V_n ; doğrudan doğruya I_n gürültü akımı ve hat-toprak arası direnci R_G 'nin büyüklüğüyle doğru orantılı olduğu için hat-toprak direncinin düşürülmesi ve bu anda hattın aşırı yüklenmemesi problemi çok önemlidir. Bu son sonlandır-ma metoduyla hat gürültü gerilimi seviyesi oldukça düşürül-müştür ve çok daha iyi ortak-mod bastırma yeteneği ile so-nuçlanmıştır. Gürültülü veya uzunca hatlı uygulamalarda hat-toprak sonlandırması tercih edilir.

Bölüm Sonucu

Buraya kadar olan bölümlerde, birden fazla veri kay-nağı arasındaki veri iletişimini sağlayan fiziksel ortamı oluşturan, iletim hatlarından bahsedildi ve günümüzde de kullanılmakta olan farklı iletim ortamları, veriyolu sürücü) ve alıcı genel türleri tanıtıldı. Hattın ve sonlandırma ele-manlarının ayırıcı özellikleri belirtilerek, farksal-dengeli bir ortamda veri iletiminin üstünlüğü vurgulanmak istendi. Çünkü projenin ana hedeflerinden biri olan veri iletim ağı tasarımı, endüstriyel bir ortamda iş görebilir yetenekte olabilmesi için, farksal-dengeli veri iletim metodunun üstün niteliklerinin bilinmesi gerekliliği vardır.

2- SERİ HABERLEŞME STANDARTLARI

Bütün teknolojik alanlarda olduğu gibi veri iletimi tekniklerinde de farklı gereksinimler ve bu gereksinimlerin cevaplanabilmesi için çalışmalar başlayınca, daha önce de belirtildiği gibi (1-2) gereksinimlerin sınıflandırılması ve ortak isteklerin belirlenmesi işlemine geçildi. Sonuçta dünya çapında etkinlik gösteren araştırma ve standard

enstitüleri tarafından değişik nitelikte haberleşme standartları oluşturuldu.

2-1 STANDART ORGANİZASYONLARI:

Halen dünya üzerinde birbirlerinden ayrı faaliyet gösteren oluşturdıkları standartlara farklı seri kodları veya isimler veren, fakat genel anlamda birbirlerine eşdeğer standartlar oluşturan standart organizasyonları vardır. Bu konular üzerinde halen faaliyet gösteren standart organizasyonları aşağıda belirtilmiştir.

The Electronic Industries Association (EIA):

EIA, elektronik endüstrisinde yapılan üretimler için standartlar oluşturan bir Amerikan organizasyonudur. EIA standartlar organizasyonu, Amerikalıların "Technical Committee TR30" olarak adlandırdıkları komite tarafından sınırları çizilen veri haberleşmesi alanında çalışır. Daha sonraki bölümlerde detaylı olarak anlatılacak olan RS-232-C, RS-422-A, RS-423-A standartları ve en son olarak 1983 yılında oluşturulan RS-485 standardı, bu organizasyonun çalışmaları sayesinde ortaya çıkmıştır.

The Consultative Committee in International Telegraphy and Telephony (CCITT): CCITT, Birleşmiş Milletlerin bünyesinde faaliyet gösteren Uluslararası Haberleşme Örgütü'nün (ITU) denetiminde olan bir komitedir. CCITT'nin bünyesinde veri haberleşmesi standartlarıyla ilgili çalışmalar yapan iki farklı çalışma grubu bulunmaktadır: "CCITT Çalışma Grubu VII" olarak adlandırılan ilk grup, halka açık haberleşme ağları üzerinde standartlar oluşturmaktadır. "Çalışma Grubu XVIII" olarak tanınan diğer grup ise telefon hatları üzerinde veri haberleşmesi üzerine standartlar geliştirmektedir ve ISO serisi dökümanlarda yaptıkları çalışmalar yayınlanmaktadır. CCITT'nin mikrobilgisayarlar için geliştirdiği veri haberleşme standartlarından en çok

uygulama alanı bulanları; V28 (EIA RS-232-C standardıyla tamamen uyumludur), V10 (EIA RS-423-A standardıyla uyumludur), V11 (EIA RS-422-A standardıyla uyumludur) ve V21'dir. (EIA RS-449 standardıyla tamamen uyumludur).

ISO ve ANSI:

Uluslararası Standartlar Organizasyonu (ISO), üye olan her ülkenin başlıca standard enstitülerini bünyesinde toplayan dünya çapında etken bir federasyondur. Amerika'nın ISO'daki temsilcisi ise American National Standards Institute (ANSI)'dir.

ISO'nun asıl hedefi, uluslararası standartlarda fikir birliğini sağlamak ve özellikle buna zorlamaktır. Uluslararası standartları geliştirmek için faaliyet gösteren bir teknik komite ISO'da kurulmuştur.

ISO, "Technical Committee 97" olarak bilinen komitenin iki alt komitesinde yoğunlaştırılmış olan veri haberleşmesi alanında çalışmalar yapmaktadır. Bunlardan birincisi, ISO/TC97/SC6; veri haberleşmesi alanında standartlar oluşturmakla sorumludur. İkincisi ise, ISO/TC97/SC16; Açık Sistem Bağlantısı (OSI) olarak adlandırılmış olan, birbirinden farklı sistemleri birbirine bağlamak için geliştirilen bir model üzerinde çalışmalar yapmaktadır.

ISO'nun da CCITT ve EIA eşdeğeri veri haberleşme standartları vardır. Örneğin ISO2110, EIA RS-232-C'nin ve RS-366A'nın (otomatik çağırma birimini içerir) tamamen eşdeğeridir. ISO 4902 ise EIA RS-449 ile uyumludur.

ANSI'nin veri haberleşmesiyle ilgilenen komitesine "Committee on Computers and Information Processing X3" adı verilmektedir. ANSI'nin bilgisayar sistemleri kullanıcılarına çok uygun gelen, kısaca "ASCII" olarak bilinen (American Standard Code for Information Interchange) 7 bit'lik

karakter çözümlene standardı vardır. Daha sonraki açıklamalarda bu standard üzerinde ayrıntılı bilgi verilecektir.

Aşağıda yaygın olarak kullanılmakta olan seri haberleşme standartları ile ilgili açıklamalar yer almaktadır. Standartlar hakkında yapılan açıklamalar üç ana başlık altında toplanmıştır. Bunlardan ilki, standardın mekanik karakteristiği üzerinedir. Kullanılacak olan bağlantı elemanının tanıtımı (connector defining), işaret uçlarının taşıdıkları anlama göre bu bağlantı elemanı üzerindeki yerleri, kullanılacak iletken karakteristiklerinin belirlenmesi bu başlık altında incelenir. İkinci ana başlık işaretin elektriksel karakteristiğidir. İşaretin en yüksek iletim oranı, işaretin lojik durumuna göre veri yolu üzerindeki akım-gerilim seviyeleri, alıcı ve sürücü devrelerin karakteristik özellikleri bu başlık altında incelenmektedir. Üçüncü ana başlık ise işaretlerin işlemsel değerlerini kapsar. Çevrebiriminin içerdiği işaret kombinasyonu, genellikle yürütülen (icra edilen) fonksiyon tarafından oluşturulur. Diğer uçlardaki işaretlere bağlı olarak işaretlerin değerlendirilmesi bu başlık altında incelenir.

2-2 EIA RS-232-C SERİ HABERLEŞME STANDARDI:

EIA RS-232 standardı, 1962 yılında verinin işlendiği cihazlar ile, veri iletiminde faydalanılan cihazlar arasındaki bağlantıyı standardlaştırmak amacıyla kullanıma sunulmuştur. Ağustos 1969'da ise bu standardın daha gelişmiş olarak RS-232-C standardı yaygın kullanıma sunulmuştur. RS-232-C bağlantıları için farklı tipte sürücü ve alıcılar geliştirilmiştir. Tablo: 2-1 ve Tablo: 2-2'de RS-232-C tipi alıcı ve sürücüler için aranan temel özellikler gösterilmektedir.

Günümüzde de kullanılmakta olan, bu standarda uygun bir kaç veri yolu alıcısı ve sürücüsü ismi vermek gerekirse, SN75150 ikili hat sürücüsü, SN75156 ikili hat sürücüsü, MC14881/SN75188 dörtlü hat sürücüleri SN75152 ikili hat alıcısı, SN75154, SN75189, SN75189A, MC1489, MC1489A dörtlü alıcı devreleri sayılabilir. İsimleri belirtilen bu entegre devreler, RS-232-C standardı özelliklerini taşıyan, uygulanma yerine göre değişen farklı elektriksel işaret seviyeleri gereksinimine cevap veren devrelerdir.

Tasarlanacak olan veri iletim ağının endüstriyel ortamlarda çalışabilir nitelikte olması arzu edildiği için ve RS-232-C standardının da tekli-biten hat uygulamalarını içerdiği ve bu nedenle yetersiz kaldığı bilindiği için, bu standardın sürücü ve alıcılarını ayrıntılı olarak anlatmak gereksiz görülmüştür. Bunun yerine daha ağırlıklı olarak incelenecek olan konu; öteki standartlarda da hemen hemen aynen korunan, standard seri haberleşme bağlantı elemanı (connector) üzerindeki uçların (pin) taşıdıkları elektriksel anlam ve bu elektriksel işaretlerin oluşum sıralarına göre birbirleri arasındaki ilişkinin açıklanması olacaktır.

25 Uçlu Fiziksel Bağlantı Elemanı ve Uçların Sınıflandırılması

İki veri istasyonu arasında bir seri haberleşme bağlantısı kurulduğu zaman, asıl verinin iletimi için kullanılan veri yolu dışında alıcı ile verici arasındaki zamansal uyumu sağlayabilmek için ek veri hatlarının kullanımı gerekebilmektedir. Teknik dilde sözü edilen bu ek işaretlerin tümüne birden "hand-shaking" işaretleri adı verilmektedir. Kullanılacak seri veri iletim protokolüne de bağlı olarak bu işaretler, doğru, güvenilir, yüksek iletim oranlı veri alışverişini olanaklı kılarlar. Daha ileride yapılacak olan açıklamalarda da belirtileceği üzere, alıcı ile verici ortam arasındaki zamansal ilişkiyi

sağlamada; veri yollama isteği, veri karşılama izni, veri kabul edildi yanıtı, veri yolu iletme hazır yanıtı vb. gibi oluşturulan işaretlerin alıcı ve veri tarafında sonlandırılma ve/veya birbirleriyle ilişkilendirilme biçimine göre farklı "hand-shaking" gerçeklemeleri ortaya çıkacaktır.

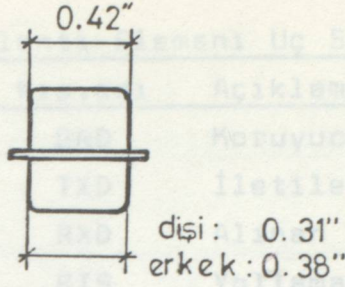
Şekil: 2-1'de dünya çapında standardlaşmış seri haberleşme bağlantı elemanı gösterilmiştir. Bu bağlantı elemanı üzerindeki her uç, sabit bir elektriksel işaret için belirlenmiş olup, Tablo: 2-3'te uluslararası kısaltma isimleri ile gösterilmişlerdir. Bu bağlantı elemanı üzerindeki elektriksel işaret uçları, veri iletiminde aldıkları görev türüne göre beş ayrı gruba bölünmüşlerdir.

Tablo: 2-3'te hangi işaretin hangi sınıfa girdiği, aşağıda belirtilen grupların yanındaki harf sembolleriyle gösterilmiştir. Bu tablodan da görüleceği üzere seri haberleşme bağlantı elemanı (DB-25P (fiş), DB-25S (soket)) iki tane birbirinden tamamen bağımsız seri veri iletimini sağlayacak uç mimarisine sahiptir.

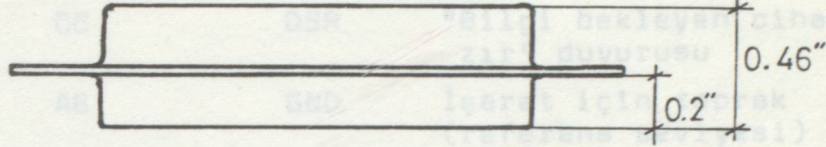
- A) Toprak veya ortak dönüş teli
- B) Ana bilgi akışının olduğu teller
- C) Kontrol devresinin giriş ve çıkışları
- D) Zamanlama devresinin giriş ve çıkışları
- S) İkinci çift yönlü veri iletimi telleri

Şekil: 2-1'de fiziksel ölçüleri verilmiş DB-25 (D-tipi 25 pinli konnektör) bağlantı elemanı, ISO 2113 standardıyla uyumludur. Bu çizimde hem dişi (DB-25P) hem erkek (DB-25S) bağlantı elemanına ait ölçüler belirtilmiştir. Şunu hemen belirtmek gerekir ki, alışılmış olan kullanım biçimi, erkek bağlantı elemanının verinin üretildiği cihazla, dişi bağlantı elemanının ise veri iletim cihazlarıyla kullanımıdır.

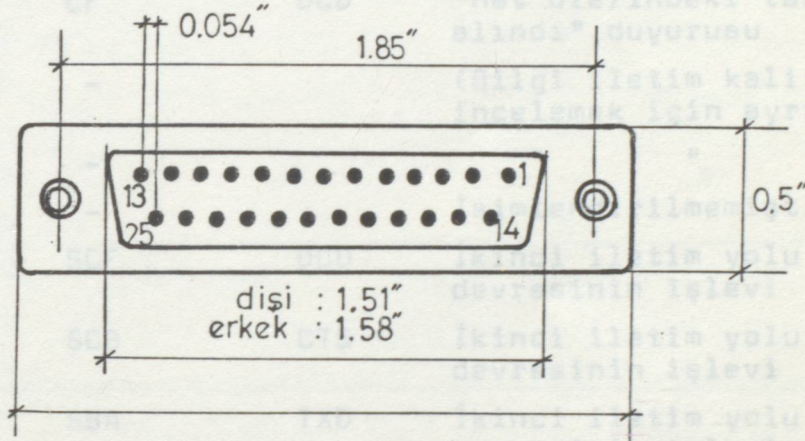
Ağız genişliği



Yan
yükseklik



Ön yüz



Şekil: 2-1 DB-25 Bağlantı Elemanının Fiziksel Ölçüleri

Tablo 2-1

RS-232-C Sürücü Özellikleri
Çıkış kısa devre akımı <500 mA
Besleme yokken çıkış direnci >300 ohm
Çıkış açık devre gerilim tutuş yeteneği 0'dan ± 25 V'a
Çıkış yükseliş oranı saniyede 30 v
En yüksek veri oranı 20 kbps

Tablo 2-2

RS-232-C Alıcı Özellikleri
Giriş direnci $3k < R_i < 7k$
Giriş yüklenme kapasitesi (kablo 2500 pF bağlı iken)
Giriş gerilim sınırları ± 25 V
Açık devre giriş gerilimi 2.0 V
En yüksek veri oranı 20 kbps

Tablo: 2-3 Bağlantı Elemanı Uç Sınıflamaları

Uç No	Devre Cinsi	Kıs.adı	Açıklamalar
1	AA	GND	Koruyucu toprak
2	BA	TXD	İletilen bilgi
3	BB	RXD	Alınan bilgi
4	CA	RTS	Yollama isteği
5	CB	CTS	"Almaya hazır" duyurusu
6	CC	DSR	"Bilgi bekleyen cihaz hazır" duyurusu
7	AB	GND	İşaret için toprak (referans seviyesi)
8	CF	DCD	"Hat üzerindeki taşıyıcı alındı" duyurusu
9	-		(Bilgi iletim kalitesini incelemek için ayrılmıştır)
10	-		" " "
11	-		İsimlendirilmemiştir.
12	SCF	DCD	İkinci iletim yolu için CF devresinin işlevi
13	SCB	CTS	İkinci iletim yolu için CB devresinin işlevi
14	SBA	TXD	İkinci iletim yolu için BA devresinin işlevi
15	DD		İletim zamanlama işareti (Hattan)
16	SBB	RXD	İkinci iletim yolu için BB devresinin işlevi
17	DD		Zamanlama işaretinin alınması
18	-		İsimlendirilmemiştir.
19	SCA		İkinci iletim yolu için CA devresinin işlevi
20	CD	DTR	Veri yollayacak devrenin hazır olduğu uyarısı
21	CG		İşaret kalite ölçümü
22	CE		Uzak istasyondan gelen arama işareti
23	CH/CI		Bilgi işareti oranının seçimi
24	DA		İletim zamanlama işareti (Hatta)
25	-		İsimlendirilmemiştir.

Tablo: 2-4

Devre			Veri		Kontrol		Zamanlama	
Cinsi	Uç No	Toprak	Hattan	Hatta	Hattan	Hatta	Hattan	Hatta
AA	1	X						
AB	7	X						
BA	2			X				
BB	3		X					
	4					X		
	5				X			
	6				X			
	20					X		
	22				X			
	8				X			
	21				X			
	23					X		
	23				X			
DA	24							X
DB	15						X	
DD	17						X	
SBA	14			X				
SBB	16		X					
SCA	19					X		
SCB	13				X			
SCF	12				X			

Tablo: 2-3 ve Tablo:2-4'te bağlantı elemanı üzerinde-ki uçlar, işlevlerine göre veri, kontrol veya zamanlama işareti diye sınıflandırılmıştır. Her bir işaretin üretilmesi ve/veya değerlendirilmesi için sistem içinde ayrı devreler olduğu düşünülerek bu devrelere isimleri verilmiştir. Bu işaretlerin doğru olarak değerlendirilmesinin sağlanması için aşağıda, devrelerin işlevleri açıklanmıştır. Fakat bu açıklamalara geçmeden önce, bu açıklamalarda kullanılan birkaç terimin açıklaması gerekmektedir. Bunlar değişik uygulamalarda karşımıza çıkan seri haberleşme kanallarıdır.

SIMPLEX Haberleşme Kanalı: Yalnızca bir yönde veri iletimi yapabilecek yetenekte olan haberleşme kanallarına "SIMPLEX" haberleşme kanalı adı verilmektedir. Bu tür haberleşme kanallarına örnek olarak mikrobilgisayar ile yazıcı birim (printer) arasındaki veri iletim kanalını gösterebiliriz.

HALF-DUPLEX Haberleşme Kanalı: Bu tür veri iletim kanallarında veri iletimi her iki yönde de gerçekleştirilebilir. Fakat aynı anda her yönde veri iletimi mümkün değildir. Örneğin zaman boyutunda "A" istasyonundan "B" istasyonuna doğru bir bilgi akışı olsun. Bu sırada "B" istasyonundan "A" istasyonuna bilgi akışı olanaklı değildir. Ancak A'dan B'ye olan bilgi akışı sona erince veya özel bir anlaşmayla bilgi akışı durdurulduktan sonra, B'den A'ya bilgi aktarımı gerçekleştirilebilir.

Bu tür uygulamalarda istasyonun veri iletimi ve/veya veri okuma için kullanıldığı bağlantı iletkeni ortak olduğu için, uzak mesafelerde hat maliyeti düşürülmüş olur. Fakat bu maliyet düşüşünün bedeli, iki istasyon arasındaki en yüksek toplam veri iletimi oranının düşüşüyle ödenir.

FULL-DUPLEX Haberleşme Kanalı: bu tür haberleşme kanalları aynı anda her iki yönde de veri iletimini olanaklı kılarlar. Her iki yön için de veri iletim oranı aynıdır. Veri özel bir taşıyıcı işaret üzerine bindirilerek veri iletim yoluna uygulanmıyorsa, "FULL-DUPLEX" veri iletimi için bir tek bilgi iletim yolu yeterli olmayacaktır!

25 Uçlu RS-232 Bağlantı Elemanı Üzerinde Bulunan İşaretlerin Açıklamaları:

AA Devresi: "Koruyucu Toprak" (Protective Ground)

Bu devrenin çıkışı, makinenin şasesine veya cihazın dış çerçevesine elektriksel olarak bağlanır. İşaret toprağı ya da Ortak Dönüş Yolu olarak bilinen AB devresinin çıkışını kullanmak daha elverişli olduğu için, AA devresinin çıkışının kullanılması zorunlu değildir.

AB Devresi: "İşaret Toprağı (Ortak Dönüş Yolu)"
(Signal ground or Common Return)

Bu devrenin çıkışı Koruyucu Toprak (AA) dışında tüm RS-232-C devre çıkışları için bağıl işaret seviyesi oluşturur. Her türlü bağlantı uygulamasında mutlaka kullanılması gerekli olan tek devre çıkışı budur.

BA Devresi: "İletilen Bilgi" (Transmitted Data)

Bu devrenin ürettiği işaret, veri üretim cihazından, veri iletim cihazına aktarılır. İletilecek bilgi olmadığı zaman veri üretim cihazı çıkışını lojik "1" seviyesinde tutar. RS-232-C standardı içinde bu çıkışın kısaltılmış adı TXD biçimindedir.

RS-232-C standardıyla uyumlu tüm sistemlerde aşağıda sıralanan işaretlerin her biri tek tek lojik "0" etkin seviyesine düşmedikçe veri üretim cihazı bilgi yollamamalıdır.

- 1- RTS (CA devresi)
- 2- CTS (CB devresi)
- 3- DSR (CC devresi)
- 4- DTR (CD devresi)

Yakın istasyonlu bir mikrobilgisayar düzeneğinde kullanılan RS-232-C bağlantısında, şayet istasyon veri üretici görevini yüklenmişse, mikrobilgisayar veriyi karşılayıcı cihaz olarak işlev görmek zorundadır. Burada istasyon veri iletim yolu üzerinden (TXD) konuşurken, alıcı görevi yapmakta olan mikrobilgisayar aynı iletim yoluna dinleyici olarak bağlıdır. Yani bu hat mikrobilgisayar için "RXD"=bilgi alma yolu işlevi görmektedir. Sonuç olarak söylenmek istenen şudur ki, TXD işaretinden söz edilirken, veri üretim cihazı referans alınmaktadır.

BB Devresi: "Alınan Bilgi" (Received Data) Kanalları

İçin, RTS'nin aktif konumu noktasal DCE cihazını iletim ko-

Bu devre veri üretim cihazına veri iletim cihazından bilgi alır. Bu devrenin girişi veri iletiminin gerçekleşme- diği bütün zamanlarda lojik "1" seviyesinde çekili tutulur. (MARKING) DCE cihazının içine eklenmiştir.

Half-duplex kanallarda RTS devresinin çıkışı aktif olduğunda, RXD girişi pasif seviyede tutulur. Aynı zamanda, iletim işleminin tamamlanması için RTS işaretinin aktif ko- numdan pasif konuma geçmesinden sonra, RXD kısa bir süre için pasif konumda kalır. if konumdan aktif konuma geçişi

(off to on) DCE cihazını veri iletim konumuna geçirir ve ha-

berleşme CA Devresi: Yollama İsteği (Request to Send = RTS) r.

Bu devrenin çıkışı veri üretim cihazından (DTE) veri

iletim cihazına (DCE) veri yollama isteği taşır. Şekil: 2-2

ve 2-3'te DTE cihazı ile DCE cihazı arasındaki veri iletimi-

nin düzenlenmesi anında RTS işaretinin, CTS (Almaya hazır)

işaretiyle bağıntılı işleyişi gösterilmektedir. Bu devrenin

hatta bilgi gönderme izni verilmiş olur.

Tekyönlü (simplex) ve çift yönlü (full-duplex) kanal-

lar için RTS hattının "0" seviyesinde olması, noktasal DCE

cihazının iletim konumunda tutulmasını gerektirir. Bu sistem

ilişkisi içinde bir DCE cihazının iletim konumunda olması,

DCE cihazının DTE cihazından bilgi alabilir konumda olduğu

ve bu bilgiyi bağlı olduğu haberleşme kanalına aktardığı an-

lamına gelir. Örnek olarak DCE cihazı bir modem ise, iletim

konumundan kasıt; modem DTE cihazından aldığı bilgiyi te-

lefon hattına aktarmasıdır. Tam aksine, "tek yönlü" ve "yarı

çift yönlü" (half-duplex) kanallar için, şayet RTS hattı "1"

seviyesindeyse, noktasal DCE cihazı iletimin olmadığı

(nontransmit) konuma çekilmiştir. İletimin olmadığı konumdan

çıkartılacak anlam; DCE cihazının DTE cihazından aldığı bil-

giyi haberleşme kanalına aktarmadığıdır. Bu DTE cihazının

DCE cihazına, bir önceki bilgi gönderilme zamanından

yeniden bir bilginin hatta kopmasıyla oluşan aşırı güçlenme

hata (overrun error) diler.

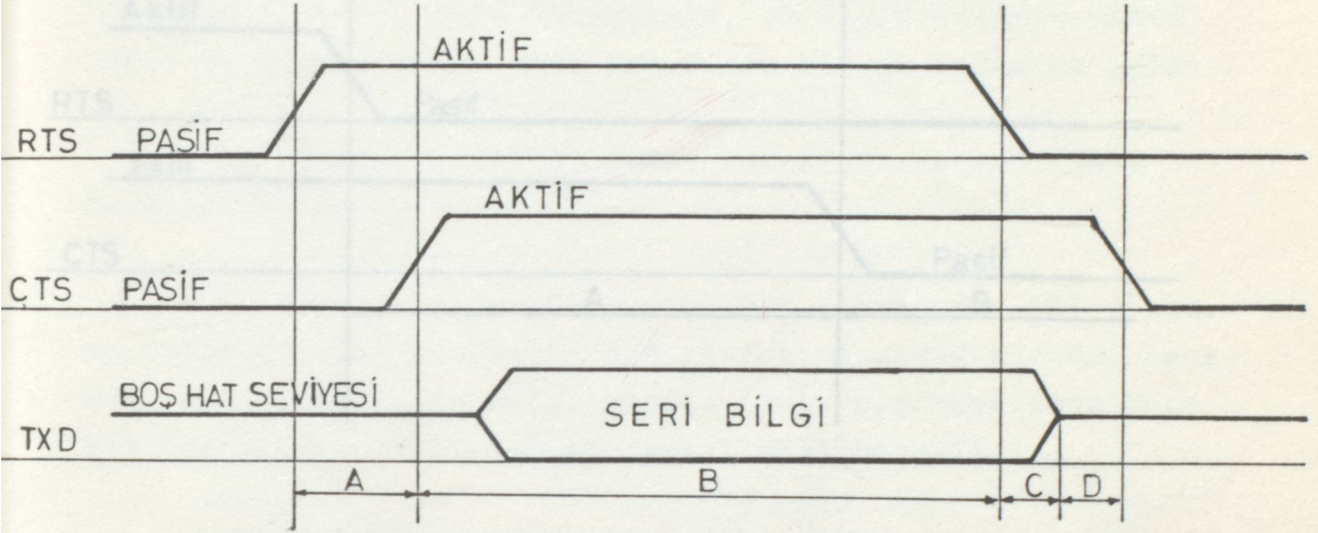
"Yarı-çift yönlü" (half-duplex) haberleşme kanalları için, RTS'nin aktif konumu noktasal DCE cihazını iletim moduna ve pasif konumu noktasal DCE cihazını dinleme konumuna çeker. Elbette burada dinleme konumundan çıkartılacak anlam, DCE cihazının haberleşme kanalından bilgi alıp, bu bilgiyi noktasal DTE cihazının içine aktarmasıdır.

Şekil: 2-2'deki zamanlama işaretlerinin elektriksel konum değiştirme noktalarının işlemsel değerleri şöyle açıklanabilir.

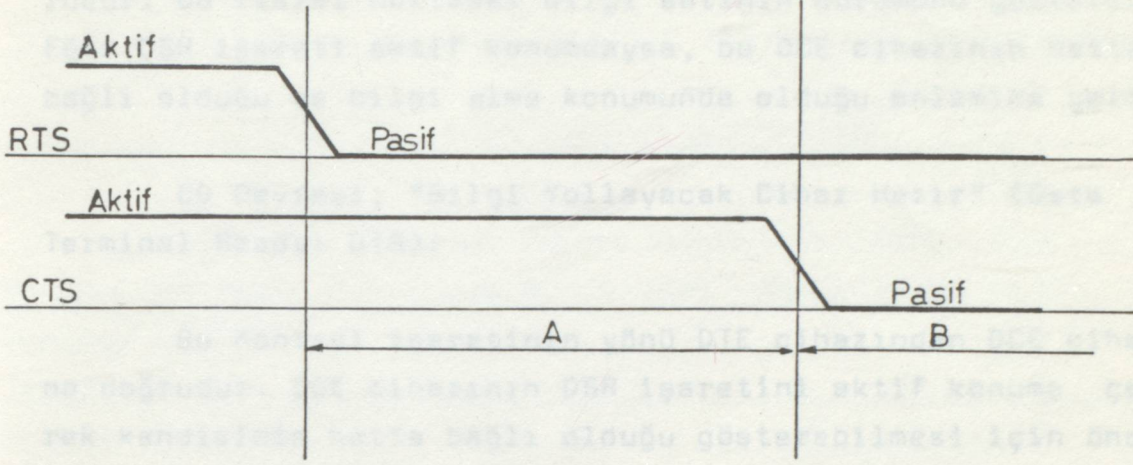
RTS işaretinin pasif konumdan aktif konuma geçişi (off to on) DCE cihazını veri iletim konumuna geçirir ve haberleşmenin başlaması için gerekli tetikleme işlemini yapar. Büyük çoğunlukla mikrobilgisayar sistemlerinde RTS hattı CTS hattına bire bir bağlıdır. Bu bağlantının açık etkisi, DTE cihazının yolladığı RTS işaretinin cevabının, derhal yollanacak CTS işaretinin algılanması biçiminde ortaya çıkar. Haberleşme konumuna başarıyla geçilmesinin delili CTS işaretinin aktif konuma geçmesiyle, DTE cihazına TXD ucu üzerinden hatta bilgi gönderme izni verilmiş olur.

Bütün veri iletimi sona erdiğinde DTE cihazı RTS işaretini aktif seviyesinden pasif seviyesine çeker. Bu işaretin pasif olması DCE cihazına, bütün veri transferinin bittiğini ve veri iletim konumunun terkedildiğini (full duplex veya simplex kanallar için) veya veri bekleme konumuna (receive mode) geçildiğini (half-duplex kanallar için) bildirir. RTS işaretinin aktif konumunu izleyen konum değişikliğine (ON TO OFF) bir cevap olarak noktasal DCE cihazı CTS işaretini pasif konuma çeker.

Şekil: 2-3'te gösterildiği gibi, RTS işareti bir defa pasif konuma geçtikten sonra, CTS pasif konumuna dönene kadar yeniden aktif konumuna geçemez. Bu kural DTE cihazının DCE cihazına, bir önceki bilgi gönderiminin tamamlanmadan yeni bir bilginin hatta konmasıyla oluşan aşırı yüklenme hatasını (overrun error) önler.



- Şekil: 2-2 RTS-CTS El Sıkışma (Handshaking) İşaretleri:
- (A) DTE cihazı hatta veri koymak istediğinin işareti olarak RTS işaretini aktif yapıyor, DCE haberleşmeye açılıyor, DCE CTS'yi aktif seviyeye çekiyor; TxD üzerinde boş hat seviyesi var.
- (B) TxD üzerinden veri iletimi başlıyor ve bitiminde DTE RTS'yi pasif konumuna çekiyor. Bu işlem daha fazla bilgi gönderilmeyeceğini gösteriyor.
- (C) DCE son bilgiyi alıyor, TxD tekrar boş hat seviyesinde kalıyor.
- (D) DCE yeni bir bilgi paketi alışına hazırdır. Eğer CTS ve RTS, CTS, DTS işaretleri aktif konumlarındaysalar, DTE başka bir bilgi DCE cihazına veri gönderiyor demektir. Eğer CTS işareti pasif konumda ise DCE cihazı hazır değil demektir ve bu yüzden DTE cihazı hatta veri koymaya kalkışmazdır.



Şekil: 2-3 Bir RTS İşareti Oluşturulduğunda;
(A) DTE cihazı yeni bir RTS işareti oluşturamaz. DCE cihazı en son gönderilen bilgiyi almakla meşguldür. Alma işleminin bittiği ve yeni alma işlemine hazır olduğu CTS'nin pasif konuma çekilmesiyle bildirilecektir.
(B) Şimdi CTS pasif konumdadır. DTE yeni bir RTS işareti oluşturabilir.

CB Devresi; "Almaya Hazır" (Clear to Send: CTS)

Bu kontrol işareti, DCE cihazının, DTE cihazından çıkan TxD veri yolu ucundan yollanan bilgileri almaya hazır olup olmadığını DTE cihazına bildirmekte kullanılır. Eğer CTS ve RTS, DSR, DTR işaretleri aktif konumlarındaysalar, DTE bağlı olduğu DCE cihazına veri gönderiyor demektir. Eğer CTS işareti pasif konumda ise DCE cihazı hazır değil demektir ve bu yüzden DTE cihazı hatta veri koymaya kalkışmamalıdır.

CC Devresi; "Bilgi Bekleyen Cihaz Hazır" (Data Set Ready: DSR):

Bu kontrol işaretinin yönü DCE'den DTE cihazına doğrudur. Bu işaret noktasal bilgi setinin durumunu gösterir. Eğer DSR işareti aktif konumdaysa, bu DCE cihazının hatta bağlı olduğu ve bilgi alma konumunda olduğu anlamına gelir.

CD Devresi; "Bilgi Yollayacak Cihaz Hazır" (Data Terminal Ready: DTR):

Bu Kontrol işaretinin yönü DTE cihazından DCE cihazına doğrudur. DCE cihazının DSR işaretini aktif konuma çekerek kendisinin hatta bağlı olduğu gösterebilmesi için önce DTR işaretinin aktif konuma geçirilmesi gereklidir.

Aslında DTR ve DSR ile yapılan el sıkışma işlemi (hand-shaking), CTS-RTS arasında yapılacak olandan daha tutarlı bir işlemdir. Çünkü CTS ve RTS yalnız kanal hazırlıklarını gösterir. Halbuki DSR-DTR el sıkışma işleminde bütün donanım hazırlıklarının durumu gösterilir.

HAT BAĞLANTI ÇEŞİTLERİ

İki nokta arasında değişik RS-232 bağlantıları yapmak mümkündür. Kurulacak veri iletim yolunun tek yönlü (simplex) yarı çift yönlü (half-duplex) veya çift yönlü (full-duplex) oluşuna göre ve duyulan emniyet ihtiyacına göre ayrı bağlantılar sözkonusudur.

EIA'nın uygun gördüğü, sayılan bu durumlardan birine uygun düşen yedi farklı kablo bağlantı türü vardır. Bunların isimleri aşağıda sıralanmıştır.

- Yalnız bilgi yollama (Transmit only)
- RTS kullanarak bilgi yollama (Transmit only with RTS)
- Yalnız bilgi almak (Receive only)
- Yarı-çift yönlü (Half duplex)

- Çift yönlü (Full duplex)
- RTS kullanarak çift yönlü (Full duplex with RTS)
- Özel (Special)

Tablo: 2-5'te her bir bağlantı bilgileri ve standart kabloda bulunması gereken RS-232-C işaretleri gösterilmiştir.

Tablo: 2-5 RS-232 Standart Uygulamaları

No	RS-232-C içdevresi	Yalnız		Yarı		Çift		Özel
		Yalnız	Yollama	Yalnız	Çift	Çift	Yönlü	
		Yollama	ve RTS	Alma	Yönlü	Yönlü	ve RTS	
1	Koruyucu toprak	-	-	-	-	-	-	0
2	İşaret toprağı	X	X	X	X	X	X	X
2	Yollanan bilgi TxD	X	X		X	X	X	0
3	Alınan bilgi RxD			X	X	X	X	0
4	Gönderme isteğı RTS		X		X		X	0
5	Almaya hazır CTS	X	X		X	X	X	0
6	Bilgi bekleyen cihaz hazır DSR	X	X	X	X	X	X	0
20	Bilgi yollayan cihaz hazır DTR	S	S	S	S	S	S	0
22	Aranma göstergesi RI	S	S	S	S	S	S	0
8	Alınan hat işaret izleyicisi			X	X	X	X	0

X Gerekli

S Telefon hatlarında gerekli

0 Kablo tesarlayana bağı

EK (STANDART DIŐI) BAĞLANTI TÜRLERİ

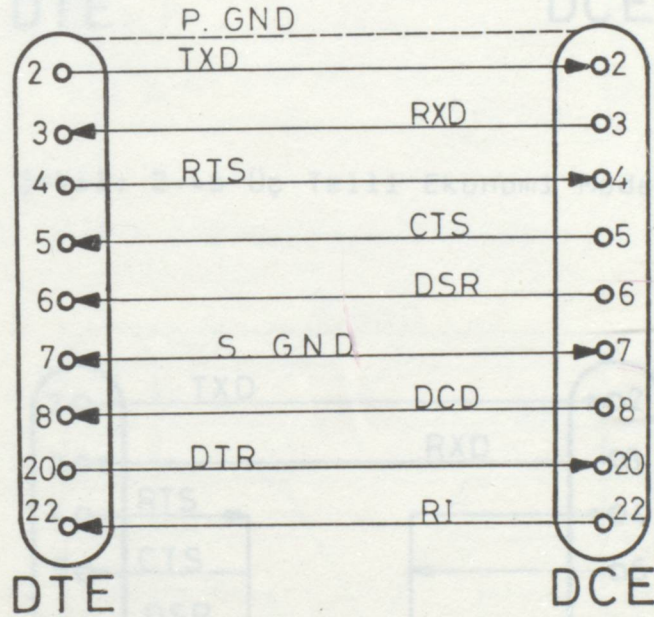
Şekil: 2.4'te mikrobilgisayar sistemlerinde bir hayli sık görülen değişik RS-232-C özel bağlantıları gösterilmiştir. Şekil: 2-4a tam çift-yönlü standart bağlantı gösterimidir. Şekil: 2-4b'den Şekil: 2-4e'ye kadar standart dışı bağlantı örnekleri verilmiştir. Her bir şekilde birer DCE ve DTE cihazı modellenmiştir. DCE ve DTE cihazlarını temsil eden bu kutucukların içinde, bağlantıda kullanılan uçların RS-232-C standardında karşılık düřtükleri değışmez (!) uc numaraları yazılıdır. (Genelde düşölen hata; elde olan cihazın seri bağlantı elemanının (serial connector) DCE olarak mı, yoksa DTE olarak mı hazırlanmış olduđu dikkat edilmeden yapılan bağlantıdır.) Her bir ucun bir devre eşdeğeri olarak düşünöldüğü ve bu uçların taşıdığı görevler daha önce açıklanmıştı. Yatay yollarla birbirlerine bağlı olan uçların uluslararası kısaltma isimleri üstlerinde yazılıdır. Ayrıca yol üzerinde taşınan işaretin kim tarafından üretildiğı ve kimin bu işareti aldığı ok yönleri ile gösterilmiştir.

Üç telli ekonomi modelinde (Şekil:2-4b), şayet koruyucu toprak bağlantısına gerek duyulmazsa, yalnız üç iletken ile haberleşme yapılır. Pekçok mikrobilgisayar ve çevrebirimi bağlantısı için bu model yeterlidir. Bu model full-duplex (çift yönlü) haberleşme ortamı için gerekli olan en düşük bağlantı sayısına sahiptir. Şayet mikrobilgisayar sistemi ve çevrebirimleri RTS & CTS kontrollü olarak haberleşme yapmak-taysalar, bu model yetersiz kalacaktır. Çözüm olarak (Şekil: 2-4c)'deki üç telli kapalı döngölü ekonomi modeli verilmiştir. Bu modelde DTE ve DCE cihazları üzerinde bulunan zamanlama kontrol işaretleri (handshaking), kendi taraflarında, uygun şekilde kısa devre edilmiştir.

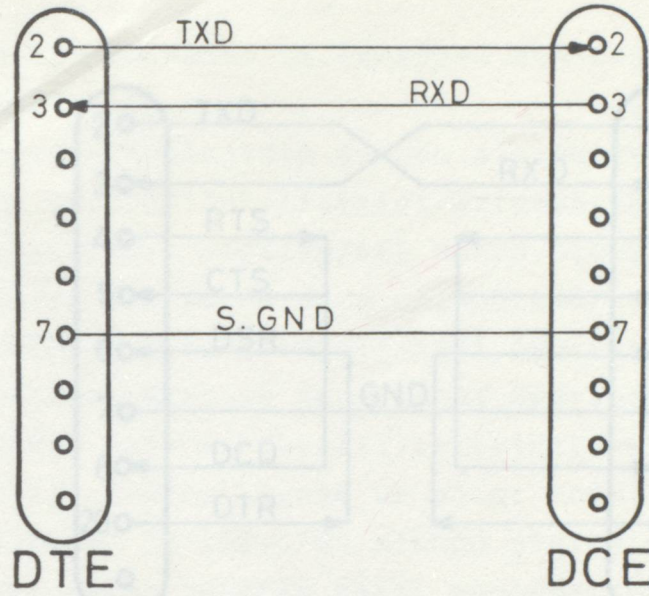
Her iki tarafta da RTS ucu CTS ucuna, DTR ucu DSR ucuna bağlanır. Bu iç bağlantı çözüm için yeterli olmakla beraber gerekli göröldüğü halde RTS ucunun DCD ucuna da bağlanması mümkündür.

Şayet bağlantı kurulacak cihazların ikisi de DTE cihazı ise küçük bir hile yapıp, TXD ve RXD işaret uçlarını karşılıklı çaprazlama yaparak bağlamak gerekir (Şekil: 2-4d).

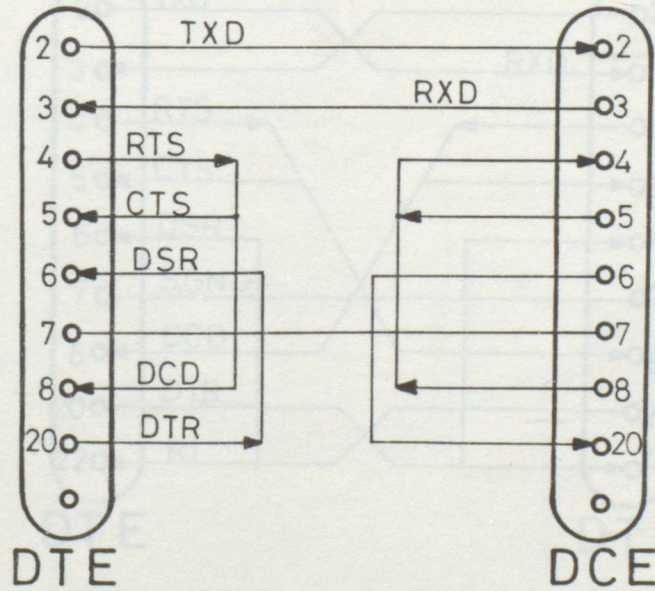
Eğer iki DTE cihazının seri bağlantı elemanındaki (serial connector) uçlar, DCE görevi görececek bir modeme uygun olarak hazırlanmışsa ve bu iki DTE cihazının araya ek çevrebirimi yerleştirilmeden doğrudan birbirlerine bağlanması uygun görülürse Şekil: 2-4e'de gösterilen bağlantı örnek verilmektedir.



Şekil: 2-4a Tam Çift Yönlü Standart Kablo



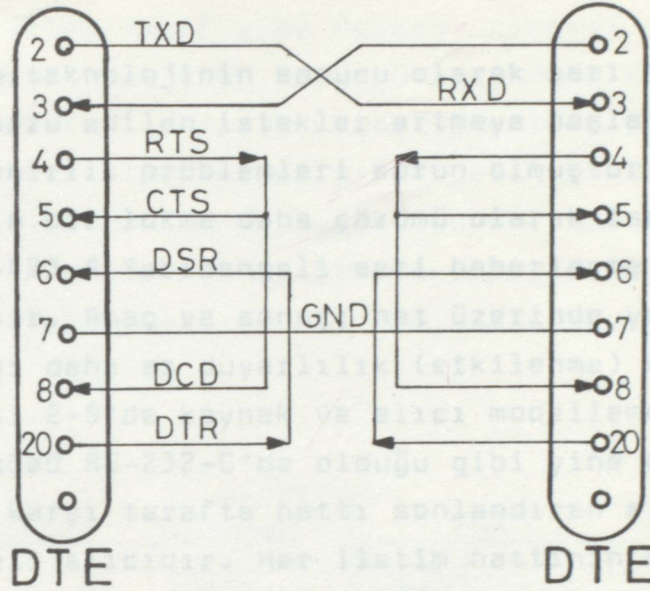
Şekil: 2-4b Üç Telli Ekonomi Modeli



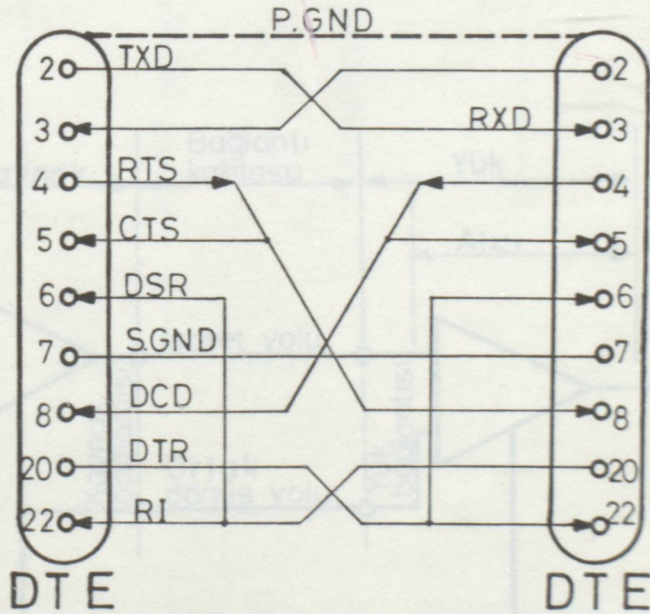
Şekil: 2-4c Kapalı Geri Döngülü 3 Telli Ekonomi Modeli

2-3 DENEYİ- HATLAADA SERİ HABERLEŞME STANDARTLARI

2-3-1 EIA RS-423-A VE RS-422-A STANDARTLARI:

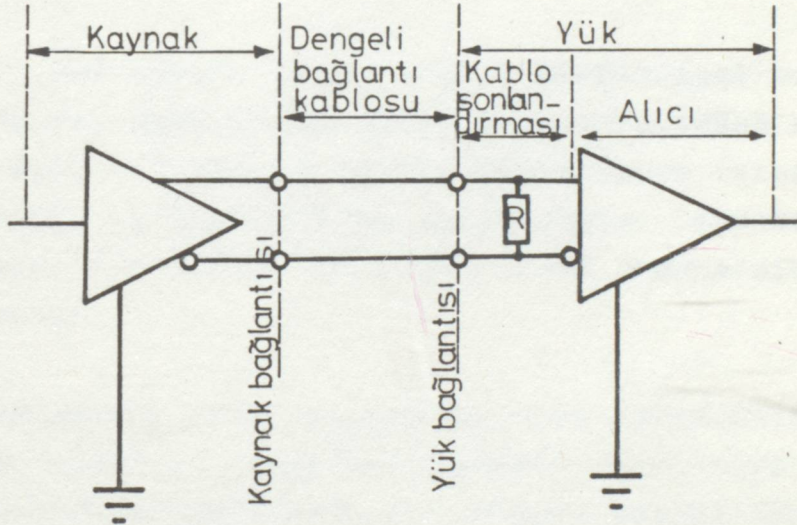


Şekil: 2-4d İki DTE Cihazının Birbiriyle Bağlantısı



Şekil: 2-4e Modem Türü DCE Bağlantısına Uygun İki DTE Cihazının Birbiriyle Bağlantısı

1978 yılının Aralık ayında ortaya konulan RS-422-A seri haberleşme standardıyla ilk farksal dengeli veri iletimi sağlanmış olmaktadır. Hat sürücüsü (kaynak) gerçek dengeli sürücüdür. Alıcı taraf yine farksal dengeli alıcıdır (Şekil: 2-6). Dengeli hatların üstünlükleri daha önceki kısımlarda detaylı olarak anlatılmıştır. Şimdi bu üstünlükler açıkça görülmektedir. 10 megabit/saniyelik veri iletim hızına ulaşmıştır. 1000 metre hat uzunluğunda, 100 kbps veri hızıyla çalışmak mümkündür. Girişimler, parazitik gürültüler büyük ölçüde önlenmiştir.



Şekil: 2-6

2-3-2 EIA RS-485 STANDARDI:

EIA RS-485 dengeli hat seri haberleşme standardı 1983 yılında kullanıma sunulmuştur. Tek bir dengeli hat üzerine birden fazla sürücü ve alıcı cihaz bağlanması ihtiyacının ortaya çıkması bu standardın doğmasına yol açmıştır.

RS-485 standardı, RS-422-A standardının bütün özelliklerine aynen sahip olup, ek olarak birden fazla hat sürücüsü ve alıcısının çoğullanmasına olanak tanır. Bir sürücü çıkışı 32 alıcı girişini aynı anda sürebilmektedir. Sürücü çıkışları etkin olmadıkları zaman yüksek empedans gösterir konuma geçirilebilmektedir. Özel sürücü-alıcı entegre devreleri sayesinde (75 SN 176 B) aralarında yarı-çift yönlü (half-duplex) haberleşme hattı oluşturulabilen 32 etkin uzak istasyon biriminin seri haberleşme olanağı sağlanmış olmaktadır. Daha açık bir anlatımla, bir burulmuş tel çifti üzerinden 32 ayrı istasyon arasında veri akışı sağlamak mümkündür. Bu senkronizasyon işareti hattına gereklilik duyulur.

BÖLÜM SONUCU

Bu çalışmanın konusu olarak endüstriyel ortamlarda çalışabilecek, elektriksel çevre gürültülerinden etkilenmeyecek, aynı hat üzerine birden fazla etkin istasyon bağlanabilecek bir veri iletim ağı oluşturulmak istendiğinden en uygun çözüm; EIA RS-485 seri haberleşme standardını kullanmak olacaktır.

Aralarında haberleşme sağlanacak istasyonlar ve ana bilgisayar için oluşturulması düşünülen seri veri iletim yolunun elektriksel özellikleri, standart seçimi ile açıklığa kavuşmuştur. Fakat bu çözüm, haberleşmenin sağlanması için yeterli değildir; aynı zamanda haberleşmesi düşünülen cihazlar arasındaki seri haberleşme protokolünün de belirlenmesi gereklidir. Fakat seri haberleşme kanallarının elektriksel ve fiziksel ölçülerindeki standartlaşmayı, haberleşme protokollerinde görmek pek mümkün olmamaktadır. Yine de yaygın olarak kullanılan birkaç protokol türü vardır. Örnek olarak "Asynchronous", "Bisynchronous", "SDLC", "HDLC" protokolleri sıralanabilir. SDLC (Synchronous Data Link Control) ve HDLC (High-Level Data Link Control) protokolleri, dünyaca ünlü IBM firmasının kendi büyük sistem ağları mimarisinde (SNA: Systems Network Architecture) kullanılmaktadır. Sistem dışı

bir cihazın, seri haberleşme standardı aynı olsa bile, bu sistemle veri haberleşmesi yapabilmesi, protokol farklılığı yüzünden, mümkün değildir. Halbuki bu tez çalışmasında herhangi bir ana bilgisayar (host) yardımı ile, donanımı bizzat gerçekleştirilecek etkin denetleyici istasyonların (remote controller) organizasyonu yapılmak istenmektedir. Bisynchronous seri haberleşme protokolü ise daha öncelikle uzun yazı, metin (text) türü aralıksız alfanümerik karakter paketlerinin iletiminde kolaylık ve üstünlük sağlamaktadır. Fakat bilgi hattının yanı sıra, her iki uçta zamanlamayı sağlamak amacıyla ek senkronizasyon işaret hattına gereklilik duyulur.

"Asynchronous" seri haberleşme protokolünde durum ötekilerden farklıdır. Tam bir standart haline dönüşmemiş olsa bile, seri haberleşme olanağı olan hemen hemen tüm mikrobilgisayar sistemleri bu protokolü kullanmaktadırlar. Bu protokolle 3 bit'ten 9 bit'e kadar değişken veri paket yapılarını istendiği zaman 1 bitlik hata kontrol biti (parity) ekleyerek, iletmek mümkündür. Doğrusu bu paket yapısını belirlerken yine, mümkün olduğunca tüm mikrobilgisayar sistemleri tarafından kolayca değerlendirilebilir bir bilgi formatı seçmek gerekliliği vardır. Bu istekleri karşılayan tek çözüm yolu, daha önce değinileceği söylenen (Sayfa 23), Amerikan Ulusal Standart Enstitüsü (ANSI) tarafından belirlenen ve tüm dünyada kabul gören ASCII (American Standard Code For Information Interchange) 7'bitlik karakter çözümleme standardını kullanmaktır. Bu karakter seti tüm alfa nümerik karakterleri ve bağlantı kurulacağı düşünülen çevrebirimleri için gerekli olabileceği öngörülen kontrol kodlarını içerir. Tablo 2-6'da ASCII karakter setinin tümü verilmiştir.

MSBs LSBs									Control Characters			
	0	1	2	3	4	5	6	7				
0	NUL	DLE	SP	0	@	P	.	p	-NUL	Null	DC1	Device control 1
1	SOH	DC1	!	1	A	Q	a	q	SOH	Start of heading	DC2	Device control 2
2	STX	DC2	"	2	B	R	b	r	STX	Start of text	DC3	Device control 3
3	ETX	DC3	#	3	C	S	c	s	ETX	End of text	DC4	Device control 4
4	EOT	DC4	\$	4	D	T	d	t	EOT	End of transmission	NAK	Negative acknowledge
5	ENQ	NAK	%	5	E	U	e	u	ENQ	Enquiry	SYN	Synchronous idle
6	ACK	SYN	&	6	F	V	f	v	ACK	Acknowledge	ETB	End of transmission block
7	BEL	ETB	'	7	G	W	g	w	BEL	Bell, or alarm	CAN	Cancel
8	BS	CAN	(	8	H	X	h	x	BS	Backspace	EM	End of medium
9	HT	EM	)	9	I	Y	i	y	HT	Horizontal tabulation	SUB	Substitute
A	LF	SUB	*	:	J	Z	j	z	LF	Line feed	ESC	Escape
B	VT	ESC	+	;	K	[	k	[	VT	Vertical tabulation	FS	File separator
C	FF	FS	,	=	L	\	l	\	FF	Form feed	GS	Group separator
D	CR	GS	-	>	M	]	m	]	CR	Carriage return	RS	Record separator
E	SO	RS	.	>	N	^	n	^	SO	Shift out	US	Unit separator
F	SI	US	/	?	O	_	o	_	SI	Shift in	SP	Space
								DEL	DLE	Data link escape	DEL	Delete

Tablo: 2-6 ASCII Karakter Seti

Bu bölüm için sonuç olarak, Sayfa: 20, Şekil: 1-14c' deki ağ modellemesi üzerinde, RS-485 seri haberleşme standardı ve Asynchronous haberleşme protokolüyle ASCII karakter seti kullanılarak, adı geçen endüstriyel seri veri iletim ağı tasarlanmıştır. Donanım gereksinimleri ve sonuçları ise, ilerki bölümlerde endüstriyel akıllı denetim birimleri gerçekleştirirken tekrar ele alınacaktır.

3- ENDÜSTRİYEL AKILLI ÇEVRE BİRİMİ (EAÇB)

Bu bölümde, öncelikle "Endüstriyel Akıllı Çevre Birimi" olarak Türkçe anlam verilmeye çalışılan, teknik literatürde "remote controller", "remote programable logic controller" ve benzeri isimler altında sunulan cihazdan, bu çalışma altında, ne tür özellikler ve yetenekler beklendiği açıklanacaktır. Ardından bu donanım gereklerine büyük ölçüde çözüm getirecek mikrodenetleyicinin seçimi yapılacaktır. Bu mikrodenetleyicinin kısa bir tanıtımından sonra EAÇB donanım gerçeklemesi yapılacaktır. En son, yazılımın hazırlanması aşamasında, farklı kullanım yerlerine göre değişik programlar hazırlanacak ve farklı fiziksel bağlantı çeşitlerinden örnekler sunulacaktır.

3-1 EAÇB NEDİR?

Bu çalışmada EAÇB kısaltmasıyla anılan cihaz, bir çift tel üzerinden ana bilgisayar ve kendi eşdeğeri cihazlarla ağ yapısında haberleşebilecektir. Anlık olarak ağ üzerinden anabilgisayar (host) tarafından "seçilip", o anda veya daha önceden, üzerinde bulunacak programlama donanımıyla, değişik işler yapmak üzere programlanabilecektir. Sahip olacağı, dış ortama açık elektriksel giriş-çıkış uçlarıyla, icra ettiği program sayesinde veya ana bilgisayardan yöneltilecek anlık komutlarla, dış ortama işlenmiş bilgi gönderebilen veya dış ortamdan aldığı bilgileri işleyip "sorulduğunda" ana bilgisayara iletebilen bir yapıya sahip olacaktır. Bir ana bilgisayar denetiminde olmaksızın, tek başına veya kendi eşdeğeri bir çevre birimiyle bağlantılı olarak görevlendirilebilecektir. Cihaz modüller bir yapıya sahip olacak, yazılım ve donanım tarafından geliştirilmeye uygun tasarlanacaktır.

3-2 UYGUN MIKRODENETLEYİCİNİN SEÇİMİ:

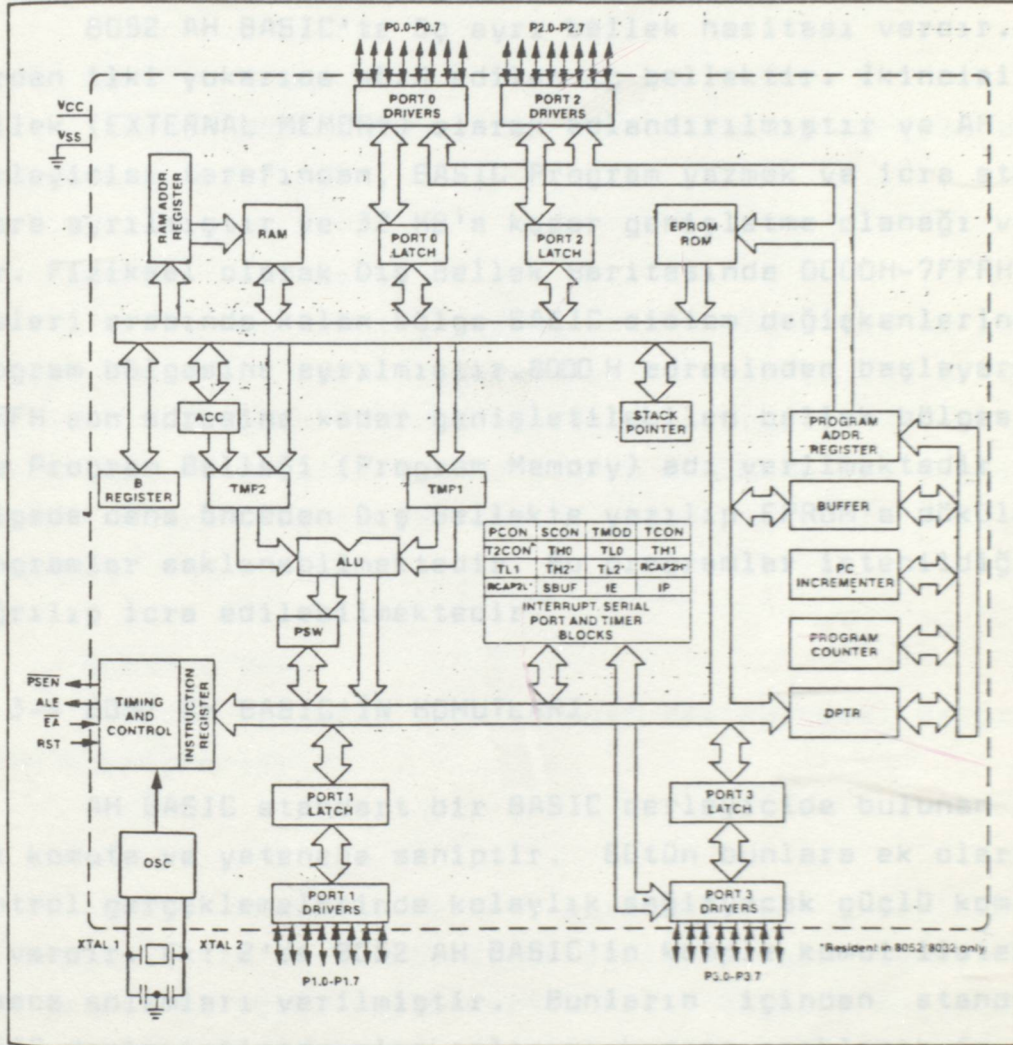
Yukarıda belirtilen istekleri karşılayacak donanımda öncelikle bir seri haberleşme kanalının varolması gerekmektedir. O halde kullanılacak mikrodenetleyicinin içinde bir seri haberleşme kanalının olması işleri kolaylaştıracaktır. Cihazın değişik yazılımlarla, anında veri iletimi ile veya önceden programlanmak suretiyle çalıştırılması düşünüldüğünden mikro denetleyiciye dışardan program belleği eklenebilmelidir. Ayrıca cihaz üzerinde programlama donanımı da olmalıdır. Son bir gereksinim ise cihazların yazılımlarının mümkün olduğu ölçüde yüksek seviyeli bir programlama dili ile hazırlanabilmesi olanağı olacaktır. Gerektiğinde basit bir terminalle bile cihazın programını hazırlamak veya değiştirmek mümkün olabilmelidir. Bütün bu istekleri karşılayacak mikrodenetleyici; INTEL firmasının 1985 yılında kullanıma sunduğu 8052 AH BASIC entegre devresinden başkası değildir.

8052 AH BASIC 12 MHz çalışma frekansı ile ve içinde bulunan 8KB BASIC derleyicisi ile oldukça yetenekli bir mikrodenetleyicidir. Güçlü BASIC deyimleri ile makina dilinde yazılan programlarla gerçekleştirilecek her türlü işi yapmak mümkündür. Üstünde hazır bulunan seri haberleşme portu sayesinde doğrudan terminalle bağlantı kurma olanağı mevcuttur. Asynchronous haberleşme protokolu kullanılmakta olup 8 bilgi biti, 1 başlatma ve 1 sonlandırma bitinden oluşan veri paket yapısı kullanılmaktadır. Bu paket yapısı içinde ise standart ASCII karakter seti ile haberleşme yapılmaktadır.

3-3 8052 AH BASIC'E BAKIŞ:

HMOS II yarı iletken kırmık teknolojisi ile üretilmiş olan tek parça büyük boyutlu 8052 AH BASIC tüm devresinin blok diagramı Şekil: 3-1'de verilmiştir. Bu blok diagramda görülen EPROM/ROM biriminde AH BASIC derleyici programı saklıdır.

Verilen 1/4 KB'lık iç RAM'de mikrodanetleyicinin kontrol kayıtları, "I/O port", "timer/counter" kayıtları ve bazı işlev kayıtları saklıdır. Bu kayıtların belilik hâzritesi üzerindeki yerler Ek: 1'de verilmiştir.



Şekil: 3-1 8052 AH İç Mimarisi

Var olan 1/4 KB'lık iç RAM'de mikrodenetliyecinin kontrol kayıtları, "I/O port ", " timer/counter" kayıtları ve özel işlev kayıtları saklıdır. Bu kayıtların bellek haritası üzerindeki yerler Ek: 1'de verilmiştir.

8052 AH BASIC'te üç ayrı bellek haritası vardır. Bunlardan ilki yukarıda sözü edilen iç bellektir. İkincisi; dış bellek (EXTERNAL MEMORY) olarak adlandırılmıştır ve AH BASIC derleyicisi tarafından, BASIC Program yazmak ve icra etmek üzere ayrılmıştır ve 32 KB'a kadar genişletme olanağı vardır. Fiziksel olarak Dış Bellek Haritasında 0000H-7FFFH adresleri arasında kalan bölge BASIC sistem değişkenlerine ve program bölgesine ayrılmıştır. 8000 H adresinden başlayarak FFFFH son adresine kadar genişletilebilen bellek bölgesine ise Program Belleği (Program Memory) adı verilmektedir ve bu bölgede daha önceden Dış Bellekte yazılıp EPROM'a dökülmüş programlar saklanabilmektedir. Bu programlar istenildiğinde çağrılıp icra edilebilmektedir.

3-4 8052 AH BASIC'İN KOMUTLARI

AH BASIC standart bir BASIC derleyicide bulunan pek çok komuta ve yeteneğe sahiptir. Bütün bunlara ek olarak kontrol gerçeklemelerinde kolaylık sağlayacak güçlü komutları vardır. Ek: 2'de 8052 AH BASIC'in komple komut listesi ve kısaca anlamları verilmiştir. Bunların içinden standart BASIC derleyicilerde olmayanlarını kısaca açıklamak faydalı olacaktır.

KOMUT : LIST

İŞLEVİ: BAUD deymi ile seri haberleşme veri hızı ayarlanabilen, yazıcı çıkışına program listesini gönderir.

KOMUT : NULL (sayı)

İŞLEVİ: MCS BASIC-52'nin her "satırbaşı" karakteri oluşturulmasından sonra kaç tane NULL karakteri gönderileceğini şartlar. Tampon belleği olmayan yazıcılara çıkış yaptırlırken yardımcı komut olarak kullanılabilir.

KOMUT : EPROM, EPROM1, EPROM2

KOMUT : RAM

İŞLEVİ: MCS BASIC-52'nin RAM bellekten program akışı yapmasını sağlar.

KOMUT : ROM (sayı)

İŞLEVİ: Bu komut girildiği zaman MCS BASIC-52 program belleğindeki EPROM'dan program akışına izin verir. EPROM'da kayıtlı bir program RAM'e aktarılmak istenirse "XFER" komutu kullanılır. Bu şekilde ROM komutunun argümanı ile seçilen kayıtlı program, düzeltme veya ek yapmak için RAM'e aktarılmış olur.

KOMUT : PROG

İŞLEVİ: RAM'deki veya PROGRAM Belleğindeki programı EPROM'a programlar.

İŞLEVİ: PROG2 komutu ile PROG3 komutunun yaptıkları

KOMUT : PROG1

İŞLEVİ: Normalde besleme gerilimi ilk verildiğinde, MCS BASIC-52'nin seri haberleşme portunun haberleşmeye hazır hale getirmesi için, kullanıcının hatta bağlı olan terminalden boşluk (space) çubuğuna basması gerekir. Eğer hazırlanan programları EPROM'a yazmak için bu komut kullanılırsa, seri haberleşme portunun o anki BAUD RATE değeri de EPROM'a kaydedilir. Daha sonraki uygulamalarda ilk gerilim verildiğinde veya reset işleminden sonra BASIC derleyicisi, BAUD RATE bilgisini hemen EPROM'dan okur.

KOMUT : PROG2

İŞLEVİ: PROG1 komutunun yaptığı tüm işleri aynen

yapar ve ek olarak, ilk gerilim uygulandığında veya reset girişi aktif kılındığında bu komutla kaydedilmiş program koşturulur. Bu sayede 8052'li cihazı herhangi bir terminale bağlamadan tek başına çalıştırmak mümkün olmaktadır.

KOMUT : FPROG, FPROG1, FPROG2

İŞLEVLERİ: Normalde EPROM programlanırken kullanılan 55 ms'lik program darbeleri 1 ms'e düşürülerek zaman kazanma olanağı getirilmiştir. Bu programlama komutları kullanılırken EPROM tümdevrelerinin besleme gerilimleri + 6V'a çıkarılmalıdır.

KOMUT : PROG3

İŞLEVİ: PROG1 komutuyla aynı işi görür. Ek olarak sistem değişkeni olan MTOP değerini de saklar. RESET veya ilk besleme verilmesi anında MTOP (Belleğin üst adresi) noktasına kadar olan bölge temizlenir. Geri kalan bölgeye dokunulmaz. Eğer kesintisiz bir kaynakla RAM'ler canlı tutulursa bu bölgedeki bilgiler kaybolmayacaktır.

KOMUT : PROG4

İŞLEVİ: PROG2 komutu ile PROG3 komutunun yaptıkları işi tek seferde yapar.

KOMUT : PROG5

İŞLEVİ: PROG3 komutunun işlevlerini aynen yerine getirir. Ek olarak, eğer dış bellekte (95) desimal adresli bellek gözüne 165 desimal değeri yazılmışsa besleme uygulandığında veya reset oluşturulduğunda dış bellek bölgesi temizlenmez. Bu sayede RAM'de program saklama olanağı doğar.

KOMUT : PROG6

İŞLEVİ: PROG5'le aynı işi yapar. Ek olarak 4039H adresindeki dış bellek gözüne daller. Kullanıcının bu noktaya bir RESET alt programı hazırlaması gereklidir.

DEYİM: BAUD (değer)

TİPİ : KONTROL

Yazılım ile yazıcı çıkışının BAUD RATE değerini şartlamak için kullanılır.

DEYİM: CLEAR I (Clear Interrupts)

TİPİ : KONTROL

Bu deyim tüm BASIC kesme isteklerini temizler. Özellikle ONTIME ve ONEX1 kesme istekleri bu deyim icra edildikten sonra etkisini yitirir.

DEYİM: CLEARS (Clear Stacs)

TİPİ : KONTROL

8052'nin bütün yığıtlarını temizler. Tüm sistem değişkenleri başlangıç değerlerine çekilir.

DEYİM: CLOCK1 ve CLOCK0

TİPİ : KONTROL

MCS BASIC-52 içinde bulunan gerçek zaman sayıcısını etkin kılmak için kullanılır. Özel işlev işleticilerinden "TIME"ın her 5 mili saniyede bir artırılmasını sağlar. CLOCK0 ise gerçek zaman sayıcısını devre dışı bırakır.

DEYİM: ONEX1 (satır numarası)

TİPİ : KONTROL

Bu deyim 8052 AH'ın "INT1" kesme girişinin BASIC program içinde kullanılmasını olanaklı kılar. Bu deyim argümanı ile dallanılacak kesme altprogramının "RETI" ile kapatılması şarttır.

ONTIME (değer), (satır numarası) ONEX1 kesme isteğinden daha önceliklidir. Bu yüzden bir ONEX1 altdöngüsü içinden ONTIME kesme isteği için dallanma olayı olabilir.

DEYİM: ONTIME (değer), (Satır numarası)

TİPİ : KONTROL

"TIME" özel işlev işleticisinin değeri, ONTIME deyiminin 1. argümanından büyük veya eşit olduğu zaman belirtilen satır numarasından başlayan alt programa dallanılır. Altprogram "RETI" deyimi ile kapatılmak zorundadır.

DEYİM: PRINT #

TİPİ : GİRİŞ/ÇIKIŞ

Yazıcı çıkışına istenilen çıktının yapılmasını olanaklı kılar.

DEYİM: PH0., PH1., PH0.# , PH1.#

TİPİ : GİRİŞ/ÇIKIŞ

PH0. deyimi 255'ten küçük hexadecimal sayıların başına bir "0" ekleyerek yazar. PH1. deyimi ise 0 ile 65535 sayıları arasındaki tüm sayıları dört hane üzerinden yazar. Bu deyimler yardımı ile kolayca desimal-hex taban dönüşümü gerçekleştirilebilir.

DEYİM: PWM (değer), (değer), (değer)

TİPİ : GİRİŞ/ÇIKIŞ

PWM Pulse Width Modulation'ın (Darbe Genişlik Modülasyonu) kasıtlı olmuş adıdır. İlk büyüklük darbenin kaç saat darbesi süresince "1" seviyesinde kalacağını gösterir. Saat işaretinin periyodu, 11.0592 MHz'lik kristal kullanıldığında, 1.085 mikro saniyedir. İkinci değer, darbenin "0" seviyesinde kaç saat periyodu kalacağını belirler. Son

büyüklik ise, toplam kaç kere darbe çıkışı istendiğini gösterir.

DEYİM: RETI

TİPİ : KONTROL

BASIC içinde dallanılmış olan kesme altdöngülerinin bitiş deyimidir. Bu komut yazılım kesme göstergelerini temizler, yeni bir kesme isteğini algılamaya hazır hale getirir.

DEYİM: STRING (değer), (değer)

TİPİ : KONTROL

Bu komut bellek üzerinde, alfanümerik değişkenlere yer ayırmak için kullanılır. İlk büyüklik, toplam kaç karakterlik yer ayrılacağını, ikinci büyüklik ise düşünülen en uzun alfanümerik dizinin uzunluğunu gösterir. Ayrıca her bir dizi için, toplam ayrılmış olan bellek bölgesinden ek bir karakterlik yer kapatılır. Akıllıca bir kullanım olarak, birinci büyüklüğün, ikinci büyüklüğün bir fazlasının tam katı olarak seçilmesi gerekir.

DEYİM: UI1 ve UIO (KULLANICI GİRİŞİ)

TİPİ : KONTROL

UI1 deyimi, MCS BASIC-52 için özel giriş sürücüsünden veri okuma olanağı sağlar. UI1 komutu yürütüldükten hemen sonra BASIC derleyicisi, dış bellekte 4033H adresine dallanır. Kullanıcının bu noktaya okuma döngüsü sıçrama adresini önceden yazmış ve bu programı hazırlamış olması gerekir. UIO komutu ise yine yazılımla bu özel giriş yolunu kapatır.

DEYİM: U01 ve U00 (KULLANICI ÇIKIŞI)

TİPİ : KONTROL

U01 deyimi, kullanıcıya MCS BASIC-52 için özel çıkış sürücü yazılımı hazırlama olanağı verir. Dış bellekteki 4030H adresine yazılacak sıçrama adresiyle kullanıcı özel çıkış sürücü yazılımına ulaşılır. U00 ise yine yazılım yolu ile bu özel çıkış yolunu kilitler.

DEYİM: IDLE

TİPİ : KONTROL

Bu deyim MCS BASIC-52'yi "kesme konumu ortaya çıkana kadar bekleme" durumunda tutar. ONTIME veya ONEX1 BASIC kesme isteklerinden biri ortaya çıkıncaya kadar hiç bir iş yapılmaz. Bu nedenle IDLE deyimi kullanılmadan önce bu kesme isteklerine izin verilmiş olmalıdır. Aksi halde BASIC-52 sonsuza dek bekleme konumunda kalacak demektir.

DEYİM: RROM (tamsayı)

TİPİ : KONTROL

Argümanıyla tanımlanan EPROM'daki (Program Belleğindeki) bir programın koşturulmasını sağlar.

DEYİM: ST@ (değer) ve LD@ (değer)

TİPİ : GİRİŞ/ÇIKIŞ

ST@ (değer) deyimi ile, daha önce "yığıt"a atılmış kayan noktalı bir sayı (6 byte'ta saklanır), argümanın gösterdiği adres ve onu takip eden 5 adres gözüne yerleştirilir. LD@ (değer) deyimi ile argümanın gösterdiği noktadan itibaren kayan noktalı sayı paketi alınır ve "yığıt"a atılır. Bu deyimlerin kullanıcıya faydası; istenen sayısal büyüklüklerin, belleğin korunan bir noktasında saklanabilmesidir.

DEYİM: PGM

TİPİ : GİRİŞ/ÇIKIŞ

Bu deyim, BASIC program icra edilirken EPROM ve EEPROM programlayabilme olanağı verir. Bu komut icra edilmeden önce iç bellek üzerindeki 18H ile 1FH adresleri arasındaki bölgenin hazırlanmış olması gerekir.

(18H) x 256 + (19H) adresi; kaynak bölgesinin başlangıcını, (1AH) x 256 + (18H)-1 adresi; programlanacak EPROM'un yerini, (1FH) x 256 + (1EH) sayısı ise, kullanıcının kaç "byte" programlamak istediğini gösterir.

ÖZEL İŞLEV YÜRÜTÜCÜLERİ (SPECIAL FUNCTION OPERATORS)

CBY (değer)

Program belleğinden, argümanın gösterdiği adresteki bilgiyi alır.

DBY (değer)

İç bellek gözünden bilgi çekmek veya iç bellek gözüne bilgi yazmak amacıyla kullanılır. Yazılan argüman, iç bellek üzerinde adresleme yapar.

XBY (değer)

Dış bellek gözünden bilgi çekmek veya dış bellek gözüne bilgi yazmak amacıyla kullanılır. Operatörün argümanı dış bellek üzerinde adresleme yapar.

GET

Seri haberleşme portundan tek tek karakter okumak için kullanılır. GET yürütücüsünde karakterin ASCII kodu gelir.

TIME

Gerçek zaman saatinin her darbesi ile (5 milisaniyede bir) erttirilen değeri saklar. Eşitliklerde iki taraftan birinde yer alabilir.

XTAL

MCS BASIC-52 sisteminin işletim frekansı değerini saklar. Bu değer, gerçek zaman saati değerinin yeniden yüklenmesinde, PROM programlama zamanlamasında ve yazılımla seri haberleşme portu Baud Rate değerinin üretilmesinde kullanılır.

MTOP

Dış bellek haritasında BASIC kullanımına açık RAM bölgesinin en üst adresini gösterir. Eğer kullanıcı makine dili programlar için dış bellek üzerinde yer ayırmak isterse, MTOP değerini aşağı çekerek, en üstte kalan bölgeyi kullanır.

LEN

Seçilen programın bellekte ne kadar yer tuttuğunu kullanıcıya bildirir.

FREE

RAM bellekte kaç byte boş yer olduğunu gösterir. Eğer dış bellek bölgesi seçilmişse bu değer, aşağıda gösterilen bağıntı daima doğru çıkar.

$$FREE = MTOP - LEN - 511$$

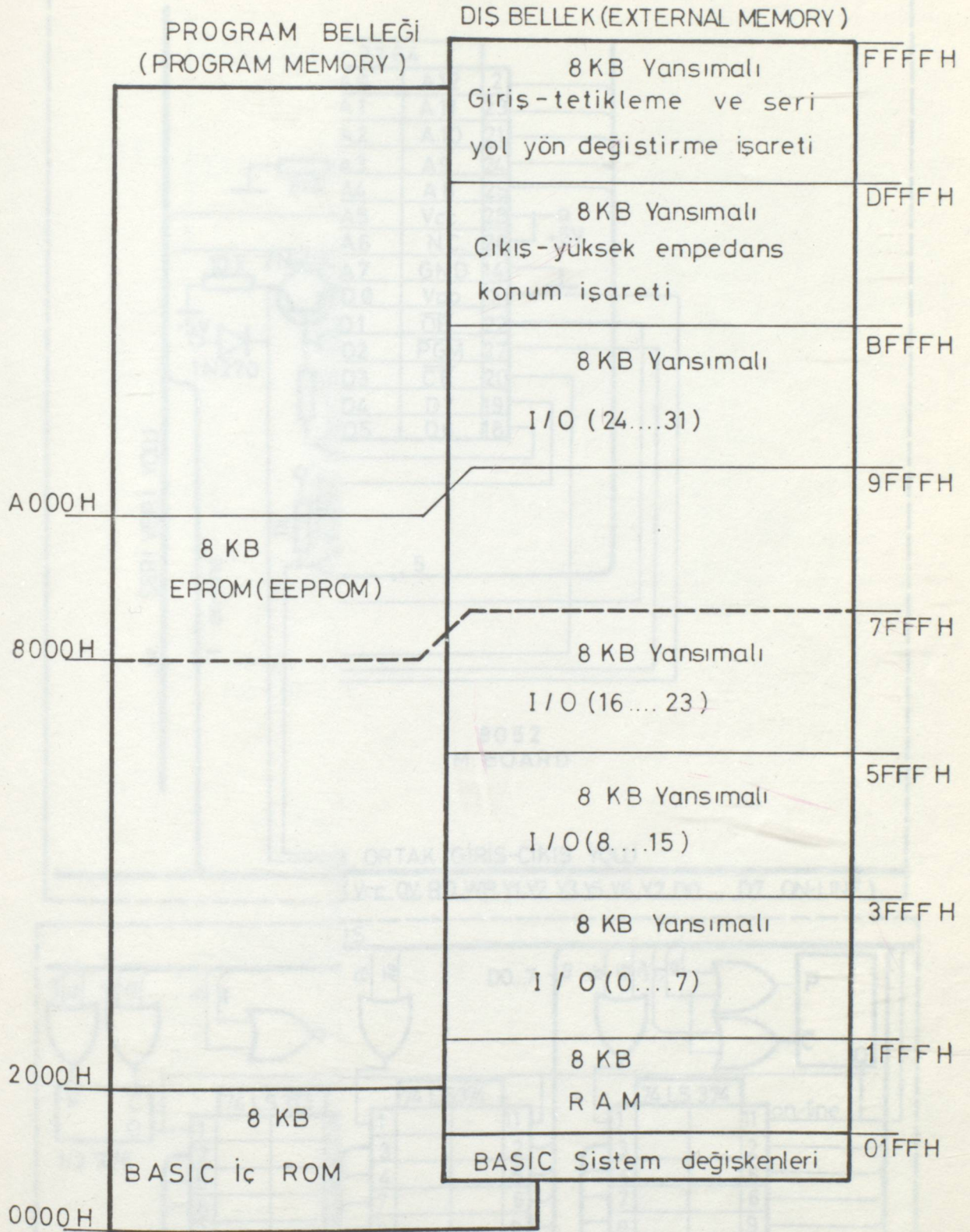
Bağıntıda yazılı olan 511 sayısı dış belleğin en alt kısmında yer alan BASIC sistem değişkenleri için ayrılan belleğin uzunluğudur.

3-5 EAÇB DONANIMININ GERÇEKLENMESİ

Tasarlanacak EAÇB cihazının özelliklerine, "3-1 EAÇB NEDİR?" konu başlığı altında değinilmiştir. Belirtilmeyen tek nokta, bu cihazın dış dünyaya açılan kaç adet giriş-çıkış ucu bulunacağıdır. Bu çalışmada özel seçim olarak, 32 bit giriş ve 32 bit çıkış sağlanacaktır. Yazılımla bu giriş-çıkışlara 8'li paketler halinde ulaşılabilecektir. Şekil: 3-2'de 8052 AH BASIC donanımında çakışmış olarak kullanım zorunluluğu doğan Dış Bellek ve Program Belleği üzerinde cihazın

bellek haritası verilmiştir. Bu şekilden de görüleceği üzere adres seçimi işlemlerinin kolay halledilebilmesi için kullanıcı giriş çıkış bölgeleri yansımali (8 K) olarak kullanılmıştır. EAÇB üzerinde 8KB Dış Bellek (RAM), 8KB Program Belleği (EPROM, EEPROM ve Pilli RAM) bulunmaktadır. Hazırlanacak özel yazılımlar bu bölgelerde saklanacaktır. Şekil: 3-3'te tasarlanan EAÇB cihazının tam elektronik devre şeması verilmiştir. Şekil: 3-4'te değişik uygulamalar için düşünülen seri haberleşme seviye dönüştürücü birimler gösterilmiştir. Şekil: 3-5'te ise cihaz için gerekli olan besleme kartının şeması verilmiştir.

Tasarımı yapılan bu EAÇB cihazı fiziksel olarak gerçekleştirilmiştir. Cihaz baskı devreye geçirilirken özellikle bütün bir kart olarak tasarlanmamıştır; ana mikrogenetleyici kartı, 32 bit giriş kartı, 32 bit çıkış kartı, seri haberleşme seviye dönüştürücü kartı ve besleme kartı olmak üzere 5 parçadan oluşmaktadır. Giriş ve Çıkış kartları, ana mikrogenetleyici kartı üzerinde oluşturulan özel yol (special bus) üzerinden bağlantılıdır. Öteki yan birim kartları için, yine standart bağlantı soketleri ile bağlantı kurulabilmektedir. Bu sayede cihazın yazılımı ve donanımı üzerinde oldukça esnek geliştirme ve genişletme olanağı doğmuştur. Şekil: 3-6'da ana mikrogenetleyici kartı ile diğer kartlar arasındaki modüler bağlantının gösterimi verilmiştir. Şekil: 3-7'de ana mikrogenetleyici kartının baskı devre şeması, Şekil: 3-8'de 32 bit çıkış kartının baskı devre şeması, Şekil: 3-9'da 32 bit giriş kartının baskı devre şeması, Şekil: 3-10'da sistem besleme kartının baskı devre şeması, Şekil: 3-11'de ise seri haberleşme için seviye dönüştürücü devrelerin baskı devre şemaları verilmiştir.



Şekil: 3-2 EAÇB Bellek Haritası

8(A0...A7)

8

6264			
10	A0	A12	2
9	A1	A11	23
8	A2	A10	21
7	A3	A9	24
6	A4	A8	25
5	A5	Vcc	28
4	A6	CE	26
3	A7	GND	14
11	D0	N.C.	1
12	D1	$\overline{OE}$	22
13	D2	$\overline{WE}$	27
15	D3	$\overline{CE}$	20
16	D4	D7	19
17	D5	D6	18

+5V

5(A8...A12)

2764

2764			
10	A0	A12	2
9	A1	A11	23
8	A2	A10	21
7	A3	A9	24
6	A4	A8	25
5	A5	Vcc	28
4	A6	N.C.	26
3	A7	GND	14
11	D0	Vpp	1
12	D1	$\overline{OE}$	22
13	D2	PGM	27
15	D3	$\overline{CE}$	20
16	D4	D7	19
17	D5	D6	18

+5V

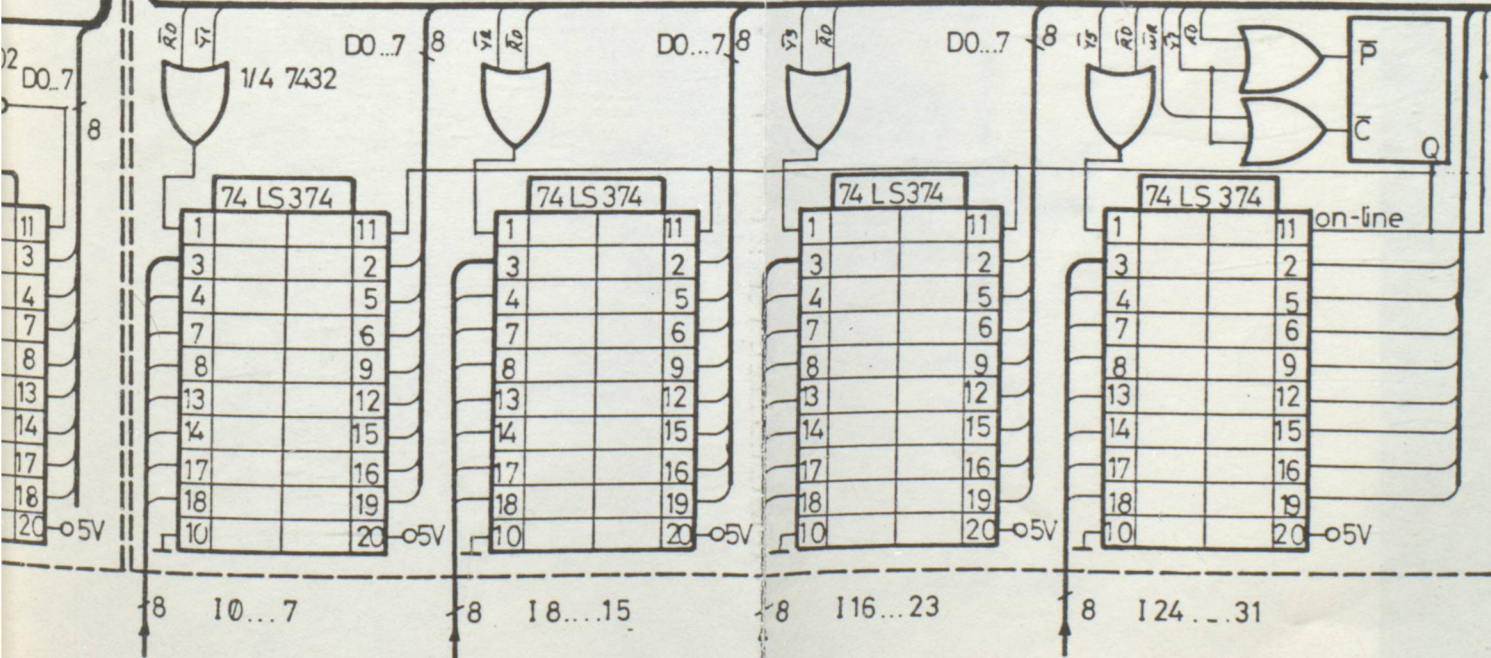
5

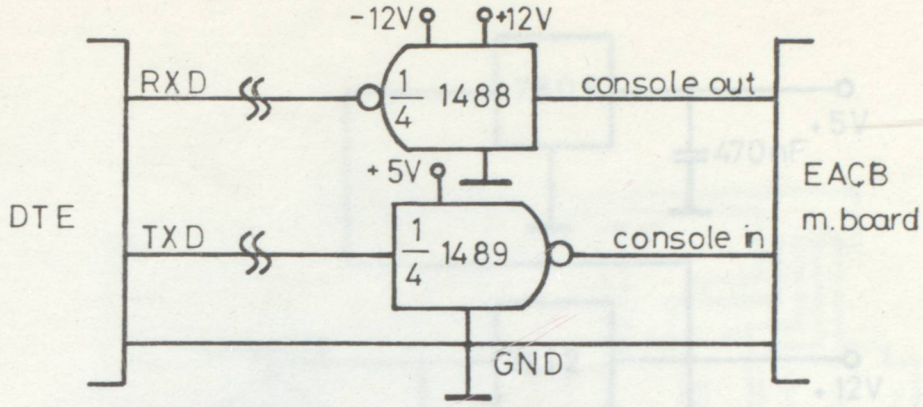
8052
M. BOARD

19, ORTAK GİRİS-ÇIKIS YOLU

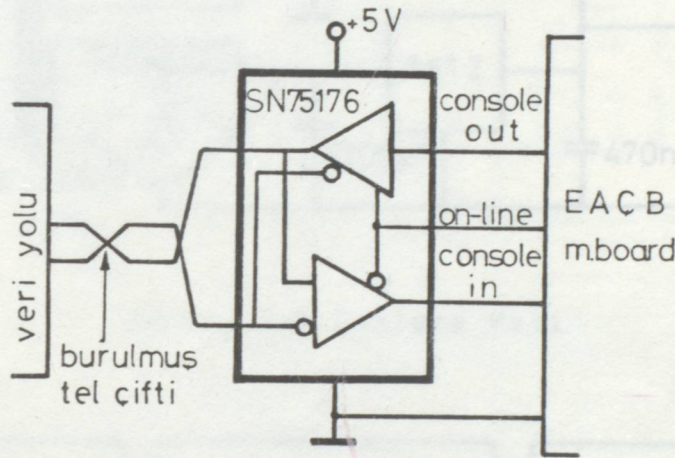
(Vcc, 0V, RD, WR, Y1, Y2, Y3, Y5, Y6, Y7, D0...D7, ON-LINE)

32 BIT GİRİS

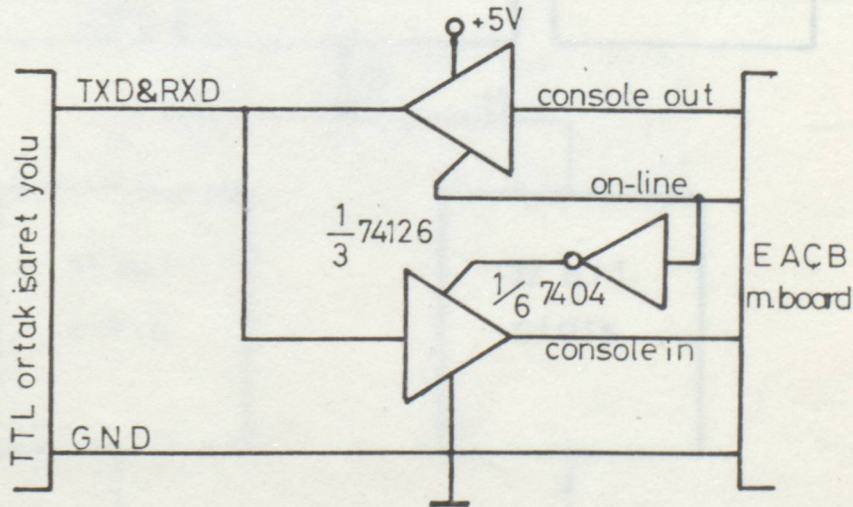




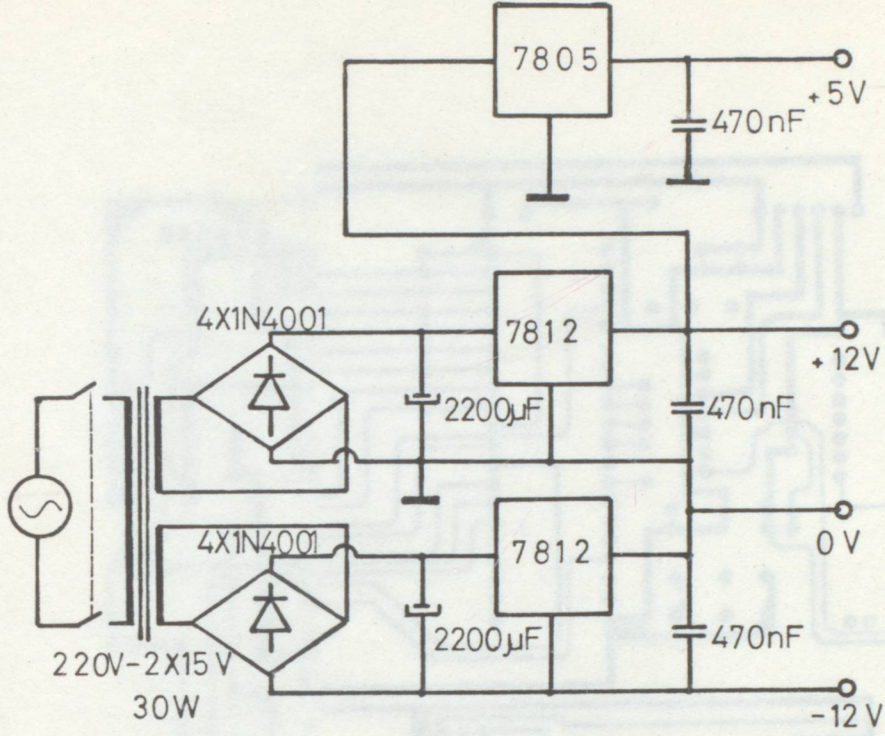
a) RS-232-C Ekonomi Modeli



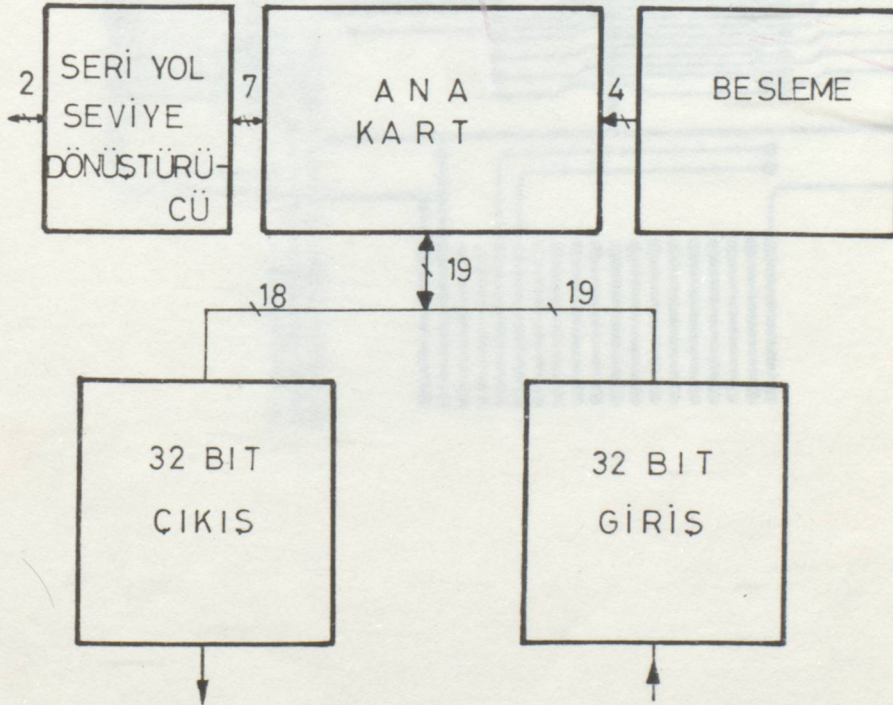
b) RS-485 Farksal Dengeli



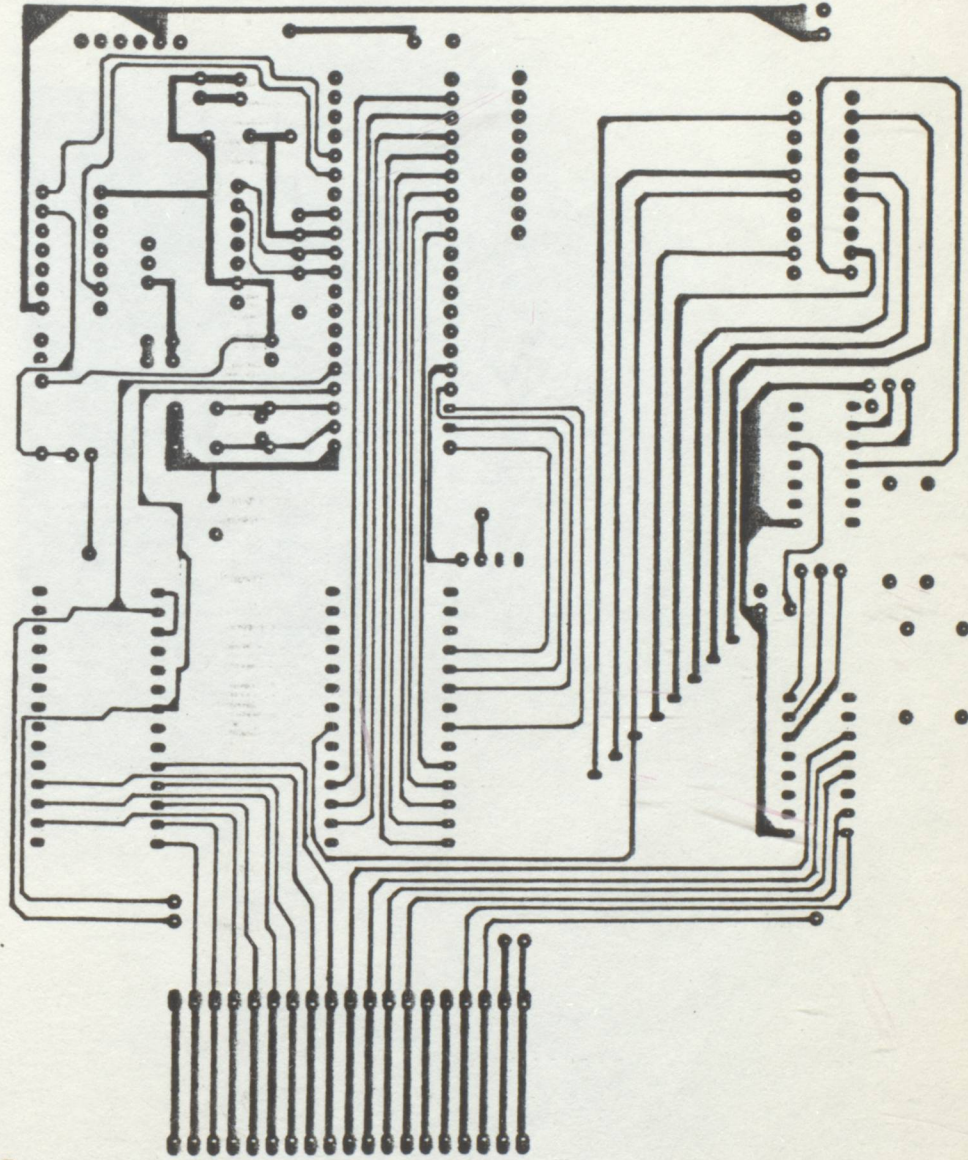
c) TTL-3-State



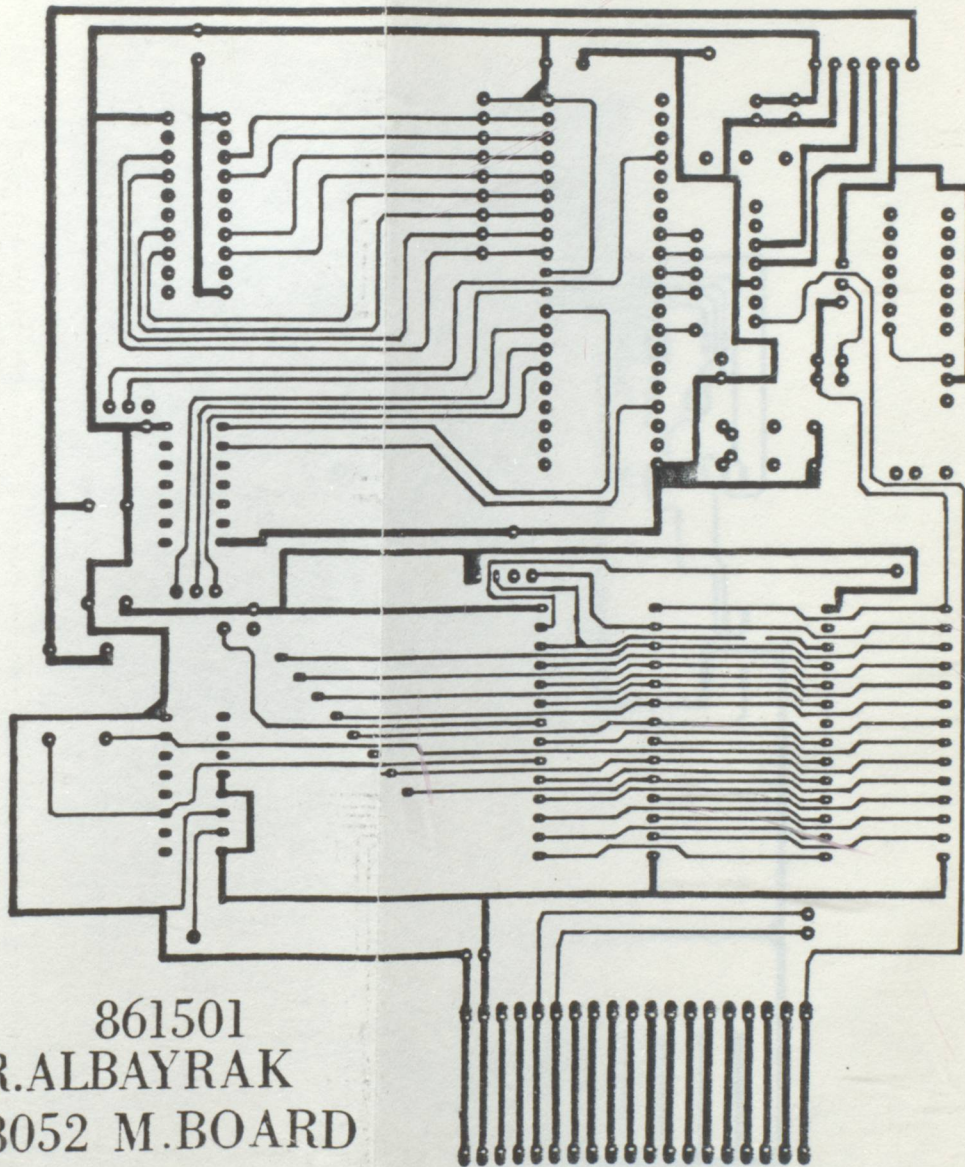
Şekil: 3-5 Besleme Katı

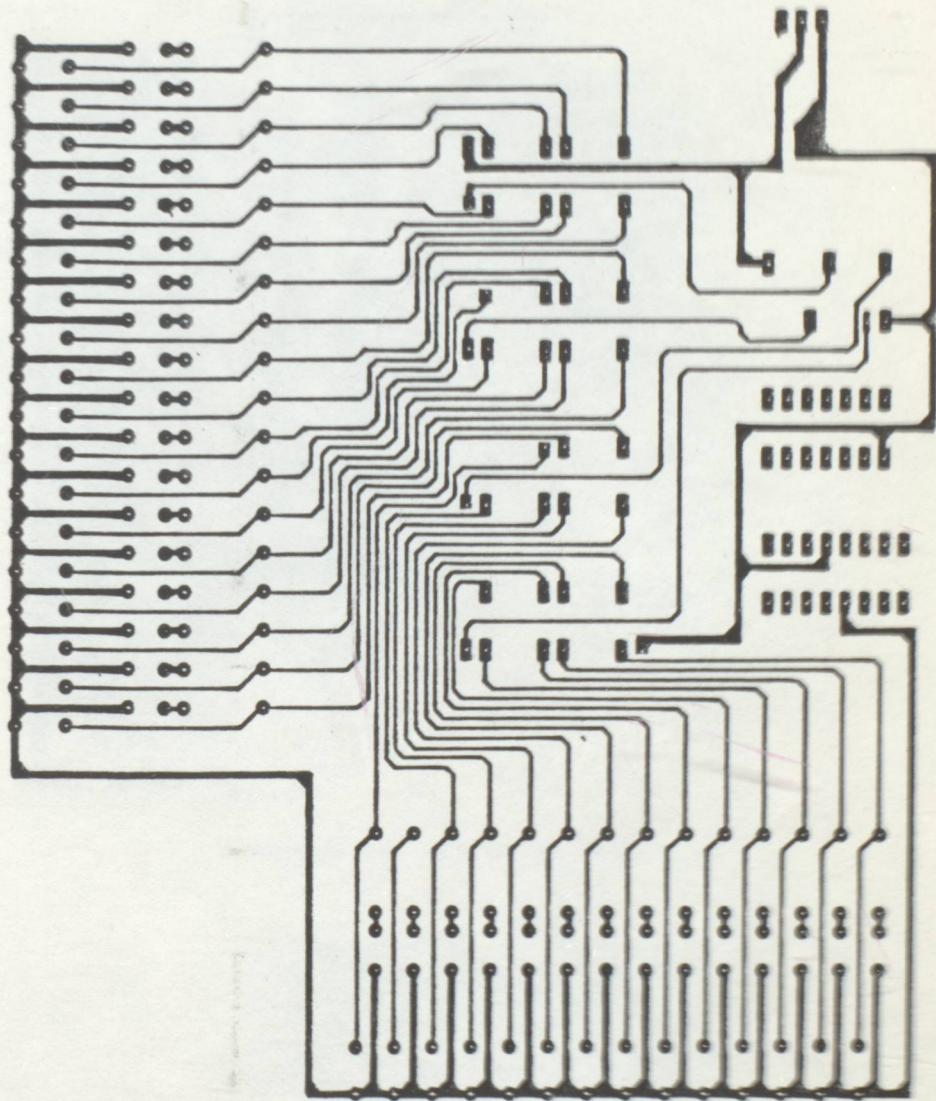


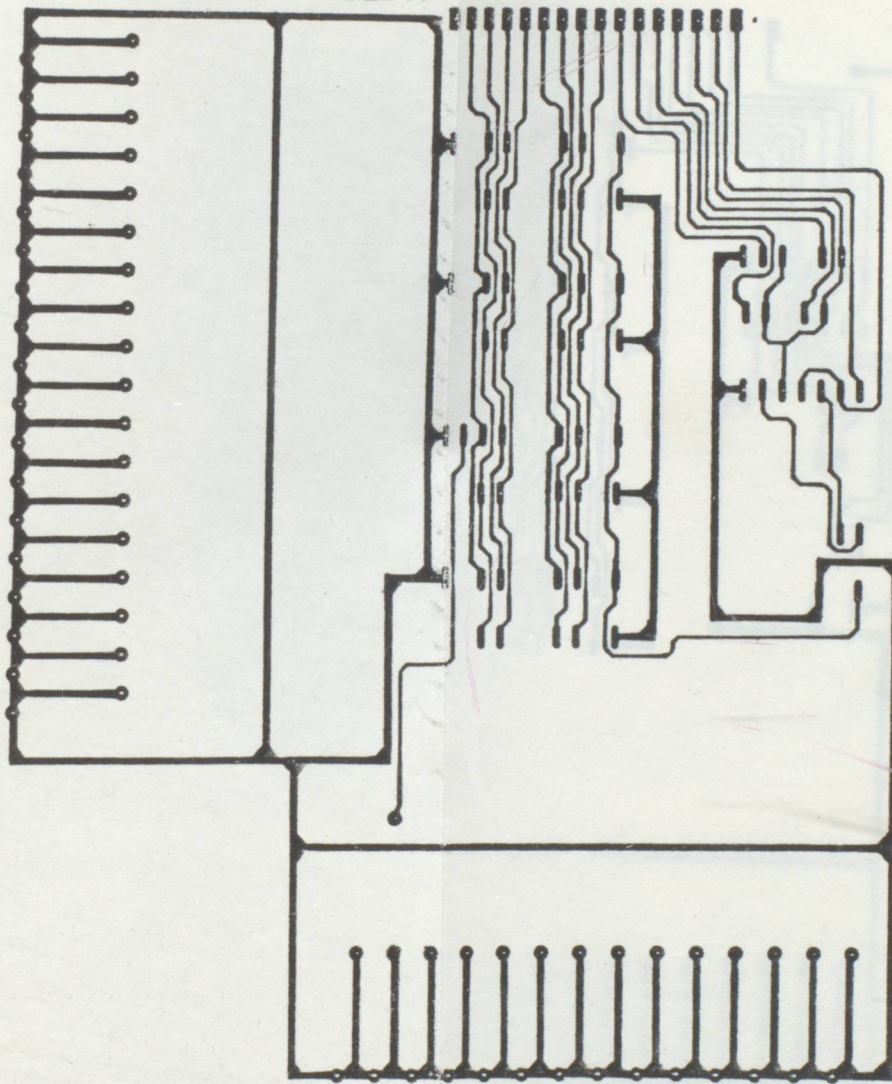
Şekil: 3-6 Modüler Bağlantı Gösterimi

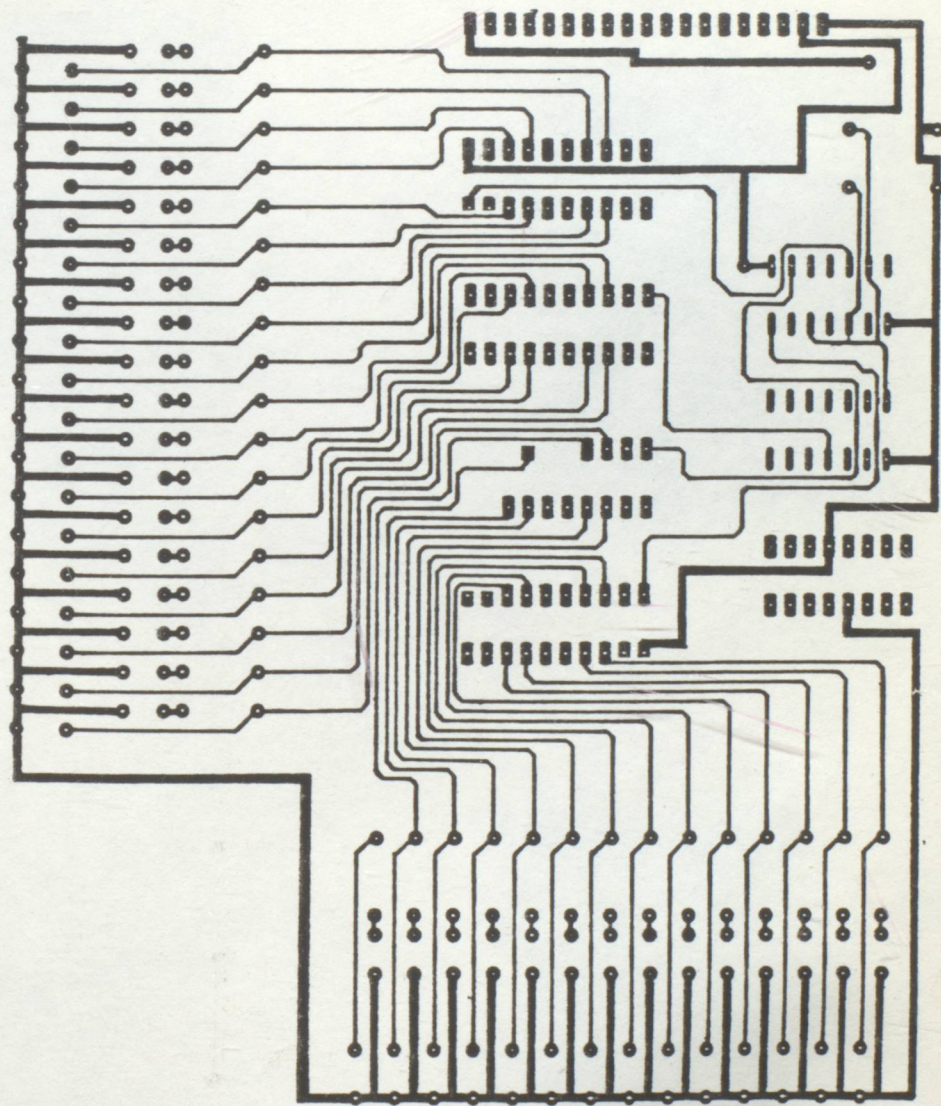


Sekil:3-7

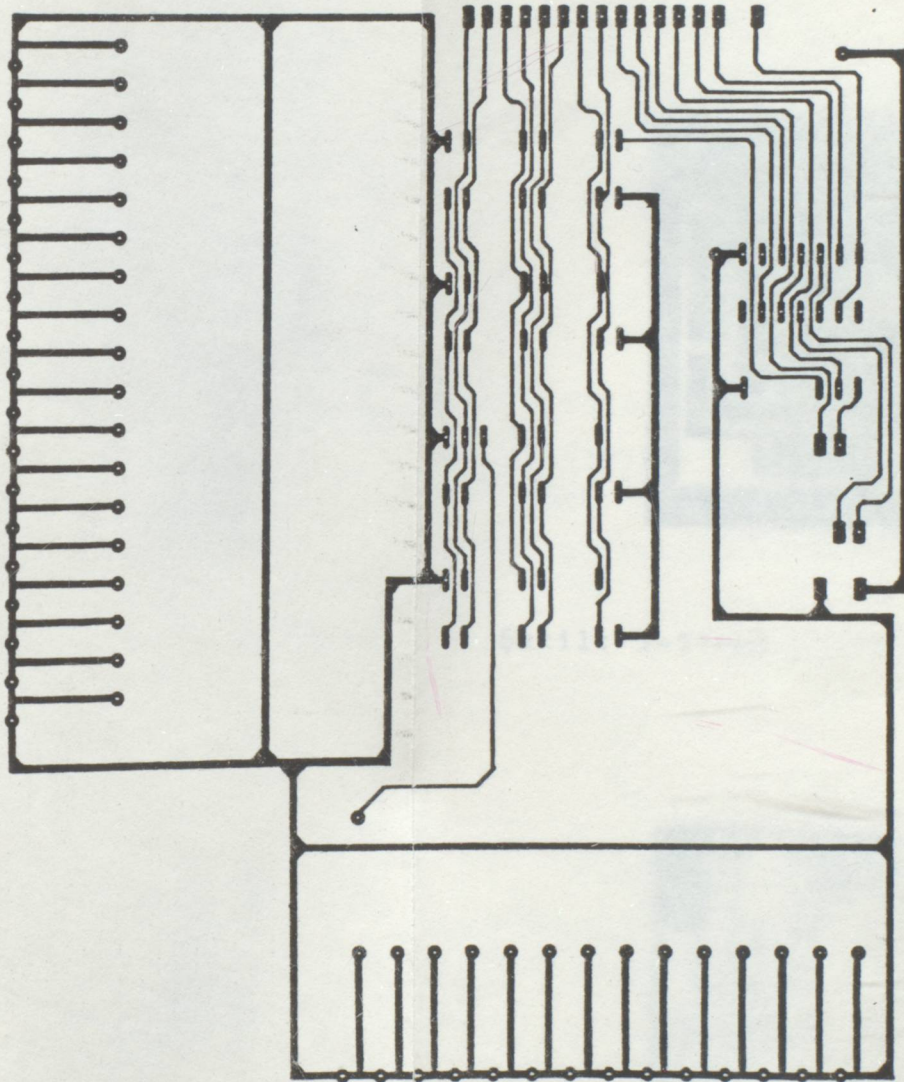


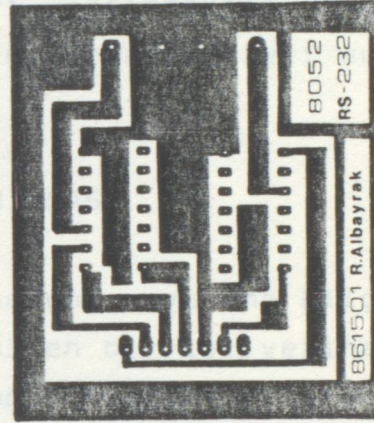
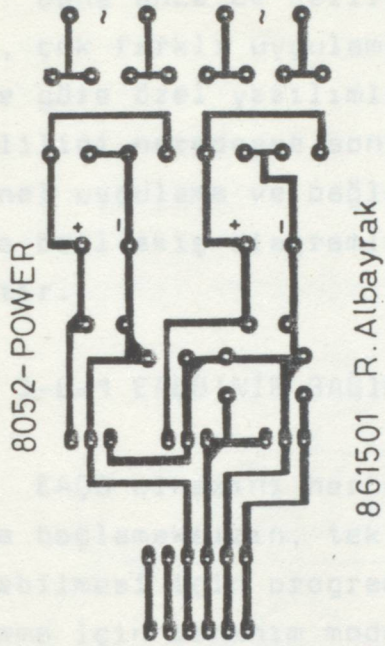






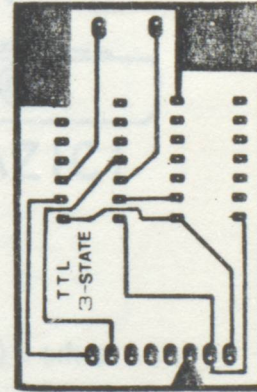
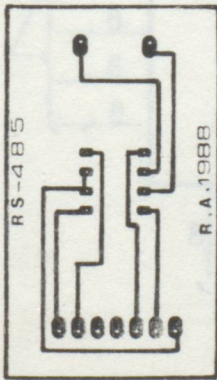
Sekil:3-9





Şekil: 3-10 Besleme Kartı

Şekil: 3-11(a) RS-232-C Kartı



Şekil: 3-11(b) RS-485 Kartı

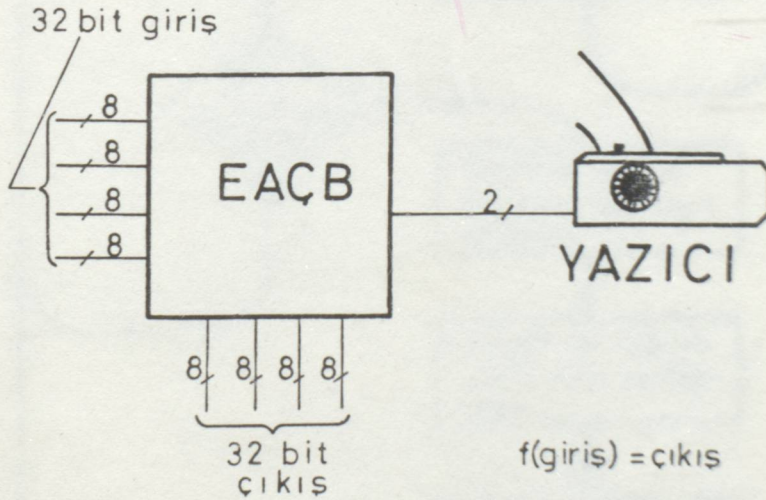
Şekil: 3-11(c) TTL3-State Kartı

3-6 EAÇB İÇİN YAZILIM ÖRNEKLERİ

Daha önce de belirtildiği gibi hazırlanan çevre biriminin, çok farklı uygulama olanları söz konusudur. Kullanım yerine göre özel yazılımlar hazırlamak mümkündür. Bağlantı çeşitliliği neredeyse sonsuz sayıdadır. Bu başlık altında, en genel uygulama ve bağlantı örnekleri verilecektir. Uygulamaya özel akış diagramları ve yazılım gerçeklemeleri sunulacaktır.

3-6-1 EAÇB'NİN BAĞIMSIZ ÇALIŞTIRILMASI

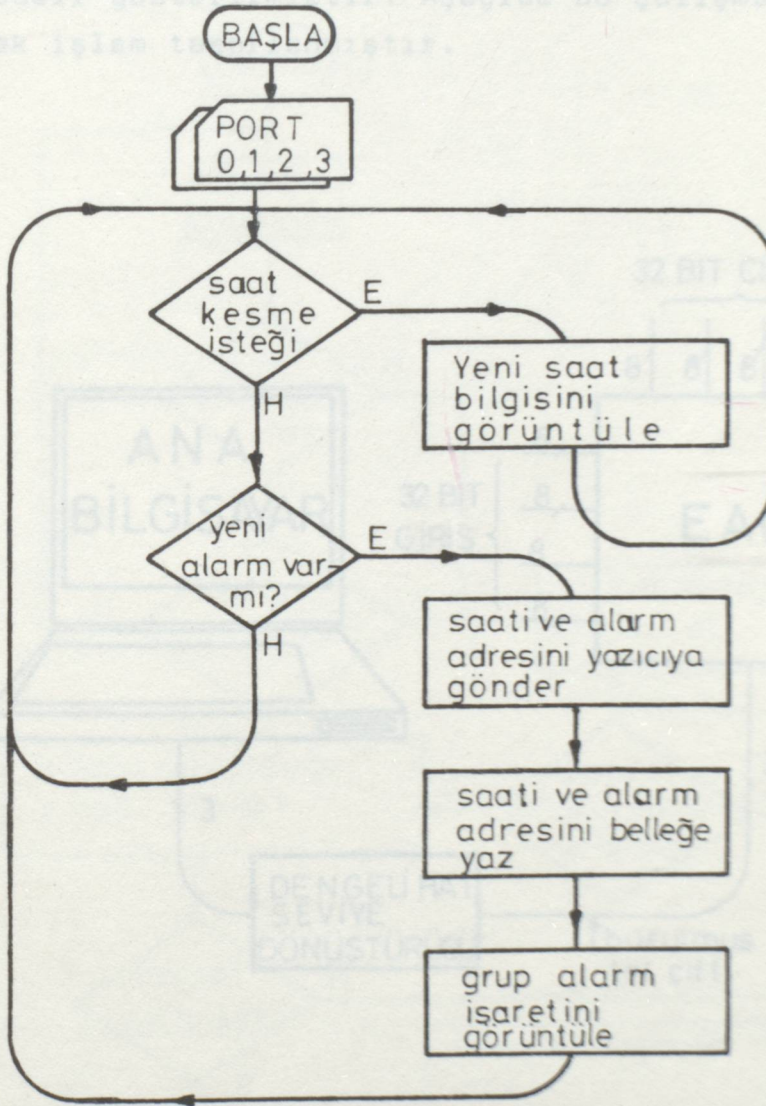
EAÇB cihazını herhangi bir istasyona veya ana bilgisayara bağlamaksızın, tek başına istenilen bir işi yerine getirebilmesi için programlamak mümkündür. Şekil: 3-12'de bu uygulama için donanım modellemesi gösterilmiştir.



Şekil: 3-12 EAÇB'nin Bağımsız Çalıştırılması

Şimdi bu modellemeye uygun bir iş konusu bulalım ve buna özgün akış diagramı ile yazılımı hazırlayalım.

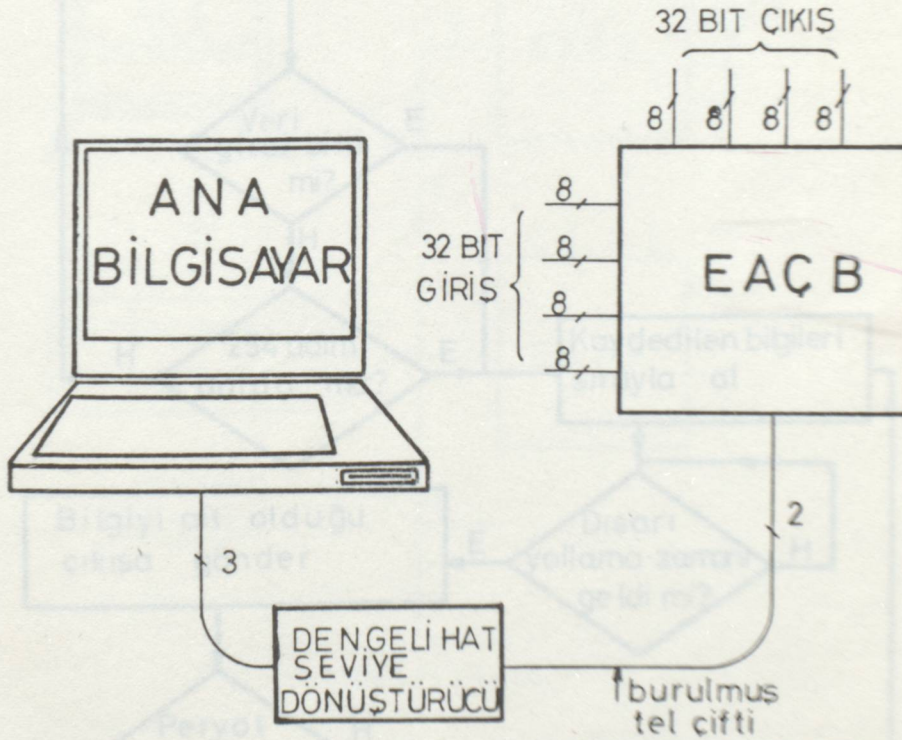
Örneğin 32 girişli bir alarm kayıtçısı ve göstericisi yapmak isteyelim. Sürekli çalışan gerçek zaman saatinin çıkışları (Saat: Dakika) 7 perçalı display'ler ile gösterilsin. Hangi giriş grubundan uyarı geldiği gösterilsin. Ayrıca seri yol üzerinden bağlantı kurulacak yazıcıya alarmın geldiği saat ve hangi girişten alarm geldiği yazdırılması. Eğer isteniyorsa son 100 uyarı giriş sicili bellekte saklansın. Amaca uygun akış diagramı Şekil: 3-13'te verilmiştir. EK-3'te program listesi verilmiştir.



Şekil: 3-13

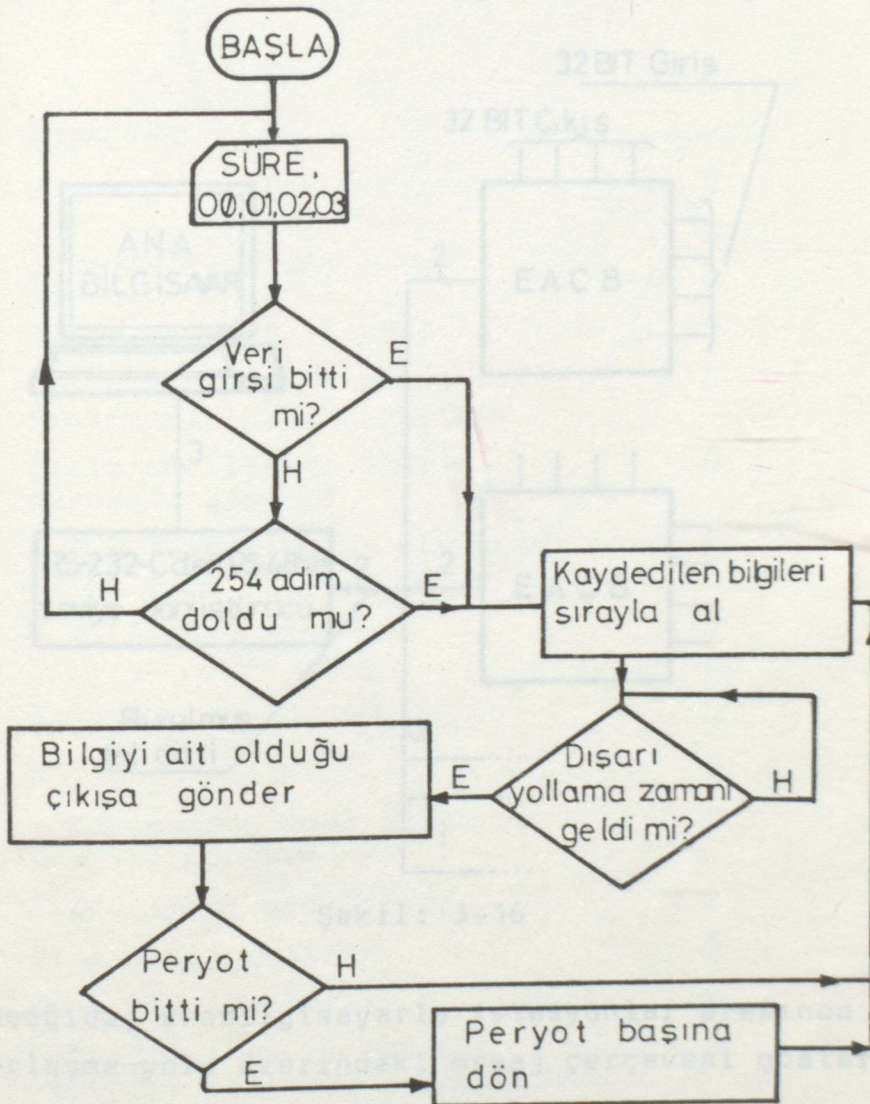
3-6-2 BİLGİSAYAR DENETİMİ İLE BİR EAÇB'NİN İŞLETİLMESİ

EAÇB cihazını tek başına, bir bilgisayara bağlamak mümkündür. Ana bilgisayar üzerinde yapılan giriş-çıkış işlemleri bu cihaz üzerinde yapılarak, anabilgisayarın zamanının büyük bir kısmında başka işlemler yapması sağlanır. Dış ortamdan belli aralıklarla okunup, daha sonra değerlendirilecek bilgi yığınları hazırlamada, dış ortama belli zaman aralıkları ile gönderilmesi gereken veri paketlerini aktarmada EAÇB cihazı kolaylıklar sağlayacaktır. Şekil: 3-14'te bağlantı modeli gösterilmiştir. Aşağıda bu çalışma modeline uygun örnek işlem tasarlanmıştır.



Şekil: 3-14 Bilgisayar Denetimi ile EAÇB Kullanımı

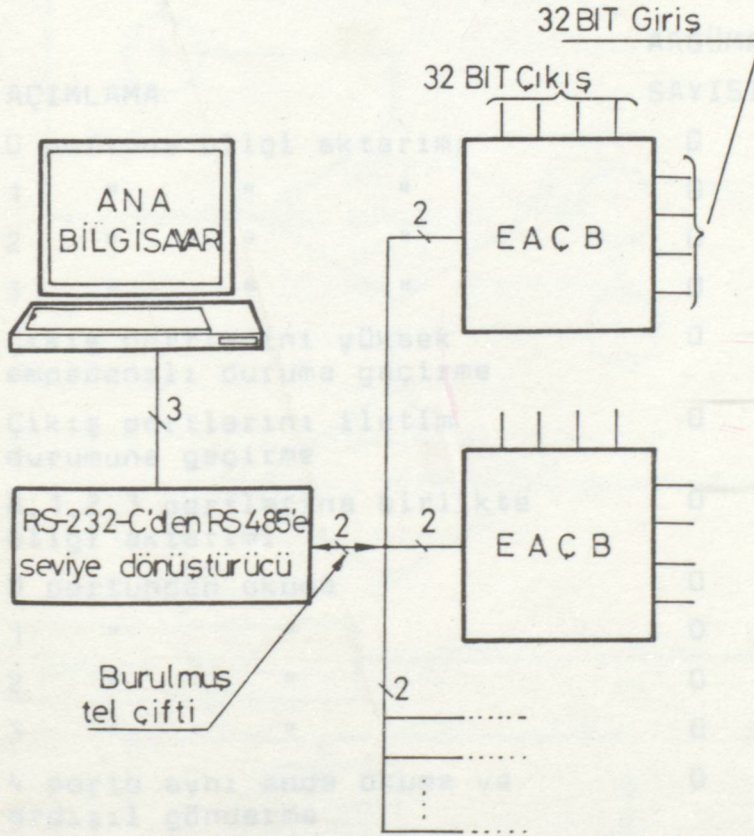
Dış ortama, fiziksel birtakım çıkışları denetlemek üzere, zamana bağlı olarak önceden hazırlanmış bir veri dizisi atılmak istensin. Örnek olarak 32 tane motorun bilinen bir period ile devreye sokulup çıkartılmaları düşünülebilir. Ana bilgisayarda konum değişim anlarındaki göreceli süre bilgisinin de eklendiği veri paketleri 4'er byte olarak hazırlanır. EAQB'nin içinde ise bu verileri gerçek zaman diliminde işleyecek programın hazırlanması gerekecektir. Şekil: 3-15'te bu programın akış diagramı verilmiştir. EK: 4'te program listesi verilmiştir.



Şekil: 3-15

3-6-3 BİRDEN FAZLA EAÇB'NİN AYNI VERİ İLETİM AĞINA BAĞLANMASI VE ANA BİLGİSAYAR GÖZETİMİNDE PROGRAMLANABİLİR DENETLEYİCİ OLARAK İŞLETİLMESİ

Hazırlanacak yetenekli bir yazılımla tek bir veri iletim yolu ile birden fazla EAÇB'nin bilgisayarla bağlantısı kurulabilir. Yine bu yazılım yardımıyla, veri yoluna herhangi bir kaynak tarafından aktarılan, önceden bilirlenmiş özel işlem kodları ile istasyonlara değişik görevler yaptırmak mümkündür. Şekil: 3-16'da bağlantı modeli gösterilmiştir.



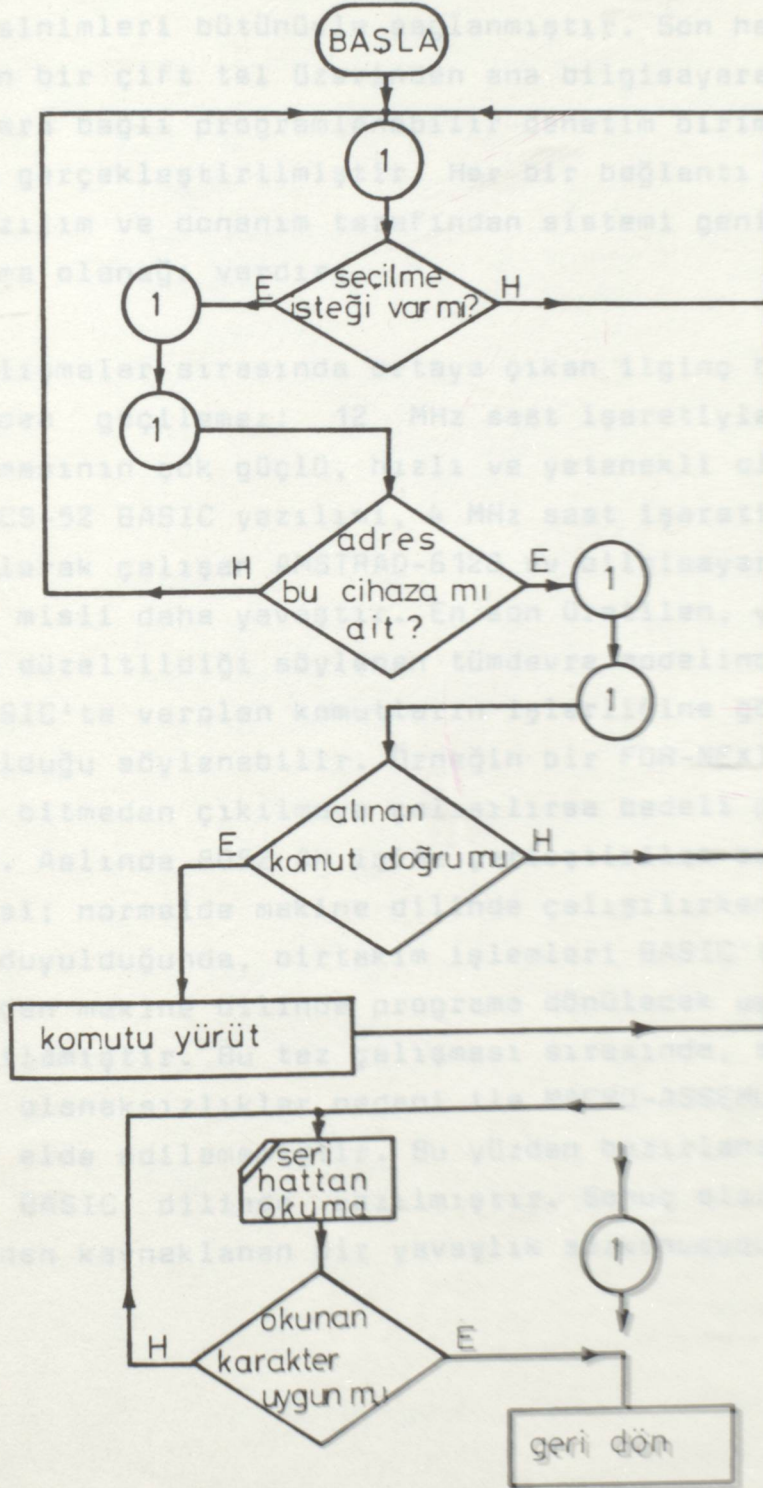
Şekil: 3-16

Aşağıda, anabilgisayarlar istasyonlar arasında kurulan haberleşme yolu üzerindeki mesaj çerçevesi gösterilmektedir.

Ana bilgisayardan istasyonlara iletilecek her veri paketi "?" işareti ile başlar. Bunu 2 tane ASCII karakterden oluşan istasyon adresi izler. Hangi istasyonun adresi belirtildiyse, mesajın devamını yalnız o istasyon dinler. Adres bilgisini 2 ASCII karakterden oluşan işlem kodu izler. İşlem kodunu varsa, argümanları ve peşisıra göndereceği bilgi paketleri izler. İşlem kodunun türünden dolayı argümanı olup olmadığı ve bilgi paketi içerip içermediği istasyonlar tarafından bilinir. Aşağıda işlem kodları ve açıklamaları verilmiştir.

İŞLEM KODU	AÇIKLAMA	ARGÜMAN SAYISI	BİLGİ SAYISI
L0	0 portuna bilgi aktarımı	0	1
L1	1 " " "	0	1
L2	2 " " "	0	1
L3	3 " " "	0	1
T0	Çıkış portlarını yüksek empedanslı duruma geçirme	0	0
T1	Çıkış portlarını iletim durumuna geçirme	0	0
L4	0,1,2,3 portlarına birlikte bilgi aktarımı	0	4
I0	0 portundan okuma	0	0
I1	1 " "	0	0
I2	2 " "	0	0
I3	3 " "	0	0
I4	4 portu aynı anda okuma ve ardışıl gönderme	0	0
CN	EAQB ismini değiştirme	2	0
LG	Grup bilgi aktarımı	2	x
IG	Grup bilgi aktarımı	2	0
IS	Grup bilgi okuma (okunan değerler bellekte depolanır)	3	0
IP	IS ile okunan değerler peşpeşe alınır	0	0
PC	İşlemde olan denetleyici programı terkedilir	0	0

Şekil: 3-17'de yazılım akış diagramı sunulmuştur. Ek: 5'te program listesi verilmiştir.



Şekil: 3-17

Ek: 1 8052 AH BASIC'İN KAYITÇILARI

BÖLÜM SONUCU:

Öngörme yöntemiyle ortaya çıkarılan yazılım ve donanım gereksinimleri bütünüyle sağlanmıştır. Son hedef olarak belirlenen bir çift tel üzerinden ana bilgisayara ve diğer istasyonlara bağlı programlanabilir denetim birimi tasarımı, başarıyla gerçekleştirilmiştir. Her bir bağlantı modeli üzerinde, yazılım ve donanım tarafından sistemi genişletmek, ekler yapma olanağı vardır.

Çalışmalar sırasında ortaya çıkan ilginç bir sonuçtan söz etmeden geçilemez; 12 MHz saat işaretiyle çalışan ve INTEL firmasının çok güçlü, hızlı ve yetenekli olduğunu öne sürdüğü MCS-52 BASIC yazılımı, 4 MHz saat işareti ile Z80 tabanlı olarak çalışan AMSTRAD-6128 ev bilgisayarından yaklaşık 1.7 misli daha yavaştır. En son üretilen, yazılım hatalarının düzeltilindiği söylenen tümdevre modelinde bile, normal BASIC'te varolan komutların işlerliğine göre, küçük hatalar olduğu söylenebilir. Örneğin bir FOR-NEXT döngüsünden döngü bitmeden çıkılmaya çalışılırsa bedeli pahalı ödenebiliyor. Aslında 8052 AH içine yerleştirilen bu 8K BASIC derleyicisi; normalde makine dilinde çalışılırken, çok gereksinim duyulduğunda, birtakım işlemleri BASIC'ten halledip, yeniden makine dilinde programa dönülecek uygulamalar için hazırlamıştır. Bu tez çalışması sırasında, arzu edildiği halde, olanaksızlıklar nedeni ile MACRO-ASSEMBLER Programı zamanında elde edilememiştir. Bu yüzden hazırlanan program örnekleri BASIC dilinde yazılmıştır. Sonuç olarak BASIC derleyiciden kaynaklanan bir yavaşlık sözkonusudur.

Ek: 1 8052 AH BASIC'IN KAYITÇILARI

1.11 8052AH SPECIAL FUNCTION REGISTERS

The following details the operation of the special function registers on the 8052AH:

SYMBOL NAME	NAME	ADDRESS	NOTES
ACC	Accumulator	0E0H	NOT ADDRESSABLE
R	R Register	0F0H	NOT ADDRESSABLE
PSW	Program Status Word	0D0H	NOT ADDRESSABLE
SP	Stack Pointer	81H	NOT ADDRESSABLE
DPTR	Data Pointer 2 Bytes:		
DPH	Low Byte	82H	NOT ADDRESSABLE
DPL	High Byte	83H	NOT ADDRESSABLE
P0	Port 0	80H	NOT ADDRESSABLE
P1	Port 1	90H	PORT1
P2	Port 2	0A0H	NOT ADDRESSABLE
P3	Port 3	0E0H	NOT ADDRESSABLE
IP	Interrupt Priority Control	0E8H	IP
IE	Interrupt Enable Control	0A5H	IE
TMOD	Timer/Counter Mode Control	89H	TMOD
TC0H	Timer/Counter 0 Control	80H	TC0H
T2CON	Timer/Counter 2 Control	82H	T2CON
TH0	Timer/Counter 0 High Byte	80H	
			1 TH0H
TL0	Timer/Counter 0 Low Byte	81H	
TH1	Timer/Counter 1 High Byte	82H	
			1 TH1H
TL1	Timer/Counter 1 Low Byte	83H	
TH2	Timer/Counter 2 High Byte	84H	
			1 TH2H
TL2	Timer/Counter 2 Low Byte	85H	
HCAP2H	T/C 2 Capture Reg. High Byte	86H	
			1 HCAP2
HCAP2L	T/C 2 Capture Reg. Low Byte	87H	
SCON	Serial Control	98H	NOT ADDRESSABLE
SBUF	Serial Data Buffer	99H	NOT ADDRESSABLE
PCON	Power Control	8FH	NOT ADDRESSABLE

1.11 8052AH SPECIAL FUNCTION REGISTERS

The following details the operation of the special function registers on the 8052AH:

SYMBOL NAME	NAME	ADDRESS	MCS BASIC-52
ACC	Accumulator	0E0H	NOT ADDRESSABLE
B	B Register	0F0H	NOT ADDRESSABLE
PSW	Program Status Word	0D0H	NOT ADDRESSABLE
SP	Stack Pointer	81H	NOT ADDRESSABLE
DPTR	Data Pointer 2 Bytes:		
DPH	Low Byte	82H	NOT ADDRESSABLE
DPL	High Byte	83H	NOT ADDRESSABLE
P0	Port 0	80H	NOT ADDRESSABLE
P1	Port 1	90H	PORT1
P2	Port 2	0A0H	NOT ADDRESSABLE
P3	Port 3	0B0H	NOT ADDRESSABLE
IP	Interrupt Priority Control	0B8H	IP
IE	Interrupt Enable Control	0A8H	IE
TMOD	Timer/Counter Mode Control	89H	TMOD
TCON	Timer/Counter Control	88H	TCON
T2CON	Timer/Counter 2 Control	0C8H	T2CON
TH0	Timer/Counter 0 High Byte	8CH	} TIMER0
TL0	Timer/Counter 0 Low Byte	8AH	
TH1	Timer/Counter 1 High Byte	8DH	} TIMER1
TL1	Timer/Counter 1 Low Byte	8BH	
TH2	Timer/Counter 2 High Byte	0CDH	} TIMER2
TL2	Timer/Counter 2 Low Byte	0CCH	
RCAP2H	T/C 2 Capture Reg. High Byte	0CBH	} RCAP2
RCAP2L	T/C 2 Capture Reg. Low Byte	0CAH	
SCON	Serial Control	98H	NOT ADDRESSABLE
SBUF	Serial Data Buffer	99H	NOT ADDRESSABLE
PCON	Power Control	87H	NOT ADDRESSABLE

1.11 8052AH SPECIAL FUNCTION REGISTERS

1.11 8052AH SPECIAL FUNCTION REGISTERS

PSW: PROGRAM STATUS WORD. ADDRESS 0D0H

CY	AC	F0	RS1	RS0	OV	—	P
----	----	----	-----	-----	----	---	---

CY PSW.7 Carry Flag.

AC PSW.6 Auxiliary Carry Flag.

F0 PSW.5 Flag 0 available to the user for general purpose.

RS1 PSW.4 Register Bank selector bit 1.

RS0 PSW.3 Register Bank selector bit 0.

OV PSW.2 Overflow Flag.

— PSW.1 RESERVED FOR FUTURE USE.

P PSW.0 PARITY FLAG.

PCON: POWER CONTROL REGISTER. NOT BIT ADDRESSABLE.

SMOD	—	—	—	—	—	—	—
------	---	---	---	---	---	---	---

SMOD Doubles the baud rate when TIMER 1 is used to generate the baud rate for the serial port.

The remaining bits of PCON are not implemented on the MCS BASIC-52 device.

1.11 8052AH SPECIAL FUNCTION REGISTERS

(MSB)				(LSB)			
TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RLS2
Symbol	Position	Name and Significance					
TF2	T2CON.7	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.					
EXF2	T2CON.6	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software.					
RCLK	T2CON.5	Receive clock flag. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.					
TCLK	T2CON.4	Transmit clock flag. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.					
EXEN2	T2CON.3	Timer 2 external enable flag. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.					
TR2	T2CON.2	Start/stop control for Timer 2. A logic 1 starts the timer.					
C/T2	T2CON.1	Timer or counter select. (Timer 2) 0 = Internal timer (OSC/12) 1 = External event counter (falling edge triggered).					
CP/RL2	T2CON.0	Capture/Reload flag. When set, captures will occur on negative transitions at T2EX if EXEN2 = 1. When cleared, auto reloads will occur either with Timer 2 overflows or negative transitions at T2EX when EXEN2 = 1. When either RCLK = 1 or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.					

Timer/Counter 2 Control Register

1.11 8052AH SPECIAL FUNCTION REGISTERS

1.11 8052AH SPECIAL FUNCTION REGISTERS

		(MSB)				(LSB)			
		GATE	C $\bar{T}$	M1	M0	GATE	C/T	M1	M0
		TIMER 1				TIMER 0			
GATE	Gating control. When set, Timer/Counter "x" is enabled only while "INTx" pin is high and "TRx" control pin is set. When cleared Timer "x" is enabled whenever "TRx" control bit is set.	M1	M0	Operating Mode					
		0	0	MCS-48 Timer "TLx" serves as five-bit prescaler.					
		0	1	16 bit Timer/Counter "THx" and "TLx" are cascaded; there is no prescaler					
C$\bar{T}$	Timer or Counter Selector Cleared for Timer operation (input from internal system clock). Set for Counter operation (input from "Tx" input pin).	1	0	8-bit auto-reload timer-counter "THx" holds a value which is to be reloaded into "TLx" each time it overflows.					
		1	1	(Timer 0) TLO is an eight-bit timer counter-controlled by the standard Timer 0 control bits. TH0 is an eight-bit timer only controlled by Timer 1 control bits.					
		1	1	(Timer 1) Timer-counter 1 stopped.					

TMOD: Timer/Counter Mode Control Register

Symbol	Position	Name and Significance	Symbol	Position	Name and Significance
TF1	TCOD.7	Timer 1 overflow flag. Set by hardware on timer/counter overflow. Cleared by hardware when processor enters interrupt routine.	IT1	TCOD.2	Interrupt 1 Edge flag. Set by hardware when external interrupt edge detected. Cleared when interrupt processed.
TH1	TCOD.5	Timer 1 Run control bit. Set/cleared by software to turn timer/counter on/off.	IT1	TCOD.3	Interrupt 1 Type control bit. Set/cleared by software to specify falling edge/low level triggered external interrupts.
TF0	TCOD.6	Timer 0 overflow flag. Set by hardware on timer/counter overflow. Cleared by hardware when processor enters interrupt routine.	IE0	TCOD.1	Interrupt 0 Edge flag. Set by hardware when external interrupt edge detected. Cleared when interrupt processed.
TH0	TCOD.4	Timer 0 Run control bit. Set/cleared by software to turn timer/counter on/off.	IT0	TCOD.0	Interrupt 0 Type control bit. Set/cleared by software to specify falling edge/low level triggered external interrupts.

TCOD: Timer/Counter Control Register

1.11 8052AH SPECIAL FUNCTION REGISTERS

(MSB)				(LSB)			
SM0	SM1	SM2	REN	TB8	RB8	TI	RI

where SM0, SM1 specify the serial port mode, as follows:

SM0	SM1	Mode	Description	Baud Rate
0	0	0	shift register	$f_{osc}/12$ variable
0	1	1	8-bit UART	$f_{osc}/64$ or $f_{osc}/32$
1	0	2	9-bit UART	
1	1	3	9-bit UART variable	

- **SM2** enables the multiprocessor communication feature in modes 2 and 3. In mode 2 or 3, if SM2 is set to 1 then RI will not be activated if the received 9th data bit (RB8) is 0. In mode 1, if SM2 = 1 then RI will not be activated if a valid stop bit was not received. In mode 0, SM2 should be 0.
- **REN** enables serial reception. Set by software to enable reception. Clear by software to disable reception.
- **TB8** is the 9th data bit that will be transmitted in modes 2 and 3. Set or clear by software as desired.
- **RB8** In modes 2 and 3, is the 9th data bit that was received. In mode 1, if SM2 = 0, RB8 is the stop bit that was received. In mode 0, RB8 is not used.
- **TI** is transmit interrupt flag. Set by hardware at the end of the 8th bit time in mode 0, or at the beginning of the stop bit in the other modes, in any serial transmission. Must be cleared by software.
- **RI** is receive interrupt flag. Set by hardware at the end of the 8th bit time in mode 0, or halfway through the stop bit time in the other modes, in any serial reception (except see SM2). Must be cleared by software.

SCON: Serial Port Control Register

(MSB)				(LSB)			
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
0	1	0	1	0	1	0	0

Symbol	Position	Name and Significance	Symbol	Position	Name and Significance
TF1	TCON.7	Timer 1 overflow Flag. Set by hardware on timer/counter overflow. Cleared by hardware when processor vectors to interrupt routine.	IE1	TCON.3	Interrupt 1 Edge flag. Set by hardware when external interrupt edge detected. Cleared when interrupt processed.
TR1	TCON.6	Timer 1 Run control bit. Set/cleared by software to turn timer/counter on/off.	IT1	TCON.2	Interrupt 1 Type control bit. Set/cleared by software to specify falling edge/low level triggered external interrupts.
TF0	TCON.5	Timer 0 overflow Flag. Set by hardware on timer/counter overflow. Cleared by hardware when processor vectors to interrupt routine.	IE0	TCON.1	Interrupt 0 Edge flag. Set by hardware when external interrupt edge detected. Cleared when interrupt processed.
TR0	TCON.4	Timer 0 Run control bit. Set/cleared by software to turn timer/counter on/off.	IT0	TCON.0	Interrupt 0 Type control bit. Set/cleared by software to specify falling edge/low level triggered external interrupts.

TCON: Timer/Counter Control Register

1.11 8052AH SPECIAL FUNCTION REGISTERS

		(MSB)							LSB)
		X	X	PT2	PS	PT1	PX1	PT0	PX0
Symbol	Position	Function							
—	IP.7	reserved							
—	IP.6	reserved							
PT2	IP.5	defines the Timer 2 interrupt priority level. PT2 = 1 programs it to the higher priority level.							
PS	IP.4	defines the Serial Port interrupt priority level. PS = 1 programs it to the higher priority level.							
PT1	IP.3	defines the Timer 1 interrupt priority level. PT1 = 1 programs it to the higher priority level.							
PX1	IP.2	defines the External Interrupt 1 priority level. PX1 = 1 programs it to the higher priority level.							
PT0	IP.1	defines the Timer 0 interrupt priority level. PT0 = 1 programs it to the higher priority level.							
PX0	IP.0	defines the External Interrupt 0 priority level. PX0 = 1 programs it to the higher priority level.							

IP: Interrupt Priority Register

		(MSB)							LSB
		EA	X	ET2	ES	ET1	EX1	ET0	EX0
Symbol	Position	Function							
EA	IE.7	disables all interrupts. If EA = 0, no interrupt will be acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.							
—	IE.6	reserved							
ET2	IE.5	enables or disables the Timer 2 overflow or capture interrupt. If ET2 = 0, the Timer 2 interrupt is disabled.							
ES	IE.4	enables or disables the Serial Port interrupt. If ES = 0, the Serial Port interrupt is disabled.							
ET1	IE.3	enables or disables the Timer 1 Overflow interrupt. If ET1 = 0, the Timer 1 interrupt is disabled.							
EX1	IE.2	enables or disables External Interrupt 1. If EX1 = 0, External Interrupt 1 is disabled.							
ET0	IE.1	enables or disables the Timer 0 Overflow interrupt. If ET0 = 0, the Timer 0 interrupt is disabled.							
EX0	IE.0	enables or disables External Interrupt 0. If EX0 = 0, External Interrupt 0 is disabled.							

IE: Interrupt Enable Register

EK: 2 8052 AH BASIC KOMUT LİSTESİ

1.4 QUICK REFERENCE

OPERATORS — SPECIAL FUNCTION:

CBY()	READ PROGRAM MEMORY	P. CBY(4000)
DBY()	READ/ASSIGN INTERNAL DATA MEMORY	DBY(99) = 10
XBY()	READ/ASSIGN EXTERNAL DATA MEMORY	P. XBY(10)
GET	READ CONSOLE	P. GET
IE	READ/ASSIGN IE REGISTER	IE = 82H
IP	READ/ASSIGN IP REGISTER	IP = 0
PORT1	READ/ASSIGN I/O PORT 1 (P1)	PORT1 = 0FFH
PCON	READ/ASSIGN PCON REGISTER	PCON = 0
RCAP2	READ/ASSIGN RCAP2 (RCAP2H:RCAP2L)	RCAP2 = 100
T2CON	READ/ASSIGN T2CON REGISTER	P. T2CON
TCON	READ/ASSIGN TCON REGISTER	TCON = 10H
TMOD	READ/ASSIGN TMOD REGISTER	P. TMOD
TIME	READ/ASSIGN THE REAL TIME CLOCK	P. TIME
TIMER0	READ/ASSIGN TIMER0 (TH0: TL0)	TIMER0 = 0
TIMER1	READ/ASSIGN TIMER1 (TH1: TL1)	P. TIMER1
TIMER2	READ/ASSIGN TIMER2 (TH2: TL2)	TIMER2 = 0FFH

STORED CONSTANT:

PI	PI - 3.1415926	PI
TAN()	RETURNS THE TANGENT OF ARGUMENT	TAN(70)
ATN()	RETURNS ARCTANGENT OF ARGUMENT	ATN(1)

1.4 QUICK REFERENCE

OPERATORS — DUAL OPERAND:

OPERATOR	FUNCTION	EXAMPLE(S)
+	ADDITION	1 + 1
/	DIVISION	10/2
**	EXPONENTATION	2**4
*	MULTIPLICATION	4*4
-	SUBTRACTION	8 - 4
.AND.	LOGICAL AND	10.AND.5
.OR.	LOGICAL OR	2.OR.1
.XOR.	LOGICAL EXCLUSIVE OR	3.XOR.2

OPERATORS — SINGLE OPERAND:

ABS()	ABSOLUTE VALUE	ABS(-3)
NOT()	ONES COMPLEMENT	NOT(0)
INT()	INTEGER	INT(3.2)
SGN()	SIGN	SGN(-5)
SQR()	SQUARE ROOT	SQR(100)
RND	RANDOM NUMBER	RND
LOG()	NATURAL LOG	LOG(10)
EXP()	"e" (2.7182818) TO THE X	EXP(10)
SIN()	RETURNS THE SINE OF ARGUMENT	SIN(3.14)
COS()	RETURNS THE COSINE OF ARGUMENT	COS(0)
TAN()	RETURNS THE TANGENT OF ARGUMENT	TAN(.707)
ATN()	RETURNS ARCTANGENT OF ARGUMENT	ATN(1)

1.4 QUICK REFERENCE

STATEMENTS:

STATEMENT	FUNCTION	EXAMPLE(S)
PRINT@	PRINT to user defined driver (version 1.1 only)	PRINT@ 5*5
PH0.@	PH0. to user defined driver (version 1.1 only)	PH0. @ XBY(5EH)
PH1.@	PH1. to user defined driver (version 1.1 only)	PH1.@ A
PGM	Program an EPROM (version 1.1 only)	PGM
PUSH	PUSH expressions on argument stack	PUSH 10, A
POP	POP argument stack to variables	POP A, B, C
PWM	PULSE WIDTH MODULATION	PWM 50, 50, 100
REM	REMark	REM DONE
RETI	RETurn from Interrupt	RETI
STOP	break program execution	STOP
STRING	allocate memory for STRINGs	STRING 50, 10
UI1	evoke User console Input routine	UI1
UI0	evoke BASIC console Input routine	UI0
UO1	evoke User console Output routine	UO1
UO0	evoke BASIC console Output routine	UO0
ST@	store top of stack at user specified location (version 1.1 only)	ST@ 1000H ST@ A
LD@	load top of stack from user specified location (version 1.1 only)	LD@ 1000H LD@ A
IDLE	wait for interrupt (version 1.1 only)	IDLE
RROM	run a program in EP(ROM) (version 1.1 only)	RROM 3

1.4 QUICK REFERENCE

STATEMENTS:

STATEMENT	FUNCTION	EXAMPLE(S)
GOSUB	execute subroutine	GOSUB 1000
RETURN	RETURN from subroutine	RETURN
GOTO	GOTO program line number	GOTO 500
ON GOTO	conditional GOTO	ON A GOTO 5, 20
ON GOSUB	conditional GOSUB	ON A GOSUB 2, 6
IF-THEN-{ELSE}	conditional test	IF A<B THEN A=0
INPUT	INPUT a string or variable	INPUT A
LET	assign a variable or string a value (LET is optional)	LET A = 10
ONERR	ONERR or GOTO line number	ONERR 1000
ONTIME	generate an interrupt when TIME is equal to or greater than ONTIME argument-line number is after comma	ONTIME 10, 1000
ONEX1	GOSUB to line number following ONEX1 when INT1 pin is pulled low	ONEX1 1000
PRINT	PRINT variables, strings or literals P. is shorthand for PRINT	PRINT A
PRINT#	PRINT to software serial port	PRINT# A
PH0.	PRINT HEX mode with zero suppression	PH0. A
PH1.	PRINT HEX mode with no zero suppression	PH1. A
PH0.#	PH0. to line printer	PH0.# A
PH1.#	PH1.# to line printer	PH1.# A

1.4 QUICK REFERENCE

STATEMENTS:

STATEMENT	FUNCTION	EXAMPLE(S)
BAUD	set baud rate for line printer port	BAUD 1200
CALL	CALL assembly language program	CALL 9000H
CLEAR	CLEAR variables, interrupts and Strings	CLEAR
CLEARs	CLEAR Stacks	CLEARs
CLEARi	CLEAR Interrupts	CLEARi
CLOCK1	enable REAL TIME CLOCK	CLOCK1
CLOCK0	disable REAL TIME CLOCK	CLOCK0
DATA	DATA to be read by READ statement	DATA 100
READ	READ data in DATA statement	READ A
RESTORE	RESTORE READ pointer	RESTORE
DIM	allocate memory for arrayed variables	DIM A(20)
DO	set up loop for WHILE or UNTIL	DO
UNTIL	test DO loop condition (loop if false)	UNTIL A = 10
WHILE	test DO loop condition (loop if true)	WHILE A = B
END	terminate program execution	END
FOR-TO-{STEP}	set up FOR-NEXT loop	FOR A = 1 TO 5
NEXT	test FOR-NEXT loop condition	NEXT A

1.4 QUICK REFERENCE

COMMANDS: COMMAND	FUNCTION	EXAMPLE(S)
PROG5	same as PROG4 except that external RAM is not cleared on RESET or power up if external RAM contains a 0A5H in location 5EH (version 1.1 only)	PROG5
PROG6	same as PROG6 except that external code location 4039H is CALLED after RESET (version 1.1 only)	PROG6
FPROG	save the current program in EPROM using the INTELLigent algorithm	FPROG
FPROG1	save baud rate information in EPROM using the INTELLigent algorithm	FPROG1
FPROG2	save baud rate information in EPROM and execute program after RESET, use INTELLigent algorithm	FPROG2
FPROG3	same as PROG3, except INTELLigent programming algorithm is used (version 1.1 only)	FPROG3
FPROG4	same as PROG4, except INTELLigent programming algorithm is used (version 1.1 only)	FPROG4
FPROG5	same as PROG5, except INTELLigent programming algorithm is used (version 1.1 only)	FPROG5
FPROG6	same as PROG6, except INTELLigent programming algorithm is used (version 1.1 only)	FPROG6

1.4 QUICK REFERENCE

COMMANDS:

COMMAND	FUNCTION	EXAMPLE(S)
RUN	Execute a program	RUN
CONT	CONTINUE after a STOP or control-C	CONT
LIST	LIST program to the console device	LIST LIST 10-50
LIST#	LIST program to serial printer	LIST# LIST# 50
LIST@	LIST program to user driver (version 1.1 only)	LIST@ LIST@ 50
NEW	erase the program stored in RAM	NEW
NULL	set NULL count after carriage return-line feed	NULL NULL 4
RAM	evoke RAM mode, current program in READ/WRITE memory	RAM
ROM	evoke ROM mode, current program in ROM/EPROM memory	ROM ROM 3
XFER	transfer a program from ROM/EPROM to RAM	XFER
PROG	save the current program in EPROM	PROG
PROG1	save baud rate information in EPROM	PROG1
PROG2	save baud rate information in EPROM and execute program after RESET	PROG2
PROG3	save baud rate and MTOP information in EPROM (version 1.1 only)	PROG3
PROG4	save baud rate and MTOP information in EPROM and execute program after RESET (version 1.1 only)	PROG4

EX: 3 BULUM 3-6-1 YAZILIM LISTESİ

5 A=XBY(55000);FOR X=0 TO 3:A(X)=255:NEXT X

1.5 INSTRUCTION SET SUMMARY

COMMANDS	STATEMENTS	OPERATORS
RUN	BAUD	ADD (+)
CONT	CALL	DIVIDE (/)
LIST	CLEAR	EXPONENTIATION (")
LIST#	CLEAR(S&I)	MULTIPLY (*)
LIST@ (V1.1)	CLOCK(1&0)	SUBTRACT (-)
NEW	DATA	LOGICAL AND (.AND.)
NULL	READ	LOGICAL OR (.OR.)
RAM	RESTORE	LOGICAL X-OR (.XOR.)
ROM	DIM	LOGICAL NOT (.OR.)
XFER	DO-WHILE	ABS()
PROG	DO-UNTIL	INT()
PROG1	END	SGN()
PROG2	FOR-TO-STEP	SQR()
PROG3 (V1.1)	NEXT	RND
PROG4 (V1.1)	GOSUB	LOG()
PROG5 (V1.1)	RETURN	EXP()
PROG6 (V1.1)	GOTO	SIN()
FPROG	ON-GOTO	COS()
FPROG1	ON-GOSUB	TAN()
FPROG2	IF-THEN-ELSE	ATN()
FPROG3 (V1.1)	INPUT	=, >, >=, <, <=, <>
FPROG4 (V1.1)	LET	ASC()
FPROG5 (V1.1)	ONERR	CHR()
FPROG6 (V1.1)	ONEX1	CBY()
	ONTIME	DBY()
	PRINT	XBY()
	PRINT#	GET
	PRINT@ (V1.1)	IE
	PH0.	IP
	PH0.#	PORT1
	PH0.@ (V1.1)	PCON
	PH1.	RCAP2
	PH1.#	T2CON
	PH1.@ (V1.1)	TCON
	PGM (V1.1)	TMOD
	PUSH	TIME
	POP	TIMER0
	PWM	TIMER1
	REM	TIMER2
	RETI	XTAL
	STOP	MTOP
	STRING	LEN
	UI(1&0)	FREE
	U0(1&0)	PI
	LD@ (V1.1)	
	ST@ (V1.1)	
	IDLE (V1.1)	
	RROM (V1.1)	

EK: 3 BÖLÜM 3-6-1 YAZILIM LİSTESİ

5 A=XBY(55000):FOR X=0 TO 3:A(X)=255:NEXT X

10 DIM Q(254),U(254):U=0:K=0:L=0:W=0

20 A=XBY(65000):XBY(65000)=0

30 A3=XBY(45000)

40 B=A3.AND.128

50 IF B>0 THEN GOSUB 600:GOTO 20

60 B3=A3.AND.15

70 B2=XBY(30000).AND.15

80 B1=XBY(20000).AND.15

90 B0=XBY(10000).AND.15

100 IF (B3*10+B2)>23 THEN GOTO 650

110 IF B">9 THEN GOTO 650

120 IF B1 >5 THEN GOTO 650

130 IF B0 >9 THEN GOTO 650

140 GOSUB 700

150 TIME=0:CLOCK1

160 ONTIME 60,240

170 DO :UNTIL TIME >45

180 A=XBY(65000):XBY(65000)=0

190 A3=XBY(45000):V=3:A=A3:GOSUB 1400

200 A2=XBY(30000):V=2:A=A2:GOSUB 1400

210 A1=XBY(20000):V=1:A=A1:GOSUB 1400

220 A0=XBY(10000):V=0:A=A0:GOSUB 1400

230 GOTO 180

240 W=W+60: ONTIME W,240

250 GOSUB 1800

260 S0=S0.AND.(A0,OR,127)

270 S1=S1.AND.(A1,OR,127)


```
280 S2=S2.AND.(A2.OR.127)
290 S3=S3.AND.(A3.OR.127)
300 GOSUB 1100
310 RETI "SAAT...",B3,B2,"",B1,B0
400 ON B GOSUB 500,510,520,530,540,550,560,570,580,590
410 RETURN "*****ALARM AKTIF*****" ("",B+V+H,"")
500 S=63:RETURN
510 S=48:RETURN "ALARM PASIF-----" ("",B+V+H,"")
520 S=109:RETURN
530 S=121:RETURN
540 S=114:RETURN
550 S=90:RETURN
560 S=95:RETURN
570 S=49:RETURN
580 S=127:RETURN
590 S=123:RETURN
600 IF K>0 THEN GOTO 20
610 K=1:PRINT "A(31) GIRISINI O KONUMUNA GETIRIN"
620 GOTO 20
650 IF L>0 THEN GOTO 20
660 L=1:PRINT "UYGUN SAAT DEGERI GIRIN"
670 GOTO 20
700 B=B3:GOSUB 400
710 S3=S
720 B=B2:GOSUB 400
730 S2=S
740 B=B1:GOSUB 400
750 S1=S
```



```
760 B=B0:GOSUB 400
770 S0=S THEN GOSUB 800:GOSUB 700:GOSUB 2000
780 RETURN
800 PRINT "SAAT....",B3,B2,":",B1,B0
810 RETURN
900 PRINT "*****ALARM AKTIF***** ( ",B*V+M," )"
910 RETURN
1000 PRINT "-----ALARM PASIF----- ( ",B*V+M," "
1010 RETURN
1100 XBY(10000)=S0
1110 XBY(20000)=S1
1120 XBY(30000)=S2
1130 XBY(45000)=S3
1140 RETURN
1400 IF A<> A(V) THEN 1420
1410 RETURN
1420 IF A<A(V) THEN 1600
1430 F=A.XOR.A(V)
1440 FOR M=0 TO 7
1450 Z=2**M
1460 T=F.AND.Z
1470 IF T>0 THEN GOSUB 800:GOSUB 1000
1480 NEXT M
1490 A(V)=A
1500 RETURN
1600 F=A.XOR.A(V)
1610 FOR M=0 TO 7
1620 Z=2**M
```


Ek: 4 BÖLÜM 3-5-2 'VAZİLEH LİSTESİ

1630 T=F.AND.Z

1640 IF T>0 THEN GOSUB 800:GOSUB 900:GOSUB 2000

1650 NEXT M

1660 A(V)=A

1670 RETURN

1800 B0=B0+1:IF B0>9 THEN 1820

1810 RETURN

1820 B0=0:B1=B1+1:IF B1>5 THEN 1840

1830 RETURN

1840 B1=0:B2=B2+1:IF (B2+10*B3) >23 THEN 1880

1850 IF B2 > 9 THEN 1870

1860 RETURN

1870 B2=0 :B3=B3+1:RETURN

1880 B2=0:B3=0:RETURN

2000 U(U)=M*8*V:Q(U)=B0+10*B1+60*(B2+10*B3)

2010 U=U+1:IF U>254 THEN U=0

2020 RETURN

170 DO:UNTIL X>A

175 DO:UNTIL TIME >T

180 GOTO 150

190 IF (X-1)<A THEN T=T+T(X):DNTIME T,190

200 XBY(10000)=L0(X)

205 XBY(20000)=L1(X)

210 XBY(30000)=L2(X)

220 XBY(40000)=L3(X)

230 X=X+1

240 RETI

2000 INPUT "...",L:IF L>255 THEN L=255

2010 RETURN

Ek: 4 BÖLÜM 3-6-2 YAZILIM LİSTESİ

```
5 XBY(65000)=0:A=XBY(55000):CLOCK1
10 DIM LO(100),L1(100),L2(100),L3(100),T(100)
20 A=0
30 INPUT "TIME : ",T:IF T=0 THEN 150
40 A=A+1:T(A)=T
50 PRINT "PORT0 : ",:GOSUB 2000
60 LO(A)=L
70 PRINT "PORT1 : ",:GOSUB 2000
80 L1(A)=L
90 PRINT "PORT2 : ",:GOSUB 2000
100 L2(A)=L
110 PRINT "PORT3 : ",:GOSUB 2000
120 L3(A)=L
130 IF A=100 THEN 150
140 GOTO 30
150 TIME=0:T=0
160 X=1 :ON TIME 0,190
170 DO:UNTIL X>A
175 DO :UNTIL TIME >T
180 GOTO 150
190 IF (X-1)<A THEN T=T+T(X):ON TIME T,190
200 XBY(10000)=LO(X)
205 XBY(20000)=L1(X)
210 XBY(30000)=L2(X)
220 XBY(45000)=L3(X)
230 X=X+1
240 RETI
2000 INPUT "..... ", L:IF L>255 THEN L=255
2010 RETURN
```


EK: 5 BÖLÜM 3-6-3 YAZILIM LİSTESİ

```
10 XBY(65000)=0
20 STRING 1000,2: DIM L(254), I(254)
30 $(0)="R1":$(1)="L0":$(2)="L1"
40 $(3)="L2":$(4)="L3":$(5)="I0"
50 $(6)="I1":$(7)="I2":$(8)="I3"
60 $(9)="I4":$(10)="L4":$(11)="T0"
70 $(12)="T1":$(13)="LG":$(14)="IG"
80 $(15)="IS":$(16)="IP":$(17)="CN"
90 $(18)="PC"
100 GOSUB 440
110 IF A <> 63 THEN 100
120 GOSUB 440
130 TEST=(A<>42)*(A<>ASC$(0),1)+(A=33)
140 IF TEST >0 THEN 100
150 GOSUB 440
160 TEST=(A<>42)*(A<>ASC$(0),2)+(A=33)
170 IF TEST >0 THEN 100
180 GOSUB 440: IF A=33 THEN 100
190 ASC$(100),1)=A
200 GOSUB 440: IF A=33 THEN 100
210 ASC$(100),2)=A
220 X=0:Y=0
230 DO:X=X+1
240 DO:Y=Y+1
250 K=ASC$(100),Y):L=ASC$(X),Y)
260 TEST=(Y<2)*(K=L)
270 WHILE TEST>0
280 Y=0:TEST=(X=18)+(L=K)
```



```
290 UNTIL TEST >0
300 TEST=(X=20)*(K <> L)
310 IF TEST >0 THEN 100
320 X=X-1:Y=INT(X/4):X=X-4*Y
330 ON Y GOTO 340,360,380,400,420
340 ON X GOSUB 500,520,540,560
350 GOTO 100
360 ON X GOSUB 580,670,700,730
370 GOTO 100
380 ON X GOSUB 760,890,960,970
390 GOTO 100
400 ON X GOSUB 980,1100,1200,1300
410 GOTO 100
420 ON X GOSUB 1350,1450,4600,4800
430 GOTO 100
440 A=GET:IF A<33 THEN 440
450 RETURN
460 A=GET:IF A<33 THEN 460
470 IF A=33 THEN CLEARS:GOTO 100
480 IF A<58 THEN A=A-48 ELSE A=A-55
490 RETURN
500 GOSUB 1460
510 XBY(10000)=P:RETURN
520 GOSUB 1460
530 XBY(20000)=P:RETURN
540 GOSUB 1460
550 XBY(30000)=P:RETURN
560 GOSUB 1460
```



```
570 XBY(45000)=P: RETURN
580 P=XBY(65000)
590 P=XBY(10000)
600 K=INT(P/16): IF K > 9 THEN R=K+55: GOTO 620
610 R=K+48
620 L=P-16*K: IF L > 9 THEN S=L+55: GOTO 640
630 S=L+48
640 ASC$(90,1)=R: ASC$(90,2)=S
650 PRINT $(90): FOR V=1 TO 20: NEXT V: XBY(65000)=P
660 RETURN
670 P=XBY(65000)
680 P=XBY(20000)
690 GOTO 600
700 P=XBY(65000)
710 P=XBY(30000)
720 GOTO 600
730 P=XBY(65000)
740 P=XBY(45000)
750 GOTO 600
760 P=XBY(65000)
770 P=XBY(10000): GOSUB 830
780 P=XBY(20000): GOSUB 830
790 P=XBY(30000): GOSUB 830
800 P=XBY(45000): GOSUB 830
810 FOR V=1 TO 20: NEXT V
820 XBY(65000)=P: RETURN
830 K=INT(P/16): IF K > 9 THEN R=K+55: GOTO 850
840 R=K+48
850 L=P-K*16: IF L > 9 THEN S=L+55: GOTO 870
```



```
860 S=L+48
870 ASC($ (90),1)=R:ASC($ (90),2)=S
880 PRINT $ (90):RETURN
890 GOSUB 1460:P0=P
900 GOSUB 1460:P1=P
910 GOSUB 1460:P2=P
920 GOSUB 1460:P3=P
930 XBY(10000)=P0:XBY(20000)=P1
940 XBY(30000)=P2:XBY(45000)=P3
950 RETURN
960 XBY(55000)=0:RETURN
970 R=XBY(55000):RETURN
980 GOSUB 1460:IF P> 254 THEN P=254
990 D=P
1000 GOSUB 1460:W=P
1010 FOR C=1 TO D
1020 GOSUB 1460:L(C)=P
1030 NEXT C
1040 TIME=0:CLOCK1:ONTIME W,3490:X=1:Q=W
1050 DO:UNTIL X>D
1060 CLOCK0:RETURN
1070 Q=Q+W:ONTIME Q,3490
1080 XBY(10000)=L(X):X=X+1
1090 RETI
1100 GOSUB 1460:IF P>254 THEN P=254
1110 D=P
1120 GOSUB 1460:W=P
1130 X=0:TIME=0:CLOCK1:ONTIME W,3660:Q=W
1140 DO:UNTIL X=D
```



```
1150 FOR V=1 TO 20:NEXT V
1160 CLOCK0:XBY(65000)=A:RETURN
1170 Q=Q+W:ONTIME Q,3660:X=x+1
1180 P=XBY(65000):P=XBY(10000):GOSUB 830
1190 RETI
1200 GOSUB 1460:IF P>254 THEN P=254
1210 D=P:I(0)=P
1220 GOSUB 1460:W=P
1230 X=0:TIME=0:CLOCK1:ONTIME W,3860:Q=W
1240 DO:UNTIL X=D
1250 FOR V=1 TO 20:NEXT V
1260 CLOCK0:RETURN
1270 Q=Q+W:ONTIME Q,3860:X=X+1
1280 I(X)=XBY(10000)
1290 RETI
1300 D=I(0):A=XBY(65000)
1310 FOR X=1 TO D
1320 P=I(X):GOSUB 830
1330 NEXT X :FOR V=1 TO 20 :NEXT V
1340 XBY(65000)=0:RETURN
1350 GOSUB 1400
1360 ASC($ (0),1)=A
1370 GOSUB 1400
1380 ASC($ (0),2)=A
1390 RETURN
1400 GOSUB 440:IF A=33 THEN 1440
1410 IF A=42 THEN 1440
1420 IF A=63 THEN 1440
1430 RETURN
```


8052AH-BASIC

PRELIMINARY

C

System Block Diagram



FEATURES

COMMAND SET

MCS BASIC-52 contains all standard BASIC commands, statements, and operators. Figure 1 list the software feature set of MCS BASIC-52.

DATA FORMAT

The range of numbers that can be represented in MCS BASIC-52 is:

$$\pm 1E-127 \text{ to } \pm .99999999E + 127$$

CONTROL ORIENTED FEATURES

MCS BASIC-52 contains many unique features to perform task that usually require assembly language programming. The XBY and DBY operators can read and/or write external and internal memory respectively. The CBY operator is used to read program memory. Additionally, virtually all of the special function registers on the 8052AH can be accessed with MCS BASIC-52. This allows the user to set the timer or interrupt modes within the constructs of a BASIC program. An accurate interrupt driven REAL TIME CLOCK that has a 5 millisecond resolution is also implemented in MCS BASIC-52. This clock can be enabled, disabled, and used to generate interrupts. Finally, a CALL statement that allows the programmer to CALL assembly language routines is available in MCS BASIC-52. Parameters can be passed in a number of different ways.

EPROM/E²PROM FILE

Most Basic interpreters allow only one program to be resident in memory, and many require that the program reside in RAM. MCS BASIC-52 allows programs to reside in both RAM and EPROM/E²PROM. Additionally, up to 255 programs may reside in EPROM/E²PROM. Programs may also be transferred (XFER) from EPROM/E²PROM to RAM for editing purposes.

EPROM/E²PROM PROGRAMMING

A powerful feature of MCS BASIC-52 is that it generates all of the timing necessary to program any standard EPROM or E²PROM device with the users' program (PROG/FPROG). Additionally, very little external hardware is required to implement this feature. Saving programs in EPROM/E²PROM is much more attractive and reliable than other alternatives, such as cassette tape, especially in control and/or other noisy environments.

AUTOSTART

After the user programs an EPROM or E²PROM with the desired BASIC program. The PROG2 or FPROG2 commands may be used to enable the unique AUTOSTART feature of MCS BASIC-52. When AUTOSTART is enabled, MCS BASIC-52 will execute the user program after RESET or a power-up condition. This permits the user to RUN a program without connecting the MCS BASIC-52 device to a console — a powerful feature for control environments.

USER ACCESSABLE FUNCTION LIBRARY

Another unique feature of MCS BASIC-52 is that it contains a complete library of functions that can be accessed with assembly language. All floating point, radix conversion, and I/O routines contained in MCS BASIC-52 can be accessed with assembly language CALL instructions. These complex arithmetic routines can be used by the programmer in applications requiring the speed of assembly language, but also the complex arithmetics offered by BASIC.

8052AH-BASIC PIN DESCRIPTION (FIGURE 2)

8052AH-BASIC is an 8052AH device, however, MCS BASIC-52 assumes a particular hardware configuration. The following pin description outlines the pin functions defined by MCS BASIC-52.

VSS

Circuit ground potential.

VCC

Circuit supply voltage. 5 volts $\pm$ 10% relative to VSS.

AD0-AD7

The multiplexed low-order address and data bus used during accesses to external memory. External pullup devices ($\sim 10K \Omega$) are required on these pins if the MCS BASIC-52 EPROM/E²PROM programming feature is used.

A8-A15

The high order address bus used during accesses to external memory.

Commands	Statements	Operators
RUN	BAUD	ADD (+)
LIST	CALL	DIVIDE (/)
LIST#	CLEAR	EXPONENTIATION (**)
NEW	CLEAR	MULTIPLY (*)
NULL	CLEAR	SUBTRACT (-)
RAM	CLOCK0	LOGICAL AND (.AND.)
ROM	CLOCK1	LOGICAL OR (.OR.)
XFER	DATA	LOGICAL X-OR (.XOR.)
PROG	READ	LOGICAL NOT
PROG1	RESTORE	ABS ()
PROG2	DIM	INT ()
FPROG	DO-WHILE	SGN ()
FPROG1	DO-UNTIL	SQR ()
FPROG2	END	RND
	FOR-TO-STEP	LOG ()
	NEXT	EXP ()
	GOSUB	SIN ()
	RETURN	COS ()
	GOTO	TAN ()
	ON-GOTO	ATN ()
	ON-GOSUB	=, >, >=, <, <=, <>
	IF-THEN-ELSE	ASC ()
	INPUT	CHR ()
	LET	CBY ()
	ONERR	DBY ()
	ONEXT1	XBY ()
	ONTIME	GET
	PRINT	IE
	PRINT#	IP
	PH0.	PORT1
	PH0.#	PCON
	PH1.	RCAP2
	PH1.#	T2CON
	PUSH	TCON
	POP	TMOD
	PWM	TIME
	REM	TIMER0
	RET1	TIMER1
	STOP	TIMER2
	STRING	TIME
	UI0	XTAL
	UI1	MTOP
	UO0	LEN
	UO1	FREE
		PI

Figure 1. MCS* BASIC-52 Software Feature Set

PORT 1

A general purpose quasi-bidirectional 8-bit input/output port. The individual pins on PORT 1 all have alternate functions which may or may not be implemented by the user. The alternate functions are as follows:

PORT 1.0 (T2)

Can be used as the trigger input to TIMER COUNTER 2. A one (1) must be written to this port pin output latch in order for this function to operate. Details of

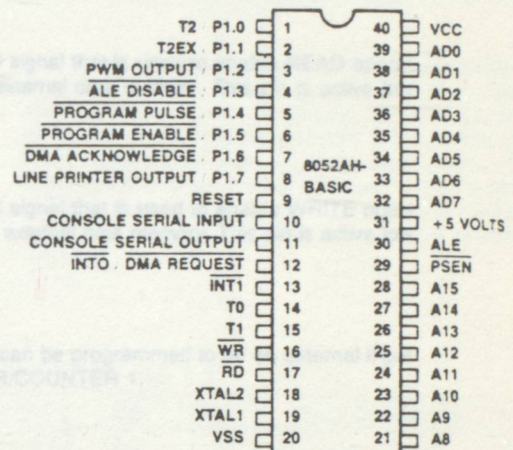


Figure 2. Configuration

the T2 trigger function are covered in the Microcontrollers Handbook. Order Number 210918-002.

PORT 1.1 (T2EX)

Can be used as the external input to TIMER COUNTER 2. A one (1) must be written to this port pin output latch in order for this function to operate. Details of the T2 trigger function are covered in the Microcontroller Users Manual.

PORT 1.2 (PWM OUTPUT)

This pin is used as the PWM output port when the PWM statement is executed. PWM stands for Pulse Width Modulation and is used to generate pulses of varying duty cycle and frequency.

PORT 1.3 (ALE DISABLE)

This pin is used to disable the ALE signal to the external address latch when the EPROM/E²PROM programming feature is used. In a system, this pin is logically anded with ALE.

PORT 1.4 (PROGRAMMING PULSE)

When the EPROM/E²PROM programming feature is used, this pin provides the proper programming pulse width to program EPROM and INTELLIGENT EPROM™ devices. MCS BASIC-52 actually calculates the proper programming pulse width from the system crystal value (XTAL) to assure the proper timing of this pulse. When used to program E²PROM devices, the length of this pulse is not critical. This pin is active in the logical zero (0) state.



PORT 1.5 (PROGRAMMING ENABLE)

When the EPROM/E²PROM programming feature is implemented, this pin is used to enable the EPROM programming voltage. This pin remains active (logically low (0)) during the entire EPROM programming process. On E²PROM devices that do not require any special programming voltage, this pin is not used.

PORT 1.6 (DMA ACKNOWLEDGE)

When the DMA feature is implemented as described in the MCS[®] BASIC-52 users manual, this pin functions as an active low DMA ACKNOWLEDGE output.

PORT 1.7 (LINE PRINTER OUTPUT)

This pin functions as a serial output port when the LIST# or PRINT# command and/or statement is used. This enables the user to make a "hard copy" of a program or to print out results of a calculation.

RESET

A high (2.5 volts) on this pin for two machine cycles while the oscillator is running resets the device. An external pulldown resistor (~8.2K) from RESET to VSS permits power-on reset when a capacitor (~10 uF) is connected from this pin to VCC.

ALE

ALE (address latch enable) is an output pin that is used to latch the low order address byte during Read, Write, or program fetch operations to external memory.

PSEN

This pin (Program Store ENable) is a control signal that is used to enable external program memory. In MCS[®] BASIC-52, this pin will always remain inactive (logically high (1)) unless the user is running an assembly language program in external memory.

XTAL1

Input to the inverting amplifier that forms the oscillator.

XTAL2

Output of the inverting amplifier that forms the oscillator, and input to the internal clock generator. Receives the external oscillator signal when an external oscillator is used.

RD

A control signal that is used to enable READ operations to external data memory. This pin is active low (0).

WR

A control signal that is used to enable WRITE operations to external data memory. This pin is active low (0).

T1

This pin can be programmed to be an external input to TIMER/COUNTER 1.

T0

This pin can be programmed to be an external input to TIMER/COUNTER 0.

INT1

This pin is the external interrupt 1 pin. It is active low and interrupts on this pin may be handled in either BASIC or in assembly language.

INT0/DMA REQUEST

This is the external interrupt 0 pin. It is active low and may be optionally programmed to function as a DMA request input pin. The DMA REQUEST pin is used by E²PROM devices during programming.

CONSOLE SERIAL OUTPUT

This is the serial output pin to the console device. Standard ASCII codes are used as well as a standard asynchronous frame.

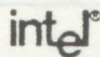
CONSOLE SERIAL INPUT

This is the serial input pin that receives data from the console device. Standard ASCII codes are assumed to be the input and the data is assumed to be transmitted using a standard asynchronous frame.

NOTES

If pin 31 is grounded the 8052AH-BASIC will operate as a standard 8032AH. The tolerances on this pin are described under DC characteristics.

For detailed information concerning this product please refer to the MCS BASIC-52 Users Manual (Order Number 210918-002).

**ABSOLUTE MAXIMUM RATINGS***

Ambient Temperature Under Bias . . . 0°C to 70°C

Storage Temperature -65°C to +150°C

Voltage on Any Pin With
Respect to Ground (V_{SS}) -0.5V to +7V

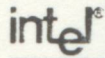
Power Dissipation 2 Watts

*NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC CHARACTERISTICS ($T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 4.5\text{V}$ to 5.5V , $V_{SS} = 0\text{V}$)

Symbol	Parameter	Min	Max	Unit	Test Conditions
VIL	Input Low Voltage	-0.5	0.8	V	
VIH	Input High Voltage (Except RST and XTAL2)	2.0	$V_{CC} + 0.5$	V	
VIH1	Input High Voltage to RST for Reset, XTAL2	2.5	$V_{CC} + 0.5$	V	XTAL1 to V_{SS}
VOL	Output Low Voltage Port 1, A8-15, Control Functions		0.45	V	IOL = 1.6mA
VOL1	Output Low Voltage ALE, PSEN (Note 1)		0.45	V	IOL = 3.2mA
VOH	Output High Voltage Port 1, A8-15, Control Functions	2.4		V	IOH = -80 μ A
VOH1	Output High Voltage AD0-7, ALE, PSEN	2.4		V	IOH = -400 μ A
IIL	Logical 0 Input Current Port 1, A8-15 Control Functions		-800	μ A	Vin = 0.45V
IIL2	Logical 0 Input Current XTAL2		-2.5	mA	XTAL1 at V_{SS} , Vin = 0.45V
IL1	Input Leakage Current To AD0-7 EA		± 10	μ A	$0.45\text{V} < V_{in} < V_{CC}$
IIH1	Input High Current to RST/VPD For Reset		500	μ A	Vin = $V_{CC} - 1.5\text{V}$
ICC	Power Supply Current		175	mA	All outputs disconnected
CIO	Capacitance of I/O Buffer		10	pF	$f_c = 1\text{MHz}$, $T_A = 25^\circ\text{C}$

Note 1: Vol is degraded when the 8032AH/8052AH rapidly discharges external capacitance. This AC noise is most pronounced during emission of address data. When using external memory, locate the latch or buffer as close to the 8032AH/8052AH as possible.

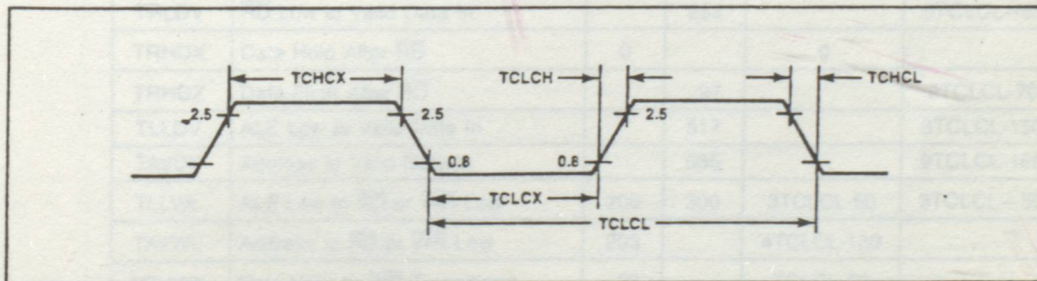


A.C. CHARACTERISTICS: (T_A = 0°C to +70°C, V_{CC} = 5V ± 10%, V_{SS} = 0V)
 Load Capacitance for P₀, ALE, and P_{SEN} = 100 pF
 Load Capacitance for All Other Outputs = 50 pF

Datum	Emittng Ports	Degraded I/O Lines	VOL (peak) (max)
Address	A8-15, AD0-7	P1, Control Functions	0.8V
Write Data	AD0-7	P1, Control Functions, ALE	0.8v

EXTERNAL CLOCK DRIVE CHARACTERISTICS (XTAL2)

Symbol	Parameter	Variable Clock f = 3.5 MHz to 12 MHz		Unit
		Min	Max	
TCLCL	Oscillator Period	83.3	286	ns
TCHCX	High Time	20		ns
TCLCX	Low Time	20		ns
TCLCH	Rise Time		20	ns
TCHCL	Fall Time		20	ns



A.C. CHARACTERISTICS: ($T_A = 0^\circ\text{C}$ to $+70^\circ\text{C}$, $V_{CC} = 5V \pm 10\%$, $V_{SS} = 0V$,
Load Capacitance for Port 0, ALE, and PSEN = 100 pF,
Load Capacitance for All Other Outputs = 80 pF)

Symbol	Parameter	12MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
1/TCLCL	Oscillator Frequency			3.5	12	MHz
TLHLL	ALE Pulse Width	127		2TCLCL-40		ns
TAVLL	Address Valid to ALE Low	43		TCLCL-40		ns
TLLAX	Address Hold After ALE Low	48		TCLCL-35		ns
TLLIV	ALE Low to Valid Instr In		233		4TCLCL-100	ns
TLLPL	ALE Low to PSEN Low	58		TCLCL-25		ns
TPLPH	PSEN Pulse Width	215		3TCLCL-35		ns
TPLIV	PSEN Low to Valid Instr In		125		3TCLCL-125	ns
TPXIX	Input Instr Hold After PSEN	0		0		ns
TPXIZ	Input Instr Float After PSEN		63		TCLCL-20	ns
TPXAV	PSEN to Address Valid	75		TCLCL-8		ns
TAVIV	Address to Valid Instr In		302		5TCLCL-115	ns
TPLAZ	PSEN Low to Address Float		20		20	ns
TRLRH	RD Pulse Width	400		6TCLCL-100		ns
TWLWH	WR Pulse Width	400		6TCLCL-100		ns
TRLDV	RD Low to Valid Data In		252		5TCLCL-165	ns
TRHDX	Data Hold After RD	0		0		ns
TRHDZ	Data Float After RD		97		2TCLCL-70	ns
TLLDV	ALE Low to Valid Data In		517		8TCLCL-150	ns
TAVDV	Address to Valid Data In		585		9TCLCL-165	ns
TLLWL	ALE Low to RD or WR Low	200	300	3TCLCL-50	3TCLCL + 50	ns
TAVWL	Address to RD or WR Low	203		4TCLCL-130		ns
TQVWX	Data Valid to WR Transition	23		TCLCL-60		ns ns
TQVWH	Data Valid to WR High	433		7TCLCL-150		ns
TWHQX	Data Held After WR	33		TCLCL-50		ns
TRLAZ	RD Low to Address Float		20		20	ns
TWHLH	RD or WR High to ALE High	43	123	TCLCL-40	TCLCL + 40	ns

The block contains three timing diagrams for the 80C16 microcontroller:

- EXTERNAL PROGRAM MEMORY READ CYCLE:** Shows signals ALE, PSEN, ADO-7, and A8-15. ALE is active low. PSEN is active low. ADO-7 carries instruction bytes (INSTR IN). A8-15 carries address (ADDRESS A8-A15). Key timing parameters include T_{MHL}, T_{LLV}, T_{LLPL}, T_{PLPH}, T_{AVL}, T_{LAX}, T_{APL}, T_{PLV}, T_{AXV}, T_{XIZ}, T_{XIX}, T_{AVI}, and a total cycle time of 12 T_{CLCL}.
- EXTERNAL DATA MEMORY READ CYCLE:** Shows signals ALE, PSEN, RD, ADO-7, and A8-15. ALE is active low. PSEN is active low. RD is active low. ADO-7 carries data (DATA IN). A8-15 carries address (ADDRESS A8-A15 OR SFR-P2). Key timing parameters include T_{LDV}, T_{WL}, T_{RLH}, T_{AVWL}, T_{LAX}, T_{RLDV}, T_{RLAZ}, T_{RDV}, T_{RDZ}, and T_{WDV}.
- EXTERNAL DATA MEMORY WRITE CYCLE:** Shows signals ALE, PSEN, WR, ADO-7, and A8-15. ALE is active low. PSEN is active low. WR is active low. ADO-7 carries data (DATA OUT). A8-15 carries address (ADDRESS A8-A15 OR SFR-P2). Key timing parameters include T_{WL}, T_{WLH}, T_{AVWL}, T_{LAX}, T_{QVW}, T_{QVH}, T_{WHQ}, and T_{WDV}.

Figure 1 consists of two network diagrams. The left diagram shows a path from 'INPUT OUTPUT' to 'TEST POINTS' with a duration of 2.0. The right diagram shows the same path with a 'FLOAT' of 2.0 added, resulting in a total duration of 4.0.

9-23

The diagram illustrates the timing of various signals in the 8085 microprocessor across different states and operations. The top section shows the states of the internal clock, XTAL 2, and ALE. The middle section shows the timing for external program memory fetch, including PSEN, AD0-7, A8-15, and RD. The bottom section shows the timing for write cycle, port operation, and serial port shift clock.

INTERNAL CLOCK

STATE 4	STATE 5	STATE 6	STATE 1	STATE 2	STATE 3	STATE 4	STATE 5
P1	P2	P1	P2	P1	P2	P1	P2

XTAL 2

ALE

THESE SIGNALS ARE NOT ACTIVATED DURING THE EXECUTION OF A MOVX INSTRUCTION

EXTERNAL PROGRAM MEMORY FETCH

PSEN

AD0-7

DATA SAMPLED
PCL OUT
DATA SAMPLED
PCL OUT
DATA SAMPLED
PCL OUT

A8-15

INDICATES ADDRESS TRANSIONS

RD

AD0-7

DPL OR RI OUT
DATA SAMPLED
PCL OUT (IF PROGRAM MEMORY IS EXTERNAL)

A8-15

WRITE CYCLE

WR

AD0-7

DPL OR RI OUT
DATA OUT
PCL OUT (EVEN IF PROGRAM MEMORY IS INTERNAL)
PCL OUT (IF PROGRAM MEMORY IS EXTERNAL)

A8-15

PORT OPERATION

MOV PORT, SRC

OLD DATA
NEW DATA

MOV DEST, P1
(INCLUDES INTO, INT1, T0, T1)

SERIAL PORT SHIFT CLOCK

TXD (MODE 0)

P1, PIN SAMPLED
RXD SAMPLED

9-24

TC5565P/P-1 TC5565PL/PL-1

DESCRIPTION

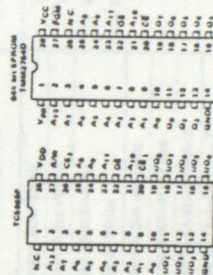
The TC5565P is 65,536 bit static random access memory organized as 8,192 words by 8 bits using CMOS technology, and operates from a single 5V supply. Advanced circuit techniques provides both high speed and low power features with a maximum operating current of 5mA/MHz and maximum access time of 100ns/150ns.

When CE₂ is a logical low or CE₁ is a logical high, the device is placed in low power standby mode in which standby current is 2μA typically. The TC5565P has three control inputs. Two chip enables (CE₁, CE₂) allow for device selection and data retention control and an output enable input (OE) provides

FEATURES

- Low Power Dissipation
27.5mW/MHz (Max.) Operating
- Standby Current
100μA (Max.) : TC5565PL
1mA(Max.) : TC5565P
- 5V Single Power Supply
- Power Down Features: CE₂, CE₁
- Fully Static Operation
- Data Retention Supply Voltage: 2.0 ~ 5.5V

PIN CONNECTION (TOP VIEW)



PIN NAMES

A ₀ ~ A ₁₃	Address Inputs
R/W	Read/Write Control Input
OE	Output Enable Input
CE ₁ , CE ₂	Chip Enable Inputs
I/O ₀ ~ I/O ₇	Data Input/Output
V _{DD}	Power (+5V)
GND	Ground
N.C.	No Connection

Note: Toshiba does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied, and Toshiba reserves the right, at any time without notice, to change said circuitry.
© Apr., 1982 Toshiba Corporation

PRELIMINARY: The specification limits are subject to change without notice.

fast memory access. Thus the TC5565P is suitable for use in various microprocessor application systems where high speed, low power and battery back up are required.

The TC5565P also features pin compatibility with the 64K bit EPROM (TMM2764D). RAM and EPROM are then interchangeable in the same socket, resulting in flexibility in the definition of the quantity of RAM versus EPROM in microprocessor application systems.

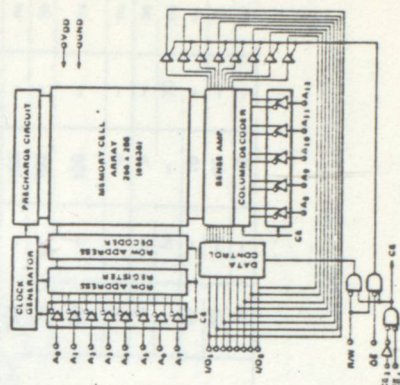
The TC5565P is offered in a dual-in-line 28 pin standard plastic package.

Access Time

	TC5565P	TC5565P-1
Address Access Time (MAX.)	100 ns	150 ns
CE ₁ Access Time (MAX.)	100 ns	150 ns
CE ₂ Access Time (MAX.)	100 ns	150 ns
Output Enable Time (MAX.)	50 ns	70 ns

- Directly TTL Compatible: All Inputs and Outputs
- Standard 28 Pin DIP
- Pin Compatible with 2764 type EPROM

BLOCK DIAGRAM



OPERATING MODE

Operation Mode	CE ₁	CE ₂	OE	R/W	I/O ₁ ~ I/O ₈	Power
Read	L	H	L	H	Q _{OUT}	I _{DD}
Write	L	H	*	L	D _{IN}	I _{DD}
Output Deselect	L	H	H	*	High-Z	I _{DD}
Standby	*	L	*	*	High-Z	I _{DD}

MAXIMUM RATINGS

SYMBOL	ITEM	RATING	UNIT
V _{DD}	Power Supply Voltage	-0.3 ~ 7.0	V
V _{IN}	Input Voltage	-2.0 ~ 7.0	V
V _{IO}	Input and Output Voltage	-0.5 ~ V _{DD} +0.5	V
P _D	Power Dissipation	1.0	W
T _{stg}	Soldering Temperature	260 10	°C · sec
T _{op}	Storage Temperature	-55 ~ 150	°C
T _{opr}	Operating Temperature	0 ~ 70	°C

D.C. RECOMMENDED OPERATING CONDITIONS

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNIT
V _{DD}	Power Supply Voltage	4.5	5.0	5.5	V
V _{IH}	Input High Voltage	2.2	—	V _{DD} +0.3	V
V _{IL}	Input Low Voltage	-0.5	—	0.8	V
V _{OH}	Data Retention Supply Voltage	2.0	—	5.5	V

D.C. and OPERATING CHARACTERISTICS (T_a = 0 ~ 70°C, V_{DD} = 5V ± 10%)

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I _{IL}	Input Leakage Current	V _{IN} = 0 ~ V _{DD}	—	—	±1.0	μA
I _{OH}	Output High Current	V _{OH} = 2.4V	-1.0	—	—	mA
I _{OL}	Output Low Current	V _{OL} = 0.4V	4.0	—	—	mA
I _{LO}	Output Leakage Current	CE ₁ = V _{IH} or CE ₂ = V _{IL} or R/W = V _{IL} or OE = V _{IH} V _{OUT} = 0 ~ V _{DD}	—	—	±1.0	μA
I _{DD1}	Operating Current	V _{DD} = 5.5V, CE ₁ = V _{IL} CE ₂ = V _{IH}	—	—	10	mA
I _{DD2}	Operating Current	Other Input = V _{IH} /V _{IL} V _{DD} = 5.5V	—	—	45	mA
I _{DD3}	Operating Current	CE ₁ = 0.2V, CE ₂ = V _{DD} -0.2V	—	—	5	mA
I _{DD4}	Operating Current	Other Input = V _{IH} /V _{IL} CE ₁ = V _{IH} or CE ₂ = V _{IL}	—	—	40	mA
I _{DD5}	Standby Current	CE ₁ = V _{IH} or CE ₂ = V _{IL} V _{DD} = 2.0 ~ 5.5V	—	—	3	mA
I _{DD6}	Standby Current	TC5565PL	—	—	100	μA
I _{DD7}	Standby Current	TC5565P	—	—	1.0	μA

Note: In standby mode with CE₁ ≥ V_{DD} -0.2V, these specification limits are guaranteed under the condition of CE₂ ≥ V_{DD} -0.2V or CE₃ ≤ 0.2V.

CAPACITANCE (T_a = 25°C)

SYMBOL	PARAMETER	CONDITIONS	MAX.	UNIT
C _{IN}	Input Capacitance	V _{IN} = GND	5	pF
C _{OUT}	Output Capacitance	V _{OUT} = GND	7	pF

Note: This parameter is periodically sampled and is not 100% tested.

A.C. CHARACTERISTIC (T_a = 0 ~ 70°C, V_{DD} = 5V ± 10%)

Read Cycle

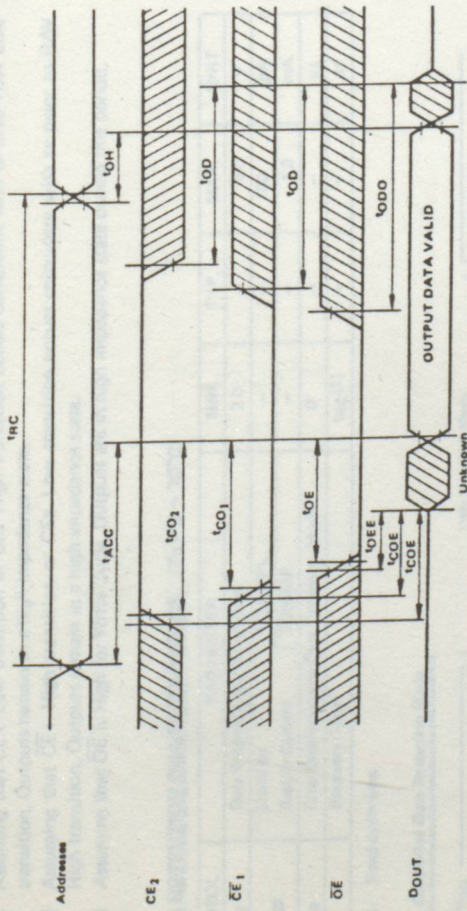
SYMBOL	PARAMETER	CONDITIONS	TC5565P/PL MIN.	TC5565P/PL MAX.	TC5565P-1/PL-1 MIN.	TC5565P-1/PL-1 MAX.	UNIT
t _{RC}	Read Cycle Time	V _{IH} = 2.4V/0.6V	100	—	150	—	ns
t _{ACC}	Address Access Time	V _{IH} = 2.2V	—	100	—	150	ns
t _{CO1}	CE ₁ Access Time	V _{IL} = 0.8	—	100	—	150	ns
t _{CO2}	CE ₂ Access Time	t _r , t _f ≤ 5ns	—	100	—	150	ns
t _{OE}	Output Enable to Output in Valid	V _{OH} = 2.2V V _{OL} = 0.8V	—	50	—	70	ns
t _{COE}	Chip Enable (CE ₁ , CE ₂) to Output in Low-Z	Output Load: C _L (100pF) and 1-TTL Gate	10	—	10	—	ns
t _{OEE}	Output Enable to Output Low-Z	—	5	—	5	—	ns
t _{OD}	Chip Enable (CE ₁ , CE ₂) to Output in High-Z	—	—	50	—	70	ns
t _{ODO}	Output Enable to Output in High-Z	—	—	40	—	60	ns
t _{OH}	Output Data Hold Time	—	30	—	30	—	ns

Write Cycle

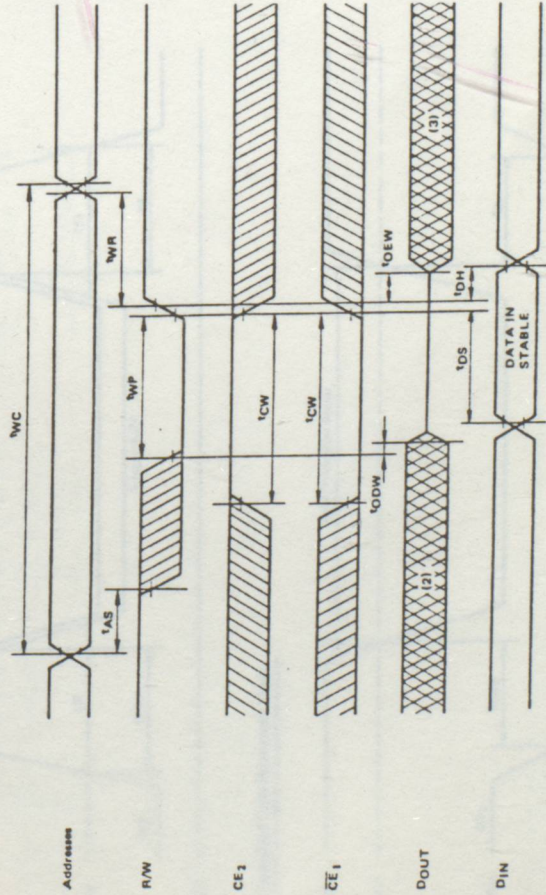
SYMBOL	PARAMETER	CONDITIONS	TC5565P/PL MIN.	TC5565P/PL MAX.	TC5565P-1/PL-1 MIN.	TC5565P-1/PL-1 MAX.	UNIT
t _{WC}	Write Cycle Time	V _{IH} = 2.4V/0.6V	100	—	150	—	ns
t _{WP}	Write Pulse Width	V _{IH} = 2.2V	70	—	100	—	ns
t _{CW}	Chip Selection to End of Write	V _{IL} = 0.8V t _r , t _f ≤ 5ns	90	—	120	—	ns
t _{AS}	Address Set up Time	—	0	—	0	—	ns
t _{WR}	Write Recovery Time	—	0	—	0	—	ns
t _{ODW}	R/W to Output High-Z	—	—	50	—	70	ns
t _{ODEW}	R/W to Output Low-Z	—	10	—	10	—	ns
t _{DS}	Data Set up Time	—	40	—	60	—	ns
t _{DH}	Data Hold Time	—	0	—	0	—	ns

TIMING WAVEFORMS

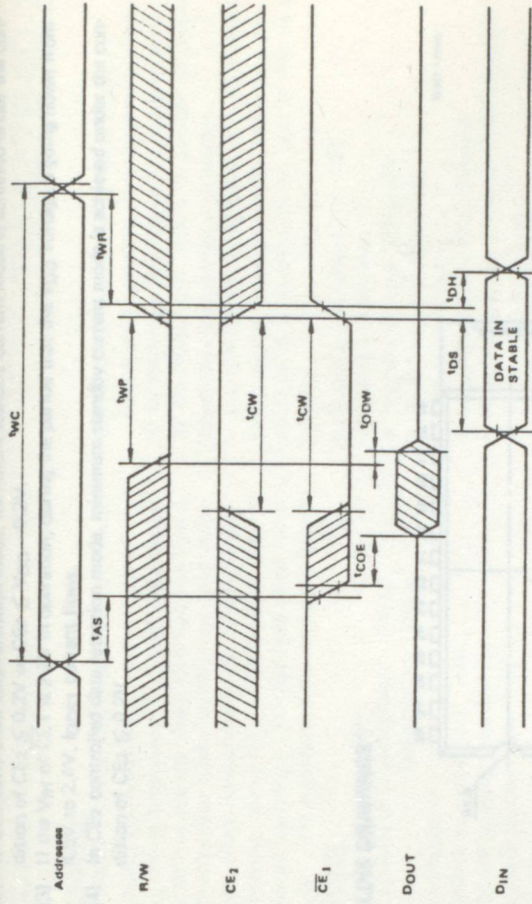
• READ CYCLE (1)



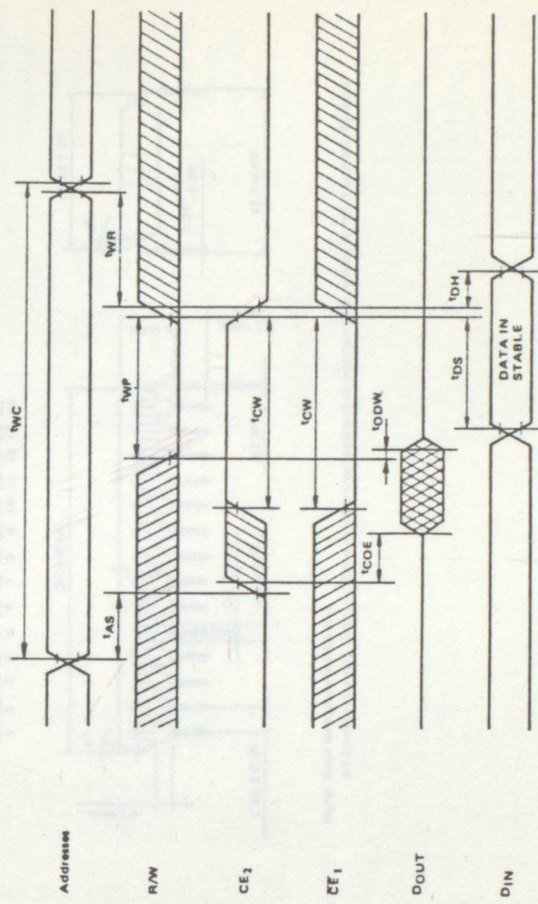
WRITE CYCLE 1 (4) (R/W Controlled Write)



WRITE CYCLE 2 (4) ($\overline{CE}_1$ Controlled Write)



WRITE CYCLE 3 (4) ($\overline{CE}_2$ Controlled Write)



NOTE:

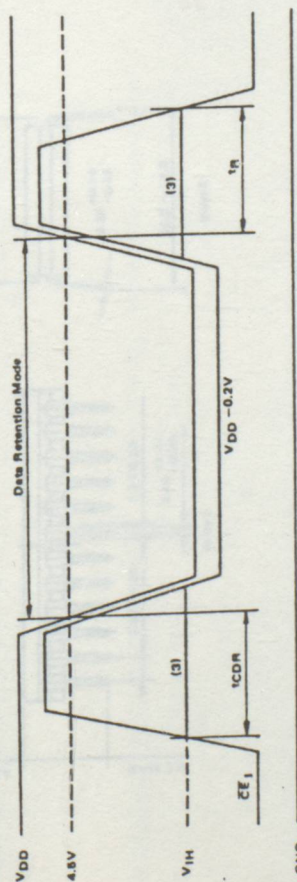
- (1) R/W is High for Read Cycle.
- (2) Assuming that $\overline{CE}_1$ Low transition of $\overline{CE}_2$ High transition occurs coincident with or after R/W Low transition, Outputs remain in a high impedance state.
- (3) Assuming that $\overline{CE}_1$ High transition or $\overline{CE}_2$ Low transition occurs coincident with or prior to R/W High transition, Outputs remain in a high impedance state.
- (4) Assuming that $\overline{OE}$ is High for Write Cycle, Outputs are in high impedance state during this period.

DATA RETENTION CHARACTERISTICS, ($T_a = 0 \sim 70^\circ\text{C}$)

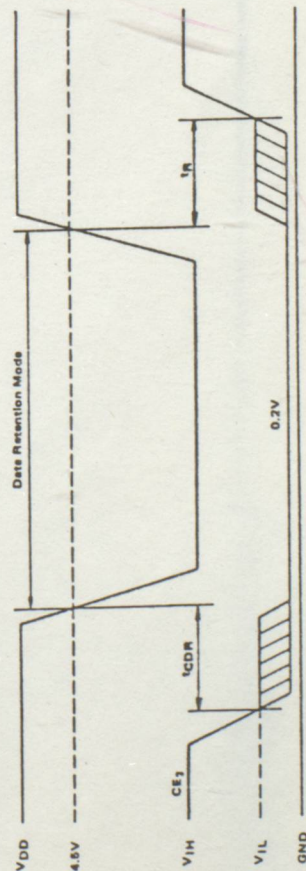
SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNIT
V_{DH}	Data Retention Supply Voltage	2.0	—	5.5	V
I_{DS2}	Stand by Supply Current	—	—	100	μA
I_{CDR}	Chip Deselection to Data Retention Mode	0	—	1.0	mA
t_R	Recovery Time	$t_{RC(1)}$	—	—	μs

Note (1): Read cycle time

• $\overline{CE}_1$ Controlled Data Retention Mode



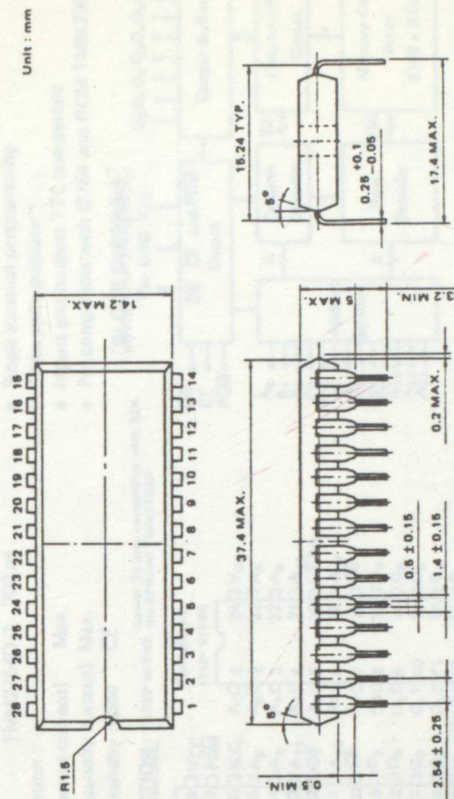
• $\overline{CE}_2$ Controlled Data Retention Mode



NOTE:

- (2) In $\overline{CE}_1$ controlled data retention mode, minimum standby current mode is achieved under the condition of $\overline{CE}_2 \leq 0.2\text{V}$ or $\overline{CE}_2 \leq V_{DD} - 0.2\text{V}$.
- (3) If the V_{IH} of $\overline{CE}_1$ is 2.2V in operation, during the period that the V_{DD} voltage is going down from 4.5V to 2.4V, I_{DDSI} current flows.
- (4) In $\overline{CE}_2$ controlled data retention mode, minimum standby current mode is achieved under the condition of $\overline{CE}_2 \leq 0.2\text{V}$.

OUTLINE DRAWINGS



Note: Each lead pitch is 2.54 mm.

All leads are located within 0.25mm of their true longitudinal position with respect to No. 1 and No. 28 leads.

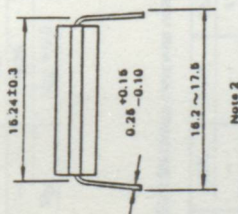
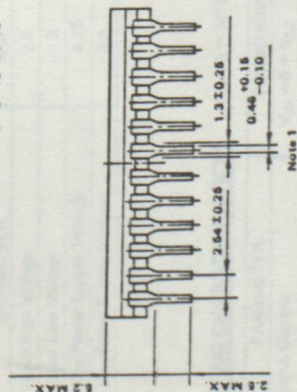
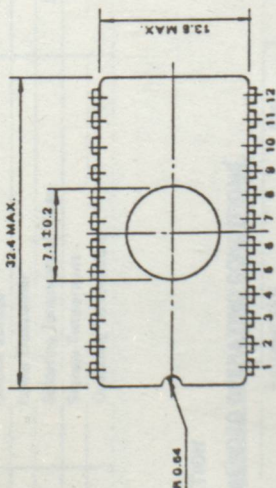
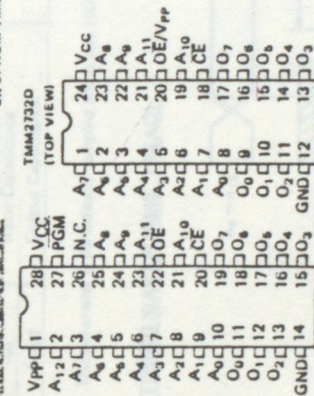
DESCRIPTION

The TMM2764D is a 8192 word x 8 bit ultraviolet light erasable and electrically programmable read only memory. For read operation, the TMM2764D's access time is 200 ns, and the TMM2764D operates from a single 5-volt power supply and has low power standby mode which reduces the power dissipation without increasing access time. The standby mode is achieved by applying a TTL-high level signal to the CE input. The maximum active current is 120mA

FEATURES

- Single 5-volt power supply
- Fast access time : TMM2764D 250 ns
- TMM2764D-2 200 ns
- Power dissipation :
120 mA (active current) Max.
35 mA (standby current) Max.
- Low power standby mode : CE

PIN CONNECTION (TOP VIEW)



- Notes: 1. Each lead pitch is 2.54 mm. All leads are located within 0.25 mm of their true longitudinal position with respect to No. 1 and No. 24 leads.
2. This value is measured at the end of leads.
3. All dimensions are in millimeters.

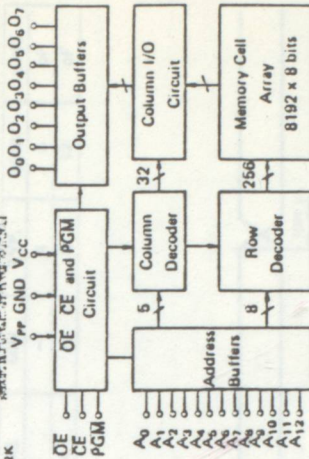
Note: Toshiba does not assume any responsibility for use of any circuitry described; no circuit patent licenses are implied, and Toshiba reserves the right, at any time without notice, to change said circuitry.
© Oct., 1981 Toshiba Corporation

and the maximum standby current is 35mA.
For program operation, the programming is achieved by applying a 50ms active TTL low program pulse to the PGM input, and it is possible to program sequentially individually, or at random.

The TMM2764D is fabricated with the N-channel silicon double layer gate MOS technology and is packaged in a standard 28 pin dual in line cerdip package.

- Output buffer control : OE
- Fully static operation
- Programs with one 50 ms pulse
- Single location programming
- Three state outputs
- Inputs and outputs TTL compatible
- Pin compatible with i2764 and ROM TMM2364P

BLOCK DIAGRAM



MODE SELECTION

Pin	PGM	CE	OE	Vpp	Vcc	O ₆ ~ O ₇	Power
Mode	(27)	(20)	(22)	(1)	(11~13, 15~19)		
Read	H	L	L	5V	5V	Data Out	Active
Output Disable	*	*	H	5V	5V	High Impedance	Standby
Standby	*	H	*	5V	5V	High Impedance	Standby
Program	L	L	*	5V	5V	Data in	Active
Program Inhibit	*	H	*	21V	5V	High Impedance	Active
Program Verify	H	L	L	5V	5V	Data Out	

Note: *: H or L

($T_a = 0 \sim 70^\circ\text{C}$, $V_{CC} = 5V \pm 5\%$, $V_{PP} = 2.0V \sim V_{CC} + 0.6V$, Unless otherwise noted)

SYMBOL	PARAMETER	CONDITIONS	TMM2764D-2		TMM2764D		UNIT
t_{ACC}	Address Access Time	$\overline{CE} = \overline{OE} = V_{IL}$, $\overline{PGM} = V_{IH}$	MIN.	MAX.	MIN.	MAX.	
t_{CE}	$\overline{CE}$ to Output Valid	$\overline{OE} = V_{IL}$, $\overline{PGM} = V_{IH}$	—	200	—	250	ns
t_{OE}	$\overline{OE}$ to Output Valid	$\overline{CE} = V_{IL}$, $\overline{PGM} = V_{IH}$	—	200	—	250	ns
t_{PGM}	$\overline{PGM}$ to Output Valid	$\overline{OE} = V_{IL}$, $\overline{CE} = V_{IL}$	—	70	—	100	ns
t_{DF1}	$\overline{CE}$ to Output in High-Z	$\overline{OE} = V_{IL}$, $\overline{PGM} = V_{IH}$	0	60	0	90	ns
t_{DF2}	$\overline{OE}$ to Output in High-Z	$\overline{CE} = V_{IL}$, $\overline{PGM} = V_{IH}$	0	60	0	90	ns
t_{DF3}	$\overline{PGM}$ to Output in High-Z	$\overline{OE} = V_{IL}$, $\overline{CE} = V_{IL}$	0	60	0	90	ns
t_{OH}	Output Data Hold Time	$\overline{CE} = \overline{OE} = V_{IL}$, $\overline{PGM} = V_{IH}$	0	—	—	—	ns

A.C. Test Conditions

- Output Load : 1 TTL Gate and $C_L = 100\text{pF}$
- Input Pulse Rise and Fall Times : 10ns Max.
- Input Pulse Levels : 0.8V to 2.2V
- Timing Measurement Reference Level : Inputs 1V and 2V, Outputs 0.8V and 2.0V

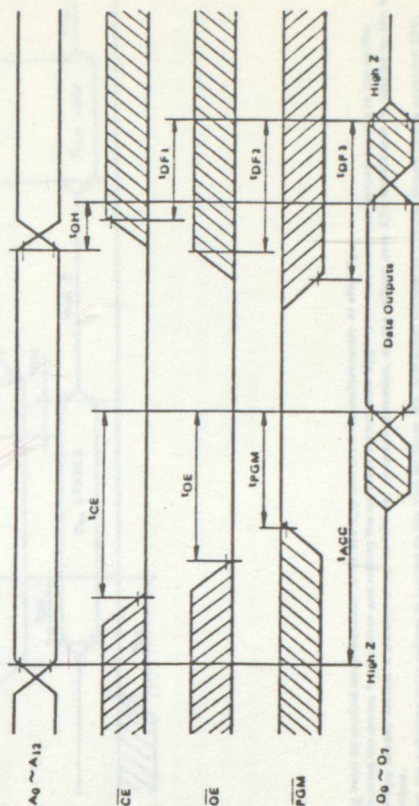
• ($T_a = 25^\circ\text{C}$, $f = 1\text{MHz}$)

CAPACITANCE

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
C_{IN}	Input Capacitance	$V_{IH} = 0V$	—	4	6	pF
C_{OUT}	Output Capacitance	$V_{OUT} = 0V$	—	8	12	pF

• This parameter is periodically sampled and is not 100% tested.

TIMING WAVEFORMS (READ)



SYMBOL	ITEM	RATING	UNIT
V_{CC}	V_{CC} Power Supply Voltage	$-0.6 \sim 7.0$	V
V_{PP}	Program Supply Voltage	$-0.6 \sim 22.0$	V
V_{IH}	Input Voltage	$-0.6 \sim 7.0$	V
V_{OUT}	Output Voltage	$-0.6 \sim 7.0$	V
P_D	Power Dissipation	1.5	W
T_{SOLDER}	Soldering Temperature - Time	260 - 10	$^\circ\text{C} \cdot \text{sec}$
$T_{STRG.}$	Storage Temperature	$-65 \sim 125$	$^\circ\text{C}$
$T_{OPR.}$	Operating Temperature	$0 \sim 70$	$^\circ\text{C}$

READ OPERATION

D.C. RECOMMENDED OPERATING CONDITIONS

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNIT
V_{IH}	Input High Voltage	2.0	—	$V_{CC} + 1.0$	V
V_{IL}	Input Low Voltage	-0.3	—	0.8	V
V_{CC}	V_{CC} Power Supply Voltage	4.75	—	5.25	V
V_{PP}	V_{PP} Power Supply Voltage	2.0	V_{CC}	$V_{CC} + 0.6$	V

D.C. and OPERATING CHARACTERISTICS

($T_a = 0 \sim 70^\circ\text{C}$, $V_{CC} = 5V \pm 5\%$ Unless otherwise noted)

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I_{LI}	Input Current	$V_{IH} = 0 \sim V_{CC}$	—	—	± 10	μA
I_{CCI}	Supply Current (Standby)	$\overline{CE} = V_{IH}$	—	—	35	mA
I_{CCS}	Supply Current (Active)	$\overline{CE} = V_{IL}$	—	—	120	mA
V_{OH}	Output High Voltage	$I_{OH} = -400\mu\text{A}$	2.4	—	—	V
V_{OL}	Output Low Voltage	$I_{OL} = 2.1\text{mA}$	—	—	0.4	V
I_{PP1}	V_{PP} Current	$V_{PP} = 0 \sim V_{CC} + 0.6$	—	—	± 10	μA
I_{LO}	Output Leakage Current	$V_{OUT} = 0.4 \sim V_{CC}$	—	—	± 10	μA

D.C. RECOMMENDED OPERATING CONDITIONS

SYMBOL	PARAMETER	MIN.	TYP.	MAX.	UNIT
V_{IH}	Input High Voltage	2.0	—	$V_{CC} + 1.0$	V
V_{IL}	Input Low Voltage	-0.3	—	0.8	V
V_{CC}	V _{CC} Power Supply Voltage	4.75	5.0	5.25	V
V_{PP}	V _{PP} Power Supply Voltage	20.5	21.0	21.5	V

($T_A = 25 \pm 5^\circ\text{C}$, $V_{CC} = 5V \pm 5\%$, $V_{PP} = 21V \pm 0.5V$)

D.C. PROGRAMMING CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I_{II}	Input Current	$V_{IN} = 0 \sim V_{CC}$	—	—	± 10	μA
V_{OH}	Output High Voltage	$I_{OH} = -400 \mu\text{A}$	2.4	—	—	V
V_{OL}	Output Low Voltage	$I_{OL} = 2.1\text{mA}$	—	—	0.4	V
I_{CC}	V _{CC} Supply Current	—	—	—	120	mA
I_{PP}	V _{PP} Supply Current	$V_{PP} = 21.5V$	—	—	30	mA

($T_A = 25 \pm 5^\circ\text{C}$, $V_{CC} = 5V \pm 5\%$, $V_{PP} = 21V \pm 0.5V$)

A.C. PROGRAMMING CHARACTERISTICS

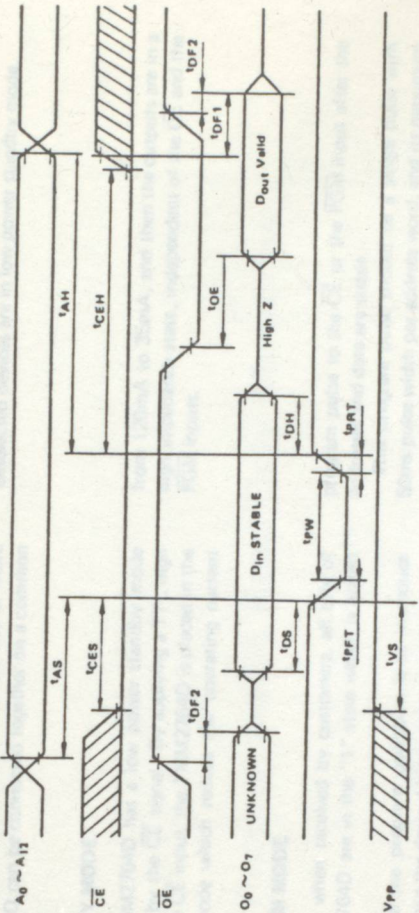
SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
t_{AS}	Address Setup Time	—	2	—	—	μs
t_{AH}	Address Hold Time	—	2	—	—	μs
t_{CES}	CE Setup Time	—	2	—	—	μs
t_{CEH}	CE Hold Time	—	2	—	—	μs
t_{DS}	Data Setup Time	—	2	—	—	μs
t_{DH}	Data Hold Time	—	2	—	—	μs
t_{PS}	PGM Setup Time	—	2	—	—	μs
t_{PH}	PGM Hold Time	—	2	—	—	μs
t_{OES}	OE Setup Time	—	2	—	—	μs
t_{VS}	V _{PP} Setup Time	—	2	—	—	μs
t_{PW}	Program Pulse Width	$\text{PGM} = \text{CE} = V_{IL}$	45	50	55	ms
t_{CP}	Program Recovery Time	—	0	—	—	ns
t_{PRT}	Program Pulse Rise Time	—	5	—	—	ns
t_{PFT}	Program Pulse Fall Time	—	5	—	—	ns
t_{CE}	CE to Output Valid	—	—	—	250	ns
t_{OE}	OE to Output Valid	—	—	—	100	ns
t_{DF1}	CE to Output in High Z	$\text{OE} = V_{IL}$	—	—	90	ns
t_{DF2}	OE to Output in High Z	$\text{CE} = V_{IL}$	—	—	90	ns

A.C. Test Conditions

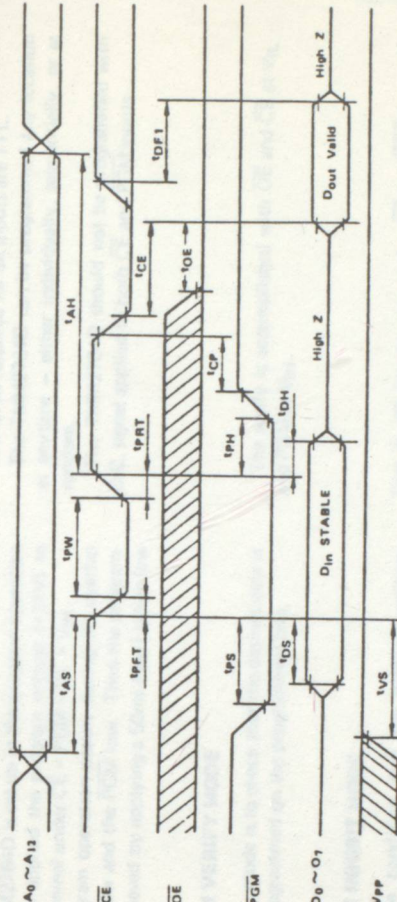
- Output Load : 1TTL Gate and C_L (100 pF)
- Input Pulse Rise and Fall Times : 10ns Max.
- Input Pulse Levels : 0.8 ~ 2.2V
- Timing Measurement Reference Level : Input 1V and 2V ; Output 0.8V and 2.0V

TIMING WAVEFORMS (PROGRAM)

PROGRAM OPERATION 1. ($V_{PP} = 21V \pm 0.5V$)



PROGRAM OPERATION 2. ($V_{PP} = 21V \pm 0.5V$)



- Note: 1. V_{CC} must be applied simultaneously or before V_{PP} and cut off simultaneously or after V_{PP}.
 2. Removing the device from socket and setting the device in socket with V_{PP} = 21V may cause permanent damage to the device.
 3. The V_{PP} supply voltage is permitted up to 22V for program operation, as the voltage over 22V should not be applied to the V_{PP} terminal.
 When the switching pulse voltage is applied to the V_{PP} terminal, the over-shoot voltage of its pulse should not be exceeded 22V.

ERASURE CHARACTERISTICS

The TMM2764D's erasure is achieved by applying shortwave ultraviolet light which has a wavelength of 2537Å (Angstroms) to the chip through the transparent window. Then integrated dose (Ultraviolet light intensity $[W/cm^2] \times$ exposure time $[sec.]$) for erasure should be a minimum of 15 $[W \cdot sec/cm^2]$.

When the Toshiba sterilizing lamp GL-15 is used and the device is exposed at a distance of 1 cm from the lamp surface, the erasure will be achieved within 60 minutes. And using commercial lamps whose ultraviolet light intensity is a 12000 $[W/cm^2]$ will

reduce the exposure time to about 20 minutes. (In this case, the integrated dose is 12000 $[W/cm^2] \times [20 \times 60] [sec] \approx 15 [W \cdot sec/cm^2]$.)

The TMM2764D's erasure begins to occur when exposed to light with wavelength shorter than 4000 Å. The sunlight and the fluorescent lamps will include 3000 ~ 4000 Å wavelength components. Therefore when used under such lighting for extended periods of time, the opaque seals - Toshiba EPROM Protect Seal AC901 - are available.

OPERATION INFORMATION

The TMM2764D's six operation modes are listed in the following table. Mode selection can be achieved by applying TTL level signal to all inputs. In the read

operation mode, a single 5V power supply is required and the levels required for all inputs are TTL.

	PGM (27)	$\overline{CE}$ (20)	$\overline{OE}$ (22)	V_{PP} (1)	V_{CC} (28)	$O_0 \sim O_7$ (11 ~ 13, 15 ~ 19)	Power
READ OPERATION ($T_A = 0 \sim 70^\circ C$)	Read	H	L			Data Out	Active
	Output Disable	*	H	5V		High Impedance	Active
	Standby	*	H			High Impedance	Standby
PROGRAM OPERATION ($T_A = 25 \pm 5^\circ C$)	Program	L	*			Data In	Active
	Program Inhibit	*	H	21V		High Impedance	Active
	Program Verify	H	L			High Impedance	Active
						Data Out	Active

Note: H: V_{IH} , L: V_{IL} , *: V_{IH} or V_{IL}

READ MODE

The TMM2764D has three control functions. The chip enable ($\overline{CE}$) controls the operation power and should be used for device selection.

The output enable ($\overline{OE}$) and the program control (PGM) control the output buffers, independent of device selection.

Assuming that $\overline{CE} = \overline{OE} = V_{IL}$ and $\overline{PGM} = V_{IH}$, the output data is valid at the outputs after address access time from stabilizing of all addresses.

The $\overline{CE}$ to output valid (t_{CE}) is equal to the address access time (t_{ACC}).

Assuming that $\overline{CE} = V_{IL}$, $\overline{PGM} = V_{IH}$ and all addresses are valid, the output data is valid at the outputs after t_{OE} from the falling edge of $\overline{OE}$.

And assuming that $\overline{CE} = \overline{OE} = V_{IL}$ and all addresses are valid, the output data is valid at the outputs after t_{PGM} from the rising edge of PGM.

OUTPUT DESELECT MODE

Assuming that $\overline{CE} = V_{IH}$ or $\overline{OE} = V_{IH}$, the outputs will be in a high impedance state. So two or more TMM2764D can be connected together on a common

STANDBY MODE

The TMM2764D has a low power standby mode controlled by the $\overline{CE}$ signal. By applying a TTL high level to the $\overline{CE}$ input, the TMM2764D is placed in the standby mode which reduce the operating current

PROGRAM MODE

Initially, when received by customers, all bits of the TMM2764D are in the "1" state which is erased state.

Therefore the program operation is to introduce "0s" data into the desired bit locations by electrically programming.

The TMM2764D is set up in the program operation mode when applied the program voltage (+21V) to the V_{PP} terminal under $\overline{CE} = \overline{PGM} = \overline{OE} = V_{IH}$.

The program operation occurs during the overlap of the $\overline{CE}$ low and the PGM low. Then the programming is achieved by applying a 50ms (tpw) active low

PROGRAM VERIFY MODE

The verify mode is to check that the desired data is correctly programmed on the programmed bits.

The verify is accomplished with $\overline{OE}$ and $\overline{CE}$ at V_{IL} and PGM at V_{IH} .

program pulse to the $\overline{CE}$ or the $\overline{PGM}$ input after the addresses and data are stable.

This program pulse should be a single pulse with 50ms pulse width per address word, and its maximum value is 55ms.

The levels required for all inputs are TTL.

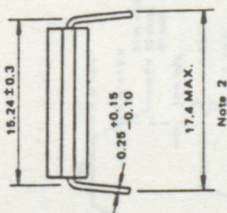
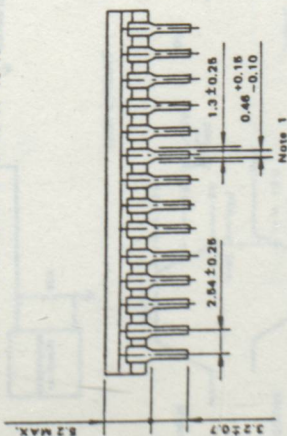
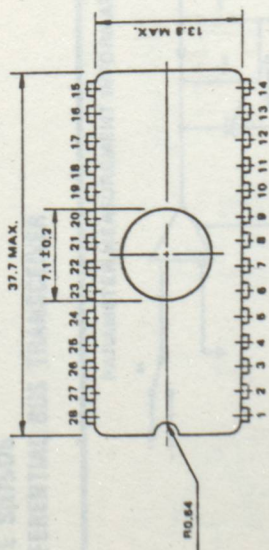
The TMM2764D can be programmed any location at anytime - either individually, sequentially, or at random.

The TMM2764D should not be programmed with D.C. signal applied to both $\overline{CE}$ and PGM inputs.

PROGRAM INHIBIT MODE

Under the condition that the program voltage (+21V) is applied to V_{PP} terminal, a high level $\overline{CE}$ or PGM input inhibits the TMM2764D from being programmed. Programming of two or more TMM2764Ds in parallel with different data is easily accomplished.

That is, all inputs except for $\overline{CE}$ or $\overline{PGM}$ may be commonly connected, and a TTL low level program pulse is applied to the $\overline{CE}$ and $\overline{PGM}$ of the desired device only and TTL high level signal is applied to the other devices.

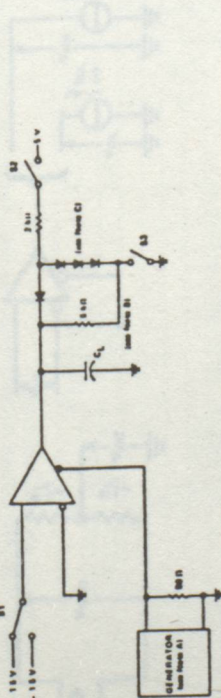


- Note: 1. Each lead pitch is 2.54mm. All leads are located within 0.25mm of their true longitudinal position with respect No. 1 and No. 28 leads.
2. This value is measured at the end of leads.
3. All dimensions are in millimeters.

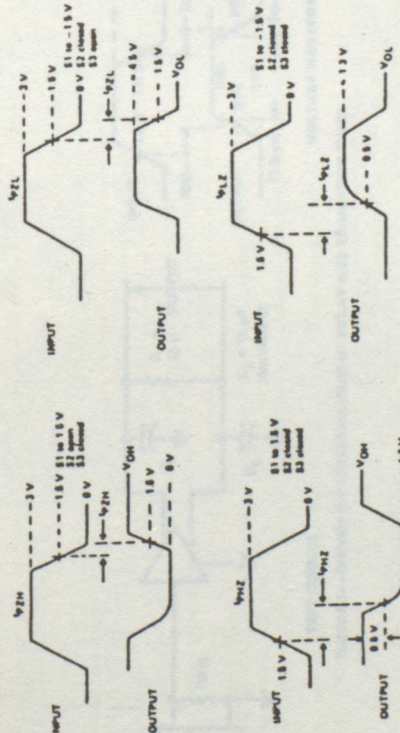
Note: Toshiba does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied, and Toshiba reserves the right, at any time without notice, to change said circuitry.
©Nov., 1981 Toshiba Corporation

Mask Programmable Read Only Memories

PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT

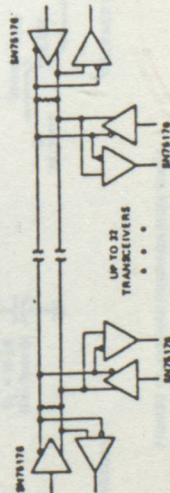


VOLTAGE WAVEFORMS

NOTES A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, duty cycle = 50%, $t_r = t_f = 6$ ns.
B. C_L includes probe and stray capacitance.
C. All diodes are 1N916 or equivalent.

FIGURE 16—RECEIVER ENABLE AND DISABLE TIMES

TYPICAL APPLICATION



NOTE: The line length should be terminated at both ends in its characteristic impedance. Stub lengths off the mainline should be kept as short as possible.

FIGURE 17

INTERFACE
CIRCUITS

- Meets EIA Standard RS-422A and CCITT Recommendations V.11 and X.27
- Meets EIA Subcommittee TR30.1 Draft Standard PN1360 (as of April 1980)
- Designed for Multipoint Transmission on Long Bus Lines in Noisy Environments
- 3-State Outputs
- Bus Voltage Range ... -7 V to 12 V
- Positive and Negative Current Limiting
- Driver Output Capability ... 60 mA Max
- Driver Thermal Shutdown Protection
- Receiver Input Impedance ... 12 k Ω Min
- Receiver Input Sensitivity ... ± 200 mV
- Receiver Input Hysteresis ... 50 mV Typ
- Operates from Single 5-Volt Supply
- Low Power Requirements

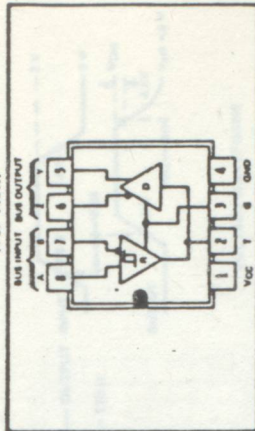
description

The SN75177 and SN75178 differential bus repeaters are monolithic integrated devices each designed for one-way data communication on multipoint bus transmission lines. These devices are designed for balanced transmission bus line applications and meet EIA Standard RS-422A, EIA Subcommittee TR30.1 draft Standard PN1360, and CCITT Recommendations V.11 and X.27. Each device is designed to improve the performance of the data communication over long bus lines. The SN75177 and SN75178 are identical except for the enable inputs, which are complementary, that is, on the SN75177 it is active-high and on the SN75178 it is active-low. These complementary enables allow the devices to be used in pairs for bidirectional communication.

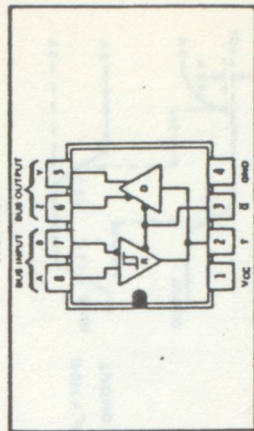
The SN75177 and SN75178 feature positive- and negative-current limiting and three-state outputs for the receiver and driver. The receiver features high input impedance, input hysteresis for increased noise immunity, and input sensitivity of ± 200 millivolts over a common-mode input voltage range of -12 volts to 12 volts. The driver features thermal shutdown for protection from line fault conditions. Thermal shutdown is designed to occur at a junction temperature of approximately 150° C. The driver is designed to drive current loads up to 60 milliamperes maximum.

The SN75177 and SN75178 are designed for optimum performance when used on transmission buses employing the SN75172 and SN75174 differential line drivers, SN75173 and SN75175 differential line receivers, or SN75178 differential bus transceiver.

SN75177 ... JG or P
DUAL IN-LINE PACKAGE
(TOP VIEW)



SN75178 ... JG or P
DUAL IN-LINE PACKAGE
(TOP VIEW)



SN75177 FUNCTION TABLE

DIFFERENTIAL INPUTS A-B	ENABLE	OUTPUTS			
		T	Y	Z	Z
$V_{ID} > 0.2$ V	H	H	H	L	L
-0.2 V $< V_{ID} < 0.2$ V	H	$\uparrow$	$\uparrow$	$\uparrow$	$\uparrow$
$V_{ID} < -0.2$ V	H	L	L	H	H
X	L	Z	Z	Z	Z

SN75178 FUNCTION TABLE

DIFFERENTIAL INPUTS A-B	ENABLE	OUTPUTS			
		T	Y	Z	Z
$V_{ID} > 0.2$ V	L	H	H	L	L
-0.2 V $< V_{ID} < 0.2$ V	L	$\uparrow$	$\uparrow$	$\uparrow$	$\uparrow$
$V_{ID} < -0.2$ V	L	L	L	H	H
X	H	Z	Z	Z	Z

H = high level, L = low level, $\uparrow$ = indeterminate.
X = irrelevant, Z = high impedance (off)

temperature of approximately 150° C. The driver is designed to

PARAMETER MEASUREMENT INFORMATION

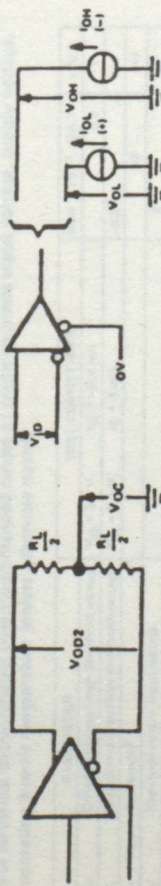
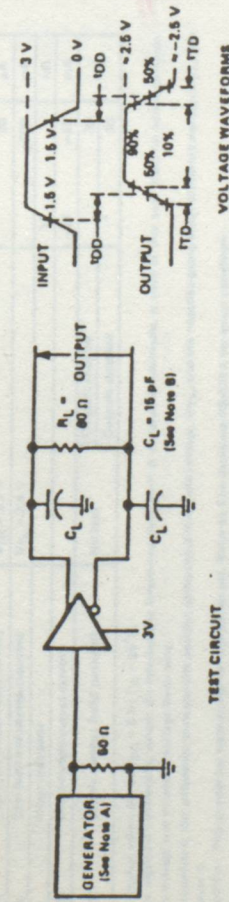


FIGURE 9—DRIVER VOD AND VOC

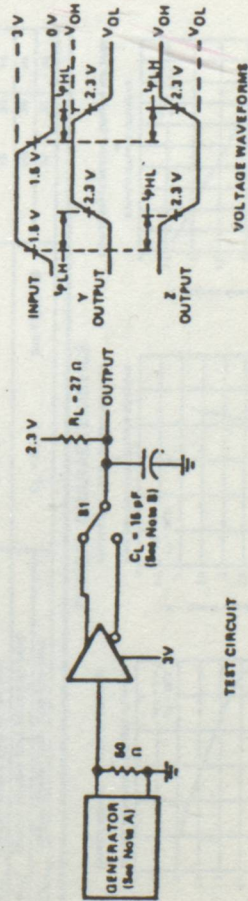
FIGURE 10—RECEIVER VOH AND VOL



TEST CIRCUIT

FIGURE 11—DRIVER DIFFERENTIAL OUTPUT DELAY AND TRANSITION TIMES

VOLTAGE WAVEFORMS

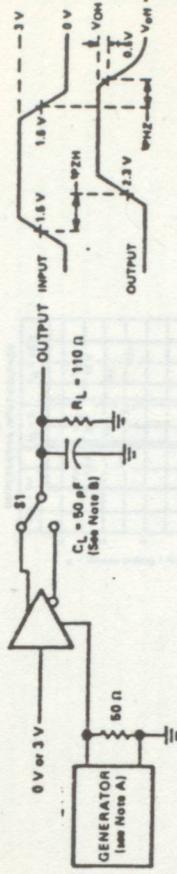


TEST CIRCUIT

FIGURE 12—DRIVER PROPAGATION TIMES

NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, 50% duty cycle, $t_r \leq 8$ ns, $Z_{out} = 80 \Omega$.
B. C_L includes probe and jig capacitance.

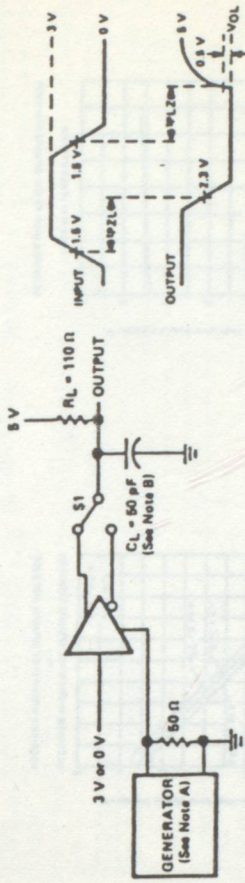
PARAMETER MEASUREMENT INFORMATION



TEST CIRCUIT

FIGURE 13—DRIVER ENABLE AND DISABLE TIMES

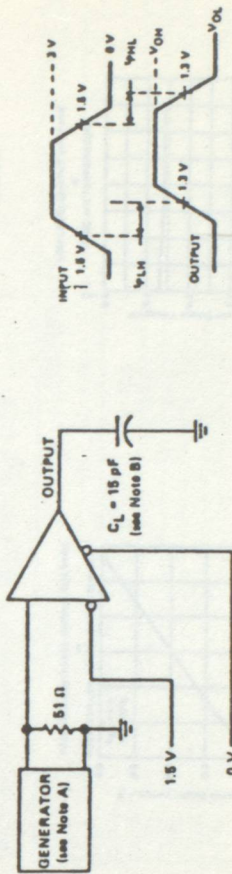
VOLTAGE WAVEFORMS



TEST CIRCUIT

FIGURE 14—DRIVER ENABLE AND DISABLE TIMES

VOLTAGE WAVEFORMS



TEST CIRCUIT

FIGURE 15—RECEIVER PROPAGATION DELAY TIMES

VOLTAGE WAVEFORMS

NOTES: A. The input pulse is supplied by a generator having the following characteristics: PRR = 1 MHz, 50% duty cycle, $t_r \leq 8$ ns, $t_f \leq 8$ ns, $Z_{out} = 80 \Omega$.
B. C_L includes probe and jig capacitance.

RECEIVER SECTION

receiver electrical characteristics over recommended ranges of common-mode input voltage, supply voltage, and operating free-air temperature (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP ¹	MAX	UNIT
V_{TH}	Differential-input high-threshold voltage			0.2	V
V_{TL}	Differential-input low-threshold voltage	-0.2†			V
$V_{T+} - V_{T-}$	Hysteresis‡		50		mV
V_{IH}	High-level enable input voltage			0.8	V
V_{IL}	Low-level enable input voltage			-1.5	V
V_{OH}	Enable-input clamp voltage				V
V_{OL}	High-level output voltage		2.7		V
	Low-level output voltage		0.45		V
	See Figure 10		0.5		V
I_{OZ}	High-impedance-state output current		±20		µA
I_I	Line input current			1	mA
	Other input = 0 V, $V_I = 1.2$ V $V_I = -7$ V			-0.8	mA
I_{IH}	High-level enable input current			20	µA
I_{IL}	Low-level enable input current			-100	µA
r_i	Input resistance			12	kΩ
I_{OS}	Short-circuit output current			-85	mA
I_{CC}	Supply current (total package)			35	mA
	No load			30	mA
	Outputs enabled				
	Outputs disabled				

† All typical values are at $V_{CC} = 5$ V, $T_A = 25^\circ\text{C}$.

‡ The algebraic convention, where the less-positive (more-negative) limit is designated minimum, is used in this data sheet for common-mode input voltage and threshold voltage levels only.

§ Hysteresis is the difference between the positive-going input threshold voltage, V_{T+} , and the negative-going input threshold voltage, V_{T-} . See Figure 4.

NOTE 4: This applies for both power on and power off. Refer to EIA Standard RS-422A for exact conditions.

receiver switching characteristics, $V_{CC} = 5$ V, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PLH}	Propagation delay time, low-to-high-level output		26	35	ns
t_{PHL}	Propagation delay time, high-to-low-level output		27	35	ns
t_{PZH}	Output enable time to high level		13	30	ns
t_{PZL}	Output enable time to low level		19	30	ns
t_{PHZ}	Output disable time from high level		26	35	ns
t_{PLZ}	Output disable time from low level		27	35	ns

TYPICAL CHARACTERISTICS

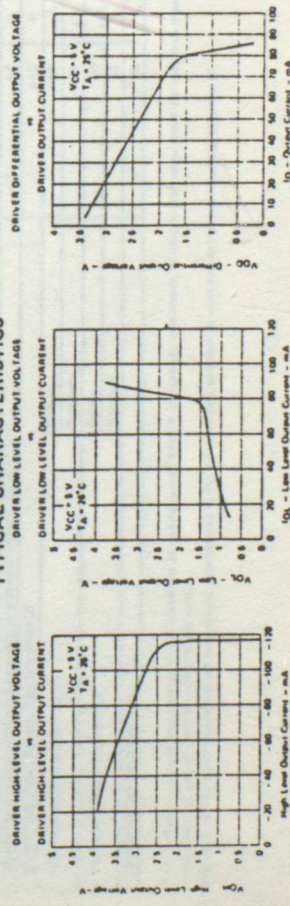


FIGURE 1 DRIVER HIGH-LEVEL OUTPUT VOLTAGE

DRIVER HIGH-LEVEL OUTPUT VOLTAGE

DRIVER LOW-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OL} - Low-Level Output Voltage - V

I_{OL} - Low-Level Output Current - mA

FIGURE 2

DRIVER LOW-LEVEL OUTPUT VOLTAGE

DRIVER DIFFERENTIAL OUTPUT VOLTAGE

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OD} - Differential Output Voltage - V

I_{OD} - Output Current - mA

FIGURE 3

DRIVER DIFFERENTIAL OUTPUT VOLTAGE

DRIVER LOW-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OL} - Low-Level Output Voltage - V

I_{OL} - Low-Level Output Current - mA

FIGURE 4

DRIVER LOW-LEVEL OUTPUT VOLTAGE

DRIVER HIGH-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OH} - High-Level Output Voltage - V

I_{OH} - High-Level Output Current - mA

TYPICAL CHARACTERISTICS

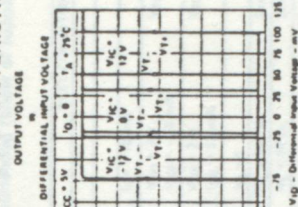


FIGURE 4

DIFFERENTIAL INPUT VOLTAGE

OUTPUT VOLTAGE

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OD} - Output Voltage - V

V_{ID} - Differential Input Voltage - mV

FIGURE 5

RECEIVER HIGH-LEVEL OUTPUT VOLTAGE

RECEIVER LOW-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OH} - High-Level Output Voltage - V

I_{OL} - Low-Level Output Current - mA

FIGURE 6

RECEIVER HIGH-LEVEL OUTPUT VOLTAGE

RECEIVER LOW-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OH} - High-Level Output Voltage - V

I_{OL} - Low-Level Output Current - mA

FIGURE 7

RECEIVER LOW-LEVEL OUTPUT VOLTAGE

RECEIVER HIGH-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OL} - Low-Level Output Voltage - V

I_{OH} - High-Level Output Current - mA

FIGURE 8

RECEIVER LOW-LEVEL OUTPUT VOLTAGE

RECEIVER HIGH-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OL} - Low-Level Output Voltage - V

I_{OH} - High-Level Output Current - mA

FIGURE 9

RECEIVER HIGH-LEVEL OUTPUT VOLTAGE

RECEIVER LOW-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OH} - High-Level Output Voltage - V

I_{OL} - Low-Level Output Current - mA

FIGURE 10

RECEIVER LOW-LEVEL OUTPUT VOLTAGE

RECEIVER HIGH-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OL} - Low-Level Output Voltage - V

I_{OH} - High-Level Output Current - mA

FIGURE 11

RECEIVER HIGH-LEVEL OUTPUT VOLTAGE

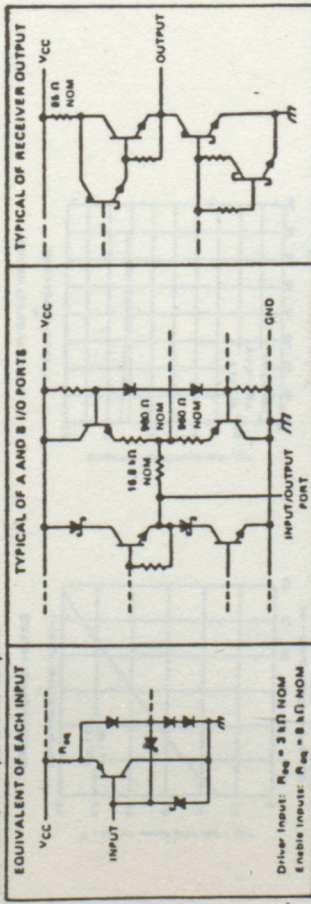
RECEIVER LOW-LEVEL OUTPUT CURRENT

$V_{CC} = 5$ V
 $T_A = 25^\circ\text{C}$

V_{OH} - High-Level Output Voltage - V

I_{OL} - Low-Level Output Current - mA

Schematics of inputs and outputs



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1)	7 V	
Voltage at any bus terminal	-10 V to 15 V	
Enable input voltage	8.5 V	
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 2): JG Package	825 mW	
	P Package	1000 mW
Operating free-air temperature range	0°C to 70°C	
Storage temperature range	-85°C to 150°C	
Lead temperature 1/16 inch (1.6 mm) from case for 80 seconds: JG Package	300°C	
Lead temperature 1/16 inch (1.6 mm) from case for 10 seconds: P Package	280°C	

NOTES: 1. All voltage values, except differential input/output bus voltage, are with respect to network ground terminal.
2. For operation above 25°C free-air temperature, derate the JG package to 825 mW at 70°C at the rate of 8.6 mW/°C and the P package to 1000 mW at 70°C at the rate of 8.6 mW/°C. In the JG package, SN7576 chips are glass-mounted.

recommended operating conditions

	MIN	NOM	MAX	UNIT
Supply voltage, V_{CC}	4.75	5	8.75	V
Voltage at any bus terminal (separately or common mode), V_I or V_O	-7 ¹	12		V
Differential input voltage, V_{ID} (see Note 3)		±12		V
High-level output current, I_{OH}		-60		mA
Low-level output current, I_{OL}		-400		μA
Operating free air temperature, T_A		60		mA
		18		°C

*The algebraic convention, where the less positive (more negative) limit is designated minimum, is used in this data sheet for common mode input voltage and threshold voltage level only.

NOTE 3: Differential input/output bus voltage is measured at the noninverting terminal A with respect to the inverting terminal B.

DRIVER SECTION

driver electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP [†]	MAX	UNIT
V_{IH} High-level input voltage		2			V
V_{IL} Low-level input voltage				0.8	V
V_{IK} Input clamp voltage	$I_I = -18$ mA			-1.5	V
V_{OH} High-level output voltage	$V_{IH} = 2$ V, $I_{OH} = -33$ mA		3.7		V
V_{OL} Low-level output voltage	$V_{IL} = 0.8$ V, $I_{OL} = 33$ mA		1.1		V
$I_{OD1}^†$ Differential output voltage	$I_Q = 0$			$2V_{OD2}$	V
$I_{OD2}^†$ Differential output voltage	$R_L = 100 \Omega$, $R_L = 54 \Omega$, See Figure 9	2	2.7		V
ΔV_{OD1} Change in magnitude of differential output voltage [‡]					V
ΔV_{OD2} Change in magnitude of common-mode output voltage [‡]					V
I_O Output current	Output disabled, See Note 4 $V_I = 2.4$ V $V_I = 0.4$ V $V_O = -7$ V [*] $V_O = V_{CC}$ $V_O = 12$ V			10.2	mA
I_{IH} High-level input current				3	μA
I_{IL} Low-level input current				10.2	μA
I_{OS} Short-circuit output current				180	mA
I_{CC} Supply current (total package)	No load Outputs enabled Outputs disabled			35	mA

[†]All typical values are at $V_{CC} = 5$ V and $T_A = 25^\circ\text{C}$.

[‡] ΔV_{OD1} and ΔV_{OD2} are the changes in magnitude of V_{OD} and V_{OC} , respectively, that occur when the input is changed from a high level to a low level.

^{*}In EIA Standard RS-422A, V_{OC} which is the average of the two output voltages with respect to ground, is called output offset voltage, V_{OS} . NOTE 4: This applies for both power on and power off. Refer to EIA Standard RS-422A for exact conditions.

driver switching characteristics, $V_{CC} = 5$ V, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{DD} Differential output delay time	$R_L = 80 \Omega$, See Figure 11		35	80	ns
t_{TD} Differential output transition time			50	75	ns
t_{PLH} Propagation delay time, low-to-high-level output	$R_L = 27 \Omega$, See Figure 12		18	25	ns
t_{PHL} Propagation delay time, high-to-low-level output			44	65	ns
t_{ZHL} Output enable time to high level	$R_L = 110 \Omega$, See Figure 13		60	80	ns
t_{ZLH} Output enable time to low level	$R_L = 110 \Omega$, See Figure 13		30	45	ns
t_{PHZ} Output disable time from high level	$R_L = 110 \Omega$, See Figure 14		81	78	ns
t_{PLZ} Output disable time from low level	$R_L = 110 \Omega$, See Figure 14		18	30	ns

TYPICAL CHARACTERISTICS

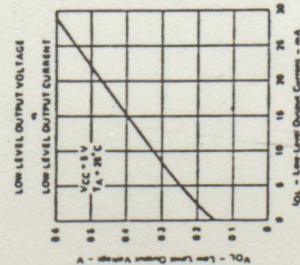


FIGURE 7

OUTPUT VOLTAGE
ENABLE VOLTAGE

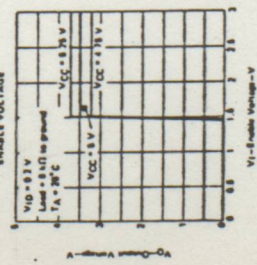


FIGURE 8

OUTPUT VOLTAGE
ENABLE VOLTAGE

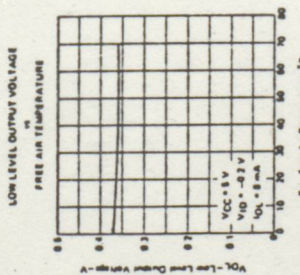


FIGURE 9

OUTPUT VOLTAGE
ENABLE VOLTAGE

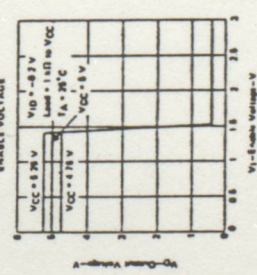


FIGURE 10

OUTPUT VOLTAGE
ENABLE VOLTAGE

TYPICAL APPLICATION

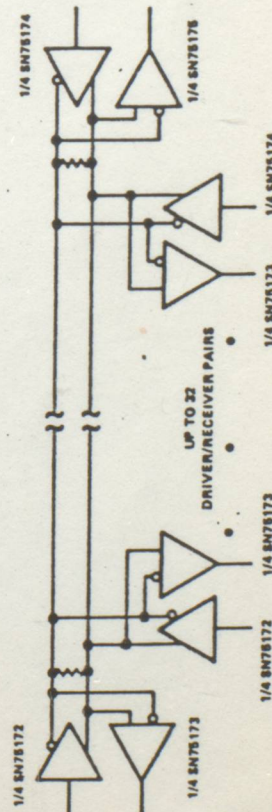
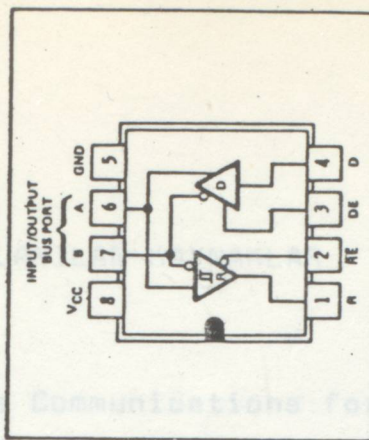


FIGURE 11

NOTE: The line should be terminated at both ends in its characteristic impedance. Stub lengths off the main line should be kept as short as possible.

INTERFACE
CIRCUITS

JD OR P
DUAL-IN-LINE PACKAGE
(TOP VIEW)



FUNCTION TABLE (DRIVER)

INPUT	ENABLE	OUTPUTS
D	DE	A B
H	H	H L
L	H	L H
X	L	Z Z

FUNCTION TABLE (RECEIVER)

DIFFERENTIAL INPUTS A - B	ENABLE RE	OUTPUT R
$V_{ID} > 0.3V$	L	H
$-0.2V < V_{ID} < 0.3V$	L	Z
$V_{ID} < -0.2V$	H	L

H = high level, L = low level, Z = indeterminate,
X = irrelevant, Z = high impedance (all)

- Bidirectional Transceiver
- Meets EIA Standard RS-422A and CCITT Recommendations V.11 and X.27
- Meets EIA Subcommittee TR30.1 Draft Standard PN1360 (as of April 1980)
- Designed for Multipoint Transmission on Long Bus Lines in Noisy Environments
- 3-State Driver and Receiver Outputs
- Individual Driver and Receiver Enables
- Wide Positive and Negative Input/Output Bus Voltage Ranges
- Driver Output Capability $\dots \pm 60$ mA Max
- Thermal Shutdown Protection
- Driver Positive and Negative Current Limiting
- Receiver Input Impedance $\dots 12$ k Ω Min
- Receiver Input Sensitivity $\dots \pm 200$ mV
- Receiver Input Hysteresis $\dots 50$ mV Typ
- Operates from Single 5-Volt Supply
- Low Power Requirements

description

The SN75176 differential bus transceiver is a monolithic integrated circuit designed for bidirectional data communication on multipoint bus transmission lines. It is designed for balanced transmission lines and meets EIA Standard RS-422A, the EIA Subcommittee TR30.1 Draft Standard PN1360, and CCITT Recommendations V.11 and X.27.

The SN75176 combines a three-state differential line driver and a differential-input line receiver both of which operate from a single 5-volt power supply. The driver and receiver have an active enable that can be externally connected to function as a direction control. The driver differential-input and the receiver differential-inputs are internally connected to form differential input/output (I/O) bus ports that are designed to offer minimum loading to the bus whenever the driver is disabled or $V_{CC} = 0$ volts. These ports feature wide positive and negative common-mode voltage ranges making the device suitable for party-line applications.

The driver is designed to handle loads up to 60 milliamperes of sink or source current. The driver features positive- and negative-current limiting and thermal shutdown for protection from line fault conditions. Thermal shutdown is designed to occur at a junction temperature of approximately 150°C. The receiver features a minimum input impedance of 12 k Ω , an input sensitivity of ± 200 millivolts, and a typical input hysteresis of 50 millivolts.

The SN75176 can be used in transmission line applications employing the SN75172 and SN75174 quadruple differential line drivers and the SN75173 and SN75175 quadruple differential line receivers.

FAYDALANILAN KAYNAKLAR

- * Data Communications for Microcomputers
Mc.Graw-Hill - 1982
- * A Guide To Data Communications
C.P.Clare Castle House Publications LTD. - 1984
- * Microcomputers and Microprocessors The 8080, 8085 and
Z-80 Programming, Interfacing and Troubleshooting
John Uffenbeck - Prentice-Hall Inc. 1985
- * Linear and Interface Circuits Applications Volume: 2
Line Circuits, Display Drivers (Texas Instruments - 1985)

ÖZGEÇMİŞ

1966 yılında İstanbul'da doğmuşum. İlk öğrenimimi 1977 yılında İstanbul Ali Suavi İlkokulu'nda, orta öğrenimimi 1982 yılında İstanbul Şehremini Lisesi'nde tamamladım. Aynı yıl Üniversite sınavlarına girerek 1986 yılında mezun olduğum Yıldız Üniversitesi Mühendislik Fakültesi Elektronik ve Haberleşme Mühendisliği Bölümünü kazandım. 1986 yılı güz döneminde açılan yüksek lisans sınavını kazanarak Elektronik Anabilim dalında yüksek lisans öğrenimime başladım. Aynı dönemde açılan Araştırma Görevliliği sınavını kazanarak Elektronik ve Haberleşme Mühendisliği Bölümü Elektronik Anabilim dalında göreve başladım. Halen öğrenimime ve görevime devam ediyorum.

