

T.C.
YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

HİDROJENE EDİLMİŞ AMORF SİLİSYUM TABANLI
İNCE FİLM TRANSİSTÖR PİKSEL ÜRETİMİ VE
ELEKTRİKSEL KARAKTERİZASYONU

Çağla SELALMAZ

YÜKSEK LİSANS TEZİ

Fizik Anabilim Dalı

Fizik Programı

Danışman

Prof. Dr. Orhan ÖZDEMİR

Eş Danışman

Dr. Sema MEMİŞ

Temmuz, 2023

T.C.
YILDIZ TEKNİK ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

**HİDROJENE EDİLMİŞ AMORF SİLİSYUM TABANLI İNCE
FİLM TRASİSTÖR PİKSEL ÜRETİMİ VE ELEKTRİKSEL
KARAKTERİZASYONU**

Çağla SELALMAZ tarafından hazırlanan tez çalışması 03.07.2023 tarihinde aşağıdaki jüri tarafından Yıldız Teknik Üniversitesi Fen Bilimleri Enstitüsü Fizik Anabilim Dalı, Fizik Programı **YÜKSEK LİSANS TEZİ** olarak kabul edilmiştir.

Prof. Dr. Orhan ÖZDEMİR
Yıldız Teknik Üniversitesi
Danışman

Dr. Sema MEMİŞ
TÜBİTAK
Eş-Danışman

Jüri Üyeleri

Prof. Dr. Orhan ÖZDEMİR, Danışman
Yıldız Teknik Üniversitesi

Prof. Dr. Kutsal BOZKURT, Üye
Yıldız Teknik Üniversitesi

Dr. Arif Emre YARIMBIYIK, Üye
TÜBİTAK, UME

Danışmanım Prof. Dr. Orhan ÖZDEMİR sorumluluğunda tarafımca hazırlanan “Hidrojene Edilmiş Amorf Silisyum Tabanlı İnce Film Transistör Piksel Üretimi ve Elektriksel Karakterizasyonu” başlıklı çalışmada veri toplama ve veri kullanımında gerekli yasal izinleri aldığımı, diğer kaynaklardan aldığım bilgileri ana metin ve referanslarda eksiksiz gösterdiğimi, araştırma verilerine ve sonuçlarına ilişkin çarpıtma ve/veya sahtecilik yapmadığımı, çalışmam süresince bilimsel araştırma ve etik ilkelerine uygun davrandığımı beyan ederim. Beyanımın aksinin ispatı halinde her türlü yasal sonucu kabul ederim.

Çağla SELALMAZ

İmza

Bu alıřma, “TÜBİTAK Marmara Arařtırma Merkezi’nin, 320 x 240 Piksel RGB AMOLED Aviyonik Ekran Geliřtirilmesi isimli ve 55B5155503” numaralı projesi ile desteklenmiřtir.

Çok Değerli Biricik Aileme..

TEŞEKKÜR

Bu çalışma TÜBİTAK MAM Malzeme Enstitüsü tarafından yürütülen “320x240 Piksel RGB AMOLED Aviyonik Ekran Geliştirilmesi” projesi tarafından desteklenmiştir.

Başta tez danışmanım olan Sayın Prof. Dr. Orhan ÖZDEMİR’e desteği ve bana sunduğu fırsatlar için çok teşekkür ederim.

Laboratuvar çalışmaları boyunca temizoda tecrübesinden yararlandığım, her konuda destek ve yardımlarını esirgemeyen çok değerli eş danışmanım Sayın Dr. Sema MEMİŞ’e en içten duygularıyla bana kattığı her şey için çok teşekkür ederim.

Proje boyunca yardım ve destekleri için TÜBİTAK MAM Fotonik ve Elektronik Sensörler Laboratuvarı takım lideri Sayın Doç.Dr. Alp Osman KODOLBAŞ ve tüm ekibine yardımlarından ötürü çok teşekkür ederim.

Projenin başlangıcından itibaren tasarıma olan katkılarından dolayı Sayın Dr. Turgut TUT’a çok teşekkür ederim.

Çalışma boyunca üretilen OLED piksellerin aydınlatma testlerinde emeği geçen Sayın Doç. Dr. Emine TEKİN’e, elektriksel karakterizasyon süreçleri için laboratuvarını bana açan ve desteklerini esirgemeyen Sayın Doç. Dr. Cihat TAŞALTIN’a ve elektriksel ölçümlerde benimle bilgi ve deneyimlerini paylaşan, Sayın Dr. Ahmet KÖKSOY’a çok teşekkür ederim.

Tez çalışmam için verdiği destek, katkı ve motivasyonlarından dolayı Sayın Dr. Aziz KOYUNCUOĞLU ve Sayın Seçkin AKINCI’ya çok teşekkür ederim.

Bu günlere gelmemde emeği büyük olan, bana her zaman güvenen ve destek olan canım aileme; her zaman bana inanan biricik annem Şenay SELALMAZ, hep en büyük destekçim olan bir tanecik babam Hasan SELALMAZ, ömürlük arkadaşım canım ablam Duygu SELALMAZ ve çok sevdiğim canım kardeşim İsa Barış SELALMAZ’a hep yanımda oldukları için çok teşekkür ederim.

Çağla SELALMAZ

İÇİNDEKİLER

TEŞEKKÜR	v
SİMGE LİSTESİ	vii
KISALTMA LİSTESİ	viii
ŞEKİL LİSTESİ	x
TABLO LİSTESİ	xiii
ÖZET	xiii
ABSTRACT	xv
1 GİRİŞ	1
1.1 Literatür Özeti.....	2
1.2 Tezin Amacı	4
1.3 Hipotez	5
2 GENEL BİLGİLER	6
2.1 İnce Film Transistörler	6
2.2 İnce Film Transistörlerin Yapısı	8
2.3 İnce Film Transistörlerin Çalışma Prensibi.....	13
2.4 OLED	19
2.5 AMOLED	20
3 DENEYSEL YÖNTEM	22
3.1 TFT Tasarımı	22
3.2 TFT Üretimi.....	24
3.3 Elektriksel Ölçüm ve Karakterizasyon	46
4 SONUÇ	48
4.1 Ölçüm Sonuçlarının Analizi	48
KAYNAKÇA	56
TEZDEN ÜRETİLMİŞ YAYINLAR	60

SİMGE LİSTESİ

S	Alt eşik değeri eğrisi
NH_3	Amonyak
N_2	Azot gazı
C_i	Dielektrik malzemenin kapasitansı
B_2H_6	Diboran gazı
V_T	Eşik gerilimi
PH_3	Fosfin
W	Kanal genişliği
L	Kanal uzunluğu
V_G	Kapı gerilimi
V_{GS}	Kapı ve kaynak elektrotları arası gerilim
P_{dep}	Kaplama basıncı
T_s	Kaplama sıcaklığı
T_{dep}	Kaplama süresi
V_{DS}	Kaynak ve savak elektrotları arasındaki gerilim
$I_{D,lineer}$	Lineer (doğrusal) rejim bölgesindeki akım
μ_{lineer}	Lineer rejim bölgesindeki mobilite
μm	Mikrometre
n^+	n tipi katkılanmış
i	Özden, katkısız
P_{rf}	RF gücü
$\mu_{saturasyon}$	Saturasyon (doyum) bölgesindeki mobilite
I_D	Savak akımı
V_D	Savak gerilimi
SiH_4	Silan gazı
C_s	T1 kapı ve kaynak elektrotları arasındaki depolama kondansetörü
I_{on}	Transistör açma akımı
I_{off}	Transistör kapama akımı
V_s	Veri hattındaki sinyal voltajı

KISALTMA LİSTESİ

Al	Alüminyum
AlNd	Alüminyum-neodimyum alaşımı
AMOLED	Aktif matrisli organik ışık yayan diyet
a-Si:H	Hidrojene edilmiş amorf silisyum
Au	Altın
AZO	Alüminyum katkılı çinko oksit
BCE	Arka kanal kazınmış
BCP	Arka kanal pasive edilmiş
Cr	Krom
CRT	Katot ışını tüpü
Cu	Bakır
DC	Doğru akım
DOS	Yoğunluk durumu
HCl	Hidroklorik asit
HMDS	Heksametildisilazen
ICP	İndüktif olarak eşleşmiş plazma
ICP-RIE	İndüktif olarak eşleşmiş reaktif iyon aşındırma
IGZO	İndiyum galyum çinko oksit
In ₂ O ₃	İndiyum oksit
ITO	İndiyum kalay oksit
IZO	İndiyum çinko oksit
LCD	Sıvı kristal ekran
LED	Işık yayan diyet
MAM	Marmara Araştırma Merkezi
Mo	Molibdenyum
MOS	Metal oksit yarıiletken
MoTi	Molibdenyum-titanyum alaşımı
Ni	Nikel

O _{1,2}	OLED 1 ve OLED 2
OLED	Organik ışık yayan diyot
OTFT	Organik ince film transistör
Pd	Paladyum
PECVD	Plazma ile genişletilmiş kimyasal buhar kaplama
Pt	Platin
RCA	Amerikan Radyo Şirketi
RF	Radyo frekansı
RGB	Kırmızı, yeşil mavi
sccm	Dakika başına standart santimetre küp (gaz akışı birimi)
SiN _x	Silisyum nitrür
TaN	Tantalum nitrat
TCO	Saydam iletken oksit
TFT	İnce film transistör
Ti	Titanyum
TÜBİTAK	Türkiye Bilimsel ve Teknolojik Araştırmalar Merkezi
UV	Ultraviyole
X-Ray	X-ışınları

ŞEKİL LİSTESİ

Şekil 1.1	AMOLED piksel.....	1
Şekil 1.2	John Bardeen ve çalışma arkadaşları Walter H. Brattain ve William B. Shockley tarafından üretilen ilk transistör.....	2
Şekil 1.3	William B. Shockley ve grubu tarafından üretilen ilk ince film transistör	3
Şekil 2.1	(a) Alt kontaklı üst kapı elektrotlu (top gate), (b) Üst kontaklı alt kapı elektrotlu (bottom gate), (c) Üst kontaklı üst kapı elektrotlu (top gate), (d) Alt kontaklı alt kapı elektrotlu (bottom gate) TFT	6
Şekil 2.2	Dielektrik, yarıiletken ve metal malzemelerin enerji-bant aralığı şeması	10
Şekil 2.3	Atomik yapı modeli, (a) Tek kristal silisyum, (b) Hidrojene edilmiş amorf silisyum	11
Şekil 2.4	Tez çalışmasında üretilen alt kapı elektrotlu (bottom gate) ince film transistör yapısı	14
Şekil 2.5	TFT'nin çalışma prensibini anlatan diagram.....	15
Şekil 2.6	Savak akımının kapı gerilimi ve savak geriliminin etkisiyle olan değişim karakteristiği	15
Şekil 2.7	Eşik voltajının izdüşümü metoduyla saptanması.....	16
Şekil 2.8	Lineer bölge	17
Şekil 2.9	Kısırılma (Pinch-off) noktasındaki doyum bölgesinin başlaması	17
Şekil 2.10	Saturasyon bölgesi	18
Şekil 2.11	AMOLED sürücü devresi.....	21
Şekil 3.1	Alt kapı elektrotlu (bottom gate) TFT yapısı.....	22
Şekil 3.2	Alt kapı elektrotlu (bottom gate) TFT maskesinin L-edit programı ile oluşturulmuş görseli	23
Şekil 3.3	Metal 2 maskesi	23
Şekil 3.4	Kanal görseli	24
Şekil 3.5	T2 isimli TFT'ye ait tasarım görüntüsü	24
Şekil 3.6	Fotolitografi aşamaları	28
Şekil 3.7	SUSS MJB4 maske hizalayıcı fotolitografi sistemi	29
Şekil 3.8	Laurell dönel fotodirenç kaplayıcı sistemi	30
Şekil 3.9	CEE Brewer Science 200CBX marka ısı ocak	32
Şekil 3.10	ITO şekillendirme maskesi	33
Şekil 3.11	Sentech SI 500 ICP-RIE kuru aşındırma sistemi	35
Şekil 3.12	Kuru aşındırma işlemi şeması.....	36

Şekil 3.13	Sputtering (püskürtme) metalizasyon sistemi.....	37
Şekil 3.14	M1 maskesi.....	38
Şekil 3.15	PECVD çalışma şeması.....	39
Şekil 3.16	PECVD sistemi	39
Şekil 3.17	Çoklu çemberli UHV-PECVD sistemi.....	40
Şekil 3.18	Mesa maskesi.....	42
Şekil 3.19	Aktif maskesi	43
Şekil 3.20	Metal 2 maskesi	44
Şekil 3.21	Kanal maskesi	45
Şekil 3.22	Keithley 4200 SCS Probe Station ölçüm cihazı	46
Şekil 3.23	TFT ölçümü	46
Şekil 3.24	MTI Corporation vakum fırın	47
Şekil 4.1	T19 transistörü	48
Şekil 4.2	(a) Tavlama işlemi yapılmamış durum, (b)125 °C’de tavlama yapıldıktan sonraki durum.....	48
Şekil 4.3	T12 transistörü	49
Şekil 4.4	(a) Tavlama işlemi yapılmamış durum, (b) 60 °C’de tavlama yapıldıktan sonraki durum.....	50
Şekil 4.5	(a) T2 transistörü, (b) T15 transistörü	50
Şekil 4.6	(a) T2 transistörüne ait I-V grafiği, (b) T15 transistörüne ait I-V grafiği	51
Şekil 4.7	Aydınlatma testleri yapılmak üzere çözelti ile kaplanan AMOLED piksel	53
Şekil 4.8	Ölçüm yapılan OLED pikselleri	53
Şekil 4.9	Aydınlatma testlerinde çalışan OLED.....	54
Şekil 4.10	Aydınlatma testi yapılan OLED pikseli	54

TABLO LİSTESİ

Tablo 3.1 Üretim aşamaları.....	25
Tablo 3.1 Üretim aşamaları (devamı)	26
Tablo 3.2 Fotodirenç kaplama parametreleri.....	31
Tablo 3.3 Kuru aşındırma parametreleri	35
Tablo 3.4 Metalizasyon parametreleri	37
Tablo 3.5 Kapı dielektriği, i a-Si:H ve n+ a-Si:H biriktirme parametreleri	41
Tablo 3.6 Mesa maskesi sonrası kuru aşındırma parametreleri	42
Tablo 3.7 Kuru aşındırma parametreleri	43
Tablo 3.8 Kuru aşındırma parametreleri	45
Tablo 4.1 T19 transistörü üretim parametreleri	49
Tablo 4.2 T12 üretimi parametreleri.....	50
Tablo 4.3 T2 ve T15 üretimi parametreleri	51
Tablo 4.4 Mobilite hesaplamaları	52

Hidrojene Edilmiş Amorf Silisyum Tabanlı İnce Film Transistör Piksel Üretimi ve Elektriksel Karakterizasyonu

Çağla SELALMAZ

Fizik Anabilim Dalı

Fizik Programı

Yüksek Lisans Tezi

Danışman: Prof. Dr. Orhan ÖZDEMİR

Eş-Danışman: Dr. Sema MEMİŞ

Bu çalışma TÜBİTAK Marmara Araştırma Merkezi'nin, 320 x 240 Piksel RGB AMOLED Aviyonik Ekran Geliştirilmesi isimli projesi tarafından desteklenmiştir. 4x4 ITO kaplı cam alttaş üzerine alt kapı elektrotlu hidrojene edilmiş amorf silisyum tabanlı ince film transistör piksel üretimi ve elektriksel karakterizasyonunu konu almaktadır. Hidrojene edilmiş amorf silisyum tabanlı TFT'ler günümüzde ekran teknolojileri başta olmak üzere esnek elektronik cihazlar, güneş panelleri, sensörler, ve medikal cihazlar gibi birçok farklı alanda kullanılmaktadırlar. Yaygın olarak kullanılan bu teknoloji çağımızda çok önemli bir konuma gelmiş bulunmaktadır. Hem üretim maliyetinin ucuz olması hem de biriktirme sıcaklıklarının düşük olması hidrojene amorf silisyumun kullanımına olan yönelimi arttırmıştır. Bu çalışmada üretimi gerçekleştirilen TFT katman yapısını oluşturmak için; kapı, kaynak ve savak elektrotları olarak krom malzeme,

kapı dielektriği malzemesi olarak SiNx, aktif katmanlar için ise hidrojene edilmiş özden amorf silisyum ve n tipi katkılı amorf silisyum malzemeler kullanılmıştır. Kullanılan mikrofabrikasyon teknikleri olarak; desenleme için fotolitografi, elektrot katmanları kaplamak için DC Magnetron Sputtering (Püskürtme) metodu, dielektrik SiNx katmanı için PECVD sistemi ile biriktirme yöntemi ve aşındırma işlemleri için de ICP-RIE cihazı kullanılmıştır.

Çalışmanın amacı vakum ortamında yapılan tavlama işlemi ile üretilen TFT'lerin elektriksel performansına bağlı değişimini gözlemektir. Çalışma sonucunda başarıyla üretimi gerçekleştirilen Hidrojene edilmiş amorf silisyum tabanlı TFT yapıların elektriksel ölçümleri sonucunda I_D-V_{DS} grafikleri elde edilmiştir. Ve hesaplaması yapılan TFT'ler içerisinde en yüksek değer olan $0.82 \text{ cm}^2\text{V}^{-1} \text{ s}^{-1}$ mobilite değerine ulaşılmıştır.

Anahtar Kelimeler: Hidrojene amorf silisyum (a-Si:H), İnce film transistörler (TFTs), OLED, fotolitografi, mobilite.

Fabrication and Electrical Characterization of Hydrogenized Based Amorphous Silicon Thin Film Transistor Pixels

Çağla SELALMAZ

Department of Physics

Master of Science Thesis

Supervisor: Prof. Dr. Orhan ÖZDEMİR

Co-supervisor: Dr. Sema MEMİŞ

This study was supported by the Scientific and Technological Research Council of Turkey (TÜBİTAK) under the project titled "Development of 320 x 240 Pixel RGB AMOLED Avionics Display". It focuses on the production and electrical characterization of hydrogenated amorphous silicon-based thin-film transistor (TFT) pixels on a 4x4-inch ITO coated glass substrate with bottom-gate electrode. Hydrogenated amorphous silicon TFTs are widely used in various fields, including display technologies, flexible electronic devices, solar panels, sensors, and medical devices. This technology has become increasingly important in our modern era due to its low production cost and low deposition temperatures, which have contributed to the growing interest in using hydrogenated amorphous silicon. In this study, the TFT layer structure was formed using chrome material for the gate, source, and drain electrodes, SiNx material for the gate dielectric, and hydrogenated amorphous silicon and n-doped amorphous silicon materials for the active layers. Microfabrication techniques such as photolithography were used for patterning, DC

Magnetron Sputtering method for electrode deposition, PECVD system for SiNx dielectric layer deposition, and ICP-RIE device for etching processes.

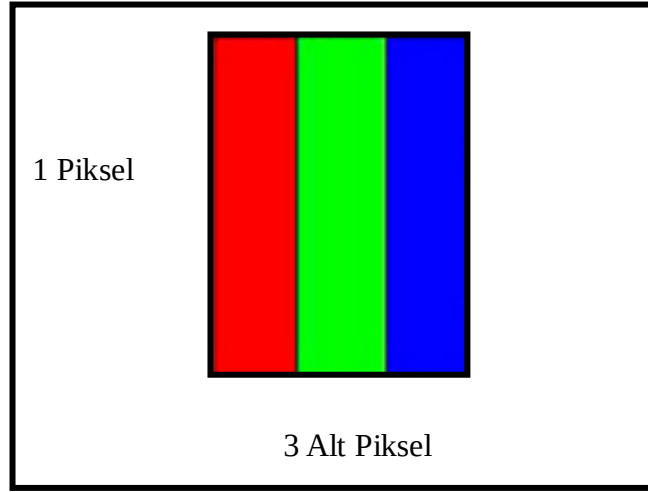
The aim of the study is to observe the changes in electrical performance of the produced TFTs by annealing in vacuum environment. By successfully producing hydrogenated amorphous silicon-based TFT structures, I_D - V_{DS} curves were obtained through electrical measurements. Among the calculated TFTs, a mobility value of $0.82 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$, which is the highest value, was achieved.

Keywords: Hydrogenated amorphous silicon (a-Si:H), Thin film transistors (TFTs), OLED, photolithography, mobility.

1 GİRİŞ

Çağımızda ekran teknolojileri büyük bir ivme ile gelişmektedir. 20.yy'ın başlarında katot ışınlı tüp (CRT) ile başlayan bu teknoloji zamanla yerini plazma ekranlar, sıvı kristal ekran (LCD)'lar ve ışık yayan diyot (LED)'lara bırakmıştır. Amaç daha düşük maliyetle birlikte daha düşük enerji tüketimi sağlayıp yüksek çözünürlük ve görüntü kalitesine sahip daha dayanıklı ve uzun ömürlü, şık tasarıma sahip kullanışlı ekranlar üretmektir. Bu tez çalışmasında AMOLED (aktif matrisli organik ışık yayan diyot) ekran teknolojisi ele alınmıştır.

Bir AMOLED ekran, görüntüyü oluşturan en küçük bileşen olan piksellerden oluşmaktadır. Bir piksel, renk üretiminin gerçekleşmesini sağlayan kırmızı, yeşil ve mavi (RGB) ana renklerinden oluşan alt piksel adı verilen LED'lerden oluşmaktadır.



Şekil 1.1 AMOLED piksel görüntüsü

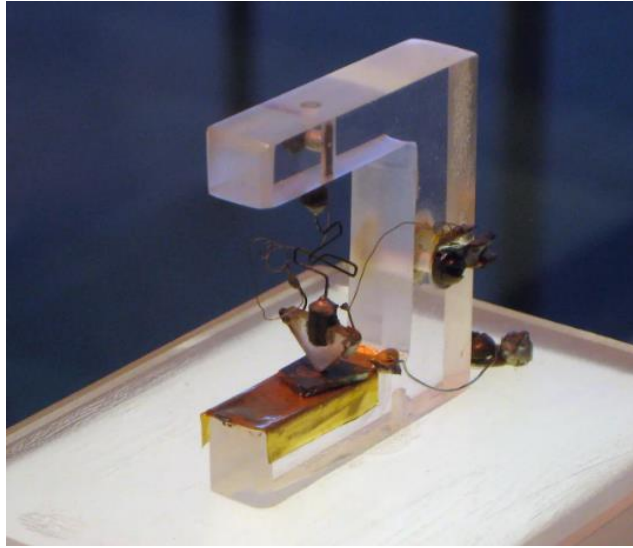
Her bir pikselin parlaklığını ve renk bilgisini kontrol etmek için anahtarlama işlevini yerine getirecek TFT'ler kullanılmaktadır. 1 inç başına düşen piksel sayısının artması, görüntü çözünürlüğü ve kalitesini de iyileştirmektedir. Bu sebeple günümüzde 4K, 8K gibi ekran teknolojileri ile yüksek sayıda piksele sahip görüntüler elde edilmektedir. Örneğin 4K özellikte bir ekranda 3840 X 2160 çözünürlük değerine sahip bir aygıtta yaklaşık 8,3 milyon adet piksel bulunmaktadır bu da her bir piksel bir TFT içerecek şekilde 8,3 milyon adet TFT üretilmesi anlamına gelmektedir. Bu sebeple ekran teknolojileri için üretilen TFT'lerin

verimliliği önem arz etmektedir. Yüksek mobilite değerlerine sahip TFT'ler; hızlı anahtarlama hızları, düşük çalışma gerilimi, düşük güç tüketimi ve dolayısıyla yüksek performans sağlamaktadırlar.

Bu çalışmada; fotolitografi yöntemi kullanılarak AMOLED ekranlarda anahtarlama işleminde kullanılmak üzere hidrojene amorf silisyum tabanlı TFT piksel üretimi yapıp, üretilen TFT'lerin mobilite hesapları yapılmıştır.

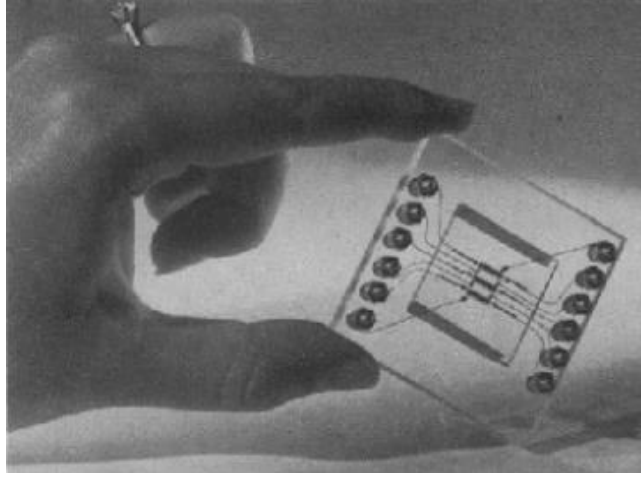
1.1 Literatür Özeti

Transistör, elektrik sinyallerini ve gücü yükseltmek veya değiştirmek için kullanılan yarıiletken bir cihazdır [1]. Transistör kavramı ilk olarak Amerikalı fizikçi John Bardeen ve Walter H. Brattain ile birlikte çalışan William B. Shockley tarafından ortaya atılmış ve 1947 yılında Bell Laboratuvarları'nda icat edilmiştir. [2]. İlk kez piyasaya sürüldüğünde amaç, o sırada televizyon setlerinde ve diğer cihazlarda yaygın olarak bulunan mekanik rölelerin ve vakum tüplerinin yerini almak olmuştur [3].



Şekil 1.2 John Bardeen ve çalışma arkadaşları Walter H. Brattain ve William B. Shockley tarafından üretilen ilk transistör [4]

İlk ince film transistör ise (TFT) ise yine ABD'li fizikçi William Shockley'nin önderlik ettiği grup tarafından 1962 yılında Stanford Üniversitesinde üretilmiştir [5].



Şekil 1.3 William B. Shockley ve grubu tarafından üretilen ilk ince film transistör [6]

TFT'ler başlangıçta sıvı kristal ekran (LCD)'larda her bir pikseli kontrol etmeye yarayacak çözüm olarak kullanılmak üzere geliştirilmişlerdir.

Öte yandan 1950 ve 1960'lı yıllarda amorf yarıiletkenler de araştırılmaya başlanmıştır. Araştırmaların sonucunda amorf yarıiletkenlerin sarkık bağ (dangling bağ) yapısına sahip olmasından dolayı, kristal yapısında kusurlar olduğu saptanmıştır. Bu da elektriksel özellikleri açısından düşük performansa sebep olmaktadır. 1969 yılında Chittick ve ark. kızdırma deşarj biriktirme tekniği ile hazırlanan ilk silan (SiH_4) plazmasından ilk hidrojene amorf silisyumu üretmişlerdir [7], [8].

Böylelikle sarkan bağların hidrojen pasivizasyonu sağlanmış olup amorf silisyumdaki kusur durumları önemli ölçüde azaltılmıştır. Birkaç yıl sonra, Spear ve ark. a-Si:H'nin oldukça yüksek taşıyıcı hareketliliği ve güçlü fotoiletkenliği içeren çok düşük kusur yoğunluğu nedeniyle iyi elektriksel taşıma özelliklerine sahip olduğunu göstermiştir [9].

a-Si:H'nin geliştirilme sürecinde bir başka önemli nokta da 1975'te ikame dopingin keşfedilmesidir [10].

İlk a-Si:H p-n bağlantısı 1976'da oluşturulmuştur, n-tipi ve p-tipi katkılı amorf silikon (a-Si:H), silan plazmasına fosfin (PH_3) veya diboran (B_2H_6) eklenerek üretilir [11].

Fotovoltaik malzeme ve cihaz teknolojisindeki gelişmeler, yaygın olarak kullanılan kristal silisyum, c-Si, bazlı teknolojinin yanında a-Si:H içerikli yapıların

alıřılmasının bařlamasına neden olmuřtur. Ve esas olarak 1976'da Carlson ve Wronski, ilk kez a-Si:H'da katkılama yapmıř ve a-Si:H bazlı gneř pillerinin bařlangı verimlilięi olarak %2-3 ile uygulanabilirlięini gstermiřtir [12].

1979'da LeComber ve ekibi, plazma ile keltirilmiş silisyum nitrr ieren bir kapı dielektrik tabakasıyla ilk a-Si:H ince film transistrn (TFT) retti.

TFT'ler temelde akımı oluřturacak gate (kapı), source (kaynak) ve drain (savak) elektrotlarından; gate metalinin akım sızdırmasını engelleyici katmanı olan dielektrik tabakadan ve oluřan akımın akacaęı yarıiletken kanal katmanından oluřmaktadır. Akım verimlilięini ve mobilitiyi arttırmak adına farklı malzemelerden retilmiş kanal katmanlarına sahip bir ok farklı tabanlı transistr de literatrde yer almaktadır. Kanal malzemesinin yk tařıyıcı performansı farklı yarıiletken malzemelerde farklı zellik gstermektedir. Depp ve ark. 1980 yılında iyi mobilit ve TFT zelliklerine sahip olan polisilisyum TFT'yi bildirmiřlerdir. [13]. 1986 yılında, organik yarıiletkene dayanan ilk transistr bildirilmiřtir [14]. Organik TFT (OTFT), geleneksel silisyum TFT'lere kıyasla retim iřlemlerinde ok daha basit, kolay ve esnek plastik alt tařlarla doęal olarak uyumlu olabilir [15]. Byk lekli TFT'ler geliřtirmek iin, iřlem sıcaklıkları daha dřk olmalıdır. Nomura ve ark. 2004 yılında oda sıcaklıęında bir TFT iin karmařık bir In-Ga-Zn-O (IGZO) yarıiletken tabakasını retmiřlerdir [16].

Gnmzde hem ucuz olması hem de kolay yntemlerle yzeyde biriktirilmesi sebebiyle hidrojene amorf silisyum tabanlı malzemeler daha ok tercih edilmektedir. Hidrojene amorf silisyum ince film transistrler (a-Si:H TFT'ler); AMOLED, OLED ya da LCD gibi ekran teknolojilerinde, optik tarayıcıların ve sensrlerin aktif matris adreslemesinde, esnek elektronik cihazlarda, gneř panelleri ve medikal cihazlar gibi birok farklı alanda kullanılmaktadırlar.

1.2 Tezin Amacı

Bu tez alıřmasında, TUBİTAK (KAMAG 1007) 320*240 Piksel RGB AMOLED Aviyonik Ekran Geliřtirilmesi isimli proje kapsamında hidrojene edilmiş amorf silisyum tabanlı ince film transistr piksel retimi gerekleřtirilip, tasarımıda bulunan OLED 'lerin aydınlatma testlerinin yapılması hedeflenmiřtir.

Üretilen hidrojene edilmiş amorf silisyum tabanlı ince film transistör piksellerin, vakum ortamında tavlama işlemi gerçekleştirilerek performanslarındaki etkilerinin gözlemlenmesi amaçlanmıştır. Üretilen transistörlerin I-V ölçümleri yapıp mobilite değerleri hesaplanacaktır.

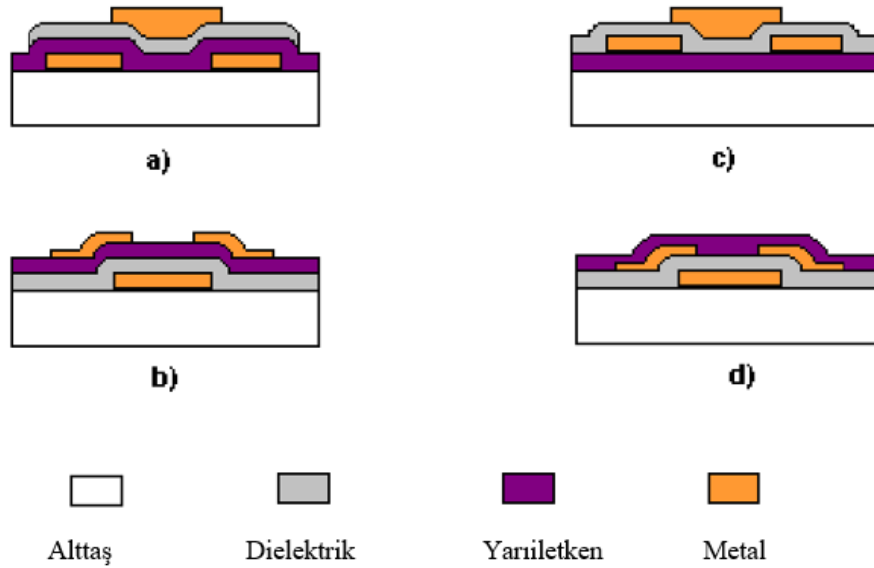
1.3. Hipotez

Amorf silisyum ince film yapıların kanal bölgesinde aktif malzeme olarak kullanılabileceğinin keşfinden sonra bu alandaki uygulamalar çoğalmıştır. Bu yapıları çekici kılan özelliklerden biri de; transistörün yüksek olmayan sıcaklıklarda cam malzemesi gibi ucuz alttaş üzerinde üretilbilmesidir. Fotolitografi yöntemiyle olan bağdaşıklığı ile maliyet ve üretim güçlüğünü ciddi oranda azaltmaktadır. Aktif yarıiletken katman olarak a-Si:H 'nin içerisinde Fermi enerji seviyesinin denetlenebiliyor olması da bu özelliklerden biri olmuştur [17].

Bu tez çalışmasında; tüm bu özellikler dikkate alındığında hem maliyet açısından ulaşılabilir olması hem de güçlü elektriksel özellikleri sebebiyle hidrojene amorf silisyum aktif katmanına sahip TFT piksellerin fabrikasyonu, karakterizasyonu ve parametrelerinin optimizasyonu gerçekleştirilecektir. Bu tez, tavlama işleminin üretilen TFT'nin transistör karakteristiğine olan etkisini gösterecektir. Bu anlamda bu çalışmanın literature, hidrojene edilmiş amorf silisyum tabanlı ince film transistör piksellerin üretilmesi, elektriksel karakterizasyonu konularında katkıda bulunması beklenmektedir.

2.1 İnce Film Transistörler

TFT olarak kısılttığımız ince film transistörler bir alttaş üzerine nano ya da mikro boyutlarda çeşitli biriktirme yöntemleri kullanılarak geliştirilmiş yapılardır. Temel olarak bir yarıiletken kanal, bir yalıtkan katman ve kontak sağlamak için olan Gate (kapı), Source (Kaynak) ve Drain (Savak) elektrotlarından oluşmaktadırlar [18]. TFT'ler gate (kapı) elektrodunun yerleşim geometrisine göre top gate (üst kapı elektrodu) ve bottom gate (alt kapı elektrodu) olmak üzere ikiye ayrılmaktadırlar. Üretilcek olan TFT'nin tasarımı uygulama alanı ve oluşabilecek dezavantajlarına göre yapılmaktadır.



Şekil 2.1 (a) Alt kontaklı üst kapı elektrotlu (top gate) TFT, (b) Üst kontaklı alt kapı elektrotlu (bottom gate) TFT, (c) Üst kontaklı üst kapı elektrotlu (top gate) TFT, (d) Alt kontaklı alt kapı elektrotlu (bottom gate) TFT [19]

Üst Kapı Elektrotlu (Top Gate) TFT Yapısı

Bu yapılarda, önce kaynak/savak metal ve katkılı a-Si temas katmanları biriktirilir ve modellenir. Ardından, katkısız a-Si kanalı yığını, SiNx kapı dielektrik ve kapı metali üstte biriktirilir. Son olarak, aktif alan ve kapı elektrotu, TFT'yi tamamlamak

için modellenir. Bir alt kapı yapısı yerine bir üst kapı yapısı kullanmanın birçok faydası vardır:

-İmalat süreci, ışık kaynaklı kaçak akımı azaltabilen ince a-Si tabakasının kullanımına izin verir,

-Bu TFT'ler, daha az sayıda foto maskesi adımıyla üretilebilirler.

Bu çekici özelliklere rağmen, üst kapı yapıları bugün yaygın olarak kullanılmamaktadır çünkü üst kapı TFT'lerinin ilk gösterimleri, alt kapı TFT'lerinden daha zayıf elektriksel performans sergilemiştir [20].

Alt Kapı Elektrotlu (Bottom Gate) TFT Yapısı

Endüstride yaygın kullanılan a-Si TFT yapısı, alt kapı kademeli TFT olarak bilinir ve iki farklı adı bulunur: Arka kanal kazınmış (BCE) ve arka kanal pasifleştirilmiş (BCP).

BCE yapısında metal geçit elektrodu altta biriktirilir, sonra geçit dielektrik eklenir. İçsel a-Si kanalı, katkılı a-Si ve metal temas katmanlarının birikmesiyle oluşur. Bu yapı "arka kanal kazınmış" adını alır, çünkü n^+ a-Si filmi, katkısız a-Si kanal katmanının üstünü açığa çıkarmak için aşındırılır. Genişlik ve uzunluk, kontaklar arasındaki boşluk ile uyumlu şekilde düzenlenir. Genellikle örtüşme, hizalama hatalarını önlemek ve kanala düşük dirençli bir temas sağlamak için eklenir.

BCE yapısı, maliyeti düşürmek için daha az fotolitografi adımı gerektirir. Ancak, daha kalın bir kanal katmanı gerektirebilir.

Özetle, a-Si TFT yapısının BCE ve BCP formları arasındaki farklar, üretim maliyeti ve yapı karmaşıklığı gibi faktörlere dayanır ve seçim, kullanım amacına ve gereksinimlere göre yapılır [21].

BCP (arka kanal pasifleştirilmiş) yapıda, fabrikasyon süreci içsel kanal malzemesinin birikmesine kadar BCE (arka kanal kazınmış) yapısıyla aynıdır. Ancak BCP yapısında, katkılı a-Si yerine özden a-Si kanalının üstüne SiNx adı verilen bir pasifleştirme katmanı eklenir. Özden a-Si ve metal temas katmanları, SiNx pasivasyonu modellemesinin ardından eklenir. Kanal uzunluğu, kontaklar arasındaki boşluk yerine pasifleştirme SiNx 'in uzunluğuyla tanımlanır.

BCP yapısının avantajı, BCE yapısına göre bir fotolitografi adımının daha az olmasıdır. Bu da daha az maske kullanımı ve endüstriyel üretim maliyetlerinde önemli bir düşüş anlamına gelir [22].

Bu bağlamda, BCE (arka kanal kazınmış) yapısı, daha kalın bir gerçek kanal katmanı gerektirir çünkü katkılı a-Si katmanını modele etmek için kullanılan dağlama işlemi, özden a-Si'ye karşı seçici değildir. Bu nedenle aşırı aşındırma, kanalın hasar görmesine neden olabilir ve bunu önlemek için yeterli bir tampon gereklidir. Diğer yandan BCP (arka kanal pasifleştirilmiş) yapısında, katkılı a-Si aşındırma işlemi, pasifleştirme amacıyla eklenen SiNx üzerinde durur. Bu sayede çok daha ince bir a-Si katmanı kullanılabilir. Kalın bir kanal katmanı, ışığa duyarlılık ve üretim maliyeti gibi birçok endüstriyel uygulama için istenmeyen faktörleri artırabilir. Ayrıca, pasifleştirme SiNx olmadan, özden a-Si kanalı hava ve işleme hasarlarına maruz kalabilir, bu da TFT eşik stabilitesini olumsuz etkileyebilir [23].

2.2 İnce Film Transistörlerin Yapısı

TFT cihazların elektriksel performansı, yarı iletkenler ve dielektrikler gibi bileşen malzemelerden doğrudan etkilenir. Farklı TFT yapıları, tamamen aynı malzemeler kullanıldığında oldukça farklı cihaz özellikleri sergileyebiliyor ve bu büyük ilgi görmektedir. Bu nedenle, bu bölümde TFT'ler için yarı iletken, dielektrik, ve metal malzemeler tanıtılmıştır.

2.2.1 Yarıiletkenler

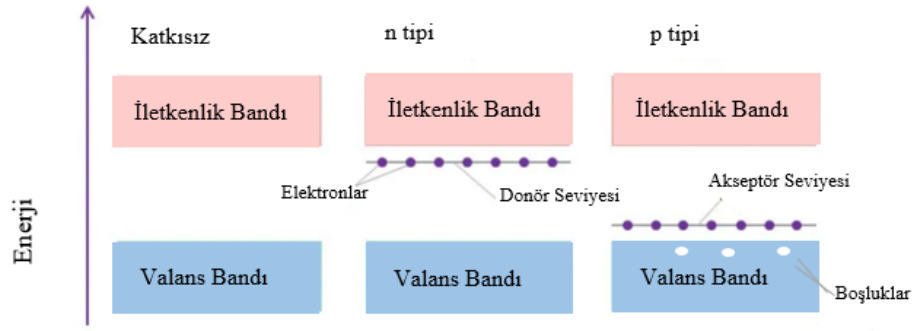
İnce film transistörlerin (TFT'ler) çalışması, yarıiletken malzemelerdeki yük taşıyıcılar üzerindeki alan etkisine dayanır. Yarıiletken malzemelerin iletkenliği, metallerin aksine sıcaklığa bağlıdır. Özden yarıiletkenler, yüklü taşıyıcıların yoğunluğunun artmasıyla birlikte sıcaklıkla birlikte artan elektriksel iletkenlik gösterir. Bununla birlikte, metallerde yüksek sıcaklıklarda artan elektron-fonon etkileşimleri nedeniyle artan direnç gözlenir. Yarıiletken malzemeler, metallerden daha yüksek elektriksel dirence sahip olmakla birlikte, yalıtkanlardan daha düşük dirence sahiptir [24]. Bu malzemeler arasındaki elektriksel özellik farkı, elektronların her enerji seviyesinde işgal edebilecekleri kullanılabilir durum

sayısını tanımlayan yoğunluk durumları (DOS) tarafından açıklanır. Büyük bir DOS, kullanılabilir durumların büyük bir sayısı anlamına gelirken, sıfır DOS, belirli bir enerji seviyesini hiçbir elektronun işgal edemeyeceği anlamına gelir. Bir malzemenin enerji boşluğu, elektriksel iletkenliğini belirler. Yalıtkanlar geniş bir enerji boşluğuna sahiptir, bu da yüksek dirençli olmalarına yol açar, metaller ise küçük veya hiçbir enerji boşluğuna sahip olup yüksek iletkenlik gösterir. Yarıiletkenler ise yalıtkanlardan daha küçük, metallerden ise daha büyük bir enerji boşluğuna sahiptir. Yarıiletkenler, katkısız, p-tipi ve n-tipi olmak üzere üçe ayrılabilir. Katkısız yarıiletkenler, katkı maddesi içermeyen ve sıcaklıkla birlikte iletkenliği değişen yarıiletkenlerdir. Kalkınmış yarıiletkenler ise elektriksel özelliklerini değiştirmek için katkı maddeleriyle birleştirilir. Katkı maddeleri, elektron verici veya elektron alıcı olabilen mobil yük taşıyıcıları tanıtır. Katkılı yarıiletkenler, baskın yük taşıyıcılarının konsantrasyonuna bağlı olarak p-tipi veya n-tipi olarak sınıflandırılır.

Özetlemek gerekirse, TFT'ler, yarıiletken malzemelerdeki yük taşıyıcılar üzerindeki alan etkisini kullanır ve sıcaklığa bağlı iletkenlik gösterir. Yarıiletkenlerin elektriksel özellikleri, DOS ve enerji boşluğuna bağlıdır. Katkılama, yarıiletkenlerin iletkenliğini değiştirmek için kullanılır. Donör katkı maddeleri, malzemenin negatif yük taşıyıcı konsantrasyonunu artırarak, iletim bandına ekstra elektronlar sağlar. Bu nedenle, bu tür yarıiletkenlere "n-tipi" denir.

Alıcı katkı maddeleri ise malzemenin pozitif yük taşıyıcı konsantrasyonunu artırarak, değerlik bandından elektronları kabul eder. Bu durumda malzeme "p-tipi" olarak adlandırılır. Katkısız yarıiletkenlerde ise yük taşıyıcı konsantrasyonu doping sonucu değil, malzemenin kendine özgü bir özelliğidir. Örneğin, katkısız bir malzemede, termal olarak oluşan elektronlar iletim bandına geçerek delikler oluşturur, bu delikler bir alıcı katkı maddesine elektron kaybından kaynaklanmaz. N-tipi yarıiletkenlerde Fermi seviyesi, katkısız yarıiletkenlere göre iletim bandına daha yakındır, p-tipi yarıiletkenlerde ise Fermi seviyesi değerlik bandına daha yakındır.

Şekil 2.2'de bu durum görsel olarak da ifade edilmiştir.



Şekil 2.2 Dielektrik, yarıiletken ve metal malzemelerin enerji-bant aralığı şeması [25]

Üç ana TFT yarıiletken malzeme grubu vardır: silisyum türleri, metal oksitler ve organik türler. Yüksek hareketlilik ve esnek alt tabakalar, TFT'ler için önemlidir. Tüm TFT uygulamaları, taşıyıcı hareketliliğine bağlı olarak yüksek "on" akımından faydalanır. n-kanallı TFT'ler basit anahtarlama işlemleri ve ön piksel devreleri gibi uygulamalarda kullanılırken, p-tipi TFT'ler monolitik entegrasyon ve güç tüketiminin azaltılması için gereklidir. OLED'ler özel temas yapılandırmaları nedeniyle p-kanallı TFT akım kaynakları kullanır.

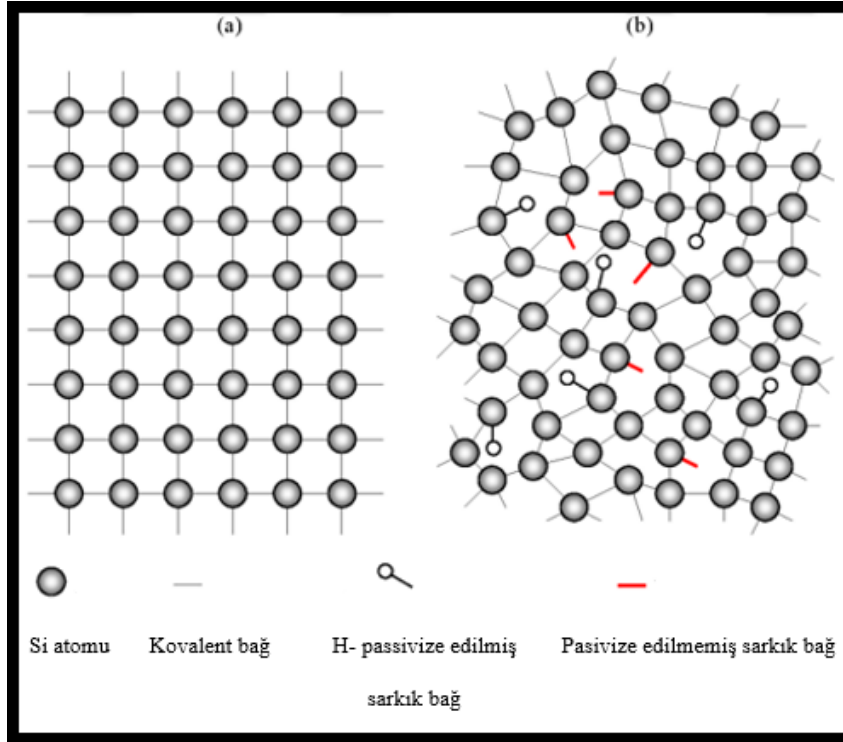
a-Si:H, bu tez çalışması sırasında üretilen TFT cihazları için seçilen yarı iletkenidir. a-Si:H malzemesi PECVD tekniği ile ince film olarak hazırlanmış ve biriktirilmiştir.

Hidrojene Amorf Silisyum

Amorf malzemeleri kristal malzemelerden ayıran temel parametrelerden biri de atomik yapısındaki düzensizliktir. Kristal yapıdaki silisyum atomları, periyodik bir düzende dizilir ve kovalent bağlarla birbirlerine bağlanır. Her silisyum atomu, komşu dört atomla eşit bağ uzunluğu ve açısı olan bir şekilde bağlanır. Bu nedenle, kristal silisyumda tüm atomların koordinasyon sayısı dört olup tetrahedral bir yapı oluştururlar. Bu düzenli atomik yapının tekrarlanmasıyla kristal örgü oluşur.

Ancak, silisyumun a-Si olarak adlandırılan kristal olmayan bir amorf yapıda da bulunabilir. Amorf silisyum, kristal silisyumdan farklı olarak uzun erimli düzene sahip değildir. Silisyum atomları kısa mesafede hala komşu dört atomla kovalent bağ oluştururken, birkaç atom uzaklıkta bu düzen bozulur. Silan (SiH_4) plazma ile

çözüldüğünde hidrojenle etkileşime girerek hidrojene edilmiş amorf silisyum (a-Si:H) adı verilen farklı bir madde oluşur.



Şekil 2.3 Atomik yapı modeli, (a) tek kristal silisyum (b) hidrojene edilmiş amorf silisyum [26]

Şekil 2.3, kristal silisyum (c-Si) ve rastgele dizilmiş hidrojene edilmiş amorf silisyum (a-Si:H) yapılarını göstermektedir. Gözlemleneceği gibi, birçok silisyum atomu dört koordinasyona sahipken bazıları üç veya iki koordinasyona sahiptir. Şekilde ayrıca kopmuş bağlar ve hidrojenle pasive edilmiş kopmuş bağlar gösterilmektedir. Ayrıca, bu yapıda hidrojen atomları veya molekülleri de bulunabilir. a-Si ve a-Si:H kristal yapılarına sahip olmasa da, bu malzemelerin bir iletim ve değerlik bant yapısı bulunur ve bu bant yapısı ile temsil edilir. Kısa mesafeli düzen, kristal yapıdaki yoğunluk özelliklerinin birçoğunu geçerli kılan önemli bir rol oynar. a-Si:H'de, komşu atomlar arasındaki bağ açıları ve bağ uzunluklarında önemli değişimler, zayıf veya gerili bağlara neden olur. Yeterli enerji (örneğin ısı) mevcut olduğunda, zayıf bağlar kolayca kırılır ve bu durum atomik yapıda kusurların oluşmasına yol açar [27].

Amorf yarıiletkenlerdeki kusurlar, malzemenin elektronik ve optik özelliklerini etkiler. Kopuk bağlar, malzeme içinde hareketli yük taşıyıcıları için geçiş halleri oluşturabilir ve iletkenlik özelliklerini değiştirebilir. Hidrojene edilmiş amorf

silisyumda (a-Si:H), başlıca kusur kopuk bağlara sahip olan silisyum atomlarıdır. Bu kusur düzeni, a-Si:H'da baskın olan bir kusur olduğundan, genellikle kusurlar kopuk bağlarla ilişkilidir. Başka bir kusur düzenlemesi ise bir silisyum atomunun beş silisyum atoma bağlı olması durumudur, buna gezici bağ denir. Bu gezici bağlar, yük taşıyıcılarının hareketliliğini ve rekombinasyon oranını etkileyebilir. Kusurların yoğunluğu ve tipi, amorf yarıiletkenin performansını belirleyebilir. Hidrojenin amorf silisyum üzerindeki etkisi önemlidir. Hidrojen, kopuk bağ kusurlarını pasifleştirerek elektriksel stabiliteyi artırabilir. Hidrojen ayrıca gezici bağların oluşumunu engelleyerek malzemenin elektronik özelliklerini iyileştirebilir. Hidrojen, silisyum atomlarıyla güçlü bağlar oluşturarak malzemeye mekanik dayanıklılık sağlar. Plazma biriktirme yöntemiyle hidrojene edilmiş amorf silisyum üretimi, güneş pilleri, ince film transistörler (TFT'ler) ve foto-detektörler gibi elektronik cihazların imalatında önemli bir rol oynamıştır. Plazma ile Geliştirilmiş Kimyasal Buhar Biriktirme (PECVD) yöntemi, silan gazının düşük alt taban sıcaklıklarında kullanılmasıyla iyi kalitede amorf silisyum filmlerinin üretimini sağlar [28].

Sonuç olarak, amorf yarıiletkenlerin kusurları ve hidrojenin rolü, malzemenin elektronik, optik ve mekanik özelliklerini etkiler. Hidrojene edilmiş amorf silisyum, çeşitli elektronik cihaz uygulamaları için uygun bir malzeme olabilir. Ancak, kusurların kontrolü ve optimize edilmesi, amorf yarıiletkenlerin performansını iyileştirmek için önemli bir faktördür.

Uygulamalarda aktif tabaka özden a-Si'dan oluşur ve kapı yalıtkanı olarak genellikle silisyum nitrit (SiN_x) kullanılır. a-Si'nin boşluk (hole) mobilitesi çok düşük olduğu için, yalnızca n-tipi a-Si TFT'ler bulunmaktadır. n-tipi a-Si TFT'lerde, özden a-Si tabakası ile kaynak/savak kontak metalleri arasına, düşük dirençli omik kaynak/savak bağlantılarını sağlamak için genellikle fosforla katkılı bir n^+ a-Si tabakası kullanılır [29].

Bu çalışmada da aktif tabakayı oluşturmak için katkısız hidrojene edilmiş amorf silisyum (a-Si:H) ve fosforla katkılanmış n tipi hidrojene edilmiş amorf silisyum (n^+ a-Si:H) yarıiletken malzemesi kullanılmıştır.

2.2.2 Dielektrikler

a-Si:H TFT'lerde dielektrik ince filmler üç temel amaçla kullanılır: kapı dielektriği, kanal pasivasyonu ve tamamlanmış transistör pasivasyonu. Dielektrik malzemenin

özellikleri ve biriktirme süreci, TFT'nin tüm özelliklerini doğrudan etkiler. Örneğin, SiNx kapı dielektrik malzemesi olarak kullanıldığında, kanal akım yolunu etkiler; kanal pasivasyon tabakası olarak kullanıldığında sızıntı akımını etkileyebilir. a-Si:H/SiNx arayüzünde sabit yük, kapı dielektrik/a-Si:H arayüzünde bandı bükerek birçok temel transistör özelliğini etkiler. TFT'nin a-Si:H kanal tabakası çok ince olduğunda, dielektrik biriktirme koşullarına bağlı olarak belirlenen arayüz özellikleri kanalın çalışma bölgesini etkileyebilir. a-Si:H kanal ve dielektrik tabakaları arasındaki gerilim uyumsuzluğu TFT'nin özelliklerini etkileyebilir. a-Si:H TFT'lerde kapı dielektrik malzemesinin önemli bir rol oynaması nedeniyle, transistör özellikleri üzerindeki etkisini incelemek için çok sayıda araştırma ve geliştirme çalışması yapılmıştır. Dielektrik filminin en yaygın olarak incelenen fiziksel özellikleri dielektrik sabiti, gerilim, termal kararlılık, bileşim, bağ enerjileri vb. içerir. TFT dizisi üretiminde yaygın olarak kullanılan arayüz tabakası genellikle silisyum nitrit filmlerdir. PECVD, çeşitli nedenlerle silisyum nitrit film katmanlarını biriktirmek için ideal bir teknik olarak kullanılmaktadır.

Bu tez çalışmasında, a-Si:H TFT'lerin üretiminde; kapı elektrodu dielektrik katmanı için PECVD tekniği ile biriktirilmiş SiNx yapısı kullanılmıştır.

2.2.3 Metal Kontaklar

TFT'lerde kapı, savak ve kaynak terminali temas elektrotları için geniş bir iletken malzeme yelpazesi bulunur. Kapı temas malzemeleri Cr, Ti, Cu, Pt, Al, Mo, Au, Ni gibi metalleri, MoTi, TaN, AlNd gibi metal alaşımlarını ve ITO/IZO, AZO, In2O3 gibi oksit malzemelerini içerir. Savak ve kaynak elektrotları için ise Al, Mo, Ti, Au, Cu, Pd gibi metaller sıkça kullanılır. İletken malzemelerle yarıiletken malzeme arasında iyi bir temas sağlamak zor olabilir, bu nedenle çok katmanlı temas yapıları kullanılır. İletken oksitler (TCO'lar) olan ITO ve IZO gibi şeffaf malzemeler, optik şeffaflık gerektiren durumlarda tercih edilir.

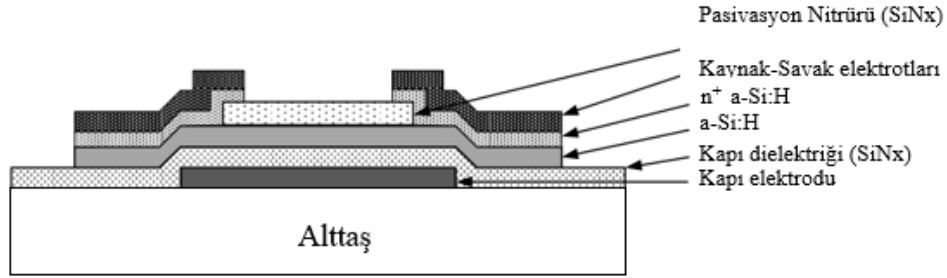
Bu tez çalışmasında; kaynak, savak ve kapı kontaklarını oluşturmak için krom metali DC magnetron sputtering (saçırma) metodu ile alttaş üzerine kaplanmıştır.

2.3 İnce Film Transistörlerin Çalışma Prensibi

TFT çalışma mekanizması bottom gate (alt kapı elektrotlu) TFT mekanizması üzerinden anlatılacaktır. İnce film transistörler Bölüm 2.1'de de bahsedildiği üzere

temel olarak bir yarıiletken kanal, bir yalıtkan katman ve kontak sağlamak için olan Gate (kapı), Source (Kaynak) ve Drain (Savak) elektrotlarından oluşmaktadırlar [30].

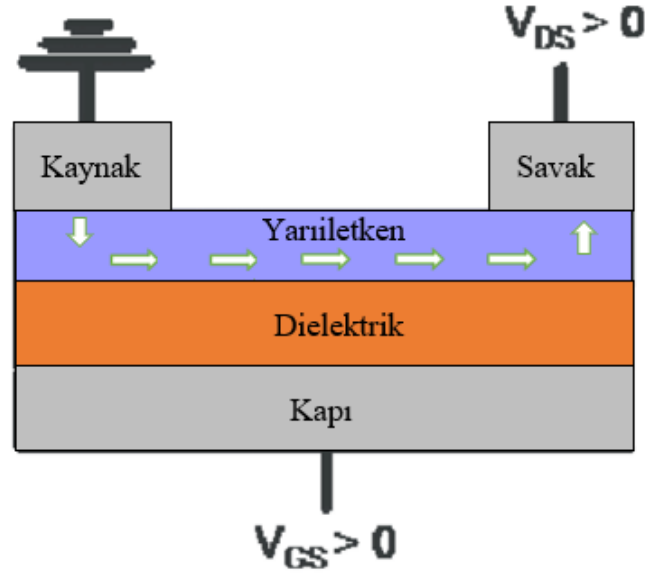
Şekil 2.4’de bottom gate (alt kapı elektrotlu) bir ince film transistörün temel yapısı şematize edilmiştir.



Şekil 2.4 Tez çalışmasında üretilen bottom gate (alt kapı elektrotlu) ince film transistör yapısı [31]

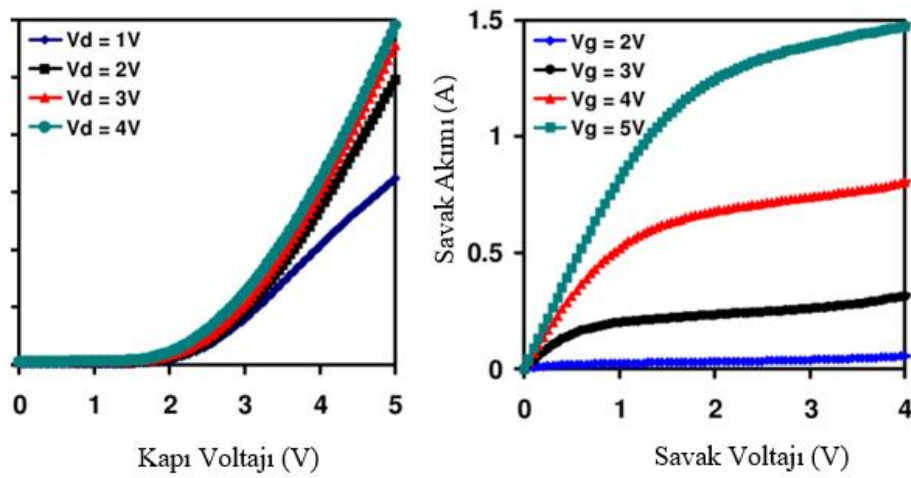
a-Si TFT'nin çalışma prensibi, MOS (Metal-Oksit-Yarıiletken) alan etkili transistörlerin bant diyagramına benzer şekilde anlaşılabilir. Alan etkili transistör yapısında, voltajlar kapı elektrotuna (V_G) ve savak elektrotuna (V_D) uygulanır. Kaynak elektrotu genellikle toprak olarak belirlenir ($V_S=0$). Kaynak ile savak arasındaki voltaj farkı, kaynak-savak voltajı (V_{DS}) olarak adlandırılır.

Kapı elektrotuna negatif bir voltaj uygulandığında, oluşan elektrik alan yarıiletken yüzeyinde pozitif yükler oluşturur ve p-tipi iletken kanal oluşumu sağlanır. Kapı elektrotuna pozitif bir voltaj uygulandığında ise, oluşan elektrik alan yarıiletken tabaka yüzeyinde negatif yükler indükler ve n-tipi iletken kanal oluşumu gerçekleşir. Bu kanal, kaynak ve savak elektrotları arasından akım akışına izin verir. Transistörün aktif veya pasif durumu, kapı geriliminin kanal üzerindeki iletkenlik seviyesini kontrol etmesiyle belirlenir.



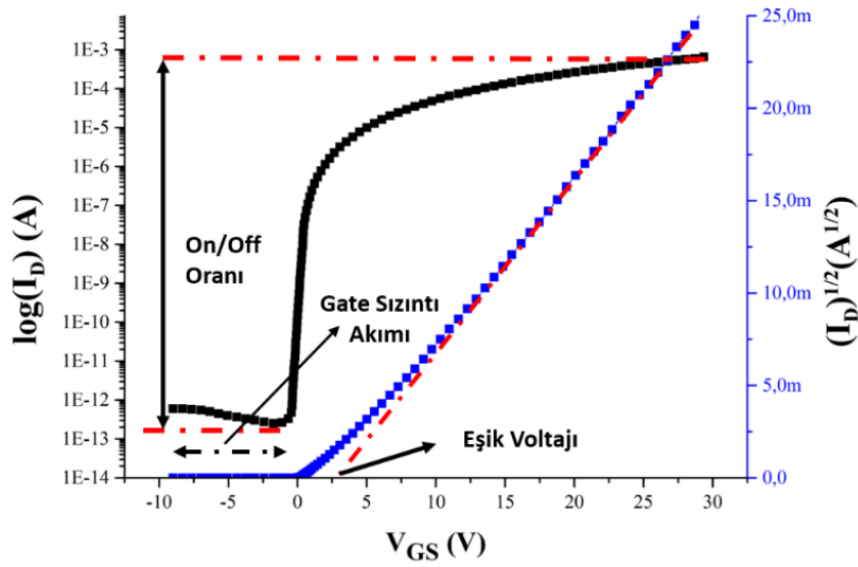
Şekil 2.5 TFT'nin çalışma prensibini anlatan diyagram

Savak ile kaynak arasına uygulanan gerilimin kanaldan akım geçişini sağladığı belirtilmiştir. Kapı voltajı arttıkça, kanalda oluşan yük sayısı artar ve akım değeri yükselir. Yalıtkanın özelliği nedeniyle yükler kapı voltajına göre tam olarak ayrıştığında savak akımı doyuma ulaşır. Kapı voltajı arttıkça akım daha da artar ve ardından doyuma ulaşır. Bu şekilde transistörün karakteristiği elde edilir [33].



Şekil 2.6 Savak akımının kapı gerilimi ve savak geriliminin etkisiyle olan değişim karakteristiği [34]

TFT'ler belirli bir kapı voltajı değerinden sonra açık konuma gelirler; bu voltaj değerinden düşük kapı voltajlarında ise kapalı durumda olurlar. Bu voltaj değerine ise V_T eşik voltajı denir. V_T değeri I_{DS} 'nin karekökünün V_G ile değişimini gösteren iletim karakteristiğinden elde edilir; bu V_T değeri, I_{DS} akımının lineer olarak artmaya başladığı V_G değeridir [35]. Eşik voltajı, bir transistörün çalışmaya başlaması için gereken minimum voltajdır. Bu parametre, elektronik devrelerde güç tüketimi ve voltaj dağılımı gibi tasarımların planlanmasında önemlidir. Eşik voltajı, analiz veya hesaplama yapmadan basit ölçüm cihazlarıyla kolayca belirlenebilir [36].



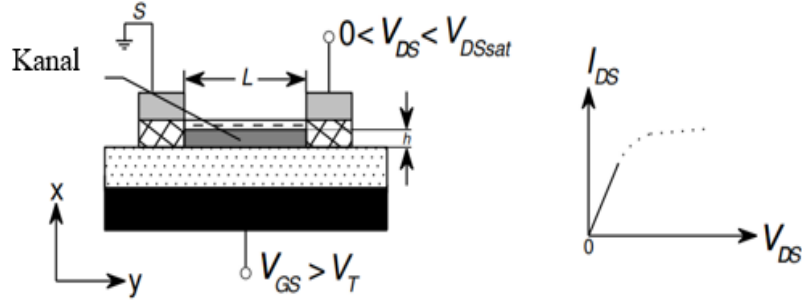
Şekil 2.7 Eşik voltajının izdüşümü metoduyla saptanması [37]

Lineer izdüşümü metodu, en yaygın kullanılan yöntemlerden biridir [38]. Bu yöntemde, kapı voltajının I_D akımının bir fonksiyonu olarak çizildiği bir grafik oluşturulur. Grafik üzerinde, birinci türevin maksimum olduğu noktadan başlayarak gate voltajı eksenine doğru bir lineer izdüşüm çizilir. Şekil 2.7’de yöntemin kullanımı gösterilmiştir.

TFT’lerin başlıca üç çalışma durumu vardır:

- **Doğrusal (Lineer) Rejim Bölgesi:**

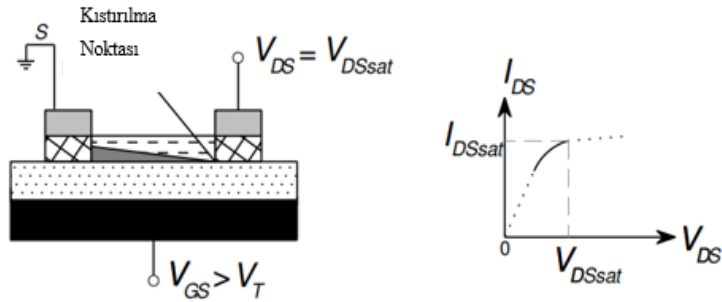
Savak voltajı (V_D), kapı voltajı ile eşik değeri (threshold) voltajı arasındaki potansiyel farktan ($V_G - V_T$) daha küçük olduğunda, tükenme-modlu bir TFT’de doğrusal (lineer) rejim meydana gelir. Kanal yoğunluğu düzenli bir şekilde dağılır ve oluşan iletken kanal direnç gösterir. Bu durumda, iletken kanal boyunca akan akım, savak voltajının değeriyle doğru orantılı olarak değişir [39].



Şekil 2.8 Lineer bölge [40]

- **Kısıtılma (pinch off) Noktasındaki Doyum (saturation) Rejimin Başlaması:**

Savak voltajı (V_D), kapı voltajı ile eşik değeri (threshold) voltajı arasındaki potansiyel farka ($V_G - V_T$) eşit olduğunda, oluşturulan iletken kanal yoğunluğu (conductive channel density) düzenli olmayan bir yapıya dönüşür. Kanal kısıtılır (pinched) ve savak ile kapı elektrotu arasında potansiyel farkı yoktur. Bu bölgede, kaynak-savak voltajı artsa da akım artmaz, ancak tükenme (depletion) bölgesinin genişlemesi ve akımın sınırlanması gerçekleşir [41].

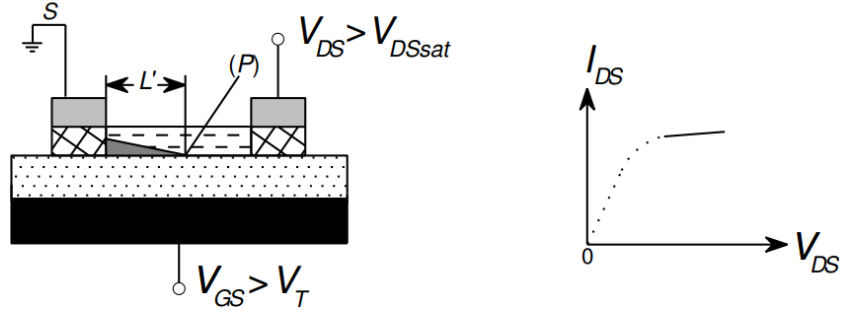


Şekil 2.9 Pinch-off (kısıtılma) noktasındaki doyum bölgesinin başlaması [42]

- **Doyum (saturasyon) Bölgesi**

Savak voltajı (V_D), kapı voltajı ile eşik değeri (threshold) voltajı arasındaki potansiyel farktan ($V_G - V_T$) büyük olduğunda, transistör doyum bölgesinde çalışır.

Oluşturulan iletken kanal yoğunluğu düzensiz bir yapıya dönüşür. Çıkış akımı değeri sabit olur ve savak voltajına bağlı değildir. Doyum bölgesinde, kanala doğru sabit ölçüde bir akım gözlenir. Kısırılma noktası (pinch-off) kaynak elektrotu yöneliminde hareket eder ve bu sebeble tükenme bölgesi genişlemiştir.



Şekil 2.10 Saturasyon bölgesi [43]

Mobilite değeri, alt eşik enerjisi eğimi değeri, açma-kapama (on/off) oranı gibi parametreler yardımı ile tasarımı yapılan TFT'lerin karakteristik yapıları ve performansları tespit edilebilmektedir [44].

Mobilite; bir transistörde uygulanan elektrik alanına bağlı olarak yük taşıyıcıların ortalama hızını ifade eder ve düşük savak voltajıyla doğrusal olarak değişen savak akımının hesaplandığı doğrusal rejim bölgesinde değeri hesaplanabilir.

$$I_{D,linear} = \frac{W}{L} \mu_{linear} C_i (V_G - V_T) V_D \quad (2.1)$$

W: Kaynak ve savak elektrotları arasındaki yarıiletken kanalın genişliği

L: Kaynak ve savak elektrotları arasındaki yarıiletken kanalın uzunluğu

C_i : Dielektrik malzemenin kapasitansı

μ_{linear} : Lineer rejim bölgesindeki mobilite

V_G : Kapı gerilimi

V_T : Eşik gerilimi

V_D : Savak gerilimi

Savak voltajı (V_D), kapı voltajından (V_G) daha negatif olduğunda, transistör doyum rejimine girer ve aşağıdaki akım-gerilim denklemi elde edilir:

$$I_{DS,Doyum} = \frac{1}{2} \frac{W}{L} \mu_{saturasyon} C_i (V_{GS} - V_T)^2 \quad (2.2)$$

$\mu_{\text{saturasyon}}$: Saturasyon bölgesi mobilitesi

V_{DS} :Savak-Kaynak arası gerilim

V_{GS} : Kapı-Kaynak arası gerilim

TFT, doyum (saturation) bölgesindeyken, mobilite $\sqrt{I_{DS}-V_G}$ değerine ait grafiğin eğiminden hesaplanır. Mobilite değerinin hesaplanması

$$\mu = \frac{d\sqrt{ID}}{dV_G} \frac{2L}{WC_i} \quad (2.3)$$

denklemleri ile hesaplanabilir.

Diğer bir elektriksel parametre olan alt eşik değeri (subthreshold) eğrisi, transistöre uygulanan V_G voltajının I_D çıkış akımının logaritmik değişimine bağlı olarak hesaplanır.

$$S = \left(\frac{\Delta \log(I_{DS})}{\Delta V_{GS}} \right)^{-1} \quad (2.4)$$

Bu denklemle birlikte TFT'nin I_{on}/I_{off} yani anahtarlama oranı tespit edilebilir. Bu denklemle beraber üretilmiş olan TFT'nin kalitesi hakkında yorum sahibi olunabilir.

2.4 OLED

OLED aydınlatma sektörünün 2024 yılına kadar 1,8 milyar dolarlık bir pazar payına ulaşması beklenmektedir. Genel aydınlatma, bu pazarın büyük bir bölümünü oluşturmaktadır, diğer önemli alanlar ise otomotiv endüstrisi ve mimari dış mekanlar olarak belirlenmiştir. OLED teknolojisi, hem görüntüleme hem de aydınlatma alanında ilerlemektedir. OLED'ler (Organik Işık Yayan Diyotlar), organik malzemelerin kullanıldığı elektrolüminesans tabanlı bir teknolojidir. Organik malzemelerin kullanılabilirliği, özelliklerinin kimyasal yollarla ayarlanabilmesi ve daha basit, ucuz işleme yöntemleriyle işlenebilir olmaları, LED teknolojisine büyük önem kazandırmıştır. İlk organik elektrolüminesans hücrelerin üretimiyle birlikte ışık yayan polimerler kullanılarak OLED tasarımları yapılmaya başlanmıştır. Bu gelişmeler, OLED teknolojisinin yaygın olarak kullanıldığı birçok alanda büyük ilerlemeler sağlamıştır [45]. Araştırmalar, OLED'lerin verimliliklerini artırmak ve düşük voltajlarda daha parlaklık elde etmek üzerine odaklanmıştır. Tang ve Van Slyke, 1987 yılında organik malzemeler kullanarak ilk

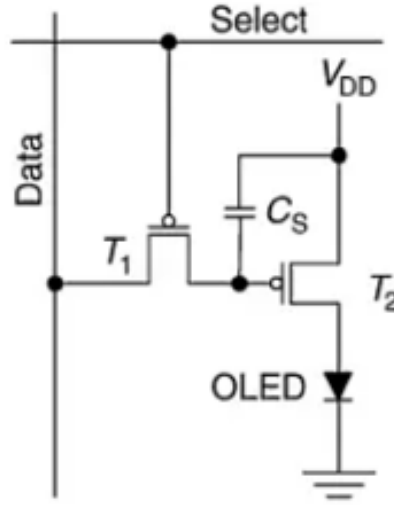
OLED cihazını üretmişler ve düşük çalışma voltajıyla yüksek verimlilik, enerji verimliliği ve parlaklık elde etmişlerdir. Bu keşif, OLED teknolojinin ilerlemesine büyük katkı sağlamıştır. 1990 yılında Friend ve ekibi, ITO ve Al elektrotlar arasında kaplanmış poli(p-fenilen vinilen) film kullanarak ilk kez bu malzemelerle başarılı bir elektrolüminesansı elde etti. Bu, OLED teknolojisi için önemli bir adım olarak kabul edildi.

OLED'lerin Çalışma prensibi ise temelde, iki elektrot arasına yerleştirilen organik bir katmanla oluşturulan aydınlatma işlemidir. Elektrotlar, anot ve katot olarak işlev görür ve aralarına uygulanan elektrik alan sayesinde elektronik taşıyıcı ve uzaysal taşıyıcı katmanlar arasında bir etkileşim oluşur. Bu etkileşim sonucunda ışık emisyonu gerçekleşir. OLED'lerde kullanılan organik katmanlar, boşluk ve elektron akımlarını dengelemek için optimize edilebilir. Farklı organik malzemelerin kullanılmasıyla ışığın rengi çeşitlendirilebilir.

2000'li yıllardan bu yana OLED teknolojisi, mobil cihazlarda ve televizyonlarda kullanılan ekran teknolojisi olarak popüler hale gelmiştir. OLED ekranlar, yüksek kontrast oranı, geniş renk gamı, hızlı tepki süresi ve ince tasarım gibi avantajlarıyla dikkat çekmiştir. Günümüzde OLED teknolojisi, akıllı telefonlar, tabletler, televizyonlar, bilgisayar monitörleri, otomobil içi ekranlar ve diğer birçok elektronik cihazda yaygın olarak kullanılmaktadır. OLED teknolojisi sürekli olarak geliştirilmekte ve daha yüksek verimlilik, daha uzun ömür ve daha büyük ekran boyutları gibi iyileştirmeler sağlanmaktadır [46].

2.5 AMOLED

Bir AMOLED ekran, ince film transistör (TFT) dizisiyle entegre edilen veya yerleştirilen aktif bir OLED piksel matrisinden oluşur. Her piksel, akım akışını kontrol etmek için bir dizi anahtar olarak işlev gören en az iki TFT ile kontrol edilir. Bu sürekli akım akışı, lüminesansın tetiklenmesi için gerekli olan voltaj kaynağı tarafından yönlendirilir. TFT teknolojisi, AMOLED ekranların üretiminde büyük öneme sahiptir.



Şekil 2.11 AMOLED sürücü devresi[47]

En basit piksel sürücü devresi, iki TFT ve bir kondansatörden oluşur. T1 adı verilen bir adresleme transistörü ve T2 adı verilen bir sürücü TFT bulunur. OLED'nin anotuna bağlı olan T2, anotun katottan daha pozitif olarak polarize edilmesini sağlar. T2'nin kaynağı OLED güç hattına bağlanırken, OLED katodu genellikle topraklanır. Satır seçim süresinde T1 açık olduğunda, veri hattındaki sinyal voltajı (V_s), T1 üzerinden T2'nin kapısını şarj etmek için kullanılır. Bu sırada T1'in kapısı ve kaynağı arasında bulunan depolama kondansatörü (C_s) de V_s 'ye kadar şarj edilir. Satır seçim süresi sonunda T1 kapatılır ve T2'nin kapısında bulunan C_s ve kapı kapasitansı, V_s 'yi çerçeve süresi boyunca korur [48].

Bu tez çalışmasında, TFT üretimi için tasarlanan maskelere OLED tasarımı da yapılmıştır. TFT'lerin anahtarlama ile OLED devrelerin aydınlatma testleri yapıp çalışıp çalışmadığı test edilmiştir.

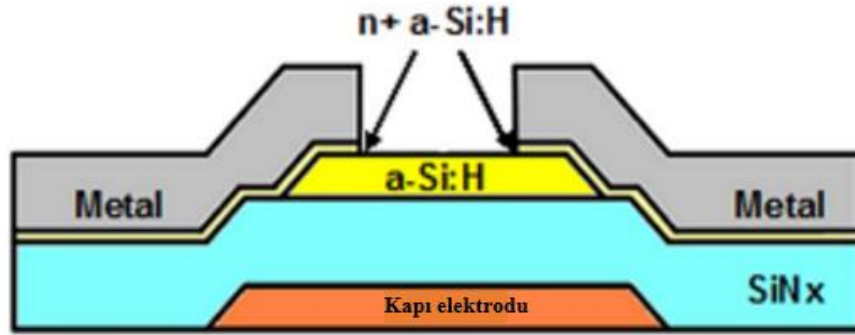
3

DENEYSEL YÖNTEM

3.1 TFT Tasarımı

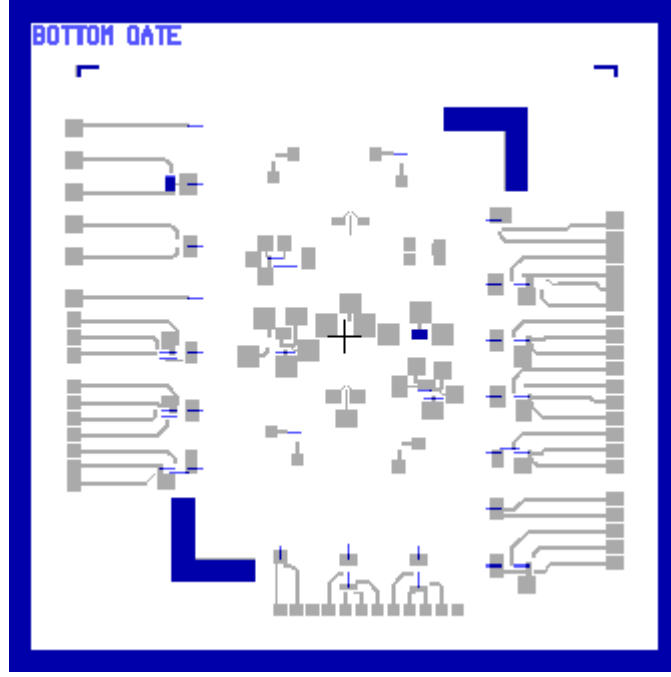
Çalışmanın bu bölümünde alt kapı elektrotlu hidrojene edilmiş amorf silisyum tabanlı ince film transistor üretimi için uygulanan tüm adımlar ve kullanılan sistemler hakkında detaylı bilgiler verilecektir. Tüm deneyler TÜBİTAK, MAM bünyesinde bulunan Fotonik ve Elektronik Sensörler Laboratuvarı'na bağlı olan 100 ve 1000 sınıftaki temizoda laboratuvarında gerçekleştirilmiştir.

Üretilen ince film transistörler bölüm 2'de de bahsedildiği üzere alt kapı elektrotlu olacak şekilde tasarlanmıştır.



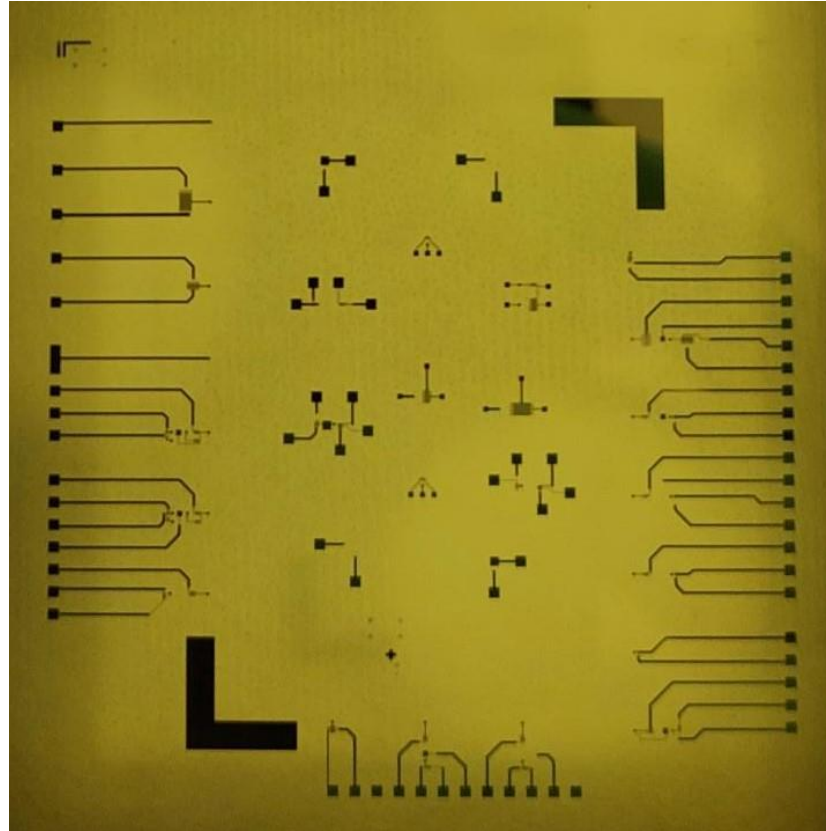
Şekil 3.1 Bottom gate (alt kapı elektrotlu) TFT yapısı [49]

Şekil 3.1'de gösterilen yapıyı üretmek üzere 4'' X 4'' boyutlarında ITO Şekillendirme, Metal 1, Mesa, Aktif, Metal 2, Kanal şekillendirme olarak isimlendirilen maskelerin tasarımları L-edit isimli bilgisayar programında hazırlanmıştır. Bu aşamada literatür araştırması yaparak W/L (yarıiletken kanal genişlik ve uzunluk parametreleri) boyutlarının oranlarına karar verilmiştir. 4X4 ITO (indiyum kalay oksit) kaplı cam alttaş üzerine olacak şekilde toplamda 23 adet TFT'nin bulunacağı maskeler hazırlanmıştır. L-edit programında tasarlanan maske görüntüsü Şekil 3.2'de gösterilmiştir.



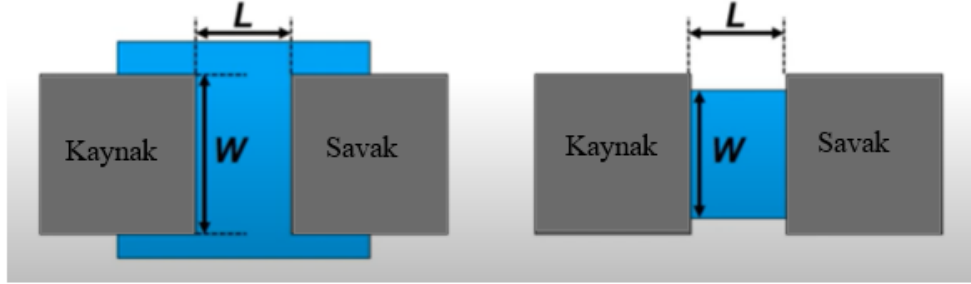
Şekil 3.2 Bottom gate (alt kapı elektrotlu) TFT maskesi Ledit programı ile tasarım görseli

Şekil 3.3’de de, Şekil 3.2’de sanal olarak gösterilen maskenin fiziksel olarak hazırlanmış hali verilmektedir.



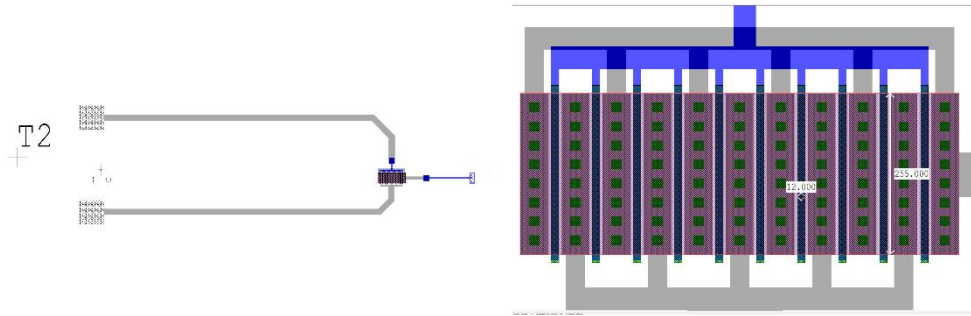
Şekil 3.3 Metal 2 maskesi fotoğrafı

Maskeler hizalama işlemlerini gerçekleştirmek için L şeklinde işaretleyici yapılar bulundurmaktadır. Bununla beraber maske yapılarına, AMOLED ekranlarda kullanılmak üzere OLED pikselleri de yerleştirilmiştir.



Şekil 3.4 Kanal görseli[50]

Bir TFT’de W ile gösterilen yarıiletken kanal genişliği ve L ile ifade edilen yarıiletken kanal uzunluğu parametreleri elektriksel performans açısından önem arz etmektedir. W/L oranı arttıkça I_{on}/I_{off} oranı azalmaktadır bu da yüksek performanslı TFT transistörleri için, yüksek W/L oranları tercih edilmesine sebep olmaktadır. Tasarımda TFT yarıiletken kanal genişliği olan W değeri 255 mikrometre, kanal uzunluğu olan L değeri ise 12 mikrometre olarak tercih edilmiştir.



Şekil 3.5 T2 isimli TFT’ye ait tasarım görüntüsü

Şekil 3.5’de W ve L parametre ölçümleri gösterilmiştir.

3.2 TFT Üretimi

Üretim için hazırlanan süreç akışı tablosu aşağıda verilmiştir:

Tablo 3.1 Üretim aşamaları

Adımlar	Açıklama
Alttaş Temizliği	Sodalime cam alttaşın temizlik prosedürleri
ITO Şekillendirme Litografisi	İlk foto maske adımı
HCl Islak Aşındırma	ITO maske deseni dışındaki bölgelerden ITO kaldırma adımı
Kuru aşındırma	ITO şekillendirme için ICP-RIE sistemi ile kuru aşındırma
Kapı Metali Kaplama	Sputterin Metodu ile metalizasyon adımı
M1 maskesi Litografisi	Metal 1 fotomaskesi adımı
Metal kontak harici alan aşındırma	Metal kontaktların dışında yüzeyde bulunan metallerin ICP-RIE işlemi ile kuru aşındırma adımı
Kapı dielektrik katman, katkısız hidrojene amorf silikon ve n tipi katkılanmış hidrojene amorf silikon yarıiletken katman biriktirme	UHV-PECVD sistemi ile kapı elektrodu a-SiNx dielektrik katmanı ve i-a-Si:H ile n ⁺ a-Si:H yarıiletken katman biriktirme adımı
Mesa maskesi Litografisi	Mesa oluşturma fotomaskesi adımı
Kuru Aşındırma	ICP-RIE sistemi ile kuru aşındırma adımı

Tablo 3.1 Üretim aşamaları (devamı)

Pasivizasyon	UHV-PECVD sistemi ile kanal katmanı pasivizasyonu adımı
Aktif maskesi litografisi	Aktif katmanları desenleme adımı
Kuru aşındırma	Desen dışındaki alanlar için ICP-RIE sistemi ile kuru aşındırma adımı
Kaynak ve Savak metalleri için metalizasyon	Sputtering Sistemi ile kaynak ve savak metallerini yüzeye biriktirme adımı
M2 maskesi litografisi	Kaynak ve Savak metallerini şekillendirme adımı
Kuru aşındırma	ICP-RIE sistemi ile kaynak ve savak metalleri bölgeler dışındaki alanda metal aşındırma adımı
Kanal maskesi litografisi	Kanalı şekillendirme adımı
Kuru aşındırma	ICP-RIE sistemi ile Kanal bölgesinde kuru aşındırma adımı
Tavlama	TFT'nin elektriksel ölçüme gitmeden önce tavlama işlemi ile iyileştirme adımı

Yukarıdaki tabloda TFT üretimi için gerçekleştirilen tüm adımlar başlıklar halinde verilmiştir.

3.2.1 Altaş Temizliği

Altaş olarak 4x4 inç boyutlarında ITO kaplanmış teknik cam kullanılmıştır. Olası kontaminasyon ve partikül kirliliği açısından altaşlar sırası ile deiyonize su ve IPA (izopropanol alkol) ile durulanıp kuru azot (N₂) ile kurutulmuştur.

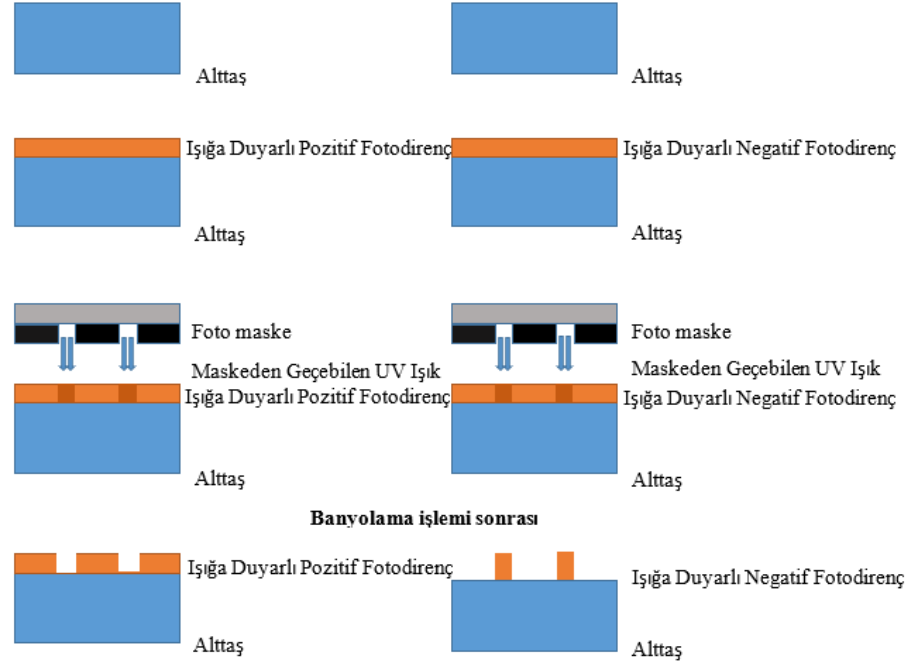
Eğer yüzeyde bu yöntem ile giderilmeyen kalıntılar varsa RCA-1 temizleme prosedürü ya da literatürde mevcut bulunan farklı yöntemler de uygulanabilir.

Altaş temizlik aşamasından sonra ITO kaplı yüzeyde şekillendirme yapmak amacıyla ilk litografi maskesi uygulanmıştır.

3.2.2 Fotolitografi

Litografi sözcüğü Yunancada taş baskı anlamına gelmektedir. Bu teknik ile kireç taşı üzerine yağlı mürekkeple oluşturulan geometrik çizim hedef yüzeye aktarılmış olur. Yüzyıllar sonra sanatsal amaçlar için kullanılan bu teknik geliştirilerek Fotolitografi adı ile ilk kez elektronik parça üretiminde kullanılmıştır.

Fotolitografi; bir bilgisayar programı aracılığı ile önceden tasarlanmış bir deseni, UV ışık altında bir foto-maske plakasından ışığa duyarlı fotodirenç ile kaplı bir alt tabakaya geçirmek için kullanılan bir tekniktir. Numune UV ışık ile pozlandıktan sonra kimyasal solüsyon ile banyo edilir. Banyo sonrası desen fotodirence aktarılmış olur. Desenin aktarımından sonra kalıcı olmasını sağlamak amacıyla, fabrikasyon aşamasına göre aşındırma ya da metal kaplama adımları uygulanır. Fotodirenç; belirli dalga boyundaki ışığa duyarlı olan organik yapıdır. Fotodirençler pozitif ve negatif olmak üzere ikiye ayrılırlar. Pozlama esnasında; UV ışığa maruz kalan bölgeler, UV ışığın taşıdığı enerji ile kimyasal yapısını değiştirir. Pozitif reçine ile yapılan fotolitografi işleminde pozlanan alanlar kimyasal banyolama işleminde çözünürken, negatif fotodirençin kullanıldığı işlemlerde ise UV ışık gören alanlar sertleşir ve pozlanmamış alanlar kimyasal banyolama işleminde çözünmeye başlarlar.



Şekil 3.6 Fotolitografi aşamaları

Fotolitografi adımları:

Desenin aktarılacağı numuneye temizlik prosedürü uygulanır. Ardından numune, planlanan fabrikasyon adımlarına uygun olacak türde fotodirenç ile dönel kaplayıcı cihazlar yardımı ile kaplanır. Kaplama işlemi tamamlandıktan sonra numune ön ısıtma işlemine tabii tutulur. Desenin numune yüzeyine aktarımı için maskeli ya da maskesiz fotolitografi yöntemlerinden biri uygulanır ve ardından banyolama işlemi yapılır.

Fotolitografi zaman içinde farklı yöntemler kullanılarak uygulanmaya devam etmektedir. Bunlar;

Maske Hizalayıcı Sistemler ile UV Litografi

Lazer Litografi

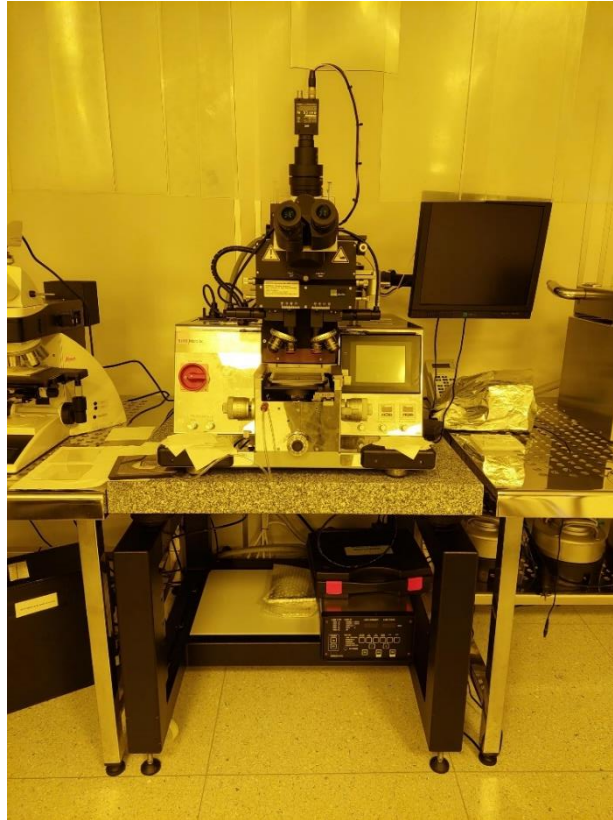
Elektron Demeti Litografi ve Odaklanmış İyon Demeti Litografi yöntemleridir:

Maske hizalayıcı sistemlerde desenler, kuartz ya da bir cam plakaya işlenmiş bir foto maske ile numuneye aktarılır. Işık kaynağı olarak da Hg lambalar 436nm, 405 nm ve 365 nm dalga boyunda UV ışık üretir. Maske plakası işlem gerçekleştirilirken mekanizmaya sabitlenir. Hizalama üretim sürecinin en kritik

adımlarından biridir ve ufacık bir hizalama hatası tüm mikro-nano cihaz tasarımını yok edebilir. Bu sebeble, numune mikrometrik sistemler ile x-y düzlemlerinde hassas şekilde hizalanır. Birden fazla maskeleme adımı bulunan üretim süreçlerinde, hizalama yapılırken kalibrasyonu sağlamak amacıyla maske dizaynının yanına ek olarak hizalayıcı işaretler yerleştirilir. Maskede bulunan işaretlerle, bir önceki maskeden gelen hizalayıcı işaretler denk geldiğinde hizalama işlemi tamamlanmış olur.

Maskesiz litografi sistemlerinde, lazer baskı ile tasarımların direkt olarak numune yüzeyine aktarılması sağlanır. Bu sistemler foto maske üretimi için de kullanılmaktadır. Maskesiz olarak UV ışık ve mikro ayna sistemi ile de litografi yapılabilmektedir. Elektron demeti litografi sistemleri ise, 10 nm altı boyutlu nano yapılar oluşturmaya izin veren nano fabrikasyon tekniğidir. Bu tekniğin çalışma prensibi Taramalı Elektron Mikroskopuna dayanmaktadır. UV veya X-Ray kaynakları yerine, yüksek oranda odaklanmış elektron ışını, dirençli malzemeyi açığa çıkarmak için önemli bir rol oynar.

Bu çalışmada uygulanan tüm desenleme işlemleri SUSS MJB4 Maske Hizalayıcı sistemi ile yapılmıştır.



Şekil 3.7 SUSS MJB4 maske hizalayıcı fotolitografi sistemi

Temizlik prosedürü uygulanan alttaşlar 110 °C sıcaklıkta, temizlik adımı sonunda sonra alttaş üzerinde kalabilecek olası su damlacıklarını buharlaştırıp de-hidrasyon sağlaması için 5 dk bekletilir.

Bu adımdan sonra alttaş Laurell marka dönel kaplayıcı cihaz kullanılarak fotodirenç ile kaplanır. Dönel kaplayıcı resmi Şekil 3.8’de gösterilmiştir.



Şekil 3.8 Laurell dönel fotodirenç kaplayıcı sistemi

Fakat fotodirenç malzemenin alttaş yüzeyine daha iyi tutunmasını sağlayan HMDS (hekzametildisilan) malzemesi ile önce tüm yüzey kaplanır. Bu çalışmada fotodirenç olarak AZ1514 H pozitif fotodirenci kullanılmıştır. Fotodirenç kaplama parametreleri Tablo 3.2’de gösterilmiştir.

Tablo 3.2 Fotodirenç kaplama parametreleri

Fotodirenç adı	AZ 1514 H
Fotodirenç tipi	Pozitif
Fotodirenç katman kalınlığı (μ)	1 μ
Fotodirenç kaplama hızı (rpm)	4100 rpm
Fotodirenç kullanım miktarı (mL)	3 mL
Fotodirenç kaplama aralığı (s)	40 s
Fotodirenç ön ısıtma sıcaklığı ($^{\circ}\text{C}$)	95 $^{\circ}\text{C}$
Fotodirenç son ısıtma sıcaklığı ($^{\circ}\text{C}$)	120 $^{\circ}\text{C}$
Fotodirenç geliştirici solüsyonu	726 MIF

Fotodirenç kaplama adımından sonra 95 $^{\circ}\text{C}$ 'de 55 saniye ön ısıtma işlemi uygulanmıştır. Bu parametreler, fotodirencin mevcut veri sayfalarında bulunmaktadır. Ön ısıtma işleminin sebebi kaplanan fotodirencin sertleşip yüzeye yapışması ve istenilen kalınlık değerine ulaşılmasıdır. Şekil 3.9'da ön ısıtma işlemi için kullanılan ısıtıcı ocak denilen cihazı gösterilmektedir.

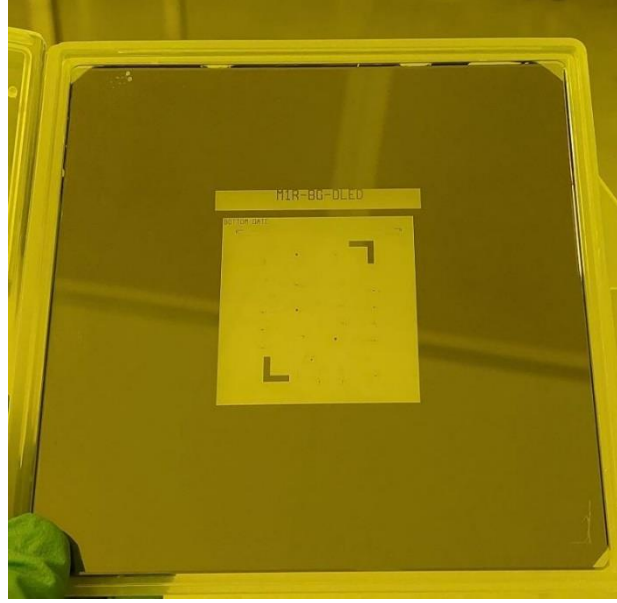


Şekil 3.9 CEE Brewer Science 200CBX marka ısıt ocak

Ön ısıtma işleminden sonra alttaş UV pozlama ile desenleme işlemi için hazır durumdadır.

Bu çalışmada UV ışık altında desenleme işlemi Şekil 3.2’de de gösterilmiş olan SUSS MJB4 Maske Hizalayıcı sistemi kullanılarak yapılmıştır. Çalışmamızın ilk adımı olan ITO şekillendirme maskesini desenlemek için hazırlanan ITO kaplı cam alttaş malzeme sisteme yerleştirilip vakum kullanılarak yüzeye sabitlenmesi sağlanmıştır. Bu litografi işlemi için kullanılacak UV ışığı elde etmek için 365 nm dalga boyunda UV ışık oluşturan cıva lambası kullanılmıştır. Desenleme işlemi 249 W cıva lamba gücü ve 23 mJ/cm^2 enerji yoğunluğu ile 7 saniye boyunca sürmüştür. Pozlama işleminden sonra kullanılan pozitif fotodirencin veri sayfalarında kullanılması önerilen 726 MIF geliştirici solüsyonu ile 35 saniye boyunca banyolama işlemi yapılmıştır. Şekil 3.6’da gösterildiği üzere fotodirenç tipleri pozitif ve negatif olmak üzere temelde ikiye ayrılmaktadır. Maske tasarımına göre, UV ışığa maruz kalan kısımlar geliştirici solüsyon ile banyolama adımından sonra yüzeyde kalır ya da yüzeyden çözünüp ayrılır. Bu çalışmada pozitif tipte bir fotodirenç kullanılmıştır. Kullanılan maskede bulunan işaretlerin yer aldığı kısımlar maske üzerinde krom kaplı halde bulunmaktadır. Bunun sebebi bu işaretlerin UV pozlama ile ışığa maruz kalmasını engelleyip geliştirme adımından sonra da o

bölgelerdeki fotodirencin yüzeyden çözünüp gitmesini sağlamaktır. ITO şekillendirme maskesine ait görüntü Şekil 3.10’da gösterilmiştir.



Şekil 3.10 ITO şekillendirme maskesi

Son durumda geliştirme adımından sonra yüzeyde sadece hizalama işaretlerinin bulunduğu kısımlarda fotodirenç malzemesi kalmamış ve diğer kısımlar fotodirenç malzeme ile sonraki aşama için koruma tabakası olarak yüzeyde bırakılmıştır. Geliştirici solüsyon ile banyolama adımından sonra alttaş, 120 °C sıcaklıkta 30 dk boyunca son ısıtma işlemine tabii tutulmuştur.

Bu çalışmadaki her fotolitografi adımında temelde bu işlemler gerçekleştirilmiştir. Bu sebeple diğer fotomaske litografisi adımları detay verilmeden anlatılacaktır.

Desenleme işlemi tamamlandıktan sonra alttaş üzerindeki ITO’nun yüzeyden gitmesini istediğimiz bölgelerden kalıcı olarak uzaklaşması için HCl (hidroklorik asit) dolu kaba 20 dk boyunca daldırma yöntemi ile ıslak aşındırma işlemi uygulanmıştır. Sonrasında yüzeyde mevcut bulunan ITO katmanının tamamen uzaklaşması için Sentech ICP-RIE (İnduktif çifte plazma- reaktif iyon aşındırma) sistemi ile kuru aşındırma işlemi yapılmıştır.

3.2.3 Kuru Aşındırma

Aşındırma işlemi, bir yüzeyden malzeme kaldırma işlemi olarak tanımlanabilir. Aşındırma yapılırken; aşındırma oranı, seçicilik, homojenlik, izotropik ve anizotropik profil yapısı gibi birçok parametre göz önünde bulundurularak uygun aşındırma yöntemi seçilmelidir:

Aşındırma oranı; aşındırılmak istenen malzemenin yüzeyden kaldırılma hızıdır.

Seçicilik; aşındırılmak istenen katmanın aşınma hızının, korunan katmanın aşınma hızına oranıdır. Aşındırma ne kadar yüksek seçiciliğe sahipse, numune yüzeyinden aşındırılmak istenen katman diğer tabakalara zarar vermeden yüzeyden uzaklaştırılır.

Homojenlik; aşındırma oranının dağılımının bir ölçüsüdür. Aşındırma yapılırken, numune yüzeyinden uzaklaştırılmak istenen malzemenin kenar kısımlarda ve merkez bölgeleri etrafındaki aşınma performanslarının aynı olması beklenir.

Fiziksel aşındırma veya genel adıyla kuru aşındırma, süreç parametrelerinin yüksek düzeyde kontrol edilebilirliği altında bir plazma kaynağında gerçekleştirilir. Kuru aşındırmanın temel çalışma prensibi, aşındırılacak olan tabakanın reaktif gazlarla kimyasal ve fiziksel etkileşimine bağlıdır. Plazmanın kullanımı (yüksek yönlü iyonlar nedeniyle) bu aşındırmayı oldukça anizotropik (doğrusal) bir tip yapar.

Aşındırma süreci ilk olarak aşındırma işleminde kullanılacak reaktif gazların vakuma alınmış işlem odasına istenilen akış miktarlarında doldurulması ile başlar. Gaz akışları sırasında ortam basıncı kontrol edilerek sabit tutulurken ortam da pompalanmaya devam eder. Ortam istenilen süreç parametrelerine ulaştıktan sonra ortama gönderilen atıl(inert) ve reaktif gazların RF gücü sayesinde oluşan manyetik alan etkisiyle iyonlaşması sağlanır. Oluşan reaktif iyonlar elektrotlar sayesinde numune yüzeyine doğru yönlendirilip, numune yüzeyinden kimyasal reaksiyon oluşturarak malzeme kopmasını sağlarlar.

Bu tez çalışmasında Sentech SI 500 ICP-RIE sistemi ile fotolitografi işlemi sonrası aşındırma işlemleri gerçekleştirilmiştir. Şekil 3.11’de sistemin fotoğrafı gösterilmiştir.



Şekil 3.11 Sentech SI 500 ICP-RIE kuru aşındırma sistemi

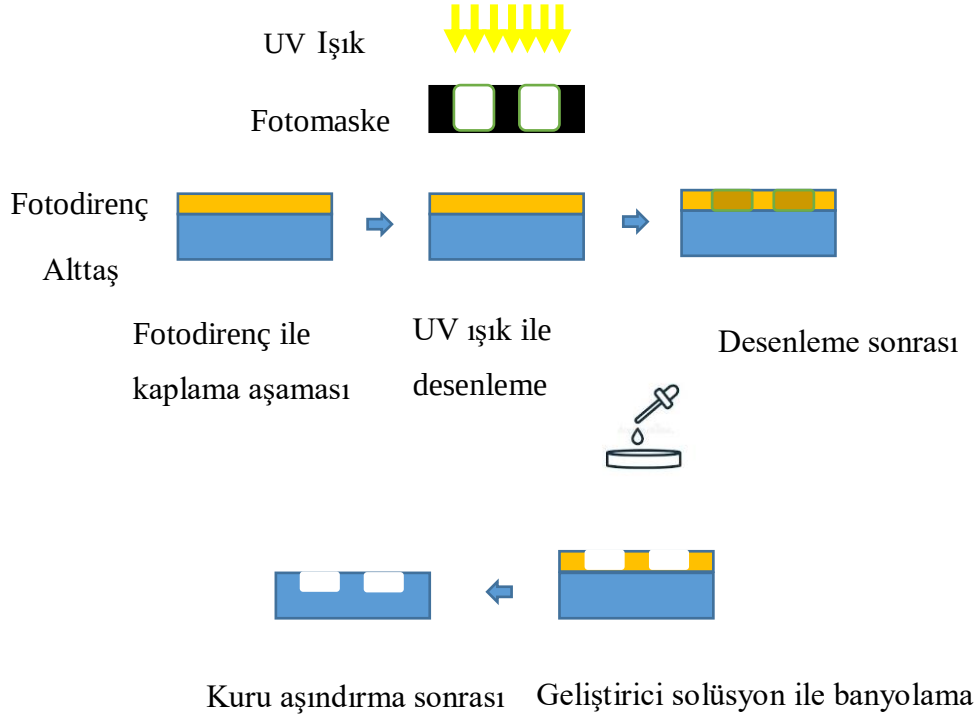
Tez çalışmasında ilk fotolitografi işlemi olan ITO şekillendirme maskesi ile istenmeyen bölgelerdeki ITO katmanını alttaş yüzeyinden kalıcı olarak uzaklaştırmak için kuru aşındırma sistemi ile fotodirencin korumadığı açık olan kısımlar aşındırılmıştır.

Kuru aşındırmaya ait parametreler Tablo 3.3’de verilmiştir.

Tablo 3.3 Kuru aşındırma parametreleri

Aşındırma gazları	CH ₄ , H ₂
Aşındırma gaz akışları	CH ₄ : 40 sccm, H ₂ :5,2 sccm
Basınç	2 Pa
Sıcaklık	19°C
RF Gücü	20 W
ICP Gücü	50 W

Ardından AZ 100 Remover solüsyonu ile alttaş temizliği yapılmış ve fotodirenç katmanını temizlenmiştir. Bu adımlar Şekil 3.12’de şematize edilmiştir.



Şekil 3.12 Kuru aşındırma işlemi şeması

Kuru aşındırma işleminden sonraki adım olan kapı metal kontak katmanını oluşturmak için alttaşa Sputtering (püskürtme) yöntemi ile krom metali kaplaması yapılmıştır.

3.2.4 Sputtering (Püskürtme) Yöntemi ile Metal Kaplama

Püskürtme yöntemi (sputtering), fiziksel bir buhar biriktirme mekanizmasıdır. İşlem manyetik alan içeren bir vakum odasında gerçekleşir. Bölmeye argon gibi bir soy gaz ekledikten sonra, güçlü manyetik alan altında oluşturulan plazma malzeme kaynağından atomları koparır. Bu atomlar daha sonra, alttaş üzerinde ince bir film halinde birikirler. Nihai ürün, çeşitli uygulamalarda kullanılabilen ince ancak dayanıklı bir kaplamadır. Şekil 3.13’de çalışmada kullanılan Sputtering (Püskürtme) Metalizasyon Sistemi gösterilmiştir.



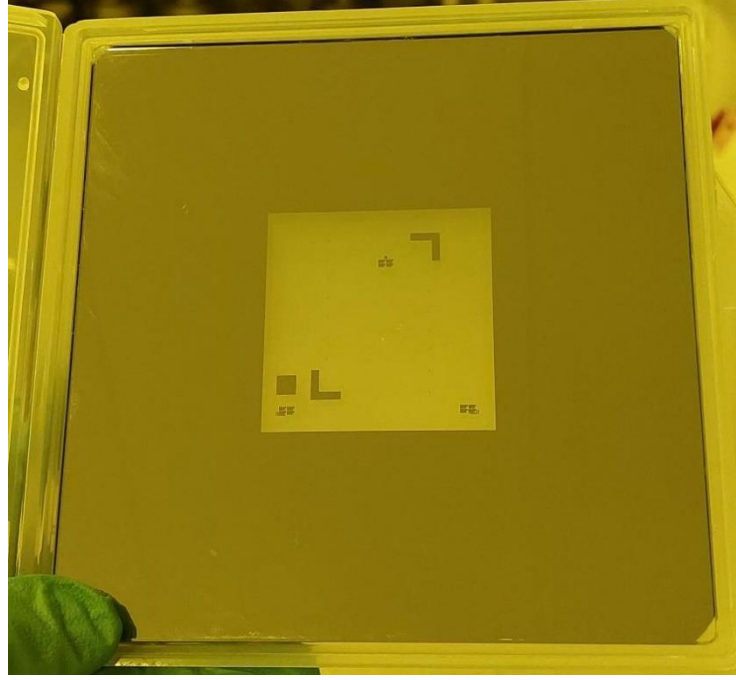
Şekil 3.13 Sputtering (Püskürtme) metalizasyon sistemi

Bu yöntemle alttaş üzerine kapı elektrodunu oluşturmak için krom kaplama yapılmıştır. Kaplama parametreleri Tablo 3.4’de verilmiştir.

Tablo 3.4 Metalizasyon parametreleri

Argon Gaz akışı	0,5 sccm
DC Gücü	415 W
Kaplama süresi	1 dk 20 s

Metal kaplama adımından sonra krom kaplı alttaş, kapı elektrodu şekillendirmesi yapılmak üzere M1 maske litografisi için Bölüm 3.2.2’de anlatılan adımlar tekrar edilerek desenleme işlemi gerçekleştirilmiştir. Şekil 3.14’de M1 maskesi gösterilmiştir.



Şekil 3.14 M1 maskesi

Desenleme yapıldıktan sonra son ısıtma adımı olarak 110°C sıcaklıkta 4 dakika boyunca ısıtılmıştır. Ardından kapı elektrodu haricinde yüzeyde bulunan metal katmanından kurtulmak için krom aşındırıcı solüsyona yaklaşık 4 dakika boyunca daldırılmıştır. Deiyonize su ile durulanıp kuru azot gazı ile kurutulmuştur. AZ 100 Remover kimyasalı ile alttaş yüzeyindeki fotorezist katmanını temizledikten sonra KLA Tencor Profilometre cihazı ile kapı metali kalınlıkları 250 nm olarak ölçülmüştür.

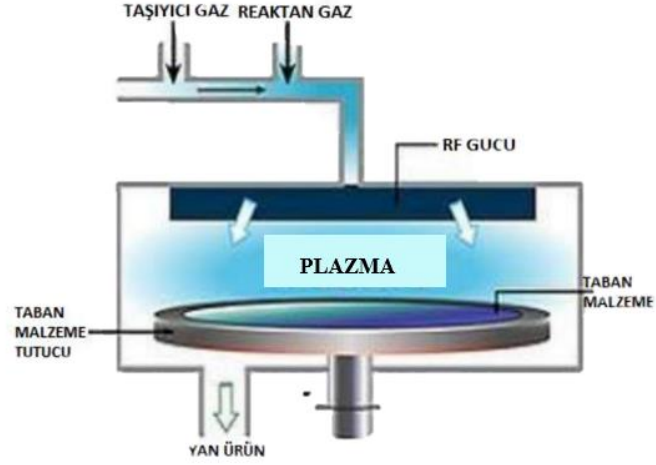
3.2.5 İnce Film Biriktirme

Bu tez çalışmasında SiNx, özden a-Si:H ve n+ a-Si:H katmanlarını biriktirmek için Çoklu Çember UHV-PECVD ve Sentech SI 500 PPD PECVD sistemleri kullanılmıştır.

- PECVD Sistemi (Plazma ile Genişletilmiş Kimyasal Buhar Biriktirme)

Plazma-destekli kimyasal buhar biriktirme yönteminde, radyo frekansı sayesinde biri topraklanmış bir diğeri RF gücü kaynaklı iki elektrot arasında meydana gelen elektrik alan, ortama gönderilen gazın elektron ve iyonlara ayrışmasını sağlayarak plazma oluşturur. Oluşan yüksek hızlı elektronlar, diğer gaz moleküllerine çarpışarak onlara enerji transfer eder. Bu çarpışmalar sonucunda oluşan radikaller

alt tabakada, yüksek sıcaklıklarda homojen ve neme dayanıklı ince filmler üretmektedir. [51] Şekil 3.15’de PECVD sisteminin çalışma şeması gösterilmiştir.



Şekil 3.15 PECVD çalışma şeması [52]

Bu tezde PECVD sistemi pasivizasyon aşamaları için kullanılmıştır. Şekil 3.16’da TÜBİTAK-MAM temizoda laboratuvarında bulunan Sentech SI 500 PPD PEVCD sistemi gösterilmiştir.



Şekil 3.16 PECVD sistemi

- UHV-PECVD (Ultra Yüksek Vakum – PECVD) Sistemi:

PECVD (Plazma Destekli Kimyasal Buhar Biriktirme) biriktirme sistemi, Şekil 3.17'de gösterilmiştir. Ana bileşenleri, vakum odası, turbo moleküler pompalar ve mekanik pompalardır. Ardışık birikimler arasında artık gaz alışverişi azaltmak için çoklu birim sistemi kullanılır. Yük kilidi sistemi arka plan vakumunun kalitesini korur ve kirlilik seviyesini düşürür. Tüm odalar sızdırmazlık için valf, pencere, gaz besleme hatları ve bağlantılarına sahiptir. Bu da yüksek vakum kalitesi sağlar [53].



Şekil 3.17 Çoklu çemberli UHV-PECVD sistemi

İşlem gazı Kütle Akış Kontrol Cihazları kullanılarak sisteme verilir ve odadaki basınç, gaz akış kontrol valfleri ve hassas kütle akış kontrol cihazlarıyla sabitlenir. Plazma, uygun RF devreleri aracılığıyla reaktöre bağlı bir RF güç kaynağı ile oluşturulur. İşlem gazı iyonlar ve radikaller haline gelerek ince filmler olarak biriktirilir. Kullanılan gazların çoğu tehlikeli olup korozyona uğrayabilir, yanıcı, patlayıcı veya yüksek derecede toksik olabilir. Bu nedenle, bu gazlarla çalışırken büyük bir dikkat gereklidir. Egzoz sistemi, işlem gazlarının güvenli bir şekilde uzaklaştırılması için tasarlanmıştır. Son olarak, kontrol paneli tüm odanın basıncını, sıcaklığını, gaz akış hızını ve RF gücünü izler ve kontrol eder. Bu çalışmada UHV-PECVD sistemi kapı elektrodu dielektrik malzemesinin biriktirilmesi, i a-Si:H (özden) ve n⁺ a-Si:H (n-tipi katkılı) yarıiletken kanal katmanının oluşturulması için kullanılmıştır. Dielektirk katmanı ve kanal katmanı malzemeleri sistemden dışarıya çıkarılmadan ardı ardına biriktirildiği için kontaminasyon oluşma olasılığı ortadan kaldırılmış olmuştur. Biriktirme işlemi sırasında SiH₄ (Silan) gazı kullanılmaktadır.

a-Si'nin büyüyen yüzeyi genellikle hidrojen ile sonlanır ve SiH₃ radikali doğrudan yüzeye bağlanamaz. Bunun yerine, silisyum sarkık bağının sağlanması için yüzeydeki hidrojen ile sonlanmaların birbirleriyle veya gelen H radikaliyle tepkimesi sonucunda H₂ gazı salınır. Bu serbest silikon sarkık bağına SiH₃ radikali bağlanabilir ve a-Si'nin büyümesine katkıda bulunabilir.

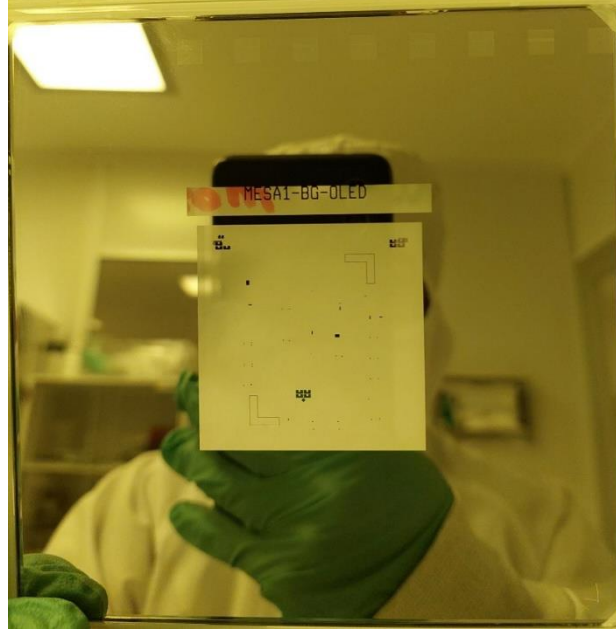
Bu tezde, a-Si TFT cihazlarında n-tipi katkılı a-Si, kaynak ve drene temaslarında kullanılmıştır. PECVD ile biriktirilen a-Si'nin n-tipi katkısı, silan öncü gazına fosfin (PH₃) eklenerek gerçekleştirilir. Plazma tarafından ayrıştırılan katkı gaz molekülleri, büyüyen yüzeye bağlanan reaktif radikaller ve iyonlar oluşturur. n⁺ a-Si:H için tipik katkı gazı akış oranı birkaç 100 ppm aralığındadır.

Kapı elektrotları deseni oluşturulduktan sonraki kısım, kapı dielektrik malzemesi biriktirilmesidir. Sonrasında i a-Si:H (özden) ve n⁺ a-Si:H (n tipi katkılı) yarıiletken kanallar biriktirilecektir. Tüm bu katmanlar UHV-PECVD sisteminde arka arkaya biriktirilmiştir. Bu işleme ait parametreler Tablo 3.5'de verilmiştir.

Tablo 3.5 Kapı dielektriği, i a-Si:H ve n⁺ a-Si:H biriktirme parametreleri

Parametreler/Katmanlar	SiN _x	i a-Si:H	n ⁺ a-Si:H
Katman kalınlığı	300 nm	200 nm	80 nm
T _s	230°C	225°C	225°C
P _{rf}	3 W	3 W	3 W
P _{dep}	0,6 Torr	0,6 Torr	0,6 Torr
T _{dep}	20 dk	15 dk 40 s	5dk
[SiH ₄]	10 sccm	10 sccm	10 sccm
[NH ₃]	70 sccm	-	-
[PH ₃]	-	-	2 sccm

Biriktirme işleminden sonra Mesa maskesi litografisi yapılmak üzere alttaş Bölüm 3.2.2’de açıklandığı üzere aynı adımları gerçekleştirmiştir. Şekil 3.18’de Mesa maskesi gösterilmiştir.



Şekil 3.18 Mesa maskesi

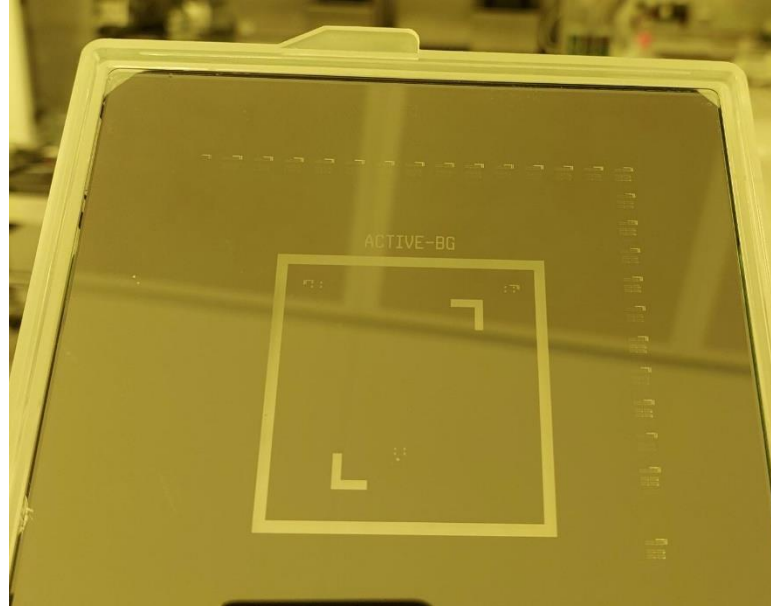
Litografi sonrası kuru aşındırma sistemi ile kanal bölgesi tanımlanmış olmuştur. Kuru aşındırma prosesine ait parametreler Tablo 3.6’da verilmiştir.

Tablo 3.6 Mesa maskesi sonrası kuru aşındırma parametreleri

Aşındırma gazları	CH ₄ , H ₂
Aşındırma gaz akışları	CH ₄ : 40 sccm, H ₂ :5,2 sccm
Basınç	2 Pa
Sıcaklık	19°C
RF Gücü	20 W
ICP Gücü	50 W

Daha sonra alttaş pasivizasyon sağlamak amacıyla UHV-PECVD sistemi ile bir önceki biriktirme aşamasındaki koşullar altında 238 nm kalınlığında SiN_x ile

kaplanmıştır. Biriktirme işleminden sonra Aktif maskesi litografisi yapılmıştır. Şekil 3.19’da Aktif Maskesi gösterilmiştir.



Şekil 3.19 Aktif maskesi

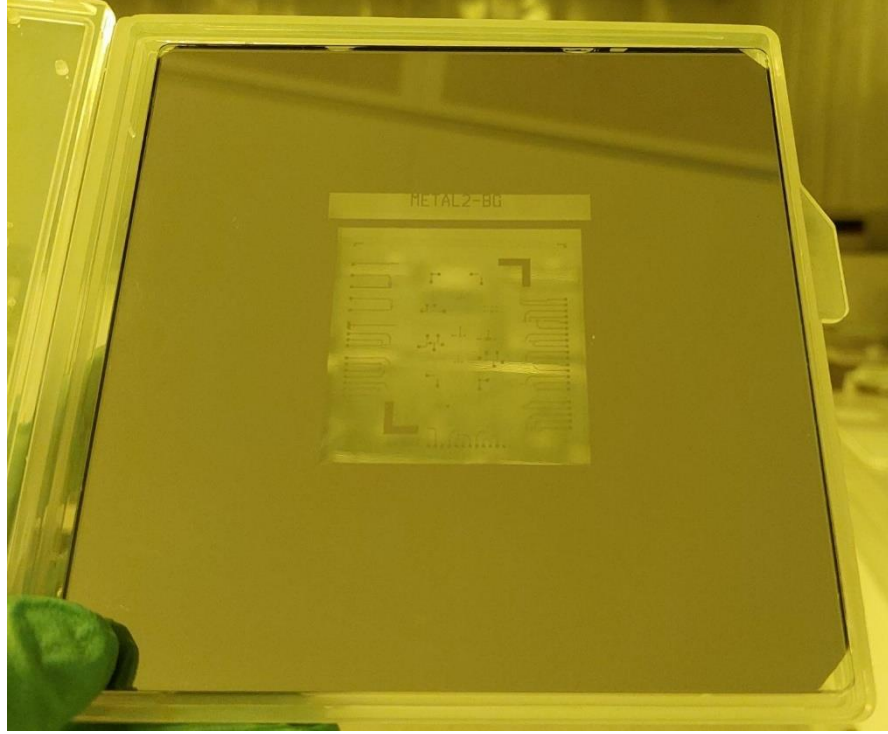
Aktif litografisi işleminden sonra kuru aşındırma yapılmıştır. Uygulanan parametreler Tablo 3.7’de paylaşılmıştır.

Tablo 3.7 Kuru aşındırma parametreleri

Aşındırma gazları	CH ₄ , H ₂
Aşındırma gaz akışları	CH ₄ : 40 sccm, H ₂ :5,2 sccm
Basınç	2 Pa
Sıcaklık	19°C
RF Gücü	20 W
ICP Gücü	50 W

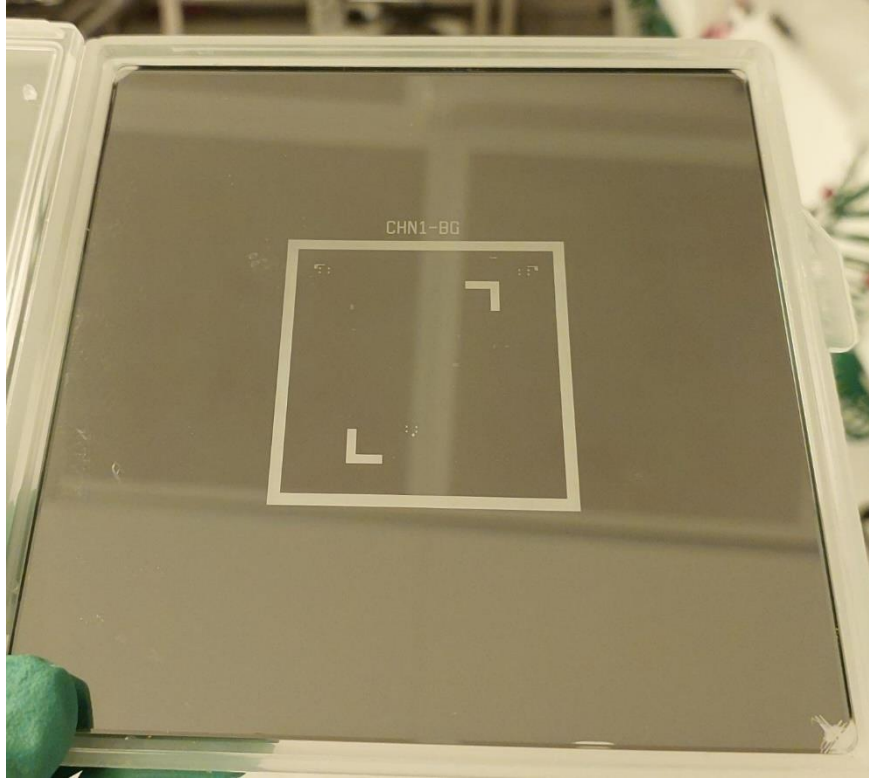
Aktif litografisi sonrası kaynak ve savak elektrotlarını oluşturmak için alttaş metalizasyon sistemine gönderilmiştir. Burada kapı elektrodunu kapladığımız koşullar altında 300 nm krom metali kaplanmıştır. Metalizasyon işleminden sonra

Metal 2 maskesi litografisi ile kaynak ve savak elektrotları şekillendirilmiştir. Metal 2 maskesine ait görsel Şekil 3.20’de verilmiştir.



Şekil 3.20 Metal 2 maskesi

Desenleme işleminden sonra kaynak ve savak bölgeleri dışındaki alanlardaki krom metalinin yüzeyden uzaklaştırılması için alttaşı, krom aşındırma solüsyonuna 4 dakika boyunca daldırılmıştır. Önceki bölümlerde bahsedildiği üzere temizlik prosedürleri uygulandıktan sonra alttaşı Kanal maskesi litografisi yapılmıştır. Şekil 3.21’de Kanal maskesine ait görsel yer almaktadır.



Şekil 3.21 Kanal maskesi

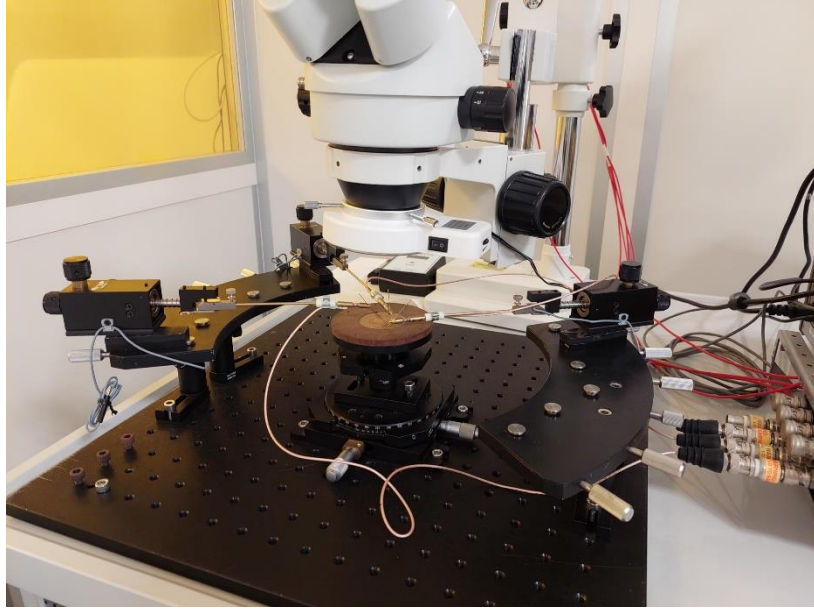
Litografi işlemi ardından kuru aşındırma uygulanmıştır. Bu adıma ait parametreler Tablo 3.8’de yer almaktadır.

Tablo 3.8 Kuru aşındırma parametreleri

Aşındırma gazları	CH ₄ , H ₂
Aşındırma gaz akışları	CH ₄ : 40 sccm, H ₂ :5,2 sccm
Basınç	2 Pa
Sıcaklık	19°C
RF Gücü	20 W
ICP Gücü	50 W

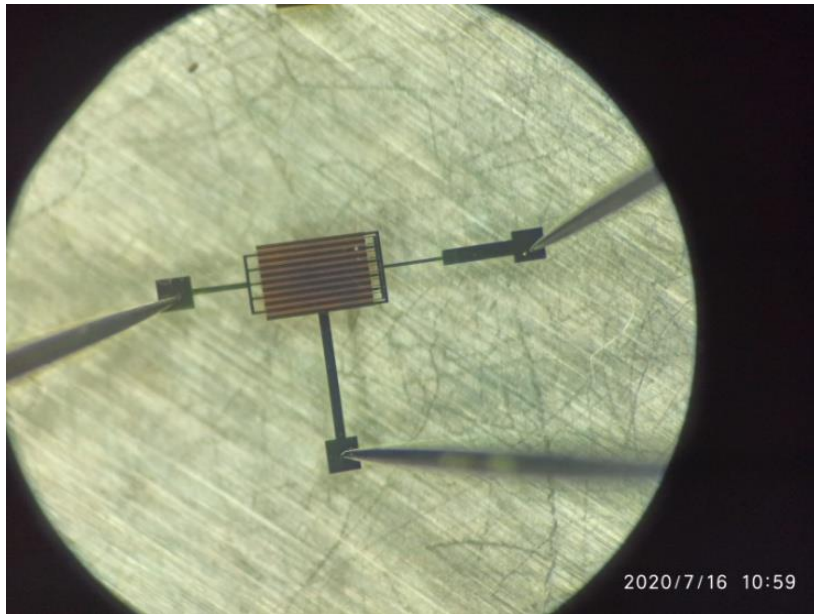
3.3 Elektriksel Ölçüm ve Karakterizasyon

Tüm adımlardan sonra TFT üretim süreçleri tamamlanmıştır. Elektriksel ölçümlerinin yapılması için Keithley 4200 SCS Probe Station cihazı kullanılmıştır.



Şekil 3.22 Keithley 4200 SCS Probe Station ölçüm cihazı

Bu cihazla TFT'lere ait I-V (akım-gerilim) ölçümleri alınmıştır. Ölçümlerden bir görsel Şekil 3.23'de verilmiştir.



Şekil 3.23 TFT ölçümü

Ölçümler yapıldıktan sonra farklı sıcaklıklarda vakum fırında tavlama işlemi yapıp tekrar ölçüm yapılmıştır. Şekil 3.24’de MTI Corporation vakum fırına ait görsel verilmiştir.



Şekil 3.24 MTI Corporation vakum fırın

Üretilen numulardan en iyi sonuçları aldığımız örnek içinden bazı TFT yapılarının I-V ölçümleri yapıp mobilite değerleri hesaplanmıştır. Bu transistörler farklı sıcaklık değerlerinde vakum fırın ortamında tavlannmıştır. Tavlama işleminin ölçüm sonuçlarına olan olumlu etkisi sonuçlar bölümünde gösterilmektedir.

4.1 Ölçüm Sonuçlarının Analizi

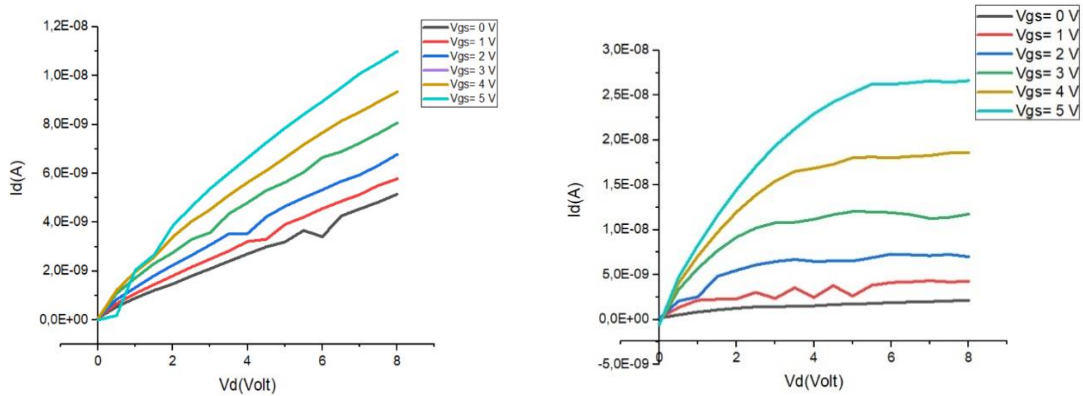
Üretimi gerçekleştirilen TFT pikseller arasından en iyi sonuç alınan birkaç transistörün I_D - V_D elektriksel ölçümü 300 K (oda sıcaklığı)'de yapılmış olup elde



edilen sonuçlar aşağıda verilmiştir. T19 numaralı transistöre ait görüntü Şekil 4.1'de verilmiştir.

Şekil 4.1 T19 transistörü

I_D - V_{DS} grafiği ise Şekil 4.2'de verilmiştir.

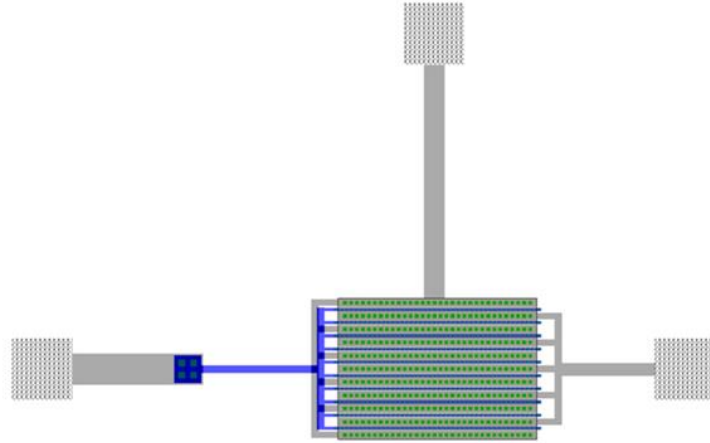


Şekil 4.2 (a) Tavlama işlemi yapılmamış durum, (b) 125 °C'de tavlama yapıldıktan sonraki durum

Bu transistöre ait kalınlık parametreleri ve tavlama sıcaklığına ait bilgiler Tablo 4.1'de verilmiştir.

Tablo 4.1 T19 transistörü üretim parametreleri

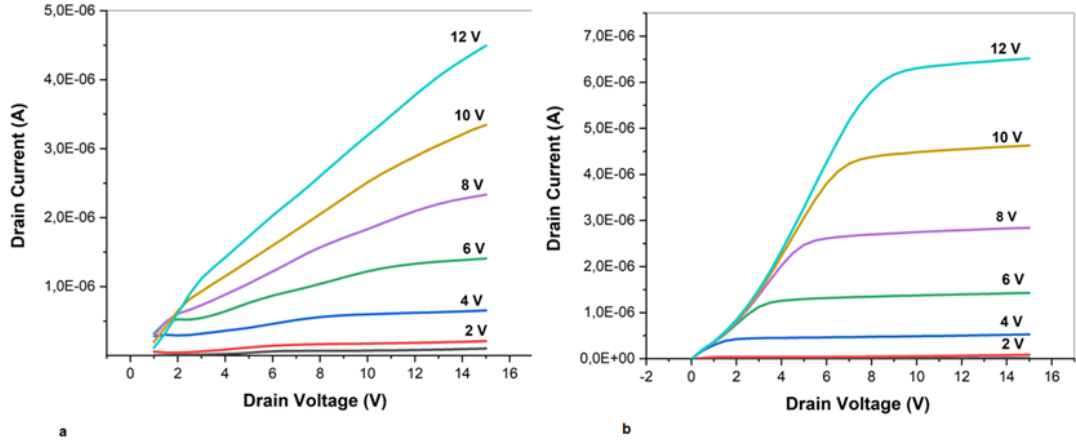
Metal kalınlığı	250 nm
SiNx kalınlığı	200 nm
Özden a-Si:H	250 nm
n tipi katkılı a-Si:H	120 nm



T 12

Şekil 4.3 T12 transistörü

Şekil 4.4’de ise T12 isimli transistöre ait I_D - V_D grafikleri verilmiştir.



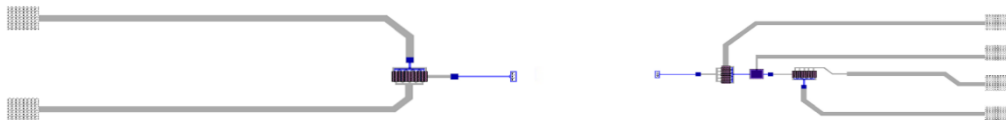
Şekil 4.4 (a) Tavlama işlemi yapılmamış durum, (b) 60 °C’de tavlama yapıldıktan sonraki durum

T12 transistörünün katman kalınlık parametreleri Tablo 4.2’de verilmiştir.

Tablo 4.2 T12 üretimi parametreleri

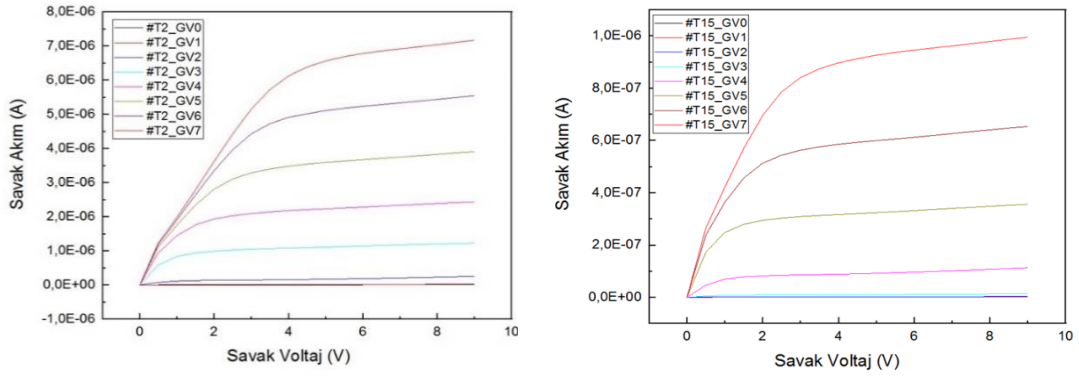
Metal kalınlığı	250 nm
SiNx kalınlığı	200 nm
Özden a-Si:H	250 nm
n^+ tipi katkılı a-Si:H	120 nm

Aşağıda T2 ve T15 transistörlerine ait görseller 4.5’de gösterilmektedir.



Şekil 4.5 (a) T2 transistörü, (b) T15 transistörü

Şekil 4.6’da ise T2 ve T15 isimli transistörlere ait I_D - V_D grafikleri verilmiştir.



Şekil 4.6 (a) T2 transistörüne ait I-V grafiği, (b) T15 transistörüne ait I-V grafiği

T2 ve T15 transistörlerine ait katman kalınlık parametreleri Tablo 4.3'de verilmiştir.

Tablo 4.3 T2 ve T15 üretimi parametreleri

Transistör İsimleri	T2	T15
Metal kalınlığı	250 nm	250 nm
SiNx kalınlığı	238 nm	238 nm
Özden a-Si:H	210 nm	210 nm
n+ tipi katkılı a-Si:H	70 nm	70 nm

Yukarıda verilen transistörlere ait mobilite hesapları tablosu Tablo 4.4'de verilmiştir.

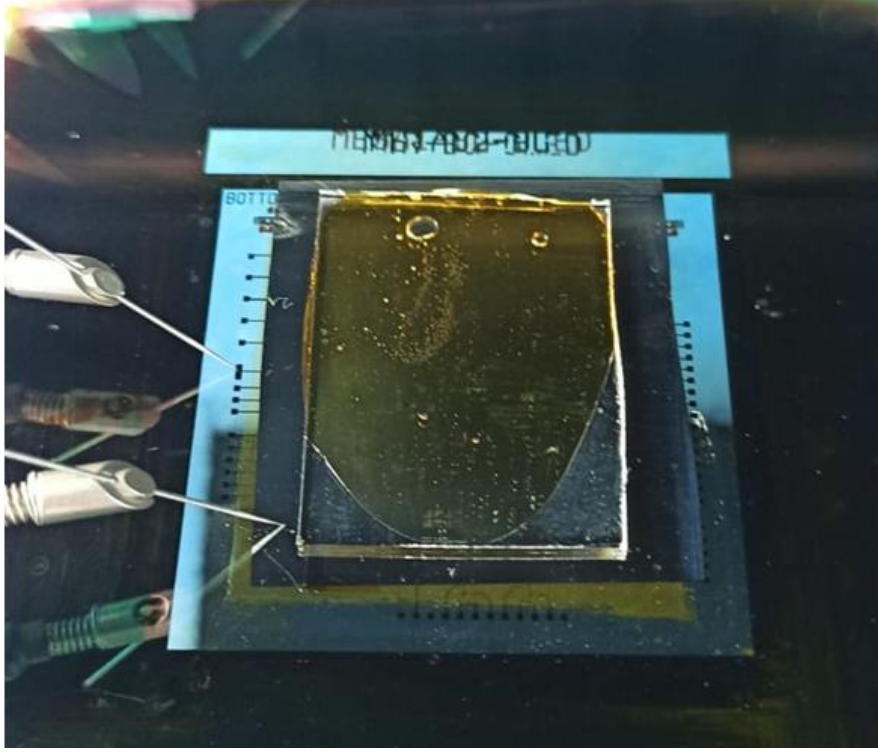
Tablo 4.4 Mobilite hesaplamaları

Transistör İsimleri	Dielektrik SiNx	i a-Si:H + n ⁺ a-Si:H	I _D (μA)	V _t [V]	W/L [μm]	Mobilite Değerleri [cm ² .V ⁻¹ .s ⁻¹]
T2	238 nm	210 nm + 70 nm	7,2	1,4	255/12	0.66 $\frac{\text{cm}^2}{\text{V.Sn}}$
T15	238 nm	210 nm + 70 nm	1,1	0,9	255/12	0.82 $\frac{\text{cm}^2}{\text{V.Sn}}$

Amorf silisyum tabanlı aktif kanal bölgesine sahip TFT’lerin mobilite değerleri 0,1 ila 1 cm²/V.s arasında değişmektedir. Bu çalışmada üretilen TFT’lerin mobilite değerleri ortalamanın üzerinde olup, ekran teknolojilerinde kullanılmak üzere uygun oldukları kanıtlanmıştır.

AMOLED aydınlatma testleri için proje gereğince ITO anot katmanı olarak kullanılmak üzere ITO kaplı sodalime cam alttaş üzerine de TFT üretimi gerçekleştirilmiştir. Bu kapsamda üretilen TFT örnekleri için aydınlatma testleri yapılmış olup olumlu sonuçlar alınmıştır.

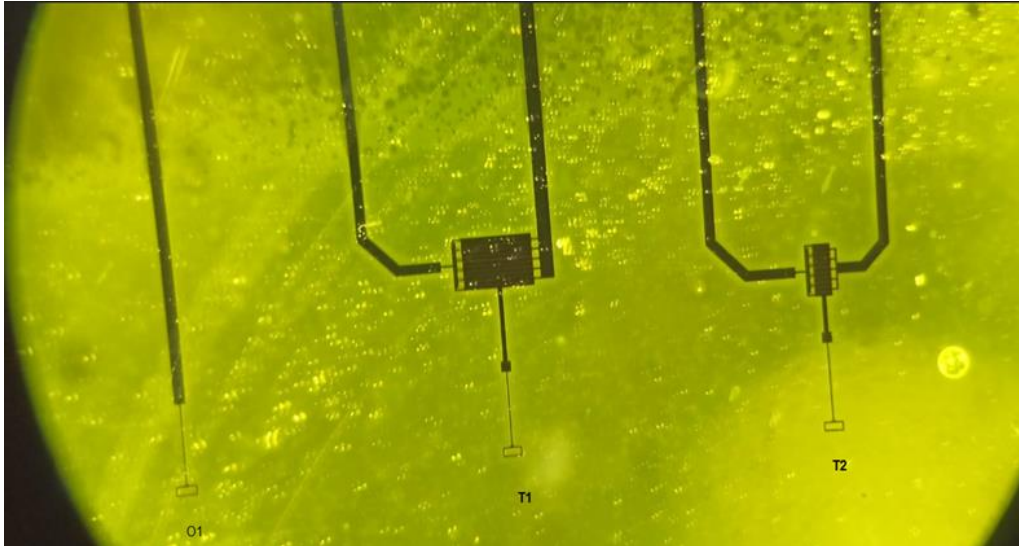
Şekil 4.7’de gösterilen TFT piksel numunesi aydınlatma testleri yapılmak üzere özel bir çözelti ile kaplanmıştır.



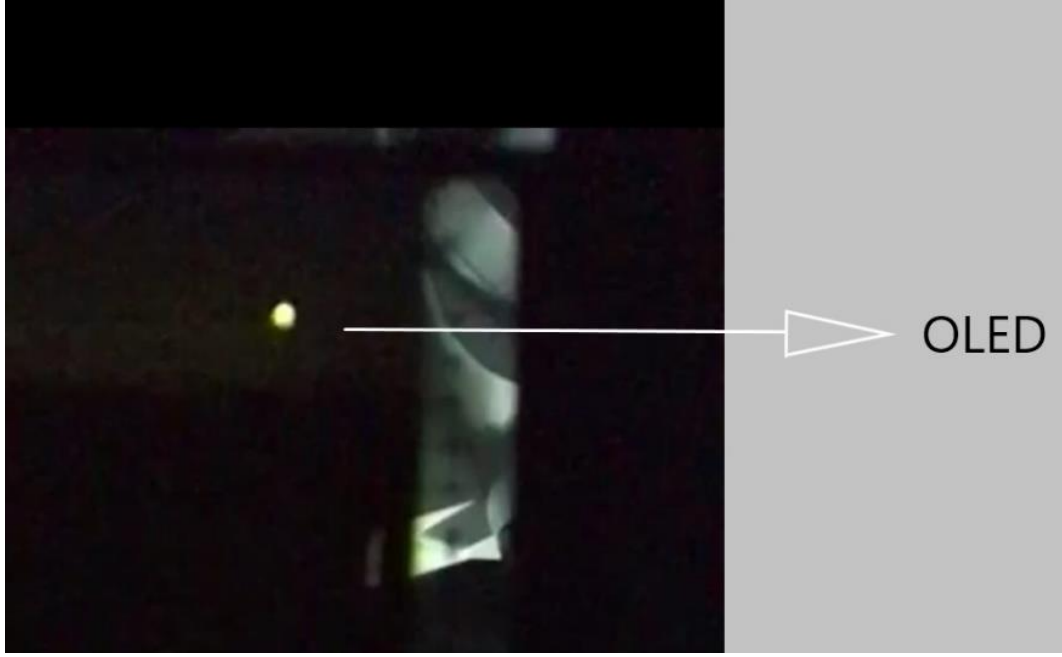
Şekil 4.7 Aydınlatma testleri yapılmak üzere çözelti ile kaplanan AMOLED piksel

Şekilde görülen AMOLED pikseller,transistör yapısı içermeyen O1 ve O2 yapılarında, OLED 8V'dan sonra ışık vermektedir.

Ölçüm yapılan OLED pikseller Şekil 4.8'de gösterilmektedir.



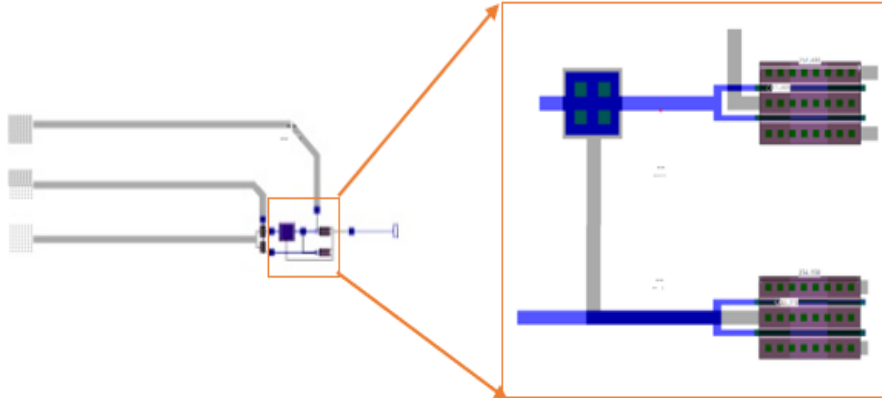
Şekil 4.8 Ölçüm yapılan OLED pikselleri



Şekil 4.9 Aydınlatma testlerinde çalışan OLED

Şekil 4.9’da yanan OLED gösterilmektedir.

Şekil 4.10’da tasarımı verilmiş olan pikselde sütun seçildiğinde; dikey transistörler aktif hale gelir ve veriyi (satırdaki voltajı) kapasitöre aktarır. Kapasitör şarj olur ve kapasitör üzerindeki şarj yatay transistörleri aktif hale getirir. Sonrasında da OLED’in yanması için gerekli akımı sağlamış olur.



Şekil 4.10 Aydınlatma testi yapılan OLED pikseli

Tez çalışmasında üretilmiş olan hidrojene edilmiş amorf silisyum tabanlı TFT’lerin elektriksel ölçümleri sonucunda çalıştığı görülmüştür. Elektriksel karakterizasyonu yapılan TFT’lerin eşik gerilimi değerleri 0.9V ila 4 V arasında değişmektedir. Elde

edilen en iyi akım deęerleri 1 mikro amper civarlarındadır. Sonulara gre Tablo 4.4’de gsterildięi zere en iyi mobilite deęeri iin;

SiNx: 238 nm

a-Si:H : 210 nm

n⁺ a-Si:H : 70 nm katman kalınlıkları kullanılmıřtır.

Karakterize edilen tm transistrler W/L: 255/12  m kanal oranındadır.

Vakum ortamında yapılan tavlama iřleminin transistr performansına olan etkisi grlmřtr ve elektriksel performansı iyileřtirmeye ynelik etki yarattıęı ispat edilmiřtir.

AMOLED ekranlarda kullanılmak zere retilen ITO kaplı cam alttař kullanarak rettięimiz rneklerimizin OLED piksel yapıları olumlu sonu vermis ve 8V’dan sonraki gerilim deęerlerinde ıřıma gzlenmiřtir. Bu parametre deęerleri ile seri retime geilip bir AMOLED ekran retimi gerekleřtirilebilir.

- [1] E. Fortunato, P. Barquinha, and R. Martins, "Oxide Semiconductor Thin-Film Transistors: A Review of Recent Advances," in *Adv. Mater.*, vol. 24, no. 22, pp. 2945–2986, 2012.
- [2] Y. Kuo, "Thin Film Transistor Technology Past, Present, and Future," *Electrochem. Soc. Int.*, vol. 22, no. 1, pp. 55–61, 2013.
- [3] S. D. Theiss and S. Wagner, "Amorphous Silicon Thin-Film Transistors on Steel Foil Substrates," *IEEE Electron Device Lett.*, vol. 17, no. 12, pp. 578–580, 1996.
- [4] T. Tsukada, "State-of-The-Art of a-Si TFT/LCD," *Electron. Commun.*, vol. 77, no. 7, pp. 38–45, 1994.
- [5] Technology for learners, Different transistor types and their uses, 2023, <https://technologyforlearners.com/different-transistor-types-and-their-uses/>.
- [6] P. Weimer, "Proc. IRE 50," 1942, 1962. [Copyright 1962 Institute of Electrical and Electronic Engineers]
- [7] R. C. Chittick, J. H. Alexander, and H. F. Sterling, "The Preparation and Properties of Amorphous Silicon," *J. Electrochem. Soc.*, vol. 116, no. 1, pp. 77–81, 1969.
- [8] Sterling, H., Swann, R. C., "Thin-Film Silicon Solar Cells", Springer, 2006.
- [9] R. A. Street, "Hydrogenated Amorphous Silicon," Cambridge University Press, 1991.
- [10] W. E. Spear and P. G. Le Comber, "Substitutional Doping of Amorphous Silicon," *Solid-State Communications*, vol. 17, no. 9, pp. 1193–1196, 1975.
- [11] W. E. Spear, P. G. Le Comber, S. Kinmond, and M. H. Brodsky, "Amorphous Silicon p-n Junction," *Appl. Phys. Lett.*, vol. 28, no. 2, pp. 105–107, 1976.
- [12] D. E. Carlson and C. R. Wronski, "Amorphous Silicon Solar Cell," *Appl. Phys. Lett.*, vol. 28, no. 11, pp. 671–673, 1976.
- [13] S. W. Depp, A. Juliana, and B. G. Huth, "Polysilicon FET Devices for Large Area Input/Output Application," in *Proceedings of the 1980 International Electron Devices Meeting*, vol. 8, no. 10, pp. 7-13, 1980.
- [14] A. Tsumura, H. Koezuka, and T. Ando, "Macromolecular Electronic Device: Field-Effect transistor with a Polythiophene Thin Film," *Appl. Phys. Lett.*, vol. 49, no. 2, pp. 121-123, 1986.
- [15] W. Xu, Z.H. Hu, H.M. Liu, L.F. Lan, J.B. Peng, J. Wangn, and Y. Cao, "Flexible all-organic, all-solution processed thin film transistor array with ultrashort channel," *Sci. Rep.*, vol. 6, no. 2, pp. 29-55, 2016.
- [16] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, "Room-Temperature Fabrication of Transparent Flexible Thin-Film Transistors Using Amorphous Oxide Semiconductors," *Nature*, vol. 432, no.3, pp. 488–492, 2004.

- [17] P. G. Le Comber et al., "Electrical Letters, vol. 55, p. 179, 1979.
- [18] R. A. Street, Hydrogenated amorphous silicon. Cambridge ; New York: Cambridge University Press, 1991.
- [19] A. Castro-Carranza, B. Iñiguez, and J. Pallarès, "Charge Behavior in Organic Thin Film Transistors," International Journal, May 2012.
- [20] J. Kanicki, S. Martin, and Y. Ugai, "Top-gate a-Si:H TFT-LCD technology: past, present and future," in Proceedings of Asia Display Conference 98, pp. 99-104, 1998.
- [21] J. Kanicki, Amorphous & Microcrystalline Semiconductor Devices Volume II: Materials and Device Physics, Artech House Materials Science Library, 1992.
- [22] K. Nomura, T. Kamiya, H. Hosono, "J. Soc. Information Display," vol. 18, p. 789, 2010.
- [23] B. Hekmatshoar, "Highly stable amorphous silicon thin film transistors and integration approaches for reliable organic light emitting diode displays on clear plastic", Ph.D. thesis, Princeton University, New Jersey, USA, 2010.
- [24] P. Yu and M. Cardona, "Fundamentals of Semiconductors: Physics and Materials Properties," Springer, 2005.
- [25] D. Chattopadhyay and P. C. Rakshit, Electronics, New Age International, 2008.
- [26] H. Sterling and R. C. Swann, "Thin-Film Silicon Solar Cells," Springer, 2006.
- [27] R. A. Street, "Hydrogenated Amorphous Silicon," 1st ed., Cambridge University Press, Cambridge, 2005.
- [28] J. Robertson, "Growth Processes of Hydrogenated Amorphous Silicon," Materials Research Society Symposium Proceedings, vol. 609, pp. A1.4.1A1.4.12, 2000.
- [29] J. Kanicki, Amorphous and microcrystalline semiconductor devices. Volume II, Materials and device physics. Boston: Artech House, 1992.
- [30] A. Madan, P. G. Lecomber, and W. E. Spear, "Investigation of Density of Localized States in a-Si Using Field-Effect Technique," Journal of Non-Crystalline Solids, vol. 20 pp. 239-257, 1976.
- [31] N. Lustig and J. Kanicki, "Gate Dielectric and Contact Effects in Hydrogenated Amorphous Silicon-Silicon Nitride Thin-Film Transistors," Journal of Applied Physics, vol. 65, pp. 3951-3957, May 15 1989.
- [32] Singh, T. B., Sarıçiftçi, N. S., Progress in Plastic Electronics Device, Annu. Rev. Mater. Res. 36, 199-230, 2006.
- [33] Sze, S. M., Semiconductor Devices, Physics Technology, 2, 220, 2001.
- [34] T. Indukuri, P. Koonath, and B. Jalali, "University of California, Los Angeles," in Optical Fiber Communication Conference, 2006 and the 2006 National Fiber Optic Engineers Conference. OFC 2006, April 2006.
- [35] Horowitz, G., Organic Field-Effect Transistors, Adv. Mater., 10, No. 5. 267, 1998.
- [36] A. Ortiz-Conde, et al., "Revisiting MOSFET threshold voltage extraction methods," Microelectronics Reliability, vol. 53, pp. 90-104, 2013.

- [37] M. J. Powell, C. Vanberkel, A. R. Franklin, S. C. Deane, and W. I. Milne "Defect Pool in Amorphous-Silicon Thin-Film Transistors," *Physical Review B*, vol. 45, pp. 4160-4170, Feb 15 1992.
- [38] Ortiz-Conde A, García-Sánchez FJ, Cerdeira A, Estrada M, Flandre D, Liou JJ. A method to extract mobility degradation and total series resistance of fully depleted SOI MOSFETs. *IEEE Trans Electron Dev* 2002;49:82–8.
- [39] Nalwa, H. S., High Performance Top-Gate Field-Effect Transistors, *Handbook of Organic Electronics and Photonics*, 3(4), 153-176, 2003.
- [40] Sun, Y., Lin, Y., Zhu, D., *Advances in Organic Field-Effect Transistors*, J. Matter. Chem, 15, 53-65, 2005.
- [41] Nalwa, H. S., High Performance Top-Gate Field-Effect Transistors, *Handbook of Organic Electronics and Photonics*, 3(4), 153-176, 2003.
- [42] Kobayashi, S., Takenobu, T., Mori, S., Fujiwara, S., Iwasa Y., *Fabrication and Characterization of C60 Thin-Film Transistors with High Field Effect Mobility*, 82, 4581, 2003.
- [43] Kahng, D., Atalla, M. M., *IRE Solid-State Devices Research Conference*, Pittsburgh, PA, US Patent 3,102, 230, 1963.
- [44] Horowitz, G., *Organic Field-Effect Transistors*, *Adv. Mater.*, 10, No. 5. 267, 1998.
- [45] Sirringhaus, H., Kawase, T., Friend, R. H., Shimoda, T., Inbasekaran, M., Wu, W., Woo, E. P., *Enhancing the Performance of Organic Thin-Film Transistors Using An Organic-Doped Inorganic Buffer Layer*, *Science*, 290(1), 2123 2126, 2000.
- [46] F. B. Dias, K. N. Bourdakos, V. Jankus, K. C. Moss, K. T. Kamtekar, V. Bhalla, J. Santos, M. R. Bryce, ve A. P. Monkman, "Triplet Harvesting with 100% Efficiency by Way of Thermally Activated Delayed Fluorescence in Charge Transfer OLED Emitters," *IEEE Transactions on Electron Devices*, c.63, no. 1, ss. 125-132, Ocak 2016.
- [47] J. Mitchell, D. Macdonald, ve A. Cuevas, "Thermal Activation Energy for the Passivation of the n-type Crystalline Silicon Surface by Hydrogenated Amorphous Silicon," *Applied Physics Letters*, c. 94, ss. 162102, Nisan 2009.
- [48] R. A. Street, "Hydrogenated amorphous Silicon," Cambridge University Press, 2005.
- [49] Y. Kuo, "Thin Film Transistor Technology Past, Present, and Future," *Electrochemical Society Interface*, vol. 22, no. 1, pp. 55-61, 2013.
- [50] A. Flewitt and A. Nathan, "Thin-Film Silicon Materials and Devices for Large-Area and Flexible Solar Cells and Electronics," presented at the Materials Research Society Symposium A Tutorial Program, San Francisco, CA, 2010.
- [51] R. A. Street, "Hydrogenated Amorphous Silicon" Cambridge University Press, 1991.
- [52] S. D. Theiss and S. Wagner, "Amorphous Silicon Thin-Film Transistors on Steel Foil Substrates," *IEEE Electron Device Letters*, vol. 17, no. 12, pp. 578-580, Dec. 1996.

- [53] G. F. Leu, P. Grünenfelder, and P. Modrzynski, "Dissociation Efficiency of NF₃ in a Capacitively Coupled Plasma: a Phenomenological Parameterization" in 30th ICPIG, Belfast, Northern Ireland, UK, 2011.

TEZDEN ÜRETİLMİŞ YAYINLAR

Konferans Bildirileri

1. Ç. Selalmaz, O. Özdemir, S. Memiş, “Hidrojene Edilmiş Amorf Silisyum Tabanlı İnce Film Transistör Üretimi ve Elektriksel Karakterizasyonu”, 8. Uluslararası Akademik Öğrenci Çalışmaları Kongresi, sözlü bildiri, Online, 26-27 Mayıs, 2023.

Projeler

1. Doç Dr. Alp Osman Kodolbaş, Dr.Sema Memiş, Dr.Okan Yılmaz, TÜBİTAK (KAMAG 1007) 320*240 Piksel RGB AMOLED Aviyonik Ekran Geliştirilmesi isimli projesi, 2022